

**ARQUITECTURA DE  
COMPUTADORAS  
2023-1**

**I. INFORMACIÓN GENERAL**

CURSO	ARQUITECTURA DE COMPUTADORAS
CLAVE	1IEE14
CRÉDITOS	4.5
HORAS DE DICTADO	CLASE: 3 Semanal LABORATORIO: 3 Semanal EXAMEN:
HORARIO	TODOS
PROFESORES	STEFANO ENRIQUE ROMERO GUTIERREZ JORGE BENAVIDES ASPIAZU

**II. PLANES CURRICULARES DONDE SE DICTA EL CURSO**

ESPECIALIDAD	ETAPA	NIVEL	CARÁCTER	REQUISITOS
INGENIERÍA ELECTRÓNICA	PREGRADO EN FACULTAD	6	OBLIGATORIO	IEE256 SISTEMAS DIGITALES [07]

**Tipos de requisito**

- 04 = Haber cursado o cursar simultáneamente
- 05 = Haber aprobado o cursar simultáneamente
- 06 = Promedio de notas no menor de 08
- 07 = Haber aprobado el curso

**III. DESCRIPCIÓN DEL CURSO**

Actualmente, las computadoras son herramientas vitales para el desarrollo en todos los campos de la actividad humana. Estos complejos sistemas digitales exigen de un profesional con el conocimiento, no sólo de sus componentes, sino de su descripción funcional y organización, que originan la llamada arquitectura de computadoras. Para ello, los alumnos utilizarán máquinas virtuales o servicios de cloud computing. Para las clases teóricas y los laboratorios, los alumnos utilizarán sus computadoras para conectarse como clientes a un sistema operativo basado en Linux. Este sistema será basado en Linux y servirá para replicar los ejemplos de software provistos por el profesor. Así mismo, en las sesiones de laboratorio, los alumnos realizarán ejercicios prácticos orientados al uso de la arquitectura y sistema operativo que se encuentran utilizando.

Este curso es parte del área curricular de Circuitos y Sistemas Electrónicos y aporta a las siguientes competencias:

3. Aplica conocimientos de ciencias e ingeniería para el análisis, diseño, simulación, implementación y validación de sistemas electrónicos, eléctricos, de control y basados en computadoras, al desarrollar actividades de producción y servicios.
4. Desarrolla soluciones de ingeniería electrónica, aplicando sus conocimientos de ciencias ingeniería, así como recursos de investigación, para satisfacer necesidades, dentro de restricciones realistas de tipo económico, ético, ambiental, social, de salud y seguridad.
6. Propone emprendimientos personales o grupales como parte importante de su desarrollo profesional, de forma ética y eficaz con énfasis en soluciones creativas e innovadoras.
7. Emplea herramientas de última tecnología para instalar y mantener sistemas electrónicos, eléctricos y basados en computadoras utilizados en diferentes servicios e industrias a nivel local, regional o global

**IV. SUMILLA**

Es un curso teórico-práctico que aporta al desarrollo de las competencias Aplicación de conocimientos de ciencias e ingeniería en electrónica, Desarrollo de proyectos bajo condiciones reales, Propuestas de emprendimientos y Empleo de tecnologías modernas del perfil de egreso. El curso se orienta al conocimiento de los componentes y de su descripción funcional y organización, que originan la llamada arquitectura de computadoras. Para ello, los alumnos utilizarán el servicio de Amazon Web Service (AWS) Educate Starter. En los laboratorios, los alumnos contarán con computadoras de escritorio que serán utilizadas como clientes para conectarse a un sistema operativo en sus cuentas de AWS. Incluye como temas: el CPU, jerarquía de buses, jerarquía de memoria, operaciones de entrada y salida (e/s), los sistemas operativos y la administración del procesador, llamadas al sistema y bloqueos, introducción a los sistemas distribuidos y paralelismo.

## **V. OBJETIVOS**

El curso contribuye al logro de los siguientes Resultados de Aprendizaje

RA1: Describir la interacción entre el CPU, la memoria y los diferentes módulos funcionales de un computador para elegir la plataforma más adecuada para las distintas aplicaciones que se puedan presentar.

RA2: Implementar algoritmos con lenguajes de programación en bajo (diseño de equipos basados en microprocesadores) y alto nivel (uso de minicomputadoras, sistemas operativos pequeños, etc.), a partir de conjunto de instrucciones de una arquitectura específica para evaluar el rendimiento de un sistema computacional.

RA3: Evaluar el desempeño de un algoritmo en una arquitectura específica por medio del análisis estadístico de resultados experimentales.

## **VI. PROGRAMA ANALÍTICO**

### **UNIDAD 1            ARQUITECTURA DE COMPUTADORES - EL CPU (2 semanas)**

- 1.1. Perspectiva Histórica:
  - 1.1.1. Generaciones en la Historia de los Computadores
  - 1.1.2. Efectos del Desarrollo de la Tecnología en la Arquitectura de los Computadores
- 1.2. Medidas del Rendimiento de un Procesador
  - 1.2.1. Introducción. El rol del rendimiento
  - 1.2.2. Unidades de Rendimiento: Tiempo de CPU, CPI, MIPS, FLOPS
  - 1.2.3. Benchmarks
- 1.3. Pipeline (Segmentación de Instrucciones)
  - 1.3.1. Concepto
  - 1.3.2. Ventajas
- 1.4. Riesgos de Pipeline
  - 1.4.1. Dependencia de datos
  - 1.4.2. Problema de Saltos
  - 1.4.3. Soluciones a los riesgos de Pipeline.

### **UNIDAD 2            ASPECTOS GENERALES DE DISEÑO DE UN CPU (3 semanas)**

- 2.1. Procesadores CISC y RISC: Características y comparación.
- 2.2. Repertorio de instrucciones
  - 2.2.1. Clasificación de arquitecturas a nivel de lenguaje de máquina
  - 2.2.2. Tipo y tamaño de operandos
- 2.3. Rol de compiladores y lenguajes de alto nivel.
- 2.4. Modos de direccionamiento
- 2.5. Manejo de pila y calling conventions

### **UNIDAD 3            JERARQUÍA DE MEMORIA (2 semanas)**

- 3.1. Dispositivos de Memoria
  - 3.1.1. Tipos de memoria
  - 3.1.2. Características principales
- 3.2. Gestión de la Jerarquía de Memoria
- 3.3. Memoria Principal
  - 3.3.1. RAM Estática (SRAM)
  - 3.3.2. RAM Dinámica (DRAM)
  - 3.3.3. Tecnologías actuales de la memoria RAM
- 3.4. Memoria Caché
  - 3.4.1. Principio de Operación.
  - 3.4.2. Estructuras de Caché
    - 3.4.2.1. Asociativa Pura
    - 3.4.2.2. Correspondencia Directa
    - 3.4.2.3. Asociativa por Conjuntos
  - 3.4.3. Políticas de Escritura
- 3.5.3.1. Write Through
- 3.5.3.2. Write Back
- 3.4.4. Algoritmos de Sustitución
  - 3.4.4.1. LRU
  - 3.4.4.2. FIFO
  - 3.4.4.3. LFU
  - 3.4.4.4. RANDOM
- 3.4.5. Jerarquía de Caché
- 3.4.6. Caché Unificada y Caché Partida

#### **UNIDAD 4            OPERACIONES DE ENTRADA Y SALIDA (E/S) (2 semanas)**

- 4.1. Mapa de E/S aislado y Mapeado en Memoria
- 4.2. Registros de Datos, de Control y de Estado
- 4.3. Control por Sondeo (Polling)
- 4.4. Interrupciones
  - 4.4.1. Definición.
  - 4.4.2. Tipos de Interrupción.
  - 4.4.3. Niveles de prioridad.
  - 4.4.4. Tabla de Vectores de Interrupción.
  - 4.4.5. Rutina de Servicio
- 4.5. Acceso Directo a Memoria (DMA)

#### **UNIDAD 5            SISTEMA DE ARCHIVOS (1 semanas)**

- 5.1. El sistema de archivos: Funciones
- 5.2. Archivos y Directorios. Descriptor de Archivos
- 5.3. Seguridad
- 5.4. Mecanismos de Protección
- 5.5. Respaldo y Recuperación

#### **UNIDAD 6            LOS SISTEMAS OPERATIVOS Y LA ADMINISTRACIÓN DEL PROCESADOR (3 semanas)**

- 6.1. Definiciones de sistemas operativos.
- 6.2. Historia de los sistemas operativos: Generaciones.
- 6.3. Estructura de los sistemas operativos. El núcleo del sistema operativo.
- 6.4. Definición de proceso: Estados de procesos.
- 6.5. Planificación de procesos: Criterios de planificación; Tipos de Planificación.
- 6.6. Multiprocesamiento. Explotación del Paralelismo. Metas de los Sistemas de Multiprocesamiento.
- 6.7. Sistema Operativo de Multiprocesadores. Rendimiento del Sistema de Multiprocesamiento.
- 6.8. Recuperación de Errores.
- 6.9. Multiprocesamiento Simétrico (MPS).
- 6.10. Tendencias de los Multiprocesadores.

#### **UNIDAD 7            PROCESAMIENTO EN PARALELO ( (1 semanas)**

- 7.1. Hilos (Threads)
- 7.2. Multiproceso
- 7.3. Funciones asíncronas

## **VII. METODOLOGÍA**

Las clases semanales serán sesiones sincrónicas en las cuales se desarrollarán conceptos teóricos y ejercicios prácticos de programación relacionados al análisis del rendimiento de las computadoras. Adicionalmente, se brindarán videos que tendrán información teórica y práctica de utilidad. Además, cada semana se brindarán materiales en aplicaciones web (e.g. Jupyter notebook) o archivos PDF que tendrán información complementaria a la sesión semanal los cuales deberán ser revisados por los estudiantes antes de las evaluaciones. Por otro lado, los laboratorios serán sesiones sincrónicas en donde el alumno deberá resolver ejercicios prácticos basados en la teoría expuesta en los materiales sincrónicos y asincrónicos previos a la sesión. Estas evaluaciones contribuyen de forma progresiva al logro de los RA mencionados en la sección de objetivos. Finalmente, el curso contará con una tarea académica la cual será un trabajo grupal en el que se plantea el análisis de un algoritmo en una o más arquitecturas específicas utilizando los recursos teóricos vistos en clase. Este proyecto conlleva a la aplicación y evaluación global del curso a través de los conocimientos adquiridos a lo largo del mismo. La comunicación con los docentes se realizará a través de foros y correo electrónico institucional, a fin de que los estudiantes puedan absolver sus dudas de forma colectiva y personal, respectivamente.

## VIII. EVALUACIÓN

### Sistema de evaluación

Nº	Codigo	Tipo de Evaluación	Cant. Eval.	Forma de aplicar los pesos	Pesos	Cant. Eval. Eliminables	Consideraciones adicionales	Observaciones
1	Pb	Práctica tipo B	12	Por Promedio	Pb=50	0		RA1, RA2, RA3
2	Ex	Examen	2	Por Evaluación	Ex1=25 Ex2=25			RA1, RA2, RA3

**Modalidad de evaluación: 2**

**Fórmula para el cálculo de la nota final**

$$( 50Pb + 25Ex1 + 25Ex2 ) / 100$$

Aproximación de los promedios parciales No definido

Aproximación de la nota final No definido

## IX. BIBLIOGRAFÍA

### Referencia obligatoria

- Libro  
Hennessy, John L.  
2003  
Computer architecture : a quantitative approach  
San Francisco, CA : Morgan Kaufmann Publishers, 2003  
[https://pucp.ent.sirsi.net/client/es\\_ES/campus/search/detailnonmodal/ent:\\$002f\\$002fSD\\_ILS\\$002f0\\$002fSD\\_ILS:365693/one](https://pucp.ent.sirsi.net/client/es_ES/campus/search/detailnonmodal/ent:$002f$002fSD_ILS$002f0$002fSD_ILS:365693/one)
- Página web  
Intel  
2022  
Intel® 65039; 64 and IA-32 Architectures Software Developer Manuals  
<https://www.intel.com/content/www/us/en/developer/articles/technical/intel-sdm.html>
- Libro  
Null, Linda.  
2003  
The essentials of computer organization and architecture  
Sudbury, Mass. : Jones and Bartlett Publishers, 2003  
[https://pucp.ent.sirsi.net/client/es\\_ES/campus/search/detailnonmodal/ent:\\$002f\\$002fSD\\_ILS\\$002f0\\$002fSD\\_ILS:364807/one](https://pucp.ent.sirsi.net/client/es_ES/campus/search/detailnonmodal/ent:$002f$002fSD_ILS$002f0$002fSD_ILS:364807/one)
- Libro

Stallings, William.

2003

Computer organization and architecture : designing for performance

Upper Saddle River, NJ : Pearson Education, 2003

[https://pucp.ent.sirsi.net/client/es\\_ES/campus/search/detailnonmodal/ent:\\$002f\\$002fSD\\_ILS\\$002f0\\$002fSD\\_ILS:364812/one](https://pucp.ent.sirsi.net/client/es_ES/campus/search/detailnonmodal/ent:$002f$002fSD_ILS$002f0$002fSD_ILS:364812/one)

## **X. CRONOGRAMA**

<b>SEMANA</b>	<b>CONTENIDO POR SEMANA</b>		
<b>UNIDAD 1</b>	<b>ARQUITECTURA DE COMPUTADORES - EL CPU</b>	<b>Práctica</b>	<b>Actividad</b>
1	1.1. Perspectiva Histórica: 1.1.1. Generaciones en la Historia de los Computadores 1.1.2. Efectos del Desarrollo de la Tecnología en la Arquitectura de los Computadores 1.2. Medidas del Rendimiento de un Procesador 1.2.1. Introducción. El rol del rendimiento 1.2.2. Unidades de Rendimiento: Tiempo de CPU, CPI, MIPS, FLOPS 1.2.3. Benchmarks Resultado de aprendizaje asociado: RA1, RA2, RA3	Práctica B - Laboratorio 1: Introducción a las herramientas del curso (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF
2	1.3. Pipeline (Segmentación de Instrucciones) 1.3.1. Concepto 1.3.2. Ventajas 1.4. Riesgos de Pipeline 1.4.1. Dependencia de datos 1.4.2. Problema de Saltos 1.4.3. Soluciones a los riesgos de Pipeline. Resultado de aprendizaje asociado: RA1, RA2, RA3		
<b>UNIDAD 2</b>	<b>ASPECTOS GENERALES DE DISEÑO DE UN CPU</b>	<b>Práctica</b>	<b>Actividad</b>
3	2.1. Procesadores CISC y RISC: Características y comparación. 2.2. Repertorio de instrucciones 2.2.1. Clasificación de arquitecturas a nivel de lenguaje de máquina 2.2.2. Tipo y tamaño de operandos Resultado de aprendizaje asociado: RA1, RA2, RA3	Laboratorio 2: Programación y Depuración de programas en C/Python (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF
4	2.3. Rol de compiladores y lenguajes de alto nivel. 2.4. Modos de direccionamiento Resultado de aprendizaje asociado: RA1, RA2, RA3	Laboratorio 3: Programación y Depuración en programas lenguaje ensamblador x86 (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF
5	2.5. Manejo de pila y calling conventions Resultado de aprendizaje asociado: RA1, RA2, RA3	Laboratorio 4: Evaluación de rendimiento 1 (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF
<b>UNIDAD 3</b>	<b>JERARQUÍA DE MEMORIA</b>	<b>Práctica</b>	<b>Actividad</b>

**FACULTAD DE CIENCIAS E INGENIERÍA**  
**1IEE14 - ARQUITECTURA DE COMPUTADORAS**

6	3.1. Dispositivos de Memoria 3.1.1. Tipos de memoria 3.1.2. Características principales 3.2. Gestión de la Jerarquía de Memoria 3.3. Memoria Principal 3.3.1. RAM Estática (SRAM) 3.3.2. RAM Dinámica (DRAM) 3.3.3. Tecnologías actuales de la memoria RAM Resultado de aprendizaje asociado: RA1, RA2, RA3	Laboratorio 5: Evaluación de rendimiento 2 (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF
7	3.4. Memoria Caché 3.4.1. Principio de Operación. 3.4.2. Estructuras de Caché 3.4.2.1. Asociativa Pura 3.4.2.2. Correspondencia Directa 3.4.2.3. Asociativa por Conjuntos 3.4.3. Políticas de Escritura 3.5.3.1. Write Through 3.5.3.2. Write Back 3.4.4. Algoritmos de Sustitución 3.4.4.1. LRU 3.4.4.2. FIFO 3.4.4.3. LFU 3.4.4.4. RANDOM 3.4.5. Jerarquía de Caché 3.4.6. Caché Unificada y Caché Partida Resultado de aprendizaje asociado: RA1, RA2, RA3	Laboratorio 6: Memoria Caché (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF
<b>UNIDAD 4 OPERACIONES DE ENTRADA Y SALIDA (E/S)</b>		<b>Práctica</b>	<b>Actividad</b>
8	4.1. Mapa de E/S aislado y Mapeado en Memoria 4.2. Registros de Datos, de Control y de Estado 4.3. Control por Sondeo (Polling) Resultado de aprendizaje asociado: RA2, RA3		Examen Parcial
9	4.4. Interrupciones 4.4.1. Definición. 4.4.2. Tipos de Interrupción. 4.4.3. Niveles de prioridad. 4.4.4. Tabla de Vectores de Interrupción. 4.4.5. Rutina de Servicio 4.5. Acceso Directo a Memoria (DMA) 4.6. Protocolos de comunicación como operaciones de entrada y salida Resultado de aprendizaje asociado: RA2, RA3	Laboratorio 7: Introducción a sistemas operativos (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF
<b>UNIDAD 5 SISTEMA DE ARCHIVOS</b>		<b>Práctica</b>	<b>Actividad</b>
10	5.1. El sistema de archivos: Funciones 5.2. Archivos y Directorios. Descriptor de Archivos 5.3. Seguridad 5.4. Mecanismos de Protección 5.5. Respaldo y Recuperación Resultado de aprendizaje asociado: RA3	Laboratorio 8: Evaluación de protocolos de comunicación (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF
<b>UNIDAD 6 LOS SISTEMAS OPERATIVOS Y LA ADMINISTRACIÓN DEL PROCESADOR</b>		<b>Práctica</b>	<b>Actividad</b>
11	6.1. Definiciones de sistemas operativos. 6.2. Historia de los sistemas operativos: Generaciones. 6.3. Estructura de los sistemas operativos. El núcleo del sistema operativo. Resultado de aprendizaje asociado: RA3	Laboratorio 9: Sincronía/Asincronía (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF

**FACULTAD DE CIENCIAS E INGENIERÍA**  
**11EE14 - ARQUITECTURA DE COMPUTADORAS**

12	6.4. Definición de proceso: Estados de procesos. 6.5. Planificación de procesos: Criterios de planificación; Tipos de Planificación. 6.6. Multiprocesamiento. Explotación del Paralelismo. Metas de los Sistemas de Multiprocesamiento. 6.7. Sistema Operativo de Multiprocesadores. Rendimiento del Sistema de Multiprocesamiento. Resultado de aprendizaje asociado: RA3	Laboratorio 10: Multithreading (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF
13	6.8. Recuperación de Errores. 6.9. Multiprocesamiento Simétrico (MPS). 6.10. Tendencias de los Multiprocesadores. Resultado de aprendizaje asociado: RA3	Laboratorio 11: Multiprocessing 1 (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF
<b>UNIDAD 7 PROCESAMIENTO EN PARALELO (</b>		<b>Práctica</b>	<b>Actividad</b>
14	7.1. Hilos (Threads) 7.2 Multiproceso 7.3. Funciones asíncronas Resultado de aprendizaje asociado: RA3	Laboratorio 12: Multiprocessing 2 (3 horas)	Sesión sincrónica teórica (3 horas) Sesión asincrónica práctica (1 hora) Resolución de ejercicios del PDF
15	<b>Examen final</b>		

## **XI. POLÍTICA CONTRA EL PLAGIO**

Para la corrección y evaluación de todos los trabajos del curso se va a tomar en cuenta el debido respeto a los derechos de autor, castigando severamente cualquier indicio de plagio con la nota CERO (00). Estas medidas serán independientes del proceso administrativo de sanción que la facultad estime conveniente de acuerdo a cada caso en particular. Para obtener más información, referirse a los siguientes sitios en internet

[www.pucp.edu.pe/documento/pucp/plagio.pdf](http://www.pucp.edu.pe/documento/pucp/plagio.pdf)