

اللَّهُمَّ احْمِ الْخَمِيمَ

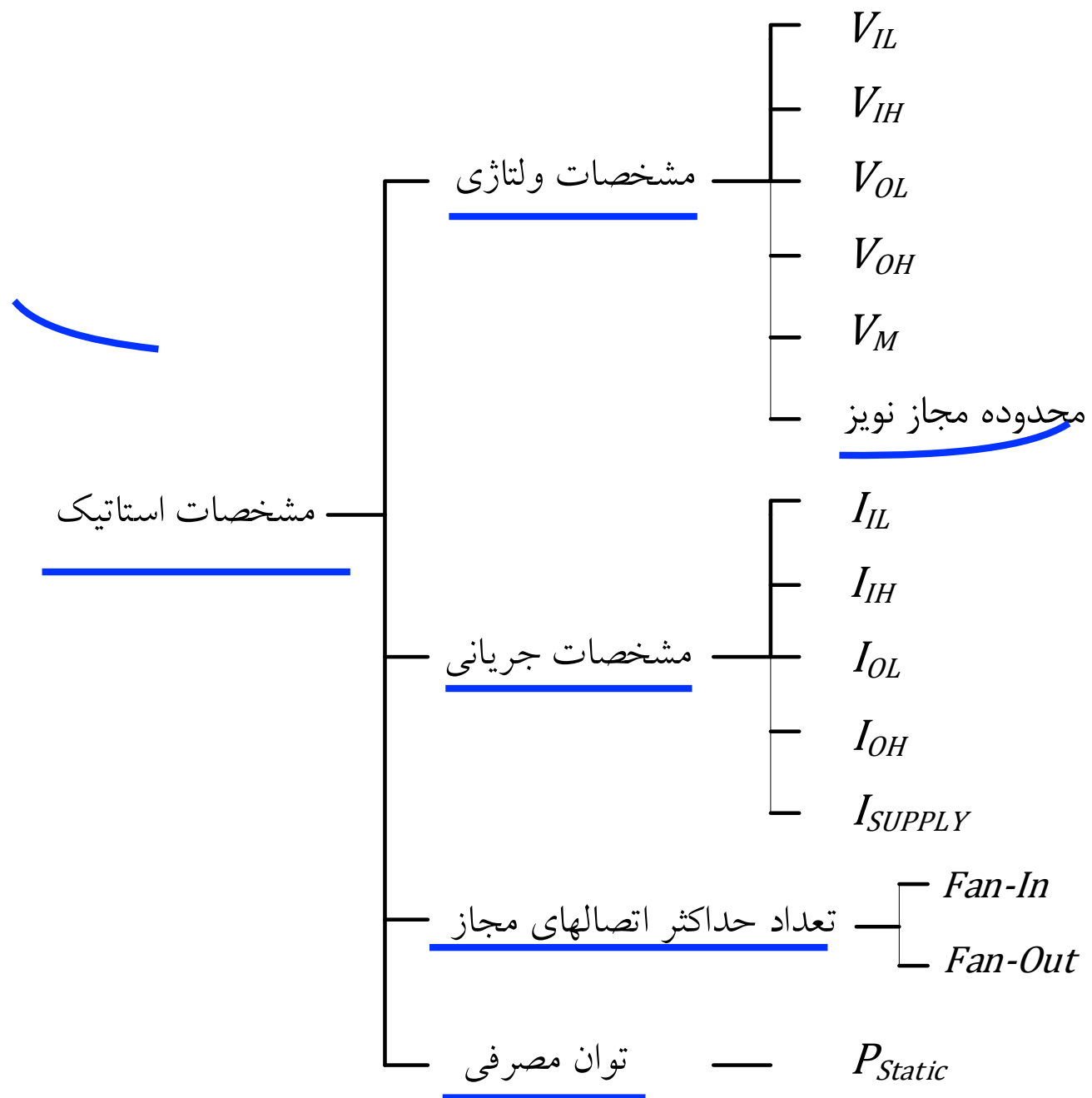
# طراحی سیستم های VLSI

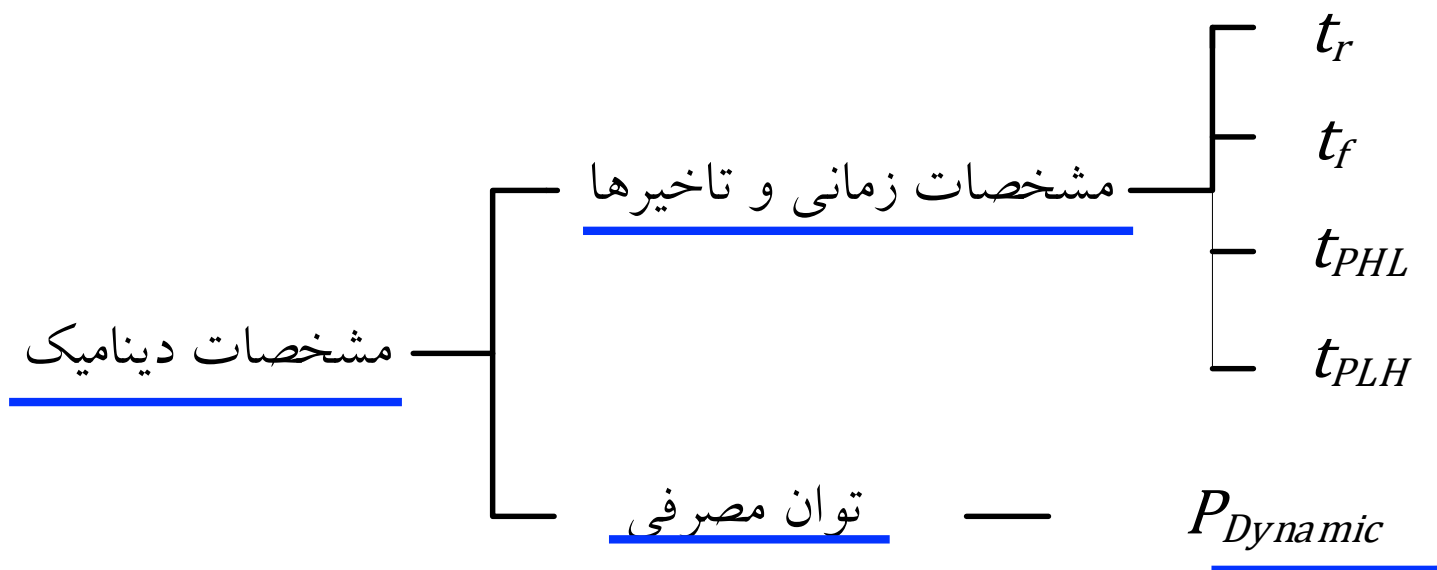
وارونگرهای MOS

دکتر مهدی فاضلی

# مشخصات الکتریکی مدارهای دیجیتال

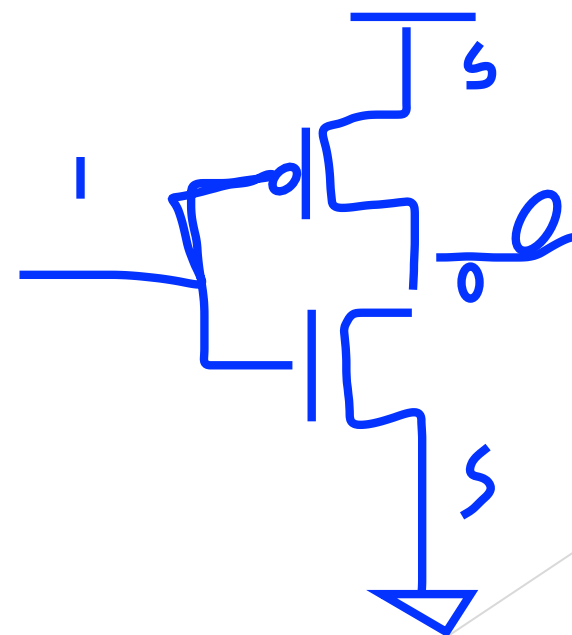
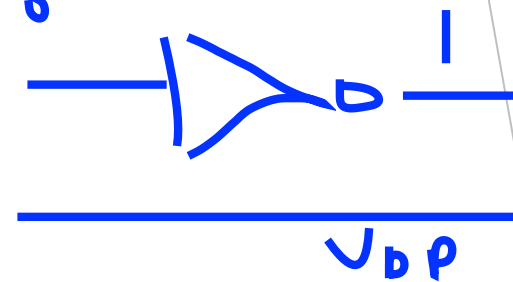
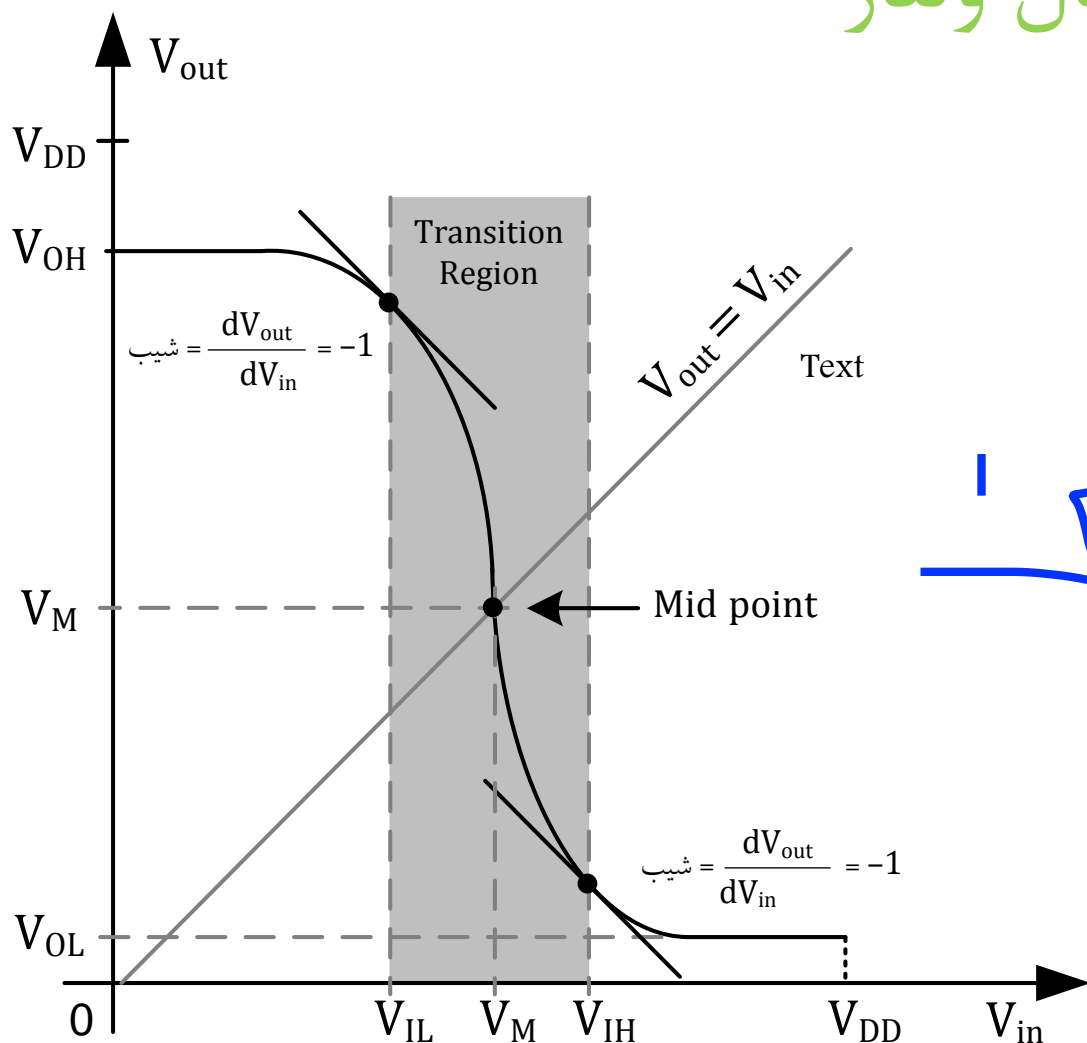
- مشخصات استاتیک، ایستا ( Static ) یا DC  
حالت ماندگار ( Steady State ) مدار مورد نظر است.
- مشخصات دینامیکی ( پویا - ac )  
حالت گذرا ( Transient ) بحث می شود.





# VTC - Voltage Transfer Characteristic

مشخصه انتقال ولتاژ



- $V_{OH}$  : ولتاژ خروجی بالای وارونگر. این ولتاژ نشان‌دهنده بالاترین سطح ولتاژی یک منطقی در خروجی مدار است. به عبارت دیگر،  $V_{OH}$  بیشترین ولتاژ خروجی وارونگر است زمانی که خروجی از نظر منطقی '1' باشد.

$$V_{OH} = \text{Max } V_{out} | out = High$$

- $V_{OL}$  : ولتاژ خروجی پائین وارونگر. این ولتاژ بیانگر پائین‌ترین سطح منطقی صفر در خروجی است یا می‌توان گفت  $V_{OL}$  کمترین ولتاژ خروجی وارونگر است، هنگامی که خروجی از نظر منطقی '0' باشد.

$$V_{OL} = \text{Min } V_{out} | out = Low$$

- $V_{IL}$  : این پارمتر حداکثر ولتاژ ورودی که از دید وارونگر صفر منطقی تلقی شود را مشخص می-کند.

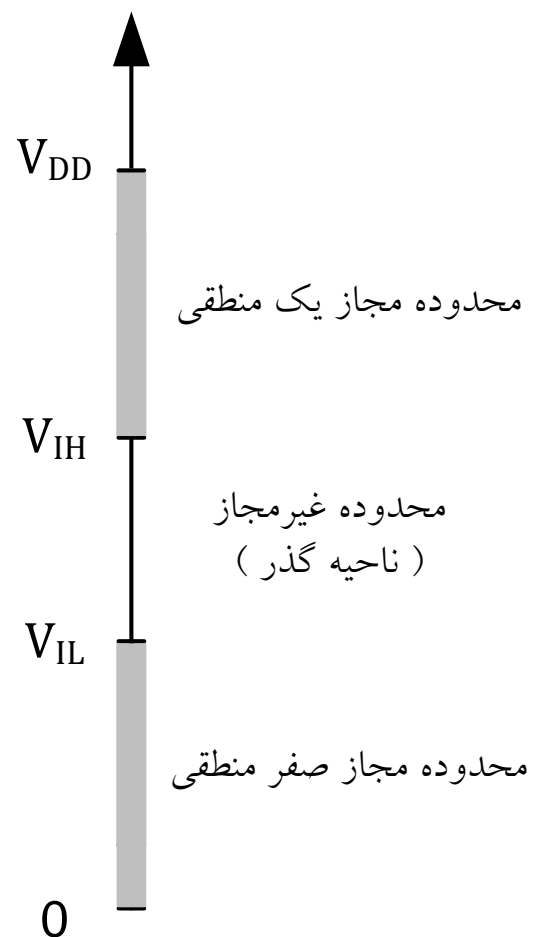
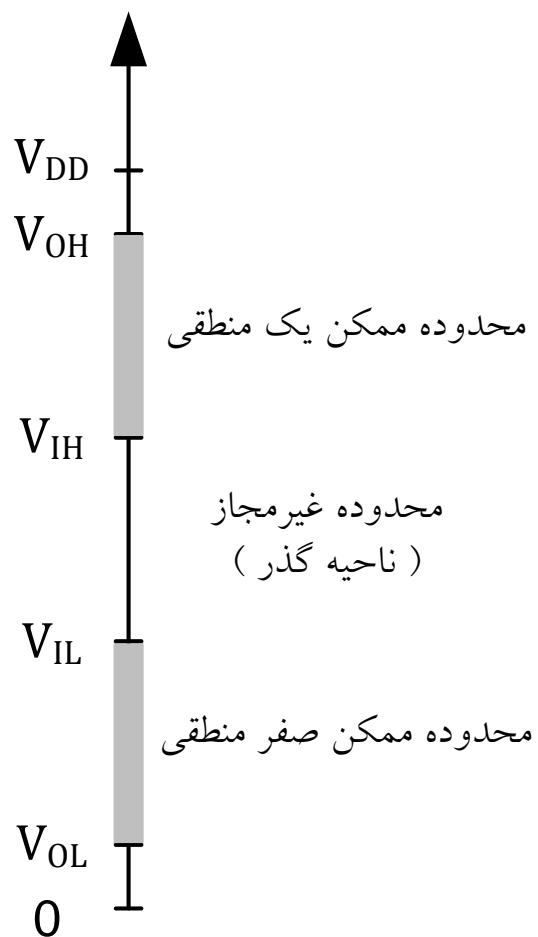
$$\left. \frac{d V_{out}}{d V_{in}} \right|_{V_{in} = V_{IL}, V_{in} : 0 \rightarrow V_{DD}} = -1$$

- $V_{IH}$  : این پارمتر بیان کننده حداقل ولتاژ ورودی است، که از دید وارونگر یک منطقی تلقی شود.

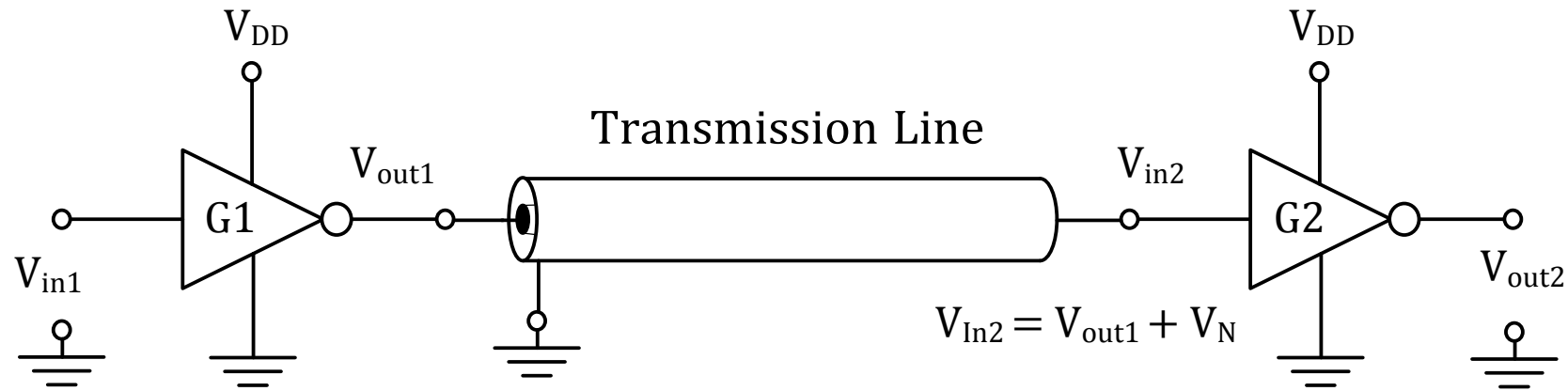
$$\left. \frac{d V_{out}}{d V_{in}} \right|_{V_{in} = V_{IH}, V_{in} : V_{DD} \rightarrow 0} = -1$$



## محدوده مجاز و ممکن برای مقادیر منطقی



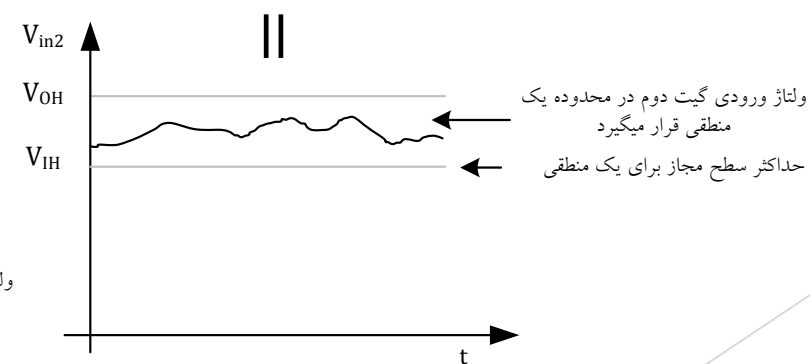
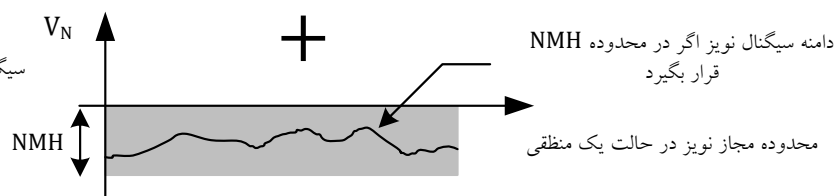
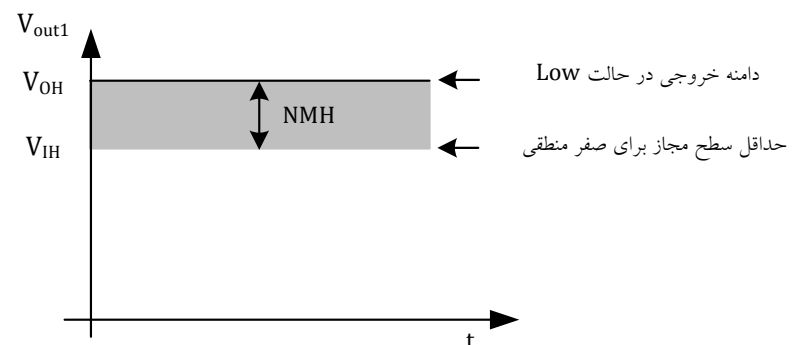
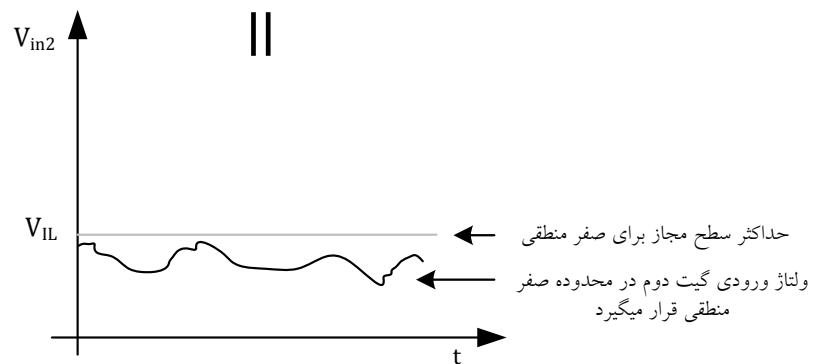
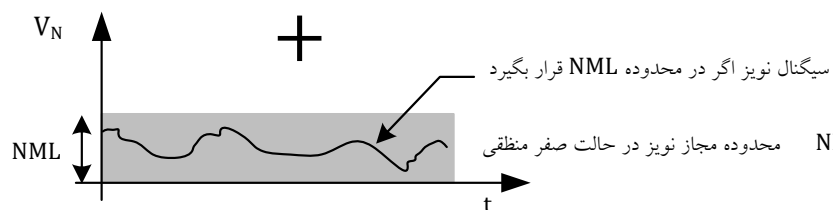
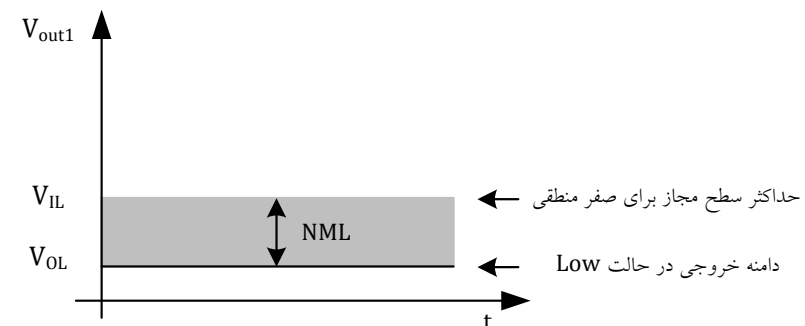
# Noise Margin



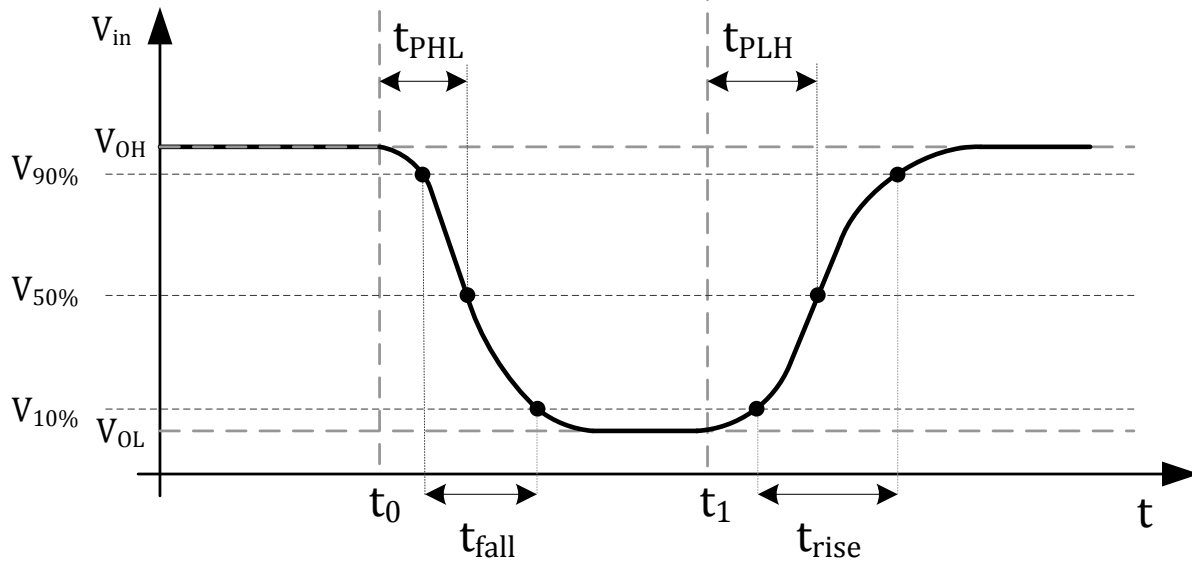
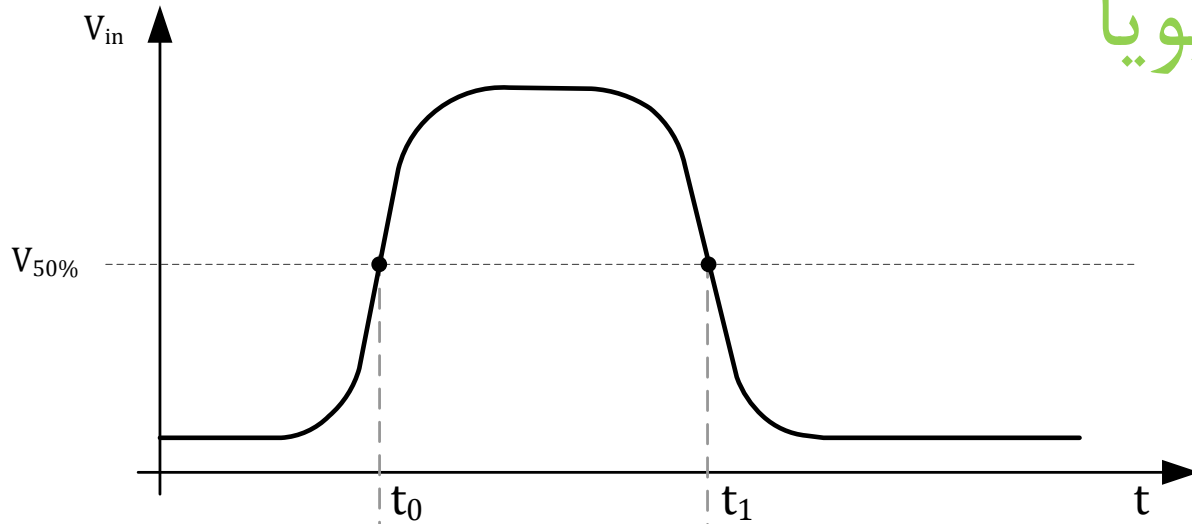
$$NML = V_{IL} - V_{OL}$$

$$NMH = V_{OH} - V_{IH}$$

# Noise Margin



# مشخصات پویا

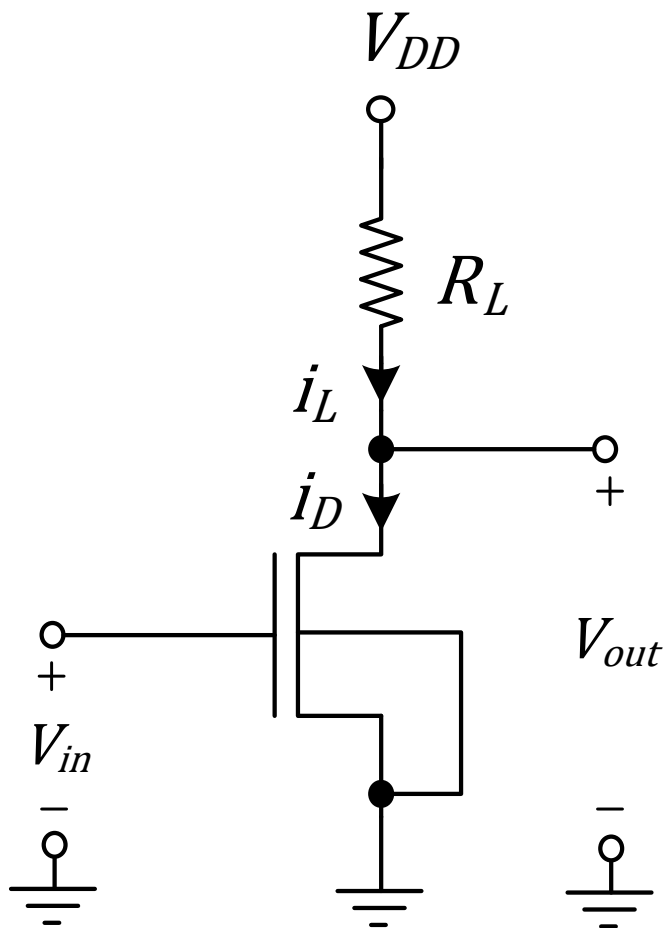


$$V_{10\%} = V_{OL} + 0.1(V_{OH} - V_{OL})$$

$$V_{90\%} = V_{OL} + 0.9(V_{OH} - V_{OL})$$

$$V_{50\%} = \frac{(V_{OH} + V_{OL})}{2}$$

## وارونگر NMOS با بار مقاومتی



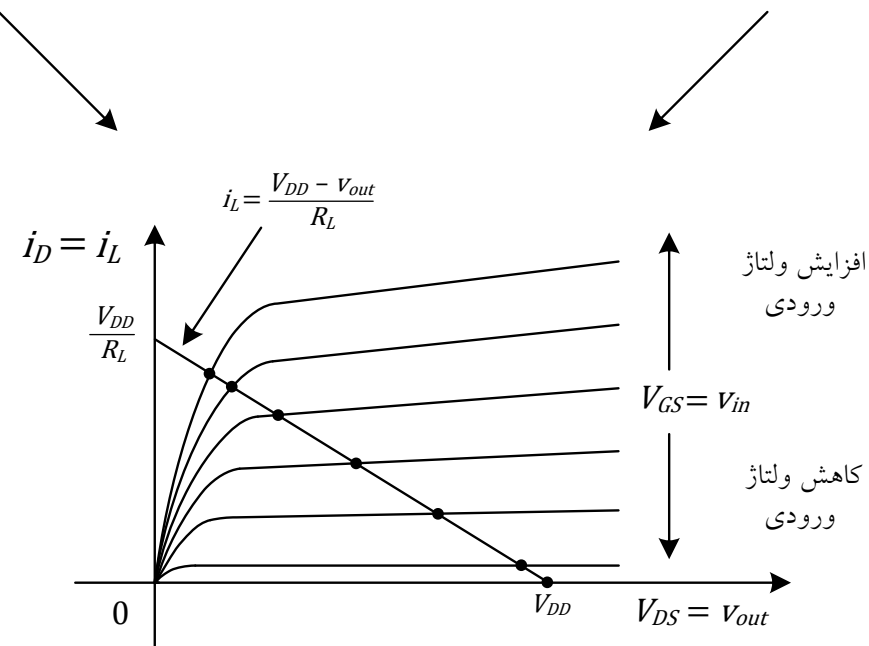
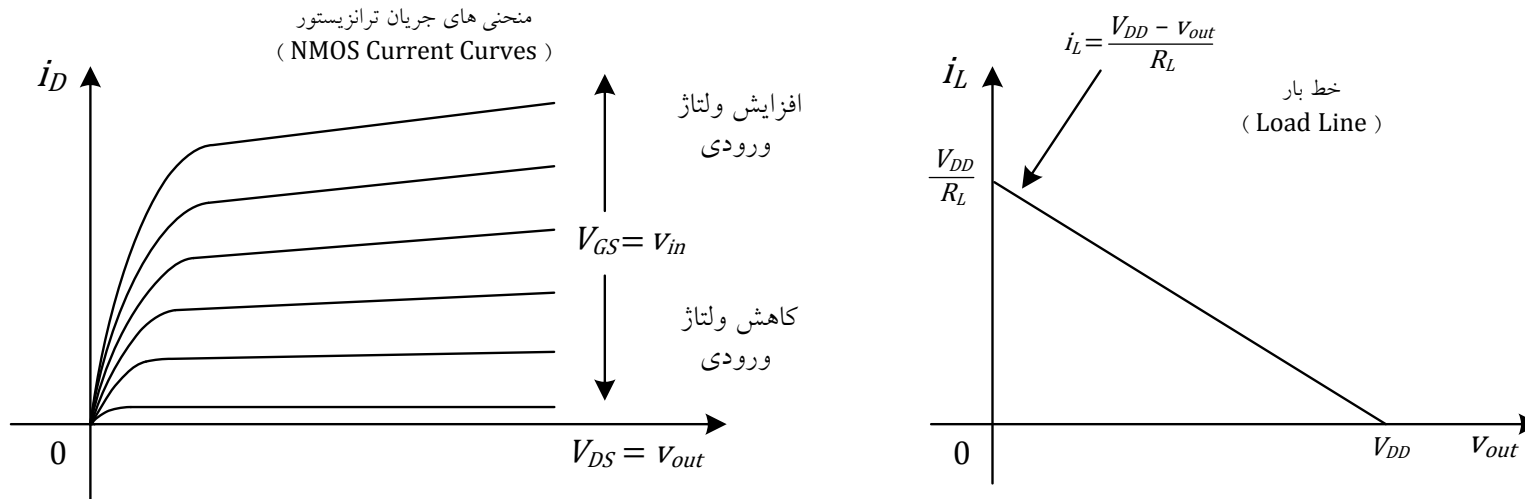
$$i_L = \frac{V_{DD} - v_{out}}{R_L} = i_L(v_{out})$$

$$V_{GS} = v_{in} , \quad V_{DS} = v_{out}$$

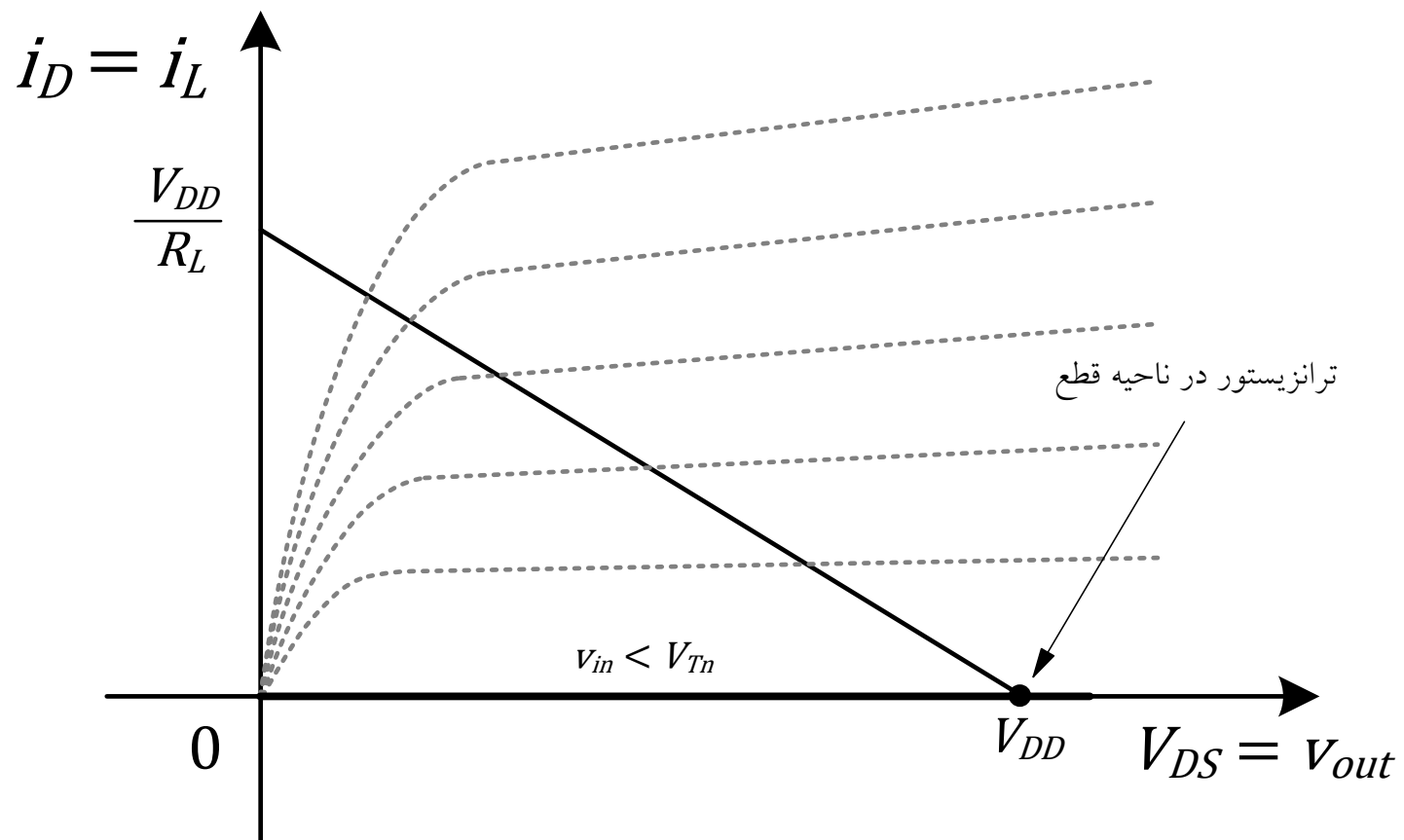
$$i_D = i_D(V_{GS}, V_{DS}) = i_D(v_{in}, v_{out})$$

$$KCL : i_L = i_D$$

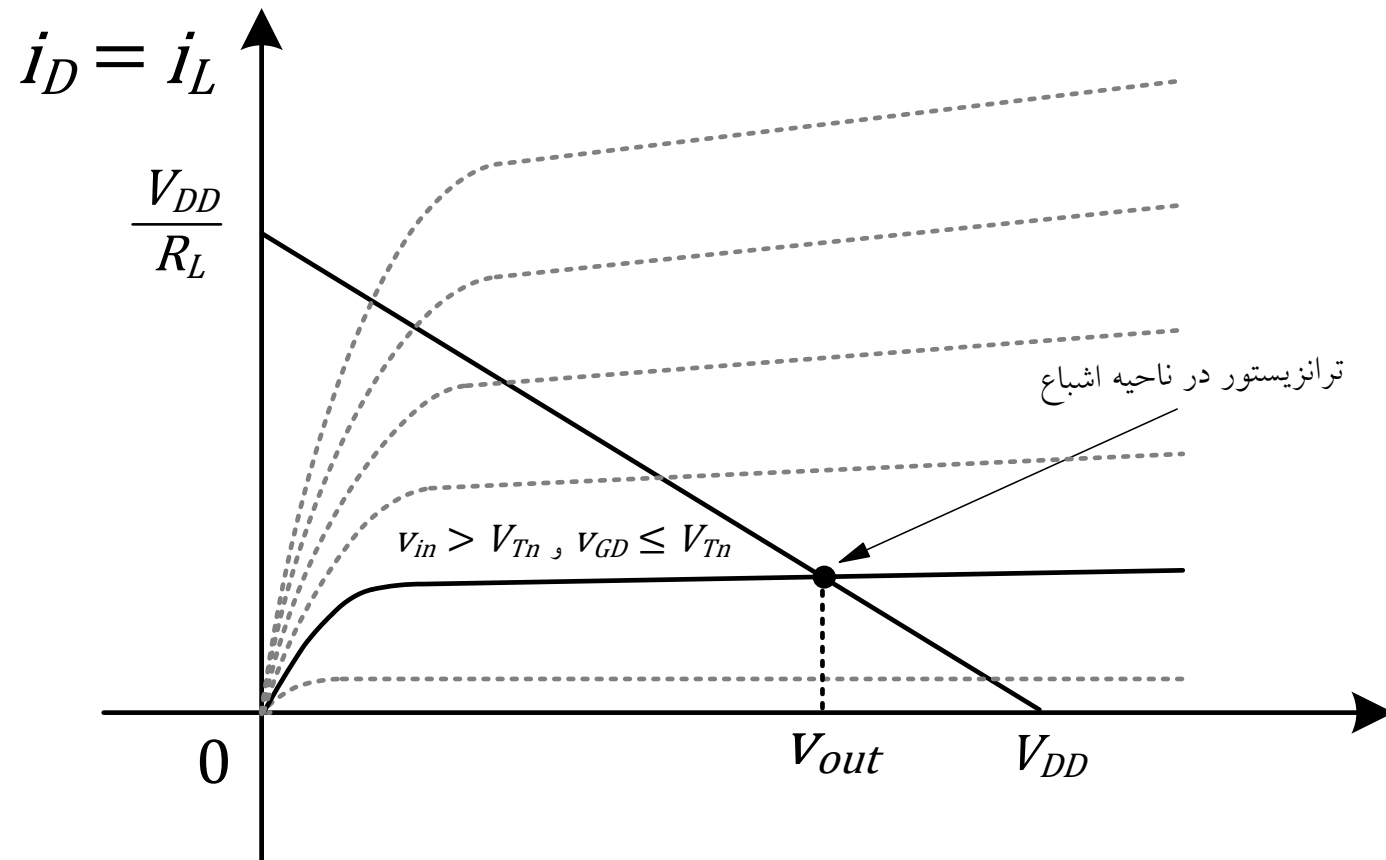
# روش ترسیمی بررسی عملکرد وارونگر NMOS با بار مقاومتی



## بررسی مرحله به مرحله نمودار ( ۱ )

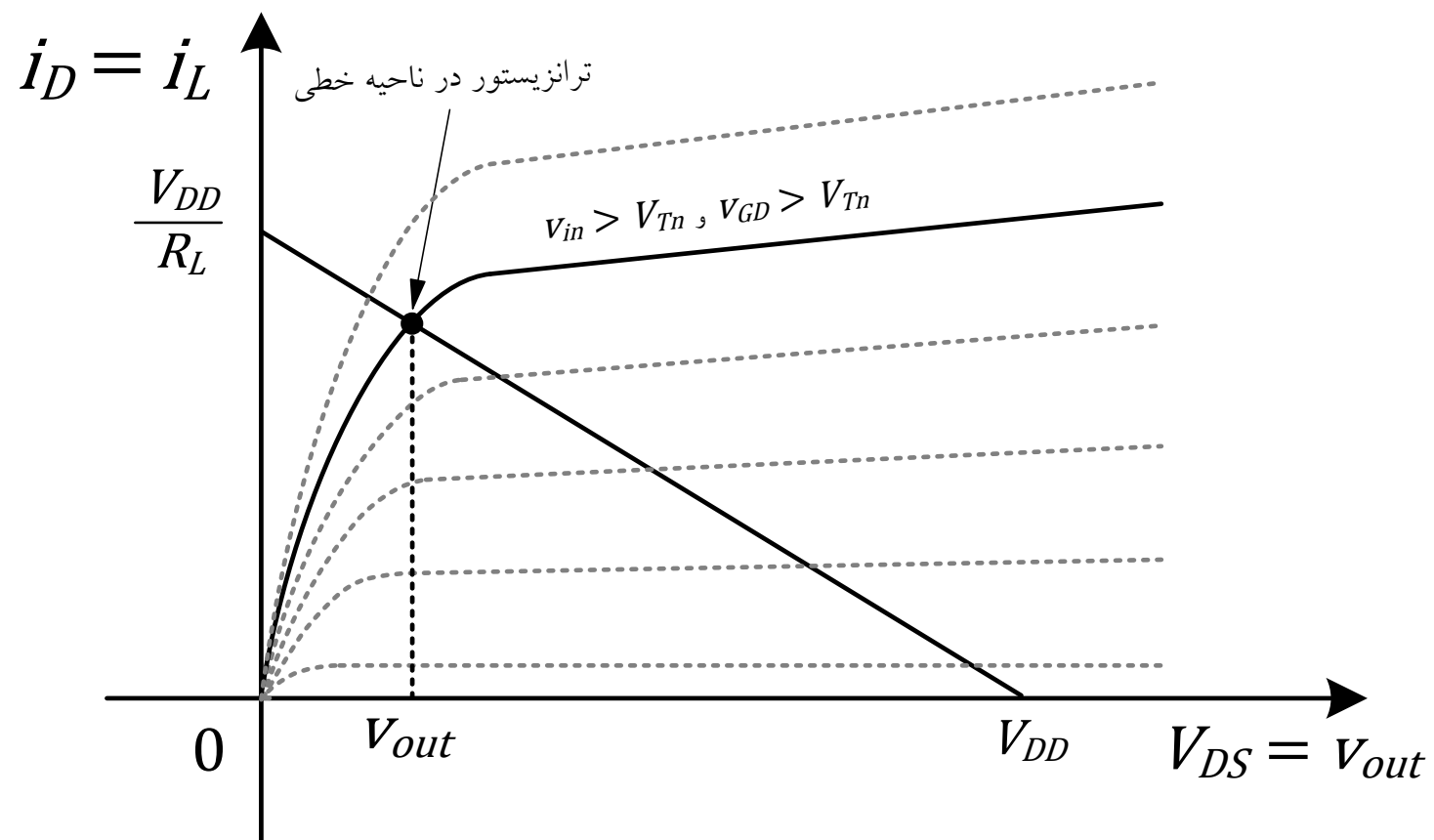


## بررسی مرحله به مرحله نمودار ( ۲ )

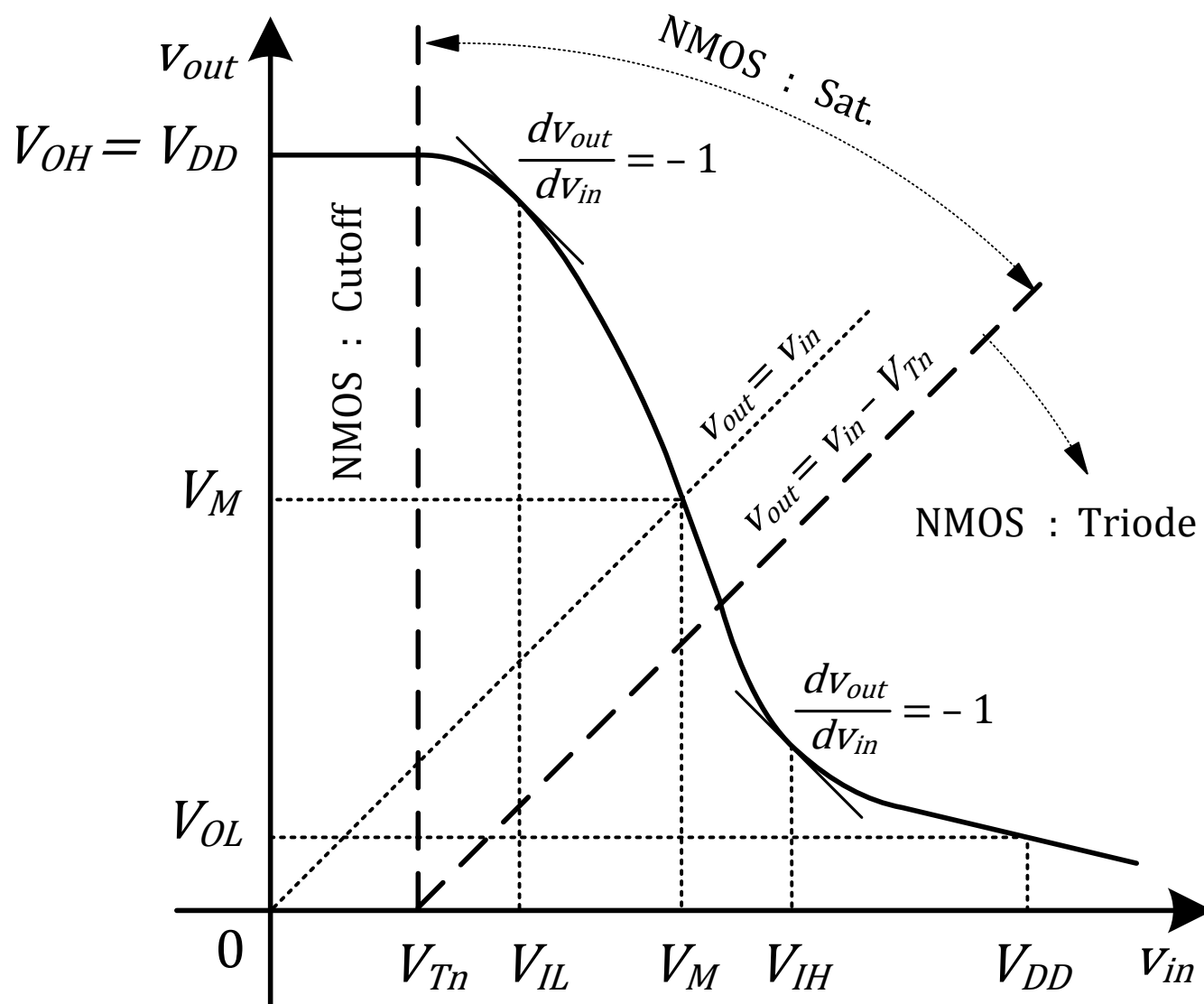




## بررسی مرحله به مرحله نمودار ( ۳ )



## مشخصه انتقال ولتاژ و آرونر NMOS با بار مقاومتی



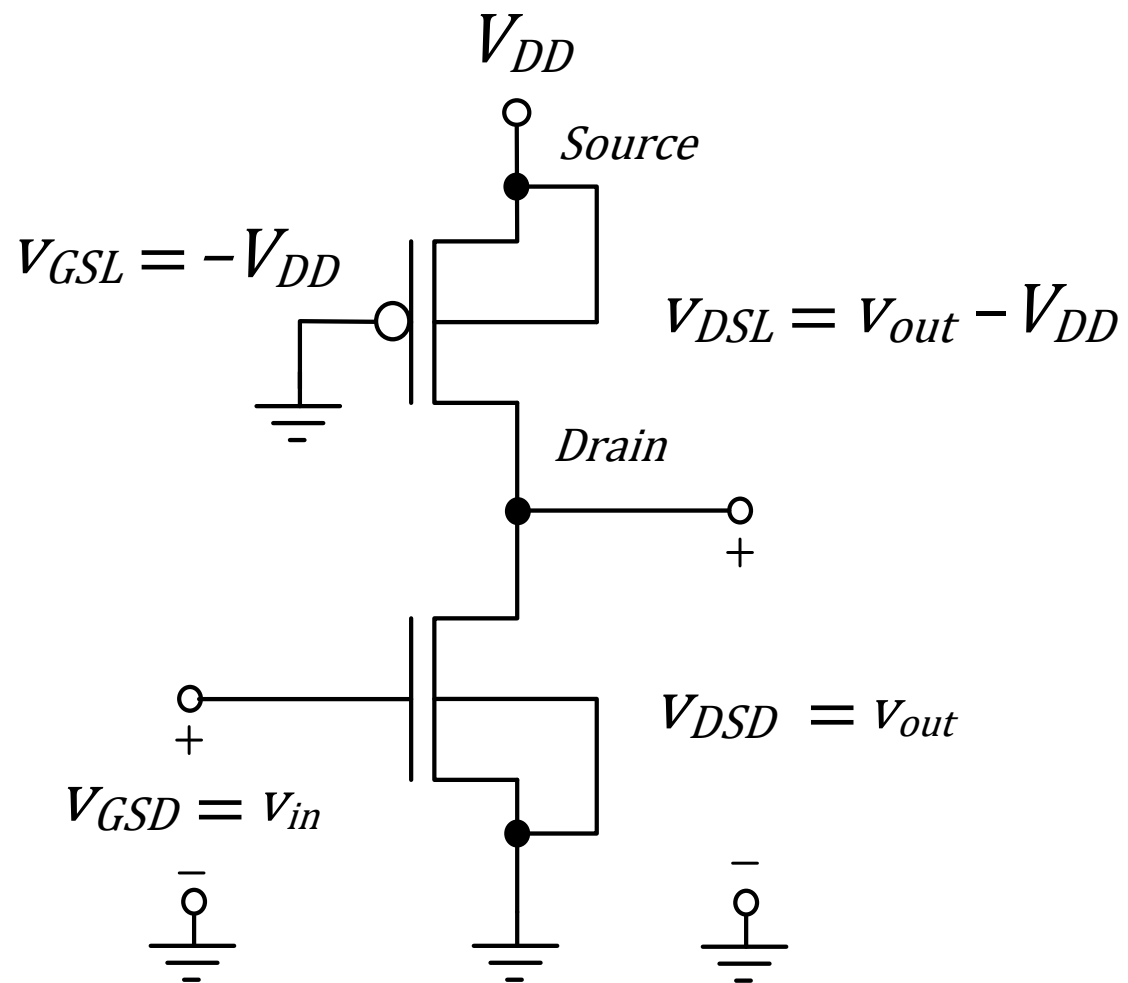
# محاسبه مشخصات مهم استاتیک

$$V_{OH} = V_{DD}$$

$$V_{OL} \neq 0$$

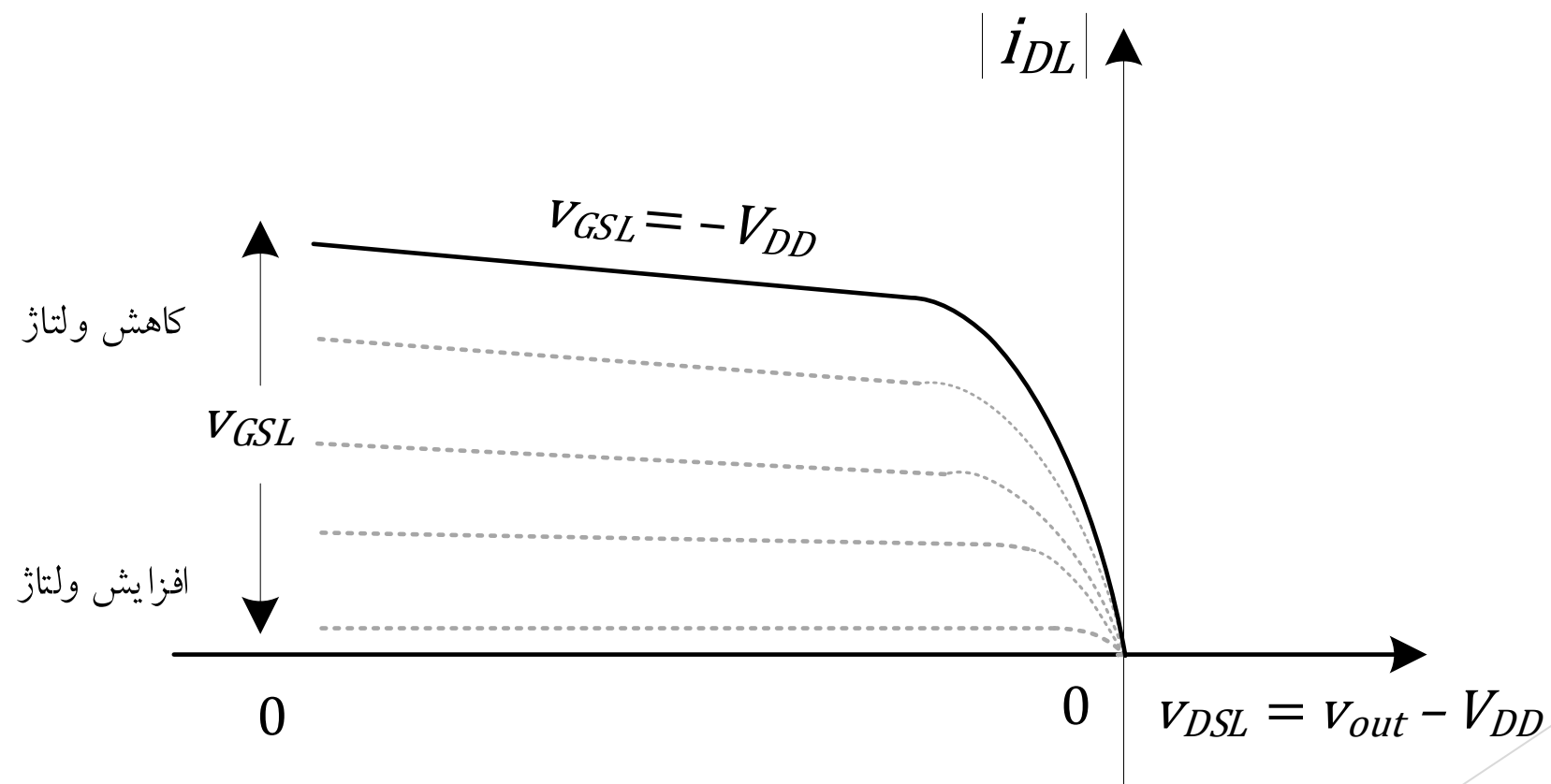
$$V_M = ?$$

# مدار وارونگر شبه NMOS ( Pseudo NMOS Inv. )

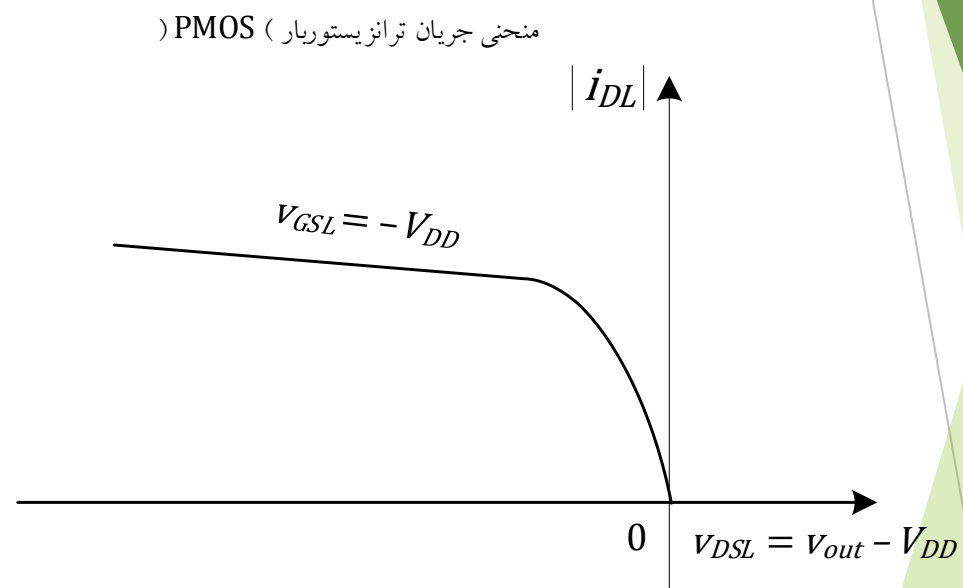
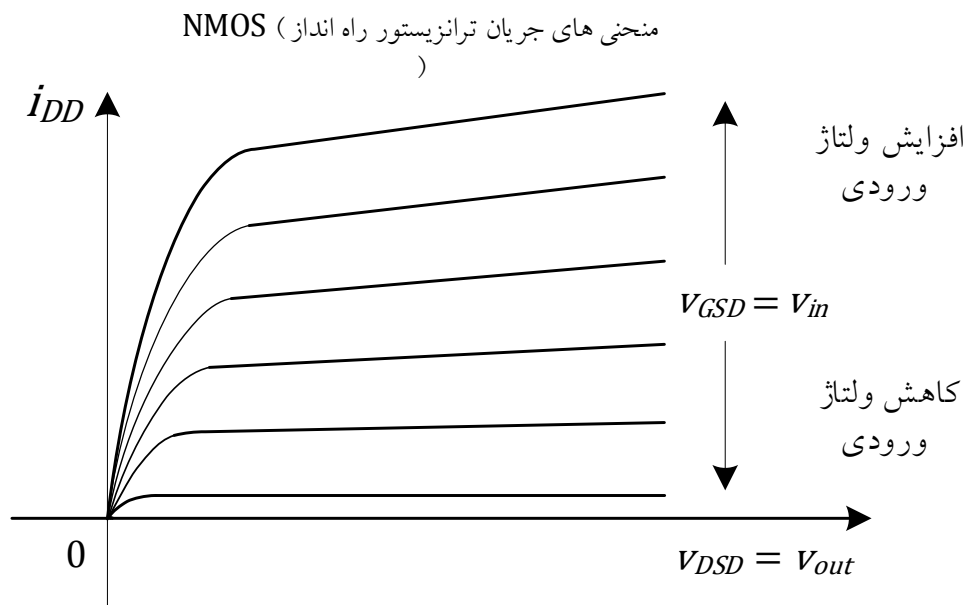


## بررسی روش ترسیمی

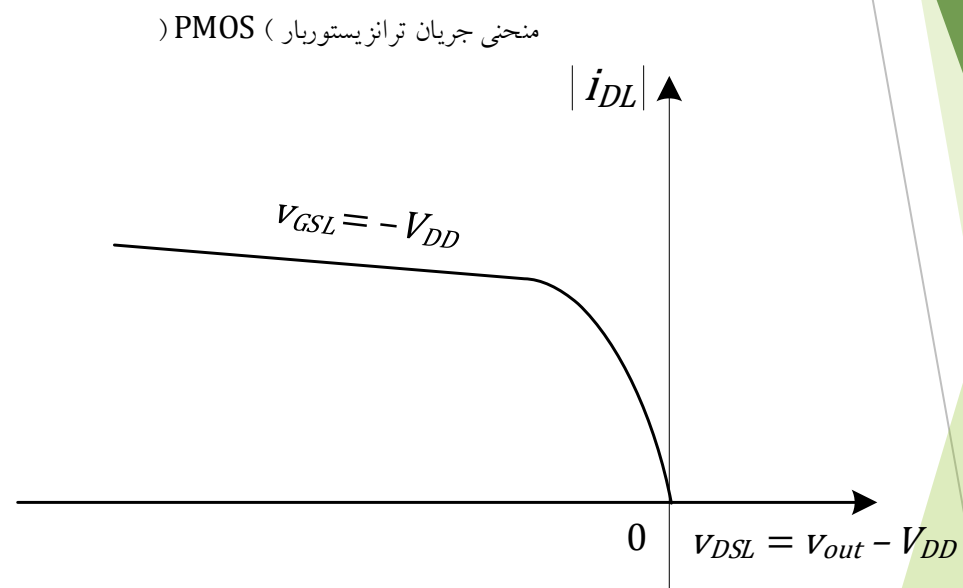
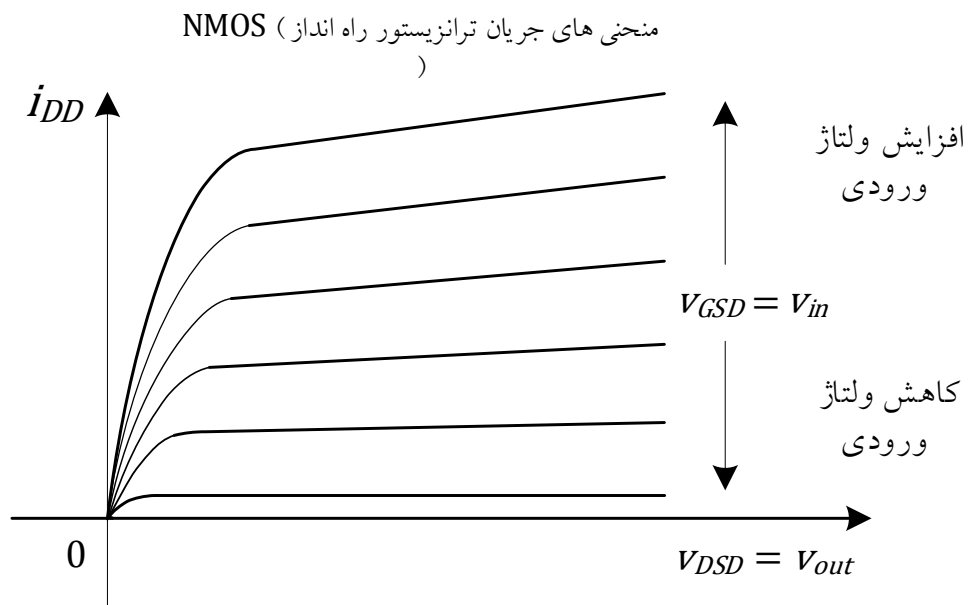
منحنی های جریان ترانزیستور PMOS



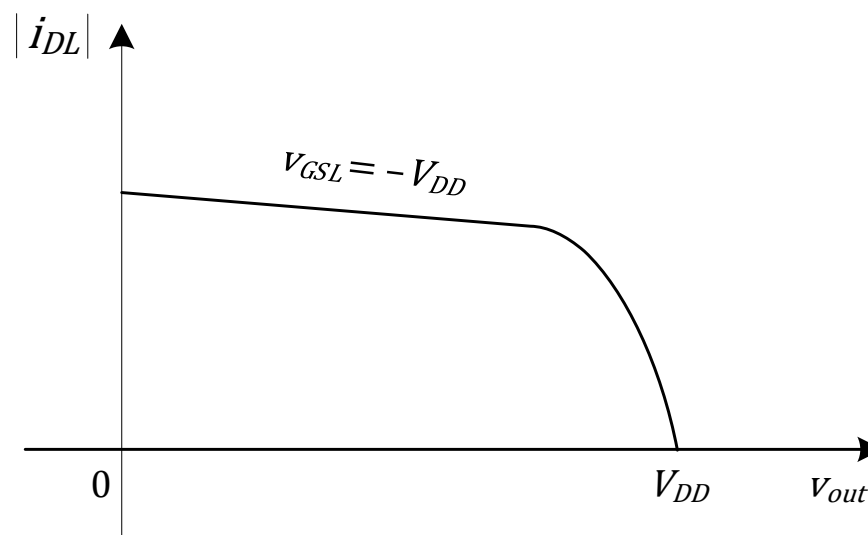
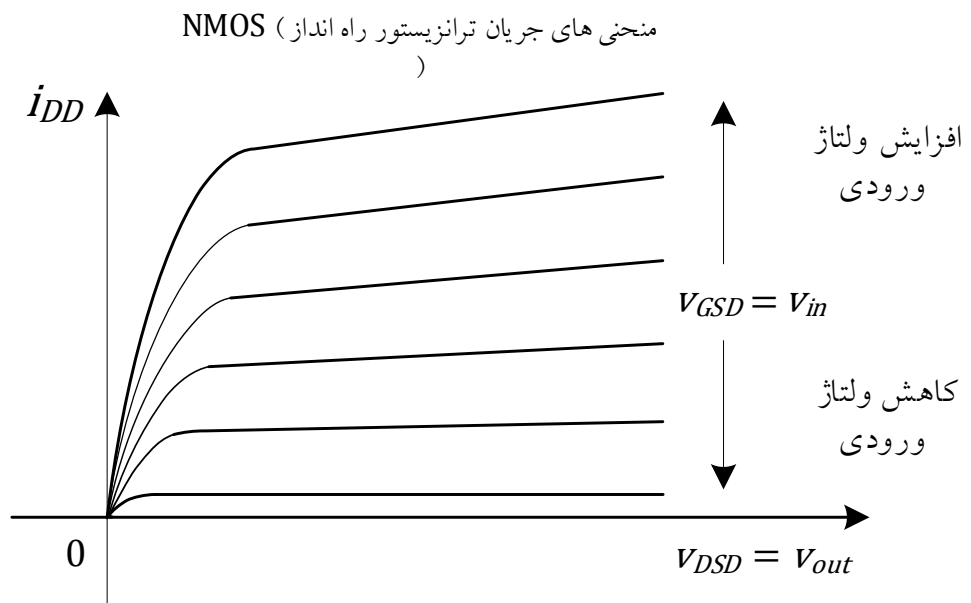
## بررسی روش ترسیمی



## بررسی روش ترسیمی

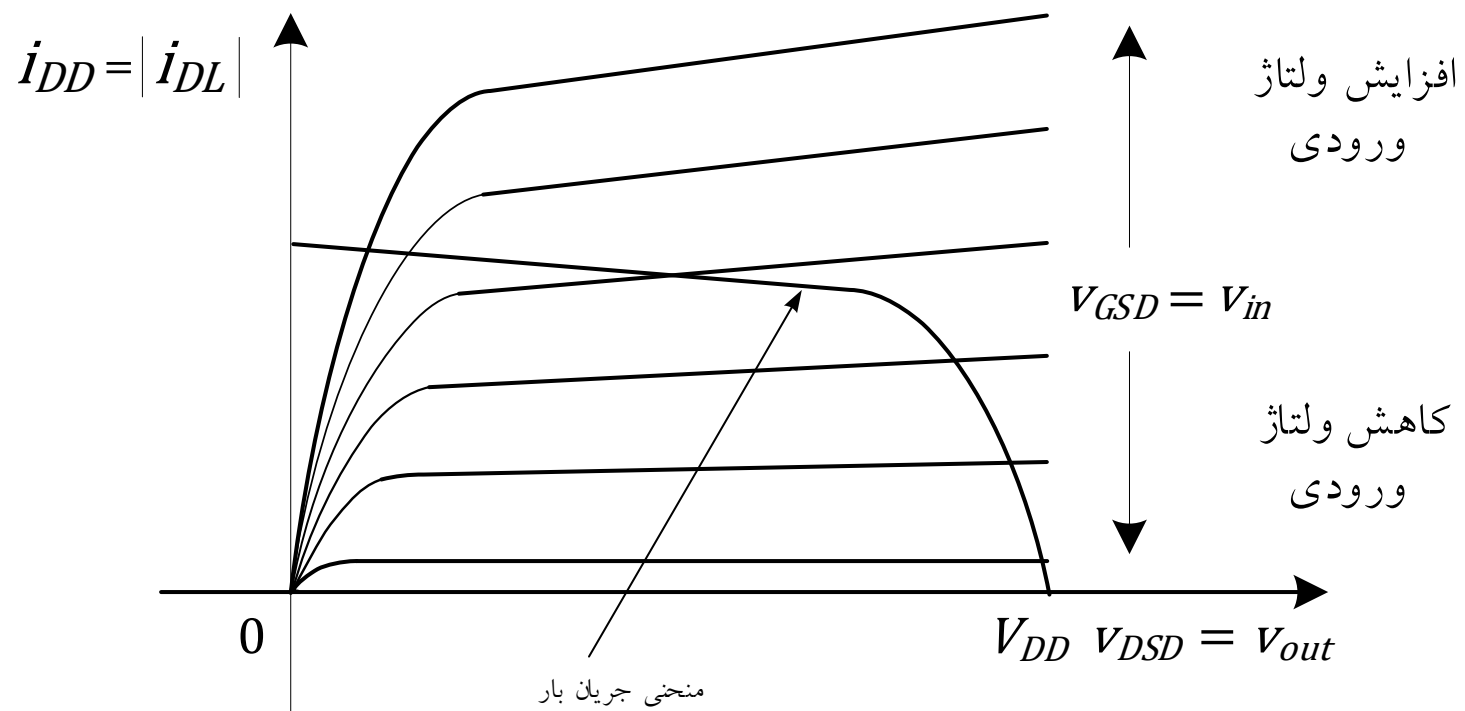


## بررسی روش ترسیمی

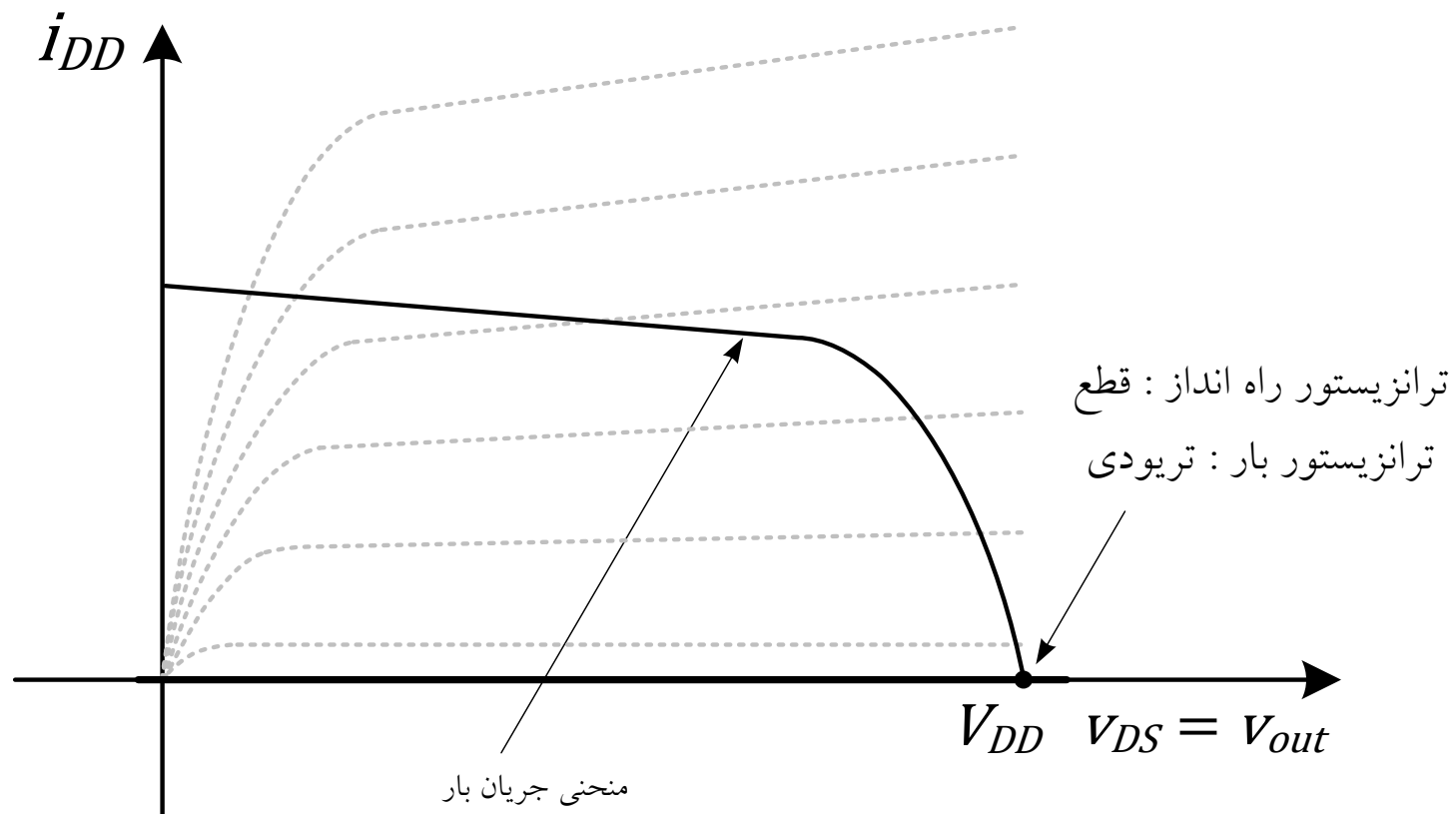




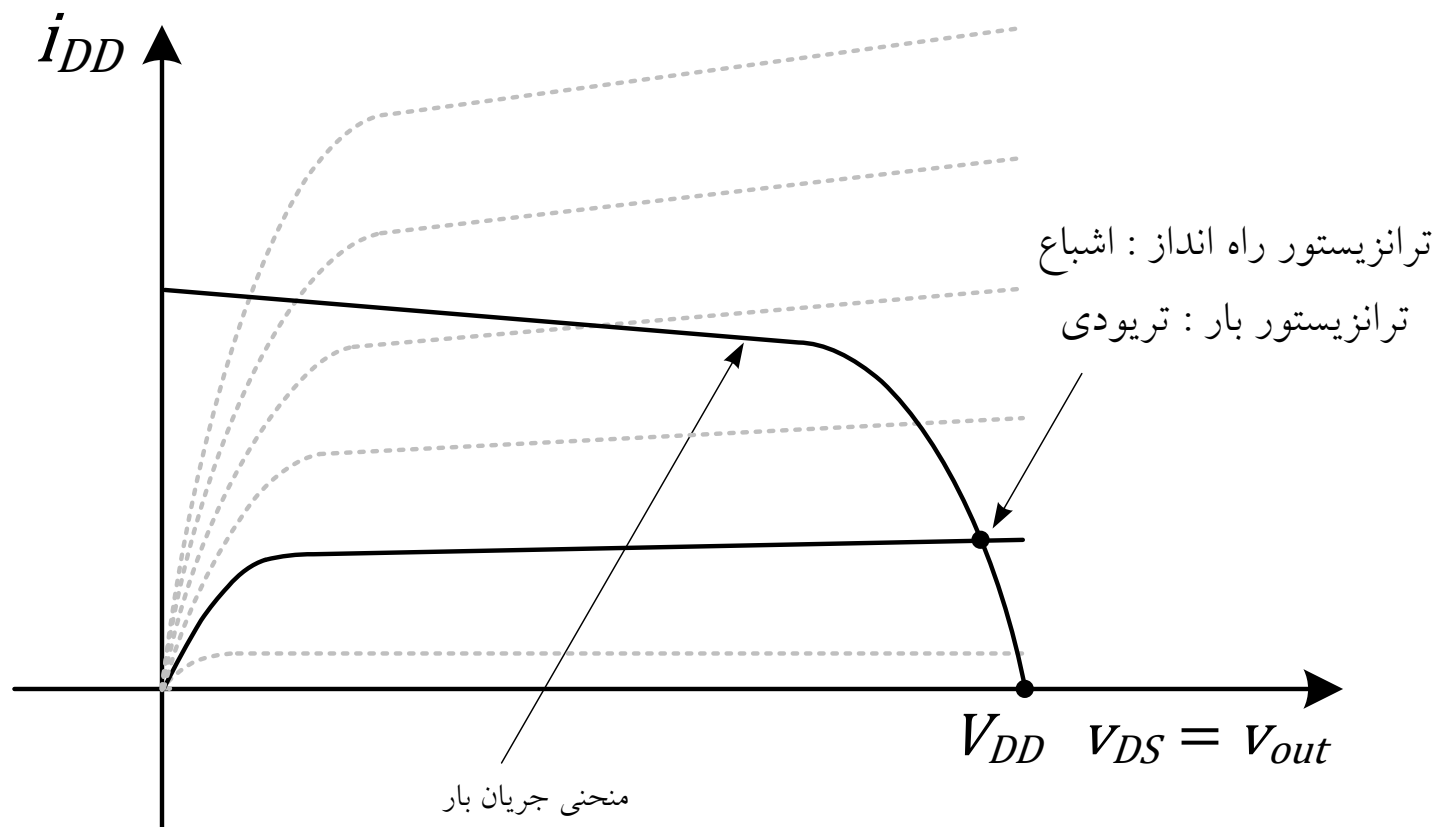
## بررسی روش ترسیمی



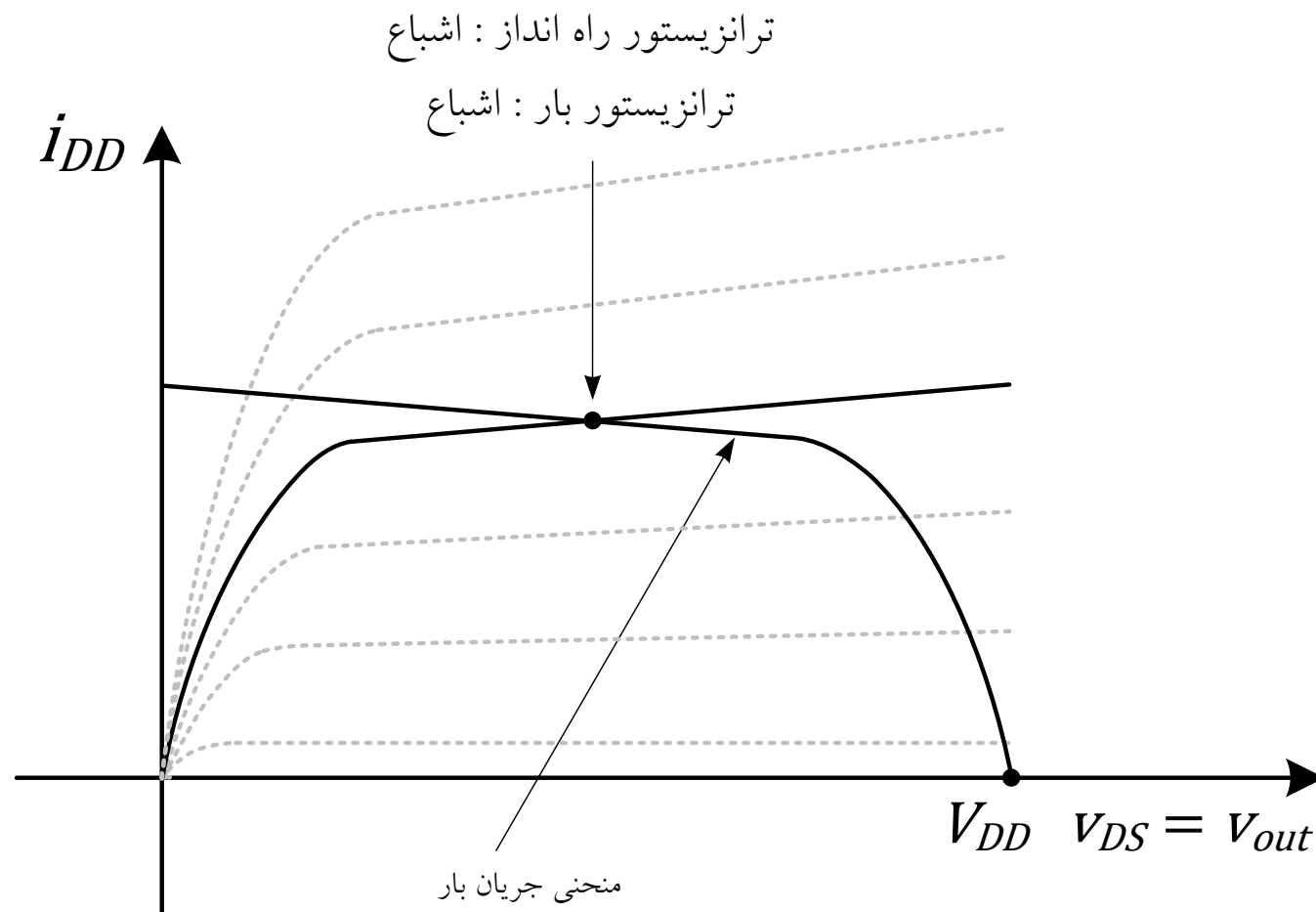
# حالت‌های مختلف موجود در عملکرد وارونگر شبه NMOS



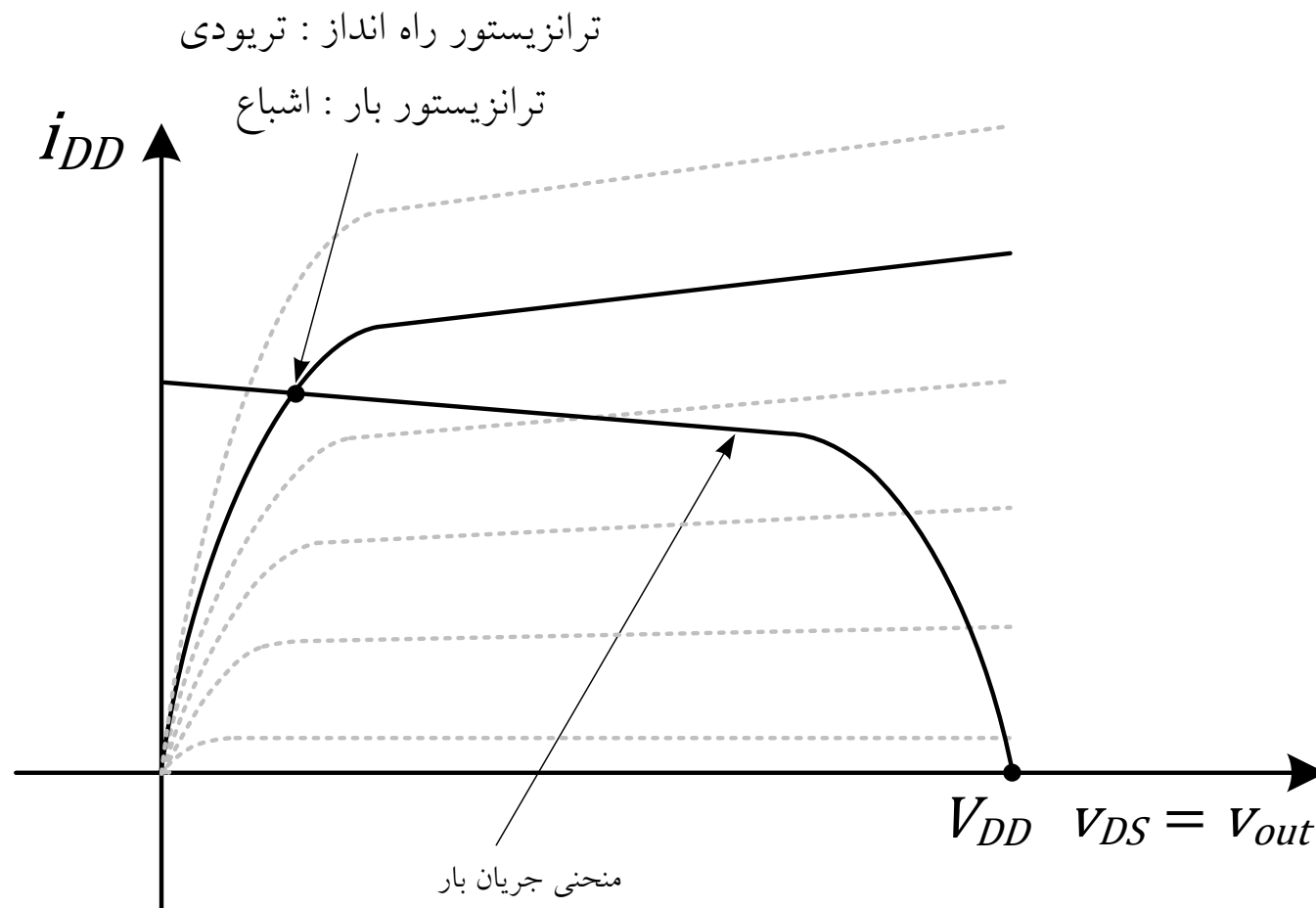
# حالت‌های مختلف موجود در عملکرد وارونگر شبه NMOS



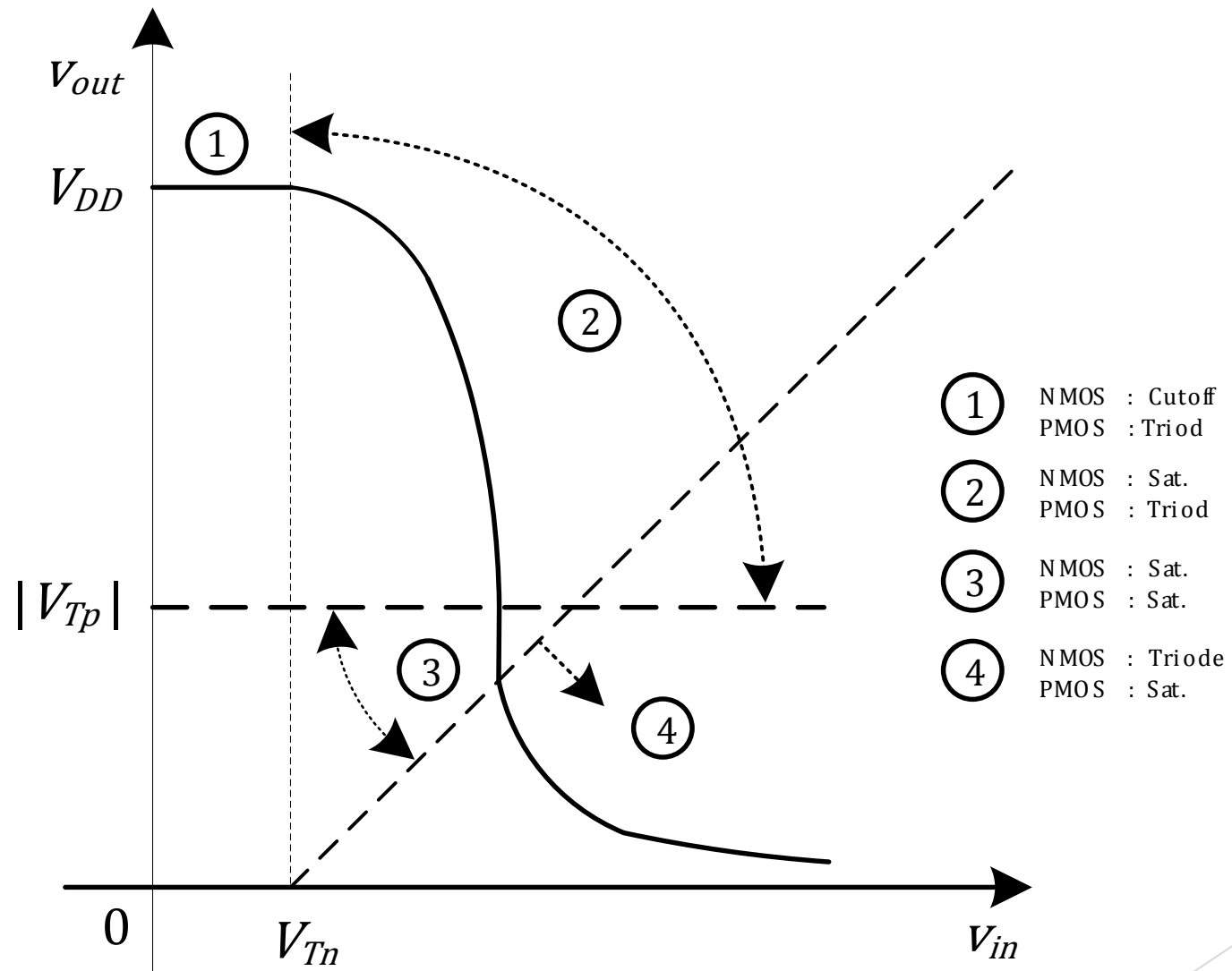
# حالت‌های مختلف موجود در عملکرد وارونگر شبه NMOS



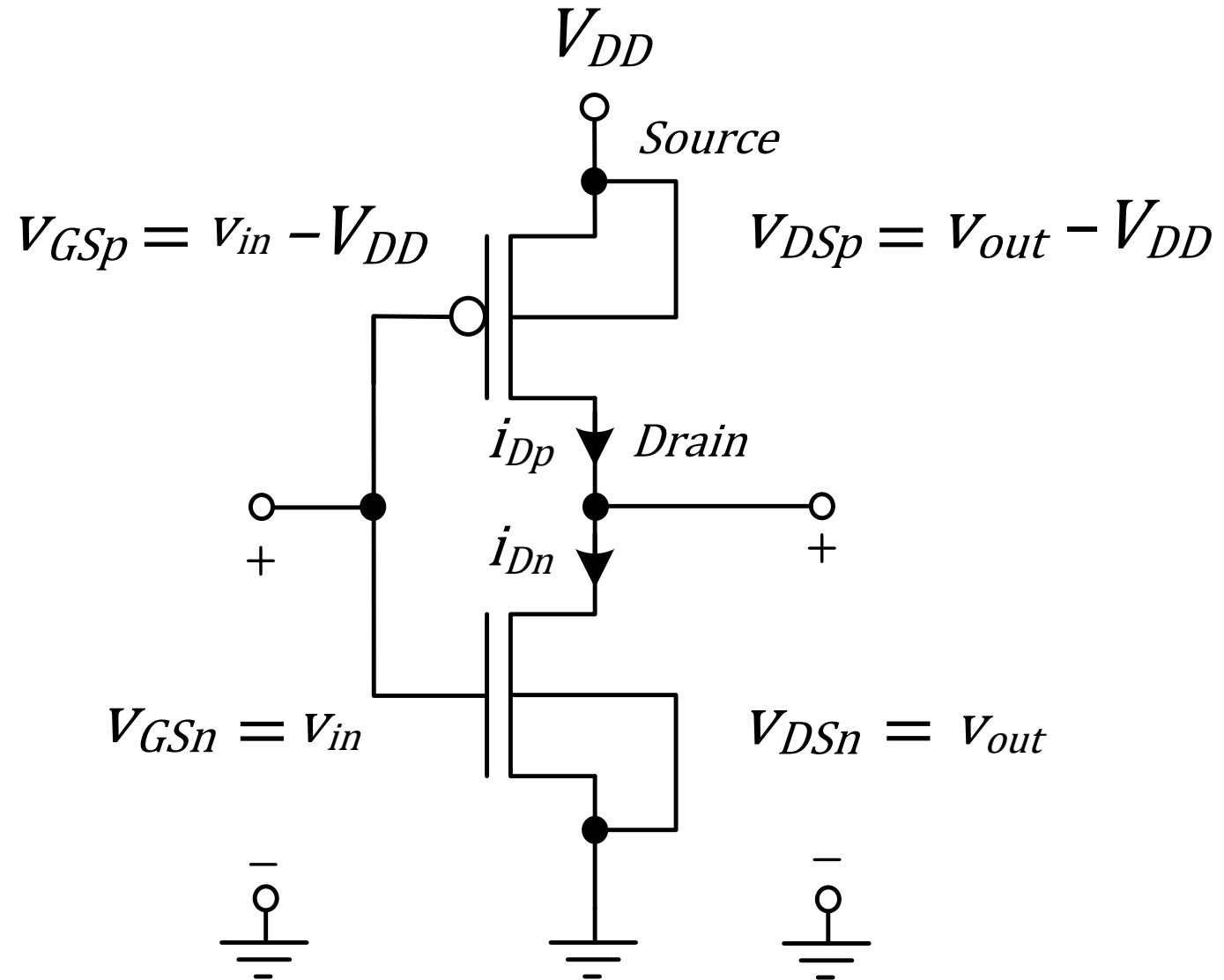
# حالت‌های مختلف موجود در عملکرد وارونگر شبه NMOS



# مشخصه انتقال ولتاژ وارونگر شبه NMOS

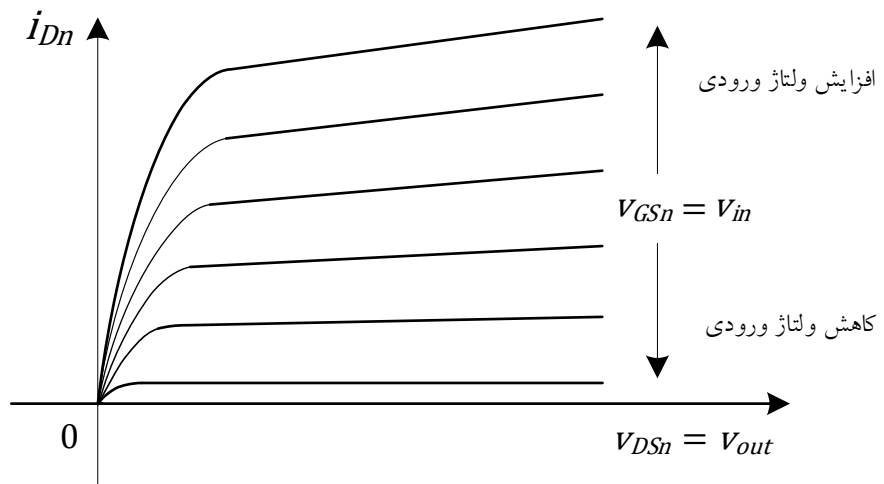


# CMOS وارونگر

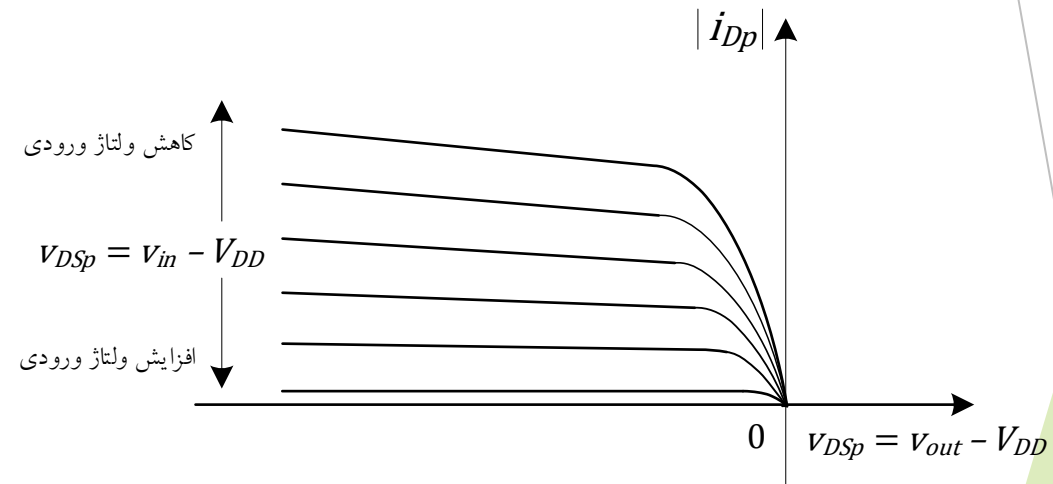


# روش ترسیمی

منحنی های جریان ترانزیستور NMOS



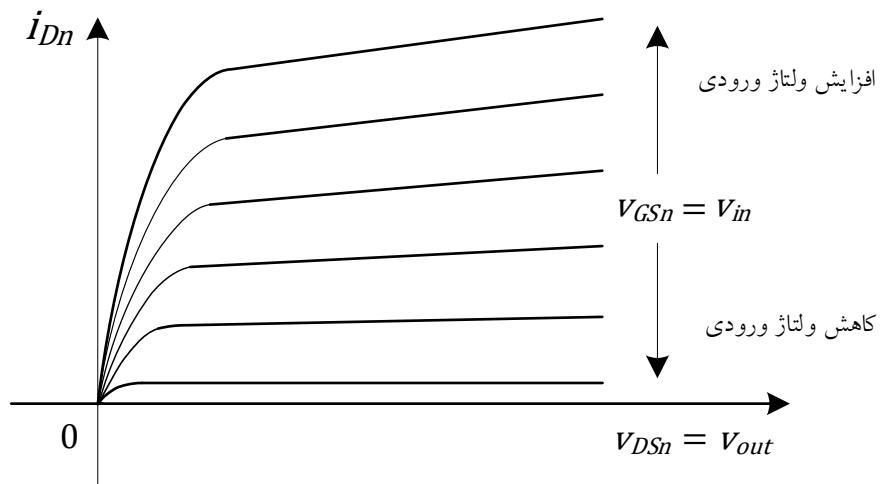
منحنی های جریان ترانزیستور PMOS



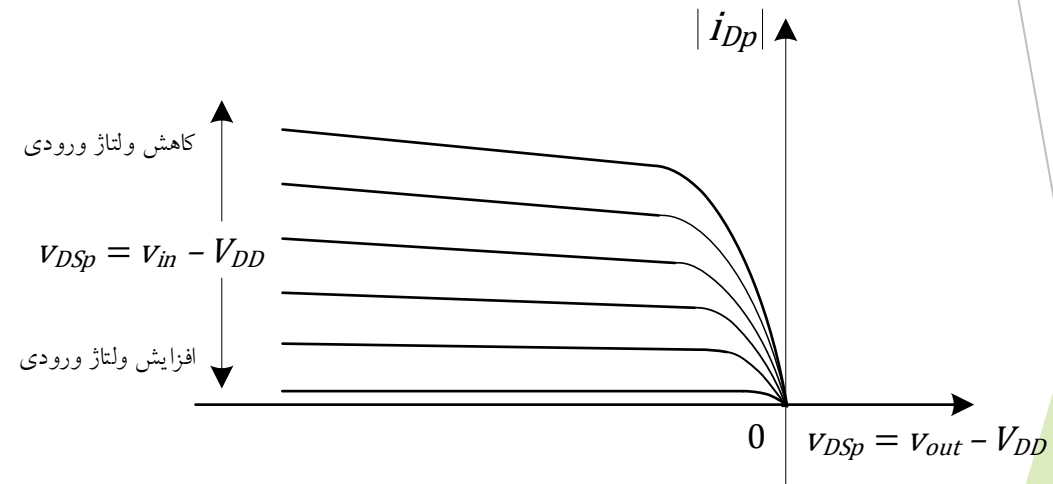


# روش ترسیمی

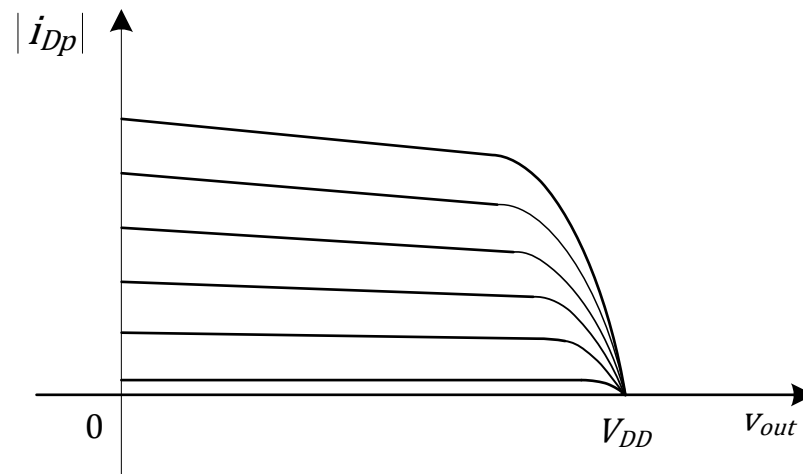
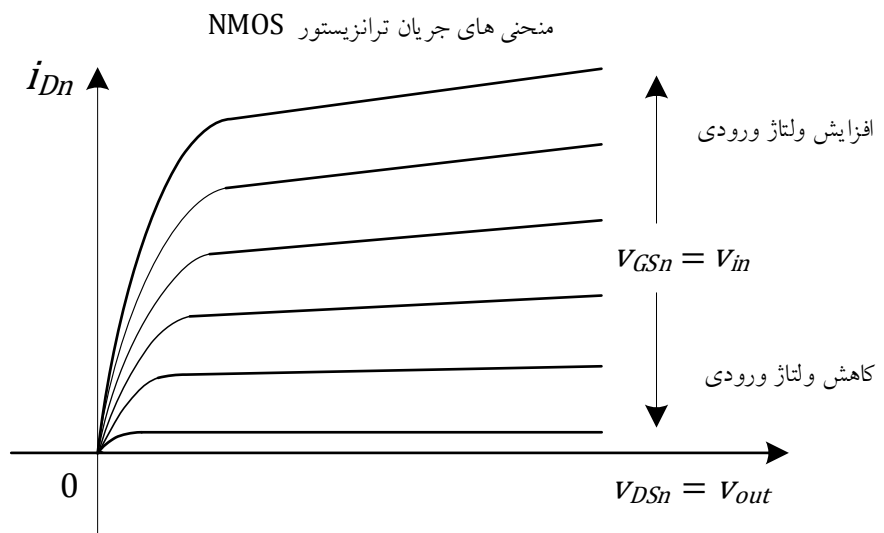
منحنی های جریان ترانزیستور NMOS



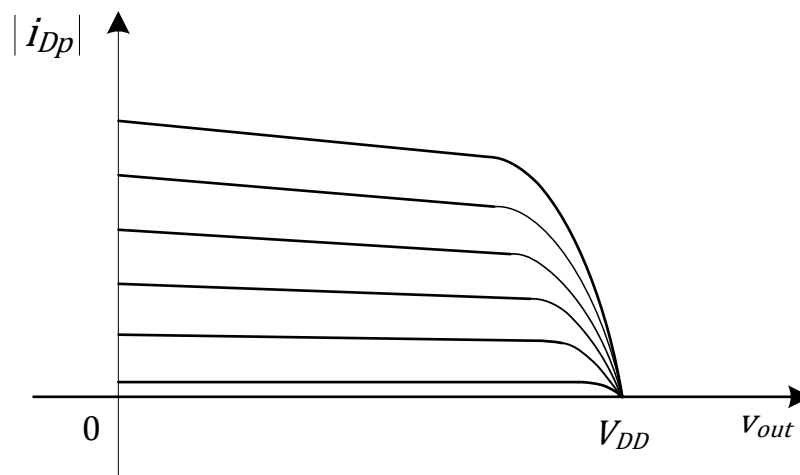
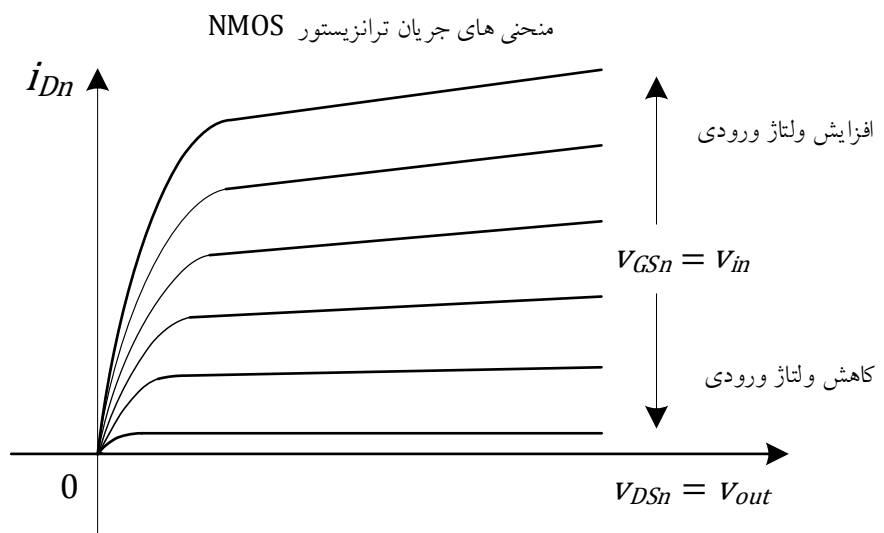
منحنی های جریان ترانزیستور PMOS



# روش ترسیمی

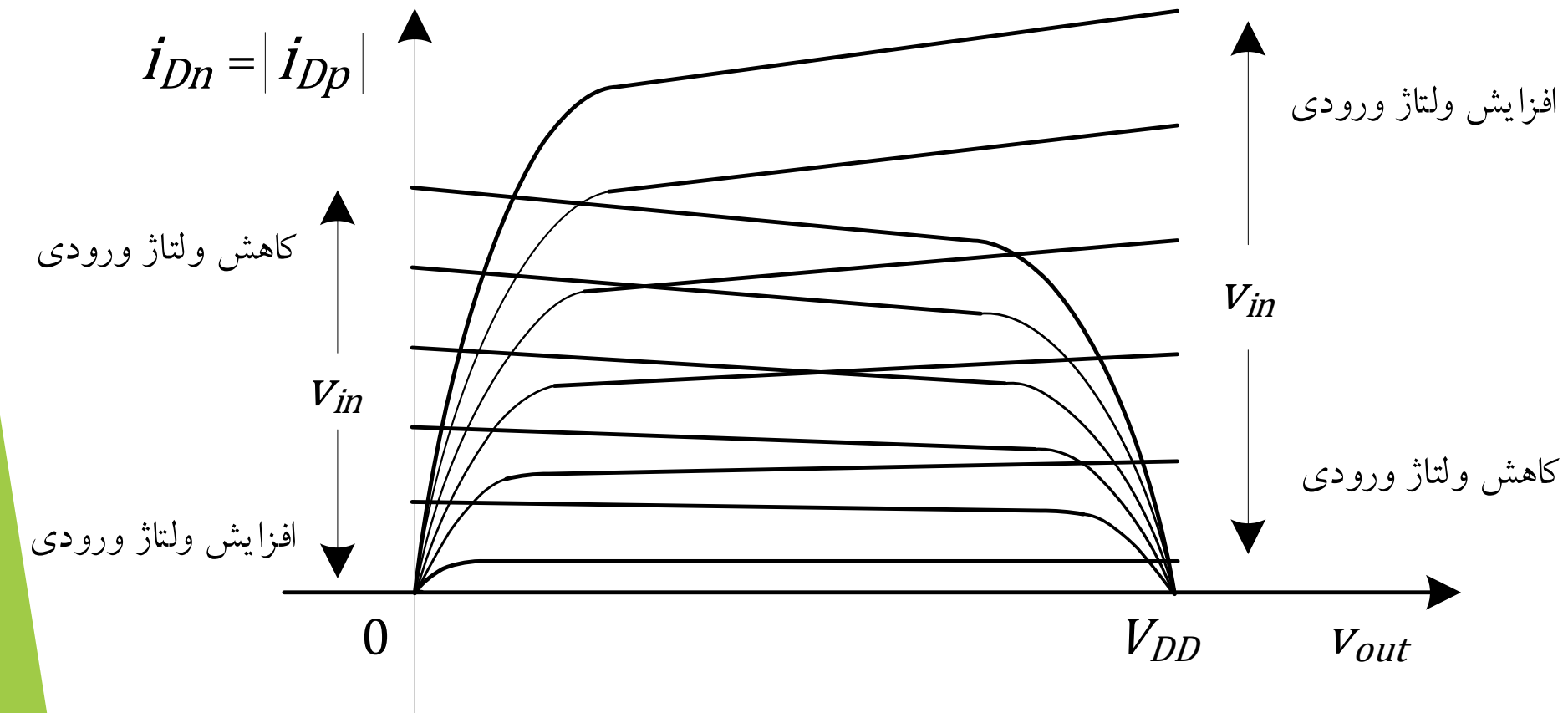


# روش ترسیمی

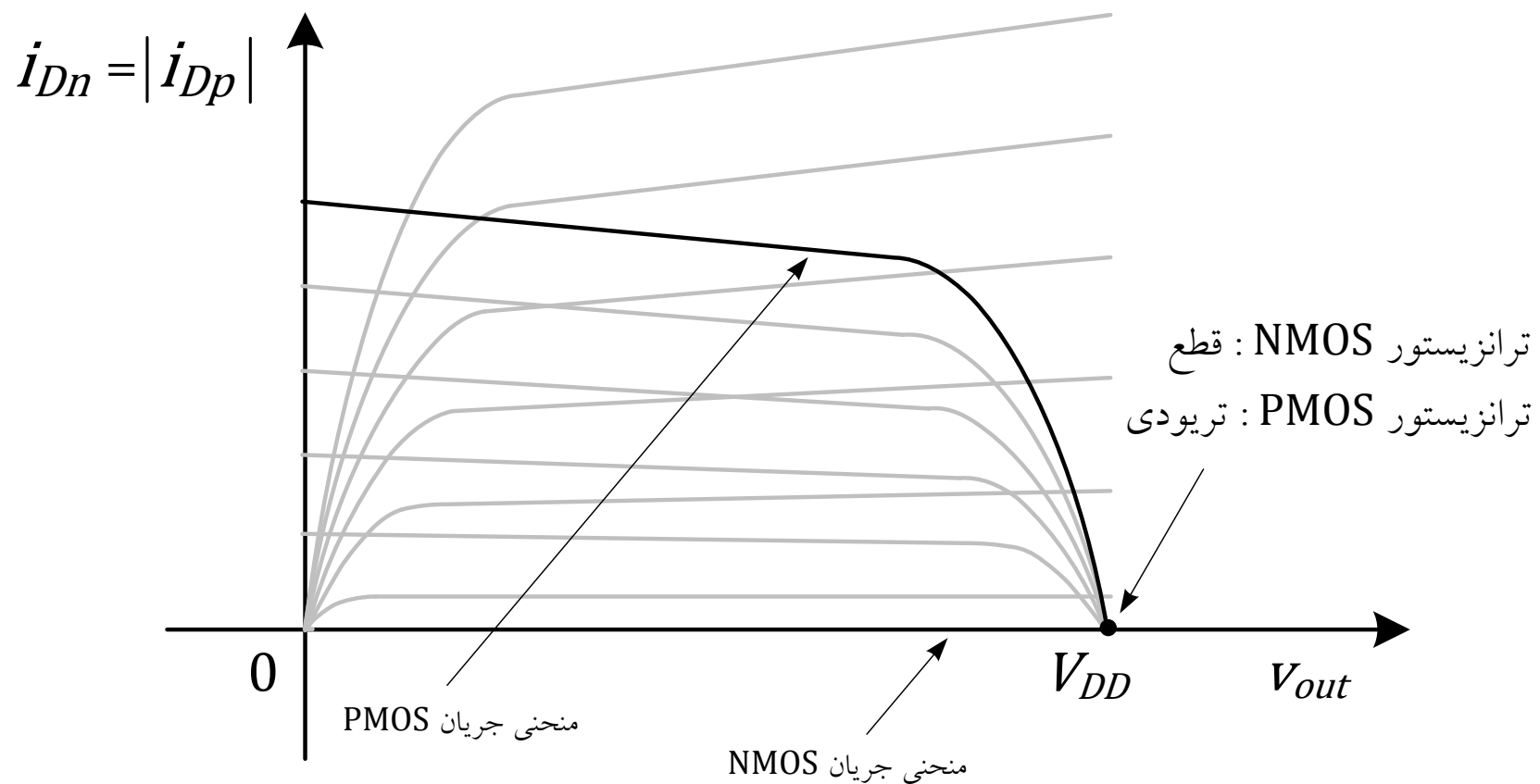


ترسیم در یک شکل

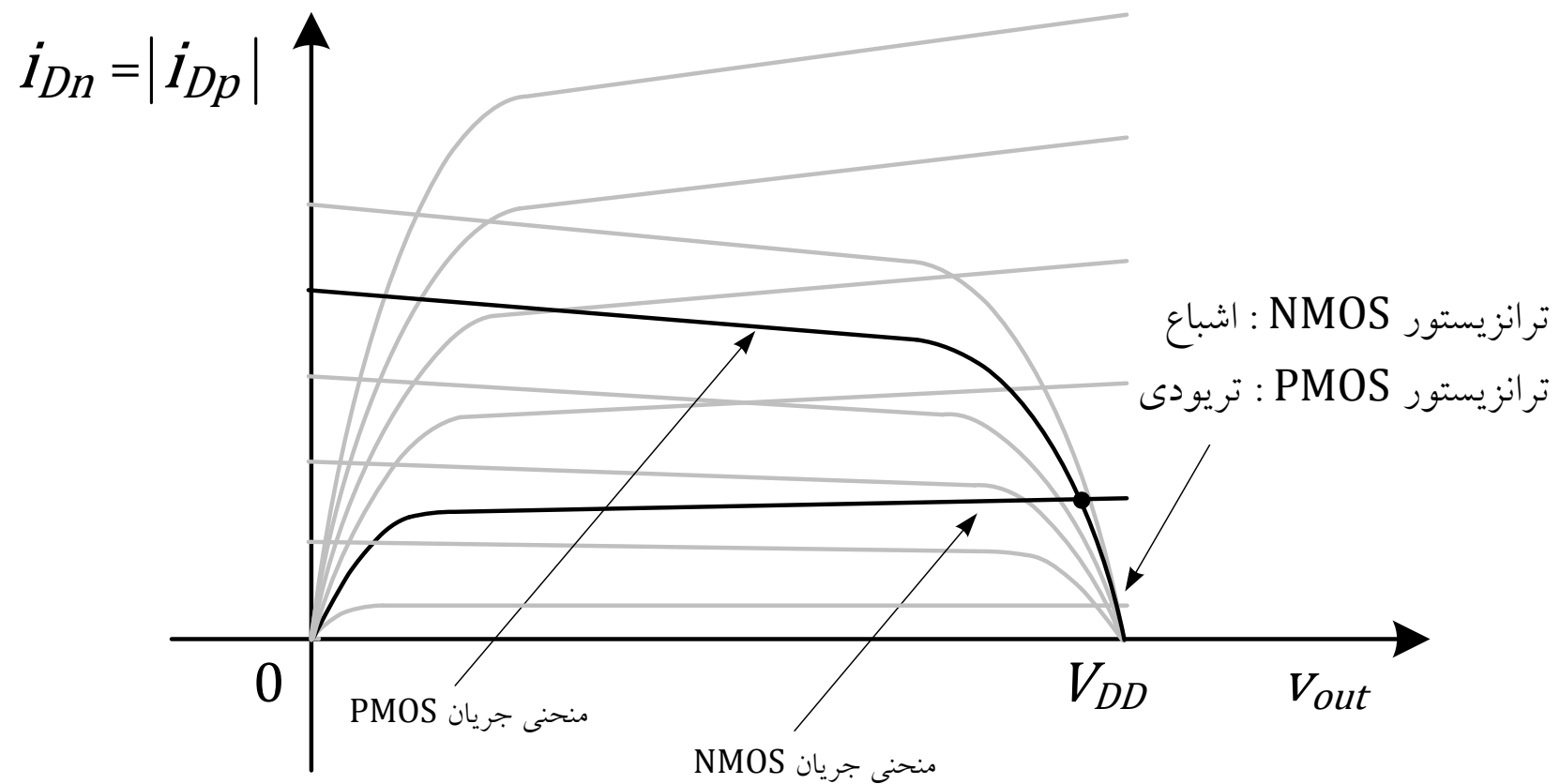
## روش ترسیمی



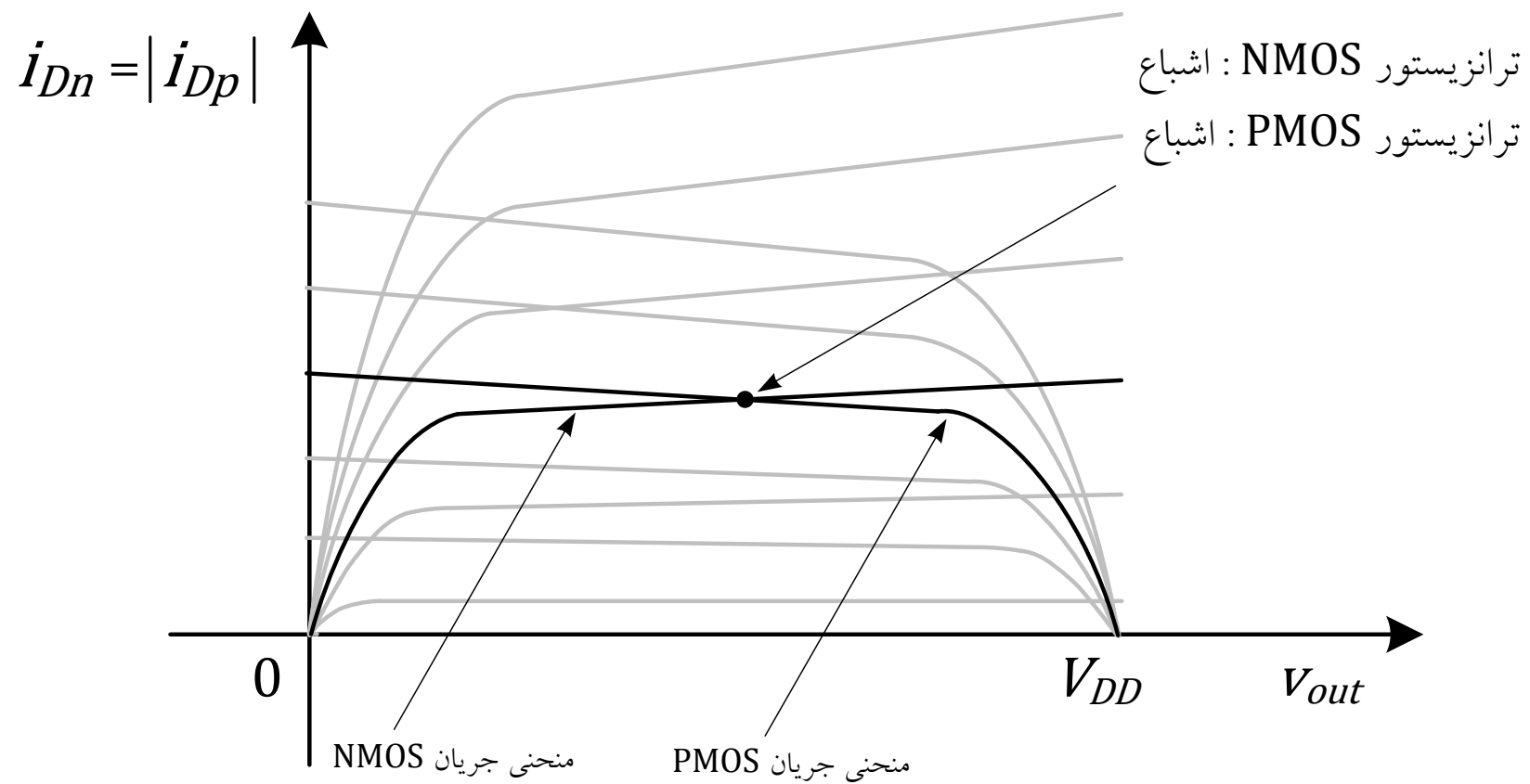
## حالت های مختلف مدار ( ۱ )



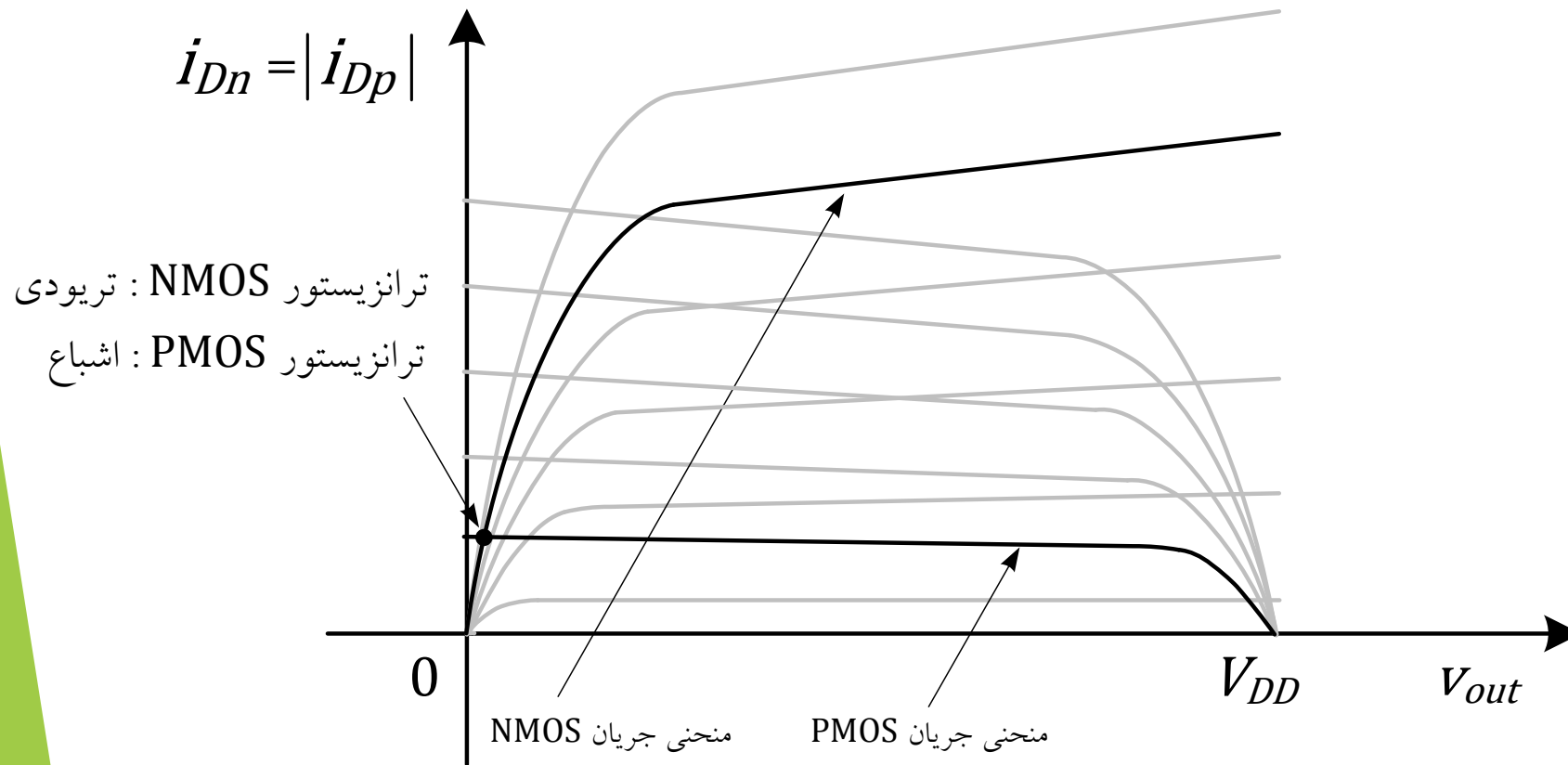
## حالت های مختلف مدار ( ۲ )



## حالت های مختلف مدار ( ۳ )

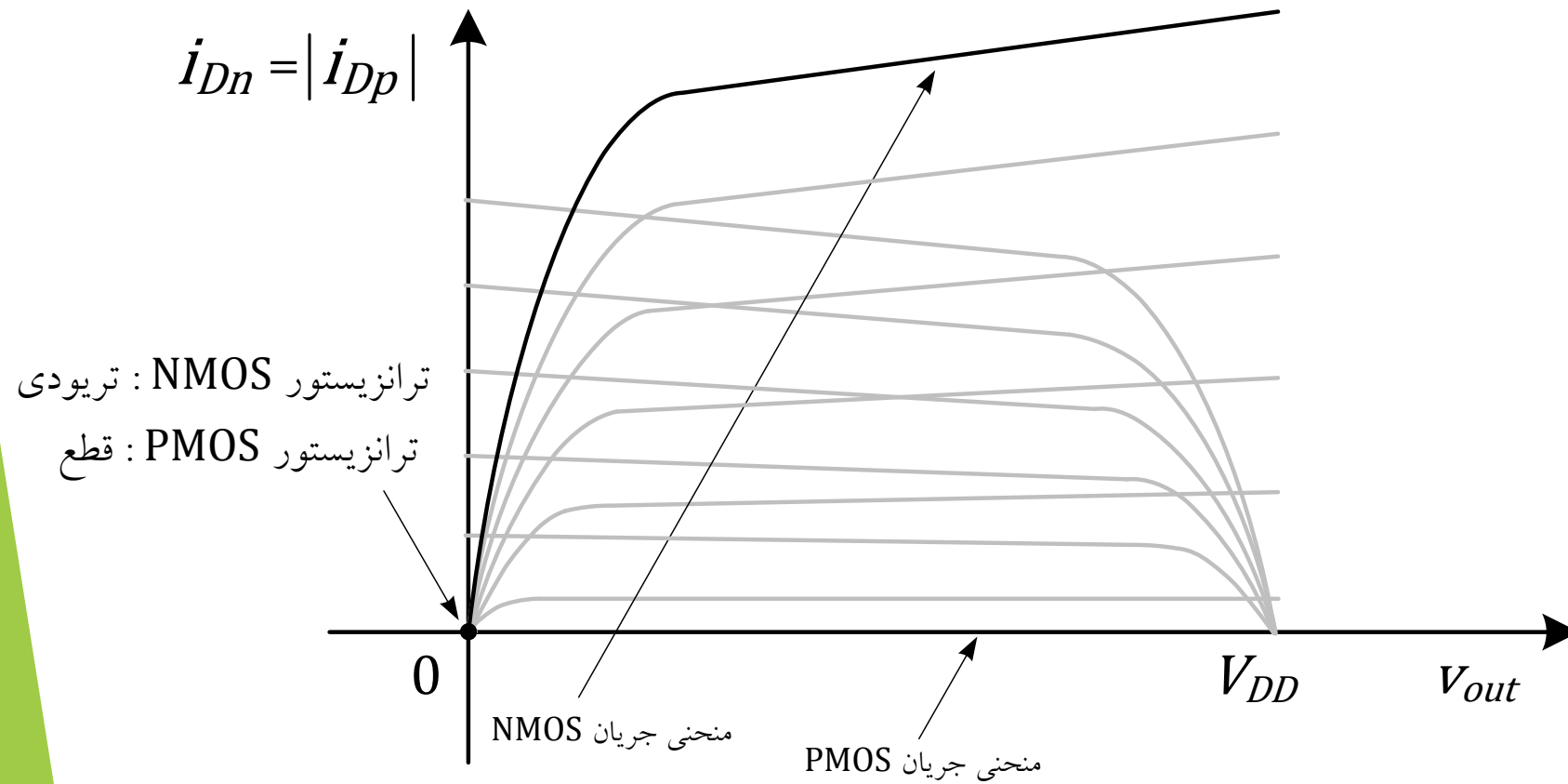


## حالت های مختلف مدار ( ۴ )

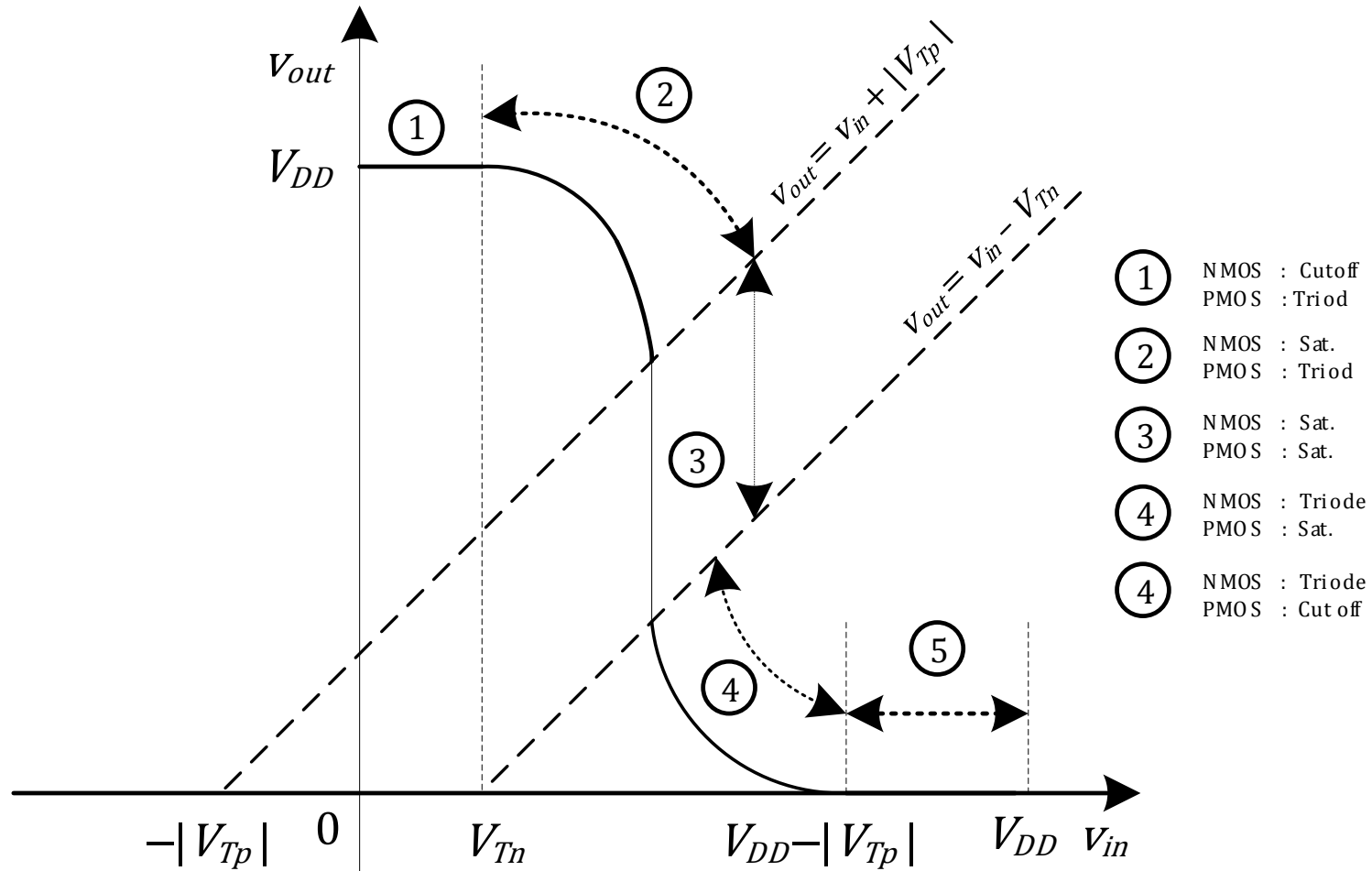




## حالت های مختلف مدار ( ۵ )



# مشخصه انتقال ولتاژ CMOS Inverter



## نمایش نقاط مهم ولتاژی بر روی VTC

