



دستور کار آزمایشگاه مدار منطقی

دانشکده مهندسی کامپیوتر

دانشگاه علم و صنعت ایران

تهیه و تنظیم:

دکتر حاکم بیت الهی

شهریور 1398

فهرست مطالب

3	مقدمه
4	رویه و مقررات آزمایشگاه
6	آزمایش اول
10	آزمایش دوم
15	آزمایش سوم
16	آزمایش چهارم
18	آزمایش پنجم
20	آزمایش ششم
21	آزمایش هفتم

مقدمه

درس مدار منطقی یکی از درسهای پایه و اصلی رشته مهندسی کامپیوتر و مهندسی برق می باشد. این درس جزو 8 درس هسته اصلی مهندسی کامپیوتر است و دانش طراحی سیستمهای دیجیتال و کامپوتری با این درس شروع میشود. آزمایشگاه مدار منطقی مکمل اصلی درس است. اصول طراحی سیستمهای دیجیتال که در داخل درس برای دانشجویان تشریح شده است در آزمایشگاه مدار منطقی، بصورت عملی انجام میشود. اولین قدمهای طراحی و ساخت یک سیستم دیجیتال در این آزمایشگاه انجام میگردد، لذا این آزمایشگاه، یکی از مهمترین آزمایشگاههای رشته مهندسی کامپیوتر است.

بسته به امکانات آزمایشگاه، آزمایشها می تواند (1) در سطح شبیه سازی با نرم افزارهای توصیف سخت افزار، (2) پیاده سازی بر روی بوردهای مبتنی بر FPGA و (3) پیاده سازی با استفاده از آی سی های دیجیتال مانند آی سی های TTL بر روی بوردهای آماده آزمایشگاهی صورت گیرد. اگر شرایط دانشجویان یا استاد درس به گونه ای باشد که امکان حضور فیزیکی نباشد، از روش (1) میتوان بهره برد. در حالت حضور فیزیکی ترجیح دانشکده مهندسی کامپیوتر به شیوه (3) است، اگرچه حداقل 2 آزمایش در انتها به شیوه (2) انجام خواهند گرفت.

لازم به ذکر است ترکیب شیوه (1) و (3) و همچنین ترکیب شیوه (1) و (2) در اغلب آزمایشهای حضوری لازم است. به این صورتکه، دانشجو ابتدا بایستی طرح خود را به کمک ابزارهای شبیه سازی سخت افزاری مانند ISE، Quartus و یا Modelsim شبیه سازی کند و از صحت طراحی مطمئن شود و سپس به شیوه (2) یا (3) به پیاده سازی واقعی بپردازد. البته با توجه به سهولت آزمایش و وقت آزمایشگاه استاد درس میتواند از شبیه سازی صرف نظر نماید.

برای قسمت شبیه سازی، دانشجو و استاد درس میتوانند بر روی سه گزینه طراحی شماتیک، طراحی با VHDL و یا طراحی با Verilog اتفاق نظر کنند. در درس مدار منطقی و آزمایشگاه مربوط به آن بیشتر تاکید دانشکده بر روی طراحی شماتیک و بخشی نیز طراحی با Verilog است.

در این دستورکار سعی شده است که آزمایشهای مناسبی برای آشنایی دانشجویان با پیاده سازی مدارهای دیجیتال طراحی شود. از آنجا که آزمایشها بصورت عملی و در قالب پروژههای کاربردی با تکیه بر مفاهیم علم دیجیتال شما انجام خواهد شد، لذا لازم است قبل از شروع به انجام آزمایشها، درس مدارهای منطقی را بصورت اجمالی مرور نمایید.

برای آزمایشگاه مدار منطقی ۷ بسته آزمایشی که شرح آن در زیر خواهد آمد با توجه به محتویات خود درس مدار منطقی آماده شده است. آزمایشها جامع و کامل می باشند. در صورتی که دانشجویان با اهتمام کامل به انجام آزمایشها بپردازند، در انتهای طراحی هر یک از دانشجویان توانایی طراحی و عملی سیستمهای دیجیتال را خواهند داشت.

رویه و مقررات آزمایشگاه

قبل از شروع جلسات آزمایشگاه لازم است دانشجویان دستور کار فعلی را تهیه و به نکات زیر توجه نمایند:

1. دانشجویان موظف اند هر جلسه از ابتدای شروع کلاس در آزمایشگاه حضور داشته باشند و عدم حضور دانشجو در دقایق اولیه کلاس بدون هماهنگی با مدرس آزمایشگاه به منزله غیبت در جلسه مذکور خواهد بود.
2. هر گروه شامل 2 نفر میباشد که تمامی آزمایشها باید با مشارکت هر دو نفر انجام شود.
3. هر گروه موظف است بعد از انجام هر آزمایش، یک گزارشکار مربوط به آزمایش انجام شده را در قالب 3-4 صفحه در ابتدای جلسه بعدی تحویل دهد.
4. گزارشکار باید موارد زیر را در بر بگیرد:
 - a. توضیح مفاهیم و بیان هدف از آزمایش انجام شده
 - b. خروجیهای حاصل از آزمایش و یا نتایجی که توسط اعضای گروه در آزمایشگاه بدست آمده است.
 - c. خروجیهای تکمیلی به صورت کار در منزل (در صورت نیاز توسط مدرس اعلام میشود).
 - d. رسم مدار شماتیکی بر روی کاغذ و توضیح کامل عملکرد مدار
 - e. نحوه عملکرد آن بر روی بورد آزمایشگاه مدارهای منطقی
 - f. مشکلاتی که در حین انجام آزمایش با آنها برخورد کردید و راه حل پیشنهادی برای رفع آنها
 - g. نتیجه گیری
5. با توجه به محتوای آزمایشهای در نظر گرفته شده و با توجه به زمانبندی ترم تحصیلی، در برخی از جلسات بیش از یک آزمایش انجام میشود و بعضی از آزمایشها نیز در چند جلسه متوالی انجام خواهد شد.
6. هر گروه لازم است در پایانترم تحصیلی یک پروژه شبیهسازی، توصیفی، پیادهسازی و یا ساخت مرتبط با مفاهیم مطرح شده ارائه نماید. (پروژهها توسط خود دانشجویان و با راهنمایی مدرس آزمایشگاه انتخاب خواهند شد).
7. فعالیت کلاسی هر فرد در کلاس بصورت مجزا رصد میشود، لذا ممکن است نمرات کلاسی افراد عضو یک گروه با هم متفاوت باشد.
8. بارم نهایی را مدرس آزمایشگاه تعیین خواهد کرد که ممکن است از هر ترمی به ترم دیگر متغیر باشد.

توصیه میشود بارم نهایی نمره دانشجو شامل میزان موفقیت دانشجویان در طول جلسات برگزاری آزمایشها، نحوه نوشتن گزارش کار، نظم و انضباط در آزمایشگاه، امتحان نهایی آزمایشگاه و پروژه نهایی باشد. وزن هر کدام از آیتمهای بالا بر عهده مدرس درس است.

آزمایش اول

عنوان: آشنایی با گیت‌های منطقی پایه، پارامترهای آن و ادوات الکتریکی (1)

مدت زمان آزمایش: 2 ساعت

هدف آزمایش: در این آزمایش دانشجویان با انواع گیت‌های منطقی از هر دو خانواده TTL و MOS آشنا خواهند شد. یکسری آزمایش با این گیت‌ها انجام خواهند داد. سپس به بررسی مشخصات فیزیکی گیت‌ها از هر دو نوع خانواده خواهند پرداخت. در ادامه ادوات الکتریکی شامل مقاومت، خازن، سلف، دیود، ترانزیستورها، منبع توان، تولید کننده سیگنال، اسیلوسکوپ و مابقی ادوات را مورد مطالعه و شناسایی قرار خواهند داد.

شرح آزمایش:

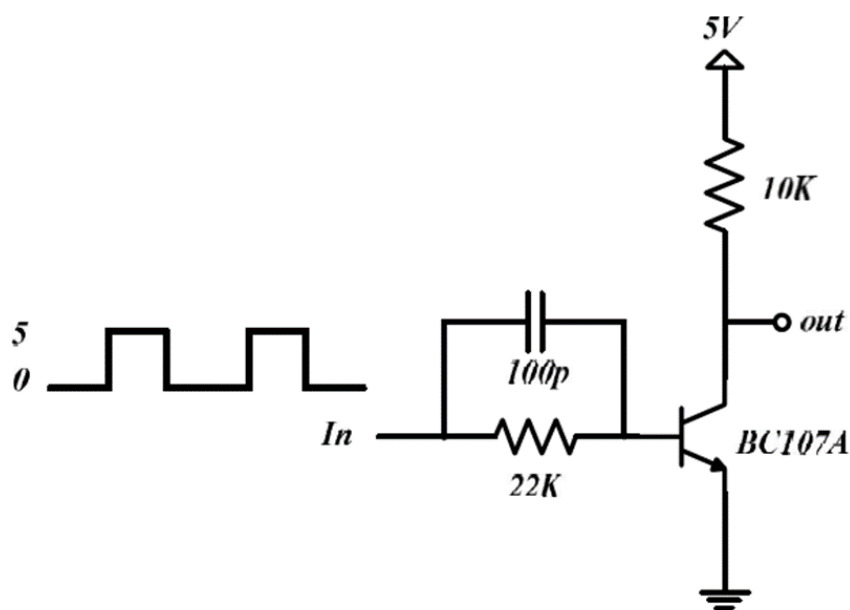
این آزمایش شامل 7 تا زیر آزمایش است که بایستی در یک جلسه آزمایشگاهی انجام شوند.

- 1- مدرس آزمایشگاه در آزمایش اول به معرفی ادوات الکتریکی بپردازد. مقاومت‌ها را معرفی کنید. نحوه خواندن اندازه مقاومت‌ها را به دانشجویان یاد دهید. انواع خازن شامل خازن‌های مسطح، خازن‌های سرامیکی، خازن‌های ورقه ای، خازن‌های میکا، خازن‌های تانتالیوم و غیره را معرفی کنید. دیودها و انواع آن را معرفی نمایید. به معرفی ترانزیستورهای خانواده BJT و MOS بپردازید. نحوه کار کردن با منبع توان و دستگاه تولید کننده سیگنال بپردازید. انواع شکل موج مربعی، مثلثی، دندانه اره ای، سینوسی و غیره با فرکانس‌های متفاوت را تولید کنید. نحوه کار با اسیلوسکوپ را به دانشجویان یاد دهید.
 - 2- در آزمایش دوم، مدرس گیت‌های خانواده TTL را به دانشجویان معرفی کند. گیت‌های TTL از ترانزیستورهای BJT ساخته شده اند. ساختار یک گیت اینورتر (74LS04) بایستی برای دانشجویان کالبدشکافی شود که چگونه از ترانزیستورهای BJT ساخته شده است. در ادامه خصوصیات این گیت‌ها از لحاظ مصرف توان، سرعت، تاخیر high به low، تاخیر low به high، فرکانس کاری گیت‌ها و مساحت گیت‌ها را بررسی کنید.
- گیت‌های TTL خود از لحاظ مصرف توان و سرعت به دسته بندی‌های متفاوتی تقسیم میشوند که در جدول 1-1 بیان میگردند. مدرس آزمایشگاه این دسته بندی‌ها را برای دانشجویان شرح دهد و کاربرد هر کدام را بیان دارد.

جدول 1-1: انواع گیت‌های خانواده TTL

شرح	مثال	اختصار	نوع
سرعت سوئیچینگ کاهش یافته تا مصرف توان گیت پایین بیاید	74L00	L	TTL کم مصرف
سرعت سوئیچینگ بالاتر از یک گیت استاندارد است. اما مطمئناً مصرف توان بالا می‌رود	74H00	H	TTL پرسرعت
از دیود شاتکی در ساخت آن استفاده شده است که باعث بهبود زمان سوئیچینگ شده است	74S00	S	TTL شاتکی
از مقاومت‌های بالا جهت مصرف توان کمتر و همچنین دیود شاتکی استفاده شده است	74LS00	LS	TTL شاتکی کم مصرف
سرعت سوئیچینگ بالا به همراه دیود شاتکی	74HS00	HS	TTL شاتکی پیشرفته و سریع
مورد استفاده برای ولتاژهای 3/3 ولت	74LV00	LV	TTL با ولتاژ پایین

3- یک گیت اینورتر را در آزمایشگاه از طریق ترانزیستورهای BJT مطابق شکل 1-1 بسازید



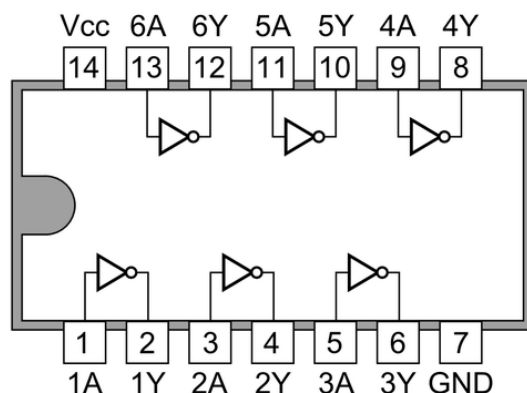
شکل 1-1: پیاده سازی یک گیت منطقی با مقاومت و ترانزیستور

بعد از بستن مدار، یک شکل موج مربعی با فرکانس 10 KHz و دامنه 5 ولت به ورودی آن بدهید. با بررسی موج خروجی همزمان با موج 5 KHz ورودی بر روی اسیلوسکوپ بیان کنید این مدار چه عملی را انجام می دهد؟ بیشینه فرکانس برای عملکرد درست مدار را بیابید.

توجه: برای تولید موج مربعی با دامنه ی 0 تا 5 ولت، از خروجی TTL دستگاه استفاده کنید در غیر این صورت ممکن است خروجی دستگاه از 2,5 - تا 2,5 باشد.

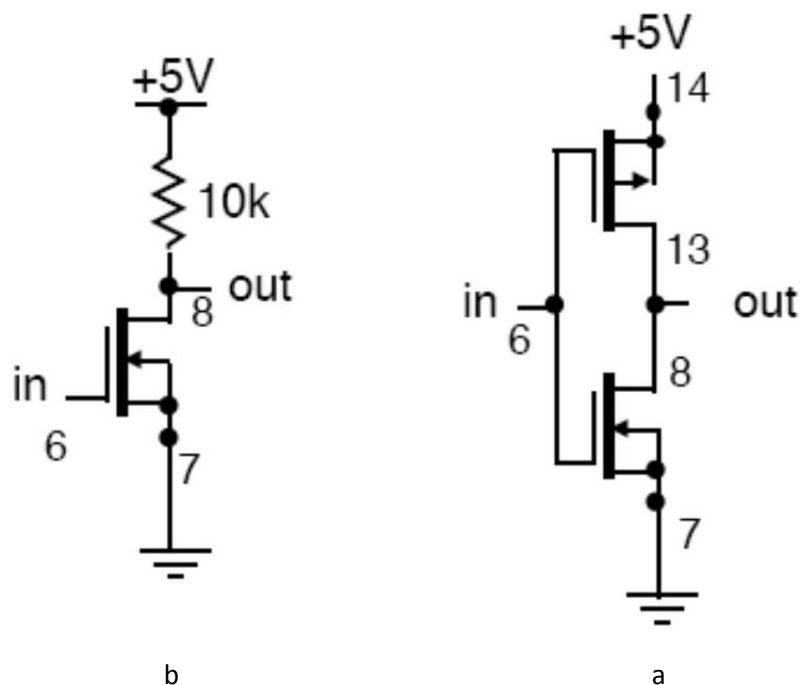
4- خانواده گیت اینورتر که با ترانزیستورهای BJT ساخته میشود آی سی 7404 است. همچنانکه شکل 2-1 نشان میدهد این آی سی از 6 تا اینورتر ساخته شده است. آی سی 7404 را بر روی breadboard ببندید و همگی اینورترها را مورد آزمایش قرار دهید.

7404 Hex Inverters



شکل 2-1: آی سی 7404 که شامل 6 تا گیت اینورتر است

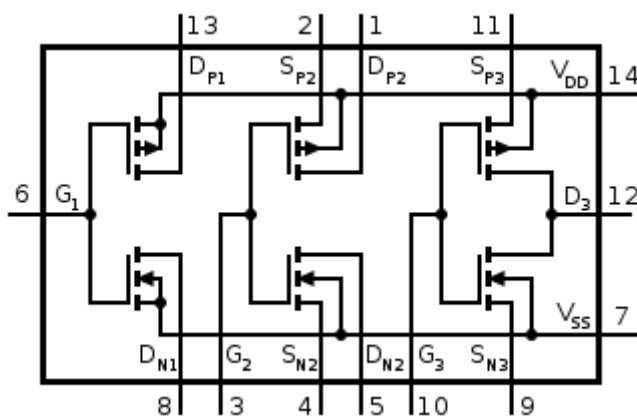
5- پیاده سازی گیت اینورتر با ترانزیستور MOS. شکل 1-3 دو نوع پیاده سازی گیت اینورتر با ترانزیستورهای MOS را نشان میدهد.



شکل 1-3: پیاده سازی گیت منطقی اینورتر با ترانزیستورهای MOS. شکل (a) منطق active load با ترانزیستورهای CMOS، شکل (b) منطق passive load با ترانزیستور

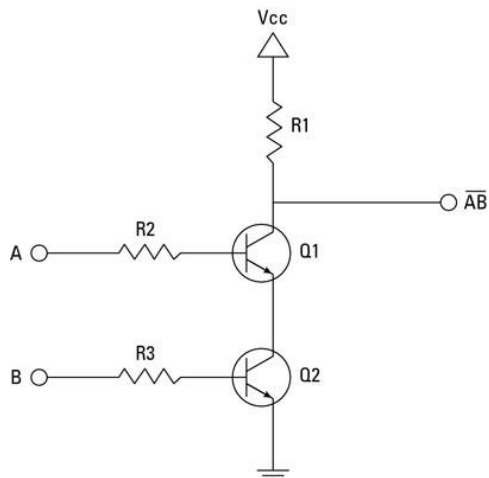
در هر دو مورد، مدار را با یک موج مربعی با فرکانس 10 KHz مورد آزمایش قرار دهید. سپس فرکانس کاری را به 1 MHz برسانید و تاثیر افزایش فرکانس را در هر دو طراحی active load و passive load مقایسه و بررسی کنید. خروجی را با اسیلوسکوپ مشاهده کنید.

6- آی سی 4007 شامل 3 تا گیت اینورتر از نوع MOS است. در شکل 1-4 آی سی 4007 نشان داده شده است. این آی سی را بر روی breadboard قرار دهید و همگی اینورترها را مورد آزمایش قرار دهید. از لامپهای LED می توانید جهت مشاهده خروجی استفاده کنید



شکل 1-4: پیاده سازی گیت منطقی NAND با ترانزیستورهای BJT

7- یک گیت NAND را با ترانزیستورهای BJT ببندید. شکل 5-1 یک گیت NAND را با ترانزیستورهای BJT نشان می‌دهد. خانواده گیت‌های NAND که از این ترانزیستورها ساخته می‌شود را خانواده TTL می‌نامند. در شکل 5-1 مقاومت‌های R_1 , R_2 و R_3 را به ترتیب $10\text{ K}\Omega$ ، $4.7\text{ K}\Omega$ و $10\text{ K}\Omega$ هستند.



شکل 5-1: پیاده سازی گیت منطقی NAND با ترانزیستورهای BJT

مدار را با دو موج مربعی با فرکانسهای 10 KHz و 8 kHz مورد آزمایش قرار دهید. شکل موج خروجی را با اسیلوسکوپ مشاهده و تحلیل نمایید.

آزمایش دوم

عنوان: آشنایی با گیت‌های منطقی پایه، پارامترهای آن و ادوات الکتریکی (2)

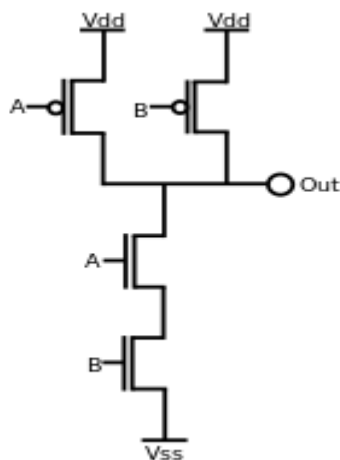
مدت زمان آزمایش: 2 ساعت

هدف آزمایش: این آزمایش در ادامه اهداف آزمایش اول است و هدف از آن آشنایی کامل با گیت‌های منطقی پایه از هر دو خانواده TTL و MOS می باشد.

شرح آزمایش:

این آزمایش شامل 7 تا زیر آزمایش است که بایستی در یک جلسه آزمایشگاهی انجام شوند.

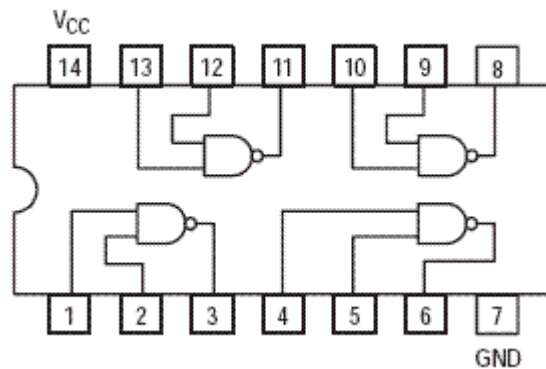
1- یک گیت NAND را با ترانزیستورهای MOS ببندید. شکل 1-2 یک گیت NAND را با ترانزیستورهای MOS نشان میدهد.



شکل 1-2: پیاده سازی گیت منطقی NAND با ترانزیستورهای MOS

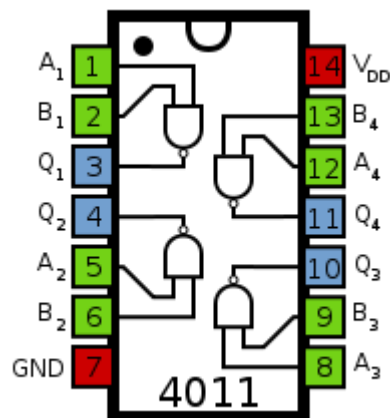
مدار را با دو موج مربعی با فرکانسهای 10 Khz و 8khz مورد آزمایش قرار دهید. شکل موج خروجی را مشاهده و تحلیل نمایید. هر دو فرکانس را بطور خطی افزایش دهید و به 1 مگا هرتز برسانید و شکل موج خروجی را با اسیلوسکوپ مشاهده نمایید.

2- گیت NAND آماده خانواده TTL آی سی شماره 7400 است که در شکل 2-2 قابل مشاهده است. این آی سی را بر روی بورد ببندید و مطابق آزمایش شماره 6 دوباره مورد مطالعه قرار دهید.



شکل 2-2: آی سی شماره 7400 که شامل 4 تا گیت منطقی NAND از خانواده TTL است

3- گیت NAND آماده خانواده CMOS آی سی شماره 7400 است که در شکل 2-3 قابل مشاهده است. این آی سی را بر روی بورد ببندید و مطابق آزمایش شماره 7 دوباره مورد مطالعه قرار دهید.



شکل 2-3: آی سی شماره 4011 که شامل 4 تا گیت منطقی NAND از خانواده CMOS است

4- مقایسه خانواده های TTL و CMOS

گیت‌های اینورتر هر دو خانواده TTL و CMOS را مجدداً بر روی breadboard قرار دهید و آزمایشات زیر را انجام دهید.
الف) ورودی یک گیت را یک بار به لاجیک 0 (ولتاژ صفر) ولت و بار دیگر به لاجیک 1 (ولتاژ 5 ولت) متصل کرده و ولتاژ خروجی را در هر مورد اندازه گیری و یادداشت کنید.

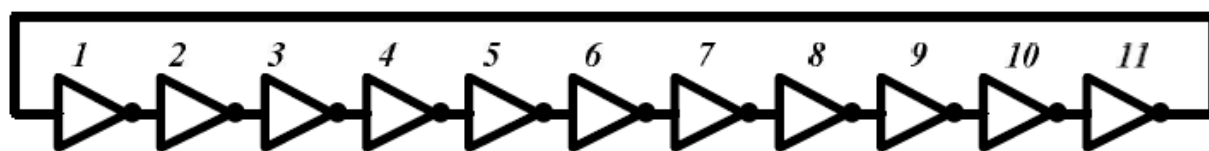
ب) به ورودی گیت هیچ باری متصل نکنید. ولتاژ خروجی را اندازه گیری کنید. چه لاجیکی دارد؟

ج) ورودی های پنج گیت دیگر را به خروجی گیت اول متصل کرده و ولتاژ خروجی گیت اول را برای دو حالت اندازه گیری کنید. تاثیر اتصال تعدادی گیت به خروجی یک گیت چیست؟

د) بین خروجی گیت اول و ورودی گیت دوم یک میلی آمپر متر قرار دهید و جریان را برای دو حالت خروجی L و H اندازه گیری کنید و جهت جریان را تعیین کنید.

ه) توسط میلی آمپر متر جریان مصرفی آی سی را اندازه گیری کنید. میلی آمپر متر را بین منبع تغذیه و پایه VCC قرار دهید. اطمینان حاصل کنید که ولتاژ دو طرف آی سی برابر 5 ولت است.

ز) توسط دو عدد آی سی و پشت سر هم بستن 11 عدد گیت اینورتر و اتصال خروجی گیت آخر به ورودی گیت اول یک نوسان ساز به وجود می آید که پریود موج آن 11 برابر تاخیر انتشار یک گیت است. با اندازه گیری پریود موج روی اسیلوسکوپ تاخیر انتشار گیت را محاسبه کنید و با مقدار در برگه اطلاعاتی مقایسه نمایید. فرض کنید گیت ها مشابه هستند. ضمناً برای افزایش دقت به جای اندازه گیری زمان یک سیکل، می توانید تعداد سیکل ها را افزایش دهید.

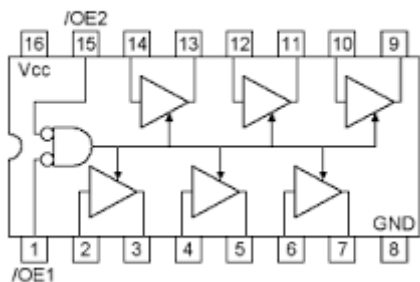


شکل 2-4: نمایش 11 گیت اینورتر پشت سر هم

همگی 6 تا ریز آزمایش بخش 4 را برای آی سی های هر دو خانواده مقایسه کنید.

5- یکی دیگر از گیت های پایه، گیت بافر سه حالت است. آی سی 74365 خانواده TTL دارای 6 تا بافر سه حالت است. شکل 2-5 شکل این آی سی را نشان می دهد

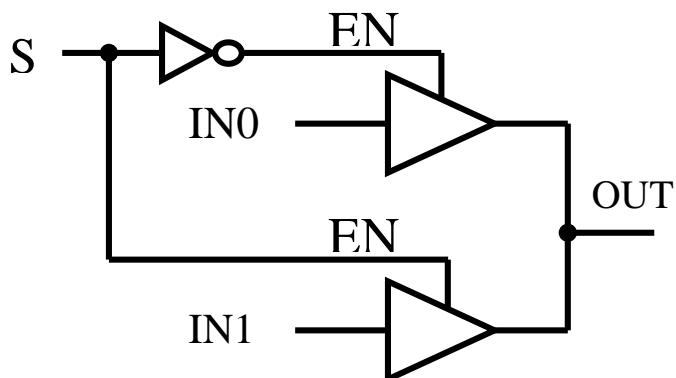
74 365 Hex Buffer / Line Driver
3-state outputs



شکل 2-5 آی سی 74365 که شامل 6 تا بافر سه حالت است. کنترل همه بافرها از خروجی یک گیت AND با ورودی های active low تامین میشود.

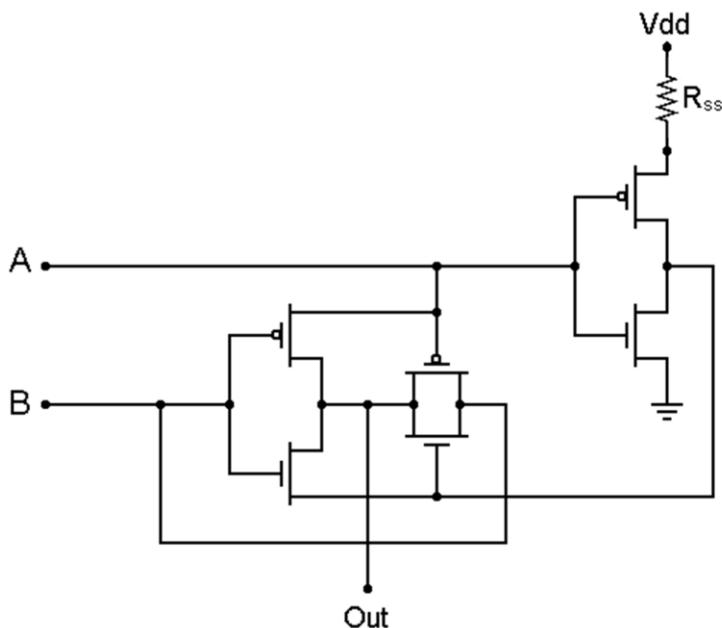
آی سی بافر سه حالت را بر روی breadboard قرار دهید و آن را آزمایش کنید.

یکی از کاربردهای اولیه بافر سه حالت پیاده سازی تسهیم کننده (مالتی پلکسر) است. شکل 1-11 پیاده سازی تسهیم کننده 2 به 1 را توسط بافر سه حالت نشان میدهد. در ادامه آزمایش شماره 12 پیاده سازی تسهیم کننده را با آی سی شماره 74365 در آزمایشگاه انجام دهید.



شکل 2-6 پیاده سازی یک مالتی پلکسر 2 به 1 توسط بافرهای سه حالت

6- یکی از گیت‌های پایه و مهم منطقی، گیت XOR است که در درس مدار منطقی بر آن تاکید فراوان میشود. برای شناسایی و فهم بهتر این گیت منطقی، در این آزمایش سعی در پیاده سازی این گیت توسط ترانزیستورهای MOS خواهیم داشت. مطابق شکل 2-7 یک گیت XOR را می توان با ترانزیستورهای CMOS پیاده سازی کرد. در شکل مذکور مقاومت R_{SS} را 10 کیلو اهم در نظر بگیرید و ولتاژ تغذیه را 5 ولت در نظر بگیرید. به کمک مدرس آزمایشگاهتان، مدار شکل ... را بر روی breadboard ببندید و سپس به آن دو موج ورودی دهید و خروجی را با اسیلوسکوپ مشاهده فرمائید. نتایج خروجی را برای مدرس تشریح کنید.



شکل 2-7: ساختار یک گیت XOR با ترانزیستورهای MOS

7- گیت‌های پایه NOR، AND، OR، XOR، XNOR هر دو خانواده TTL و MOS را شناسایی کنید و جداگانه بر روی breadboard قرار دهید و آزمایش نمایید. جدول 1-2 شمای آی سی گیت‌های پایه را نشان میدهد. تمامی گیت‌های منطقی معرفی شده در جدول 1-2 گیت‌های دو ورودی هستند.

جدول 1-2: شماره آی سی گیت‌های پایه منطقی

نام گیت	خانواده TTL	خانواده MOS	توضیحات
NOT	7404	4007	
NAND	7400	4011	
NOR	7402	4001	
OR	7432	4071	
AND	7408	4081	
XOR	7486	4030	
XNOR	74266	4077	

آزمایش سوم

عنوان: پیاده سازی هر نوع تابع ترکیبی با استفاده از گیت‌های universal از نوع NAND یا NOR

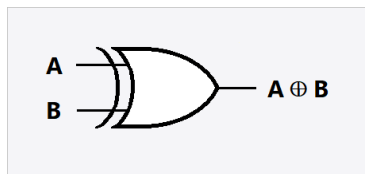
مدت زمان آزمایش: 2 ساعت

هدف آزمایش: در درس مدار منطقی دانشجویان یاد گرفته اند که دو گیت پایه NAND و NOR دو گیت جهانی و universal هستند. به این ترتیب که هر نوع مدار ترکیبی را صرفاً می‌توان با گیت NAND یا NOR پیاده سازی کرد. در این آزمایش این اصل مهم درس مدار منطقی تمرین و بررسی می‌شود.

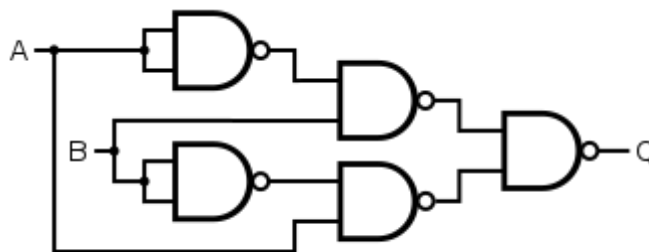
شرح آزمایش: این آزمایش شامل 4 تا زیر آزمایش است که به شرح زیر انجام گیرند.

1- یک گیت XOR را صرفاً با گیت‌های NAND بر روی یک breadboard مطابق شکل 1-3 ببندید و رفتار آن را با گیت XOR مقایسه نمایید. به مدار ورودی دلخواه بدهید و خروجی را

تحلیل نمایید.



(b)



(a)

شکل 1-3: (a) نمایش گیت استاندارد XOR و (b) پیاده سازی گیت XOR با گیت‌های NAND

2- دوباره همین گیت XOR را با گیت‌های NOR پیاده سازی کنید. دانشجویان بایستی خودشان شکل مدار را بر روی کاغذ بکشند و بعد آن را پیاده سازی کنند. به مدار طراحی و پیاده سازی خود ورودی بدهید و خروجی آن را تحلیل کنید.

3- میخواهیم مداری با عنوان مدار اکثریت طراحی کنیم با 4 تا ورودی تک بیتی A، B، C و D. خروجی زمانی یک میشود که حداکثر ورودیها یک باشند. مدار مذکور را صرفاً با گیت‌های NOR پیاده سازی کنید. به مدارتان ورودیهای متفاوت بدهید و خروجی را تحلیل نمایید.

4- مداری شامل 4 تا ورودی تک بیتی A، B، C و D است. خروجی زمانی یک میشود فقط یک ورودی یک باشد. مدار مذکور را با گیت‌های فقط NAND پیاده سازی کنید. به مدار ورودی بدهید و خروجی را تحلیل نمایید.

آزمایش چهارم

عنوان: طراحی و پیاده سازی مدارات ترکیبی جمع کننده و تفریق کننده

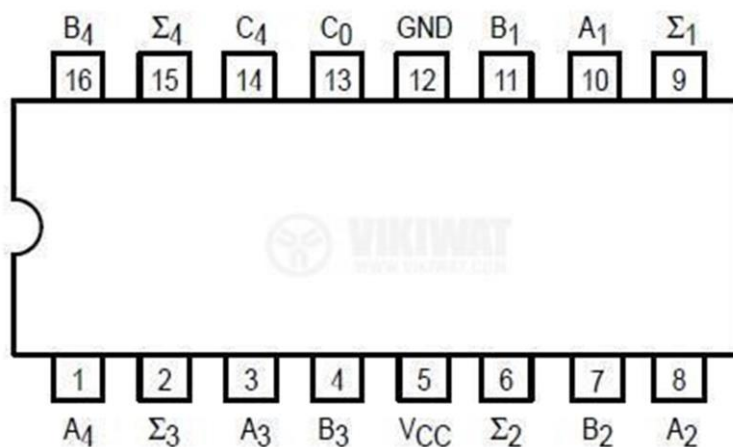
مدت زمان آزمایش: 2 ساعت

هدف آزمایش: در درس مدار منطقی دانشجویان با دو نوع پیاده سازی جمع کننده (رقم نقلی انتشاری و رقم نقلی پیش بین) آشنا شده اند. همچنین طراحی مدارات جمع کننده چند بیتی را نیز انجام داده اند. مدارات تفریق کننده نیز در درس بررسی و طراحی شده اند. در این آزمایش هدف پیاده سازی سطح گیت این مدارات در آزمایشگاه است.

شرح آزمایش: این آزمایش شامل 7 تا زیر آزمایش است که به شرح زیر انجام گیرند.

1- یک مدار جمع کننده تک بیتی تمام (Full Adder) را به کمک گیت‌های خانواده MOS یا TTL پیاده سازی کنید و سپس به آن ورودی دهید و خروجی را بررسی نمایید.

2- آی سی شماره 74LS84A از 4 تا Full adder تشکیل شده است (شکل 4-1). این آی سی را بر روی breadboard قرار دهید و یکی از Full Adder ها را آزمایش کنید



شکل 4-1: آی سی 74LS83A که شامل 4 تا Full Adder است

- 3- به کمک آی سی مذکور یک جمع کننده 4 بیتی از نوع رقم نقلی انتشاری (Ripple Carry) پیاده سازی کنید. به آن دو ورودی 4 بیتی بدهید و خروجی را بررسی نمائید تا صحت مدار شما تایید گردد.
- 4- به کمک گیت‌های XOR همین جمع کننده بالا را به یک تفریق کننده 4 بیتی تبدیل کنید.
- 5- مدار آزمایش شماره 4 را همزمان به یک جمع کننده و یک تفریق کننده 4 بیتی تبدیل کنید بطوریکه با انتخاب $S=0$ مدار عمل جمع را انجام دهد و با انتخاب $S=1$ مدار عمل تفریق را انجام دهد.
- 6- به کمک آی سی بالا و گیت‌های TTL مورد نیاز یک جمع کننده 4 بیتی از نوع رقم نقلی پیش بین طراحی و پیاده سازی کنید. مدار این جمع کننده در درس مدار منطقی طراحی و بررسی شده است. به نظر شما چه تفاوتی بین جمع کننده آزمایش شماره 6 با جمع کننده آزمایش شماره 3 است. نظرات خود را به مدرس اعلام کنید.
- 7- بعنوان آخرین آزمایش یک جمع کننده BCD برای جمع دو رقم BCD طراحی و پیاده سازی کنید.

آزمایش پنجم

عنوان: آشنایی با نگهدارنده ها و فلیپ فلاپ ها (Latches and Flip-Flops)

مدت زمان آزمایش: 2 ساعت

هدف آزمایش: در درس مدار منطقی دانشجویان با المان های نگهدارنده حساس به سطح کلاک و حساس به لبه کلاک آشنا شده اند. در این آزمایش دانشجویان با المان نگهدارنده NOR Latch و Gated SR Latch و نحوه ساخت آنها با گیت های منطقی پایه آشنا میشوند. در ادامه چهار نوع فلیپ فلاپ SR ، D ، JK و T آشنا و آنها را خواهند ساخت. سپس از آی سی های آماده TTL برای راه اندازی آنها استفاده خواهند نمود.

شرح آزمایش: این آزمایش شامل 4 تا زیر آزمایش است که به شرح زیر انجام گیرند.

- 1- به کمک گیت های پایه NOR یک عدد SR-latch را پیاده سازی نمائید و سپس به آن ورودیهای $SR=10$ و $SR=01$ و $SR=00$ اعمال نمائید. خروجی را مشاهده نمائید و توضیح دهید که latch به چه شکل به نگهداری داده پرداخت. الان به latch ورودی $SR=11$ بدهید. خروجی را مشاهده نمائید. توضیح دهید چرا ورودی $SR=11$ ورودی ممنوعه است.
- 2- مدار آزمایش قبلی را به کمک دو گیت AND به مدار gated تبدیل کنید. مدار ایجاد شده یک مدار Gated SR Latch است. به آن ورودیهای دلخواه دهید و مورد آزمایش قرار دهید. آیا مدار ایجاد شده یک مدار حساس به لبه است؟ چرا؟
- 3- مدار آزمایش 2 را به یک D-Latch تبدیل کنید و به آن ورودی دلخواه دهید و پاسخها را بررسی کنید
- 4- به کمک دو عدد D-latch یک فلیپ فلاپ نوع D حساس به لبه مثبت بسازید. سپس از طریق تولید کننده پالس به آن کلاک تغذیه را بدهید. در ادامه شکل موج زیر را به ورودی FF بدهید و خروجی آن را مشاهده کنید. الان FF را حساس به لبه منفی کنید چه تغییری میخواید؟ دوباره شکل موج قبلی را بدهید و پاسخ را مشاهده نمائید.



5- بیشترین فرکانس کاری مدار آزمایش 4 را بدست بیاورید. همچنین $setup-time$ و $hold-time$ را برای مدار آزمایش 4 حساب کنید.

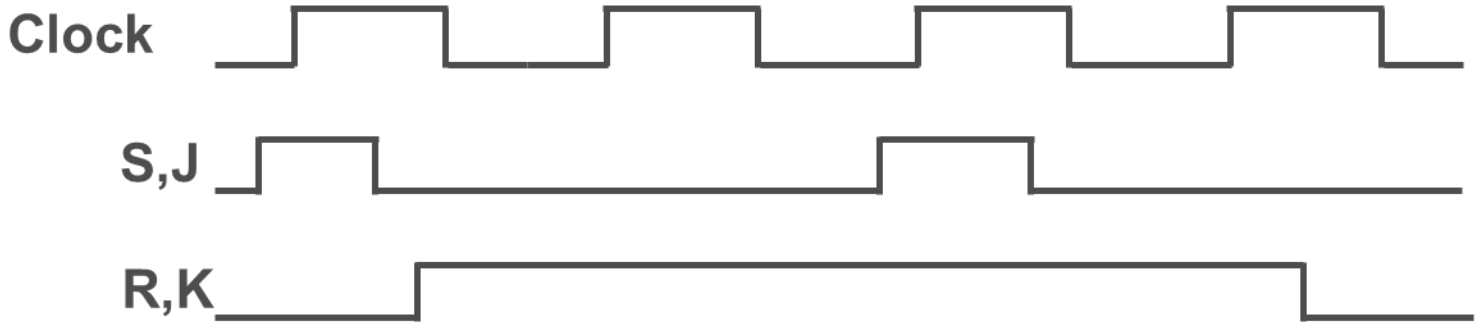
6- آی سی های TTL با شماره 74LS75 یک آی سی D-latch است که داخل آن 4 تا D-latch موجود می باشد. این آی سی را تست کنید و با آی سی مربوطه یک مدار ببندید و به آن یک شکل موج دلخواه بدهید.

7- آی سی 74LS74 نیز شامل 2 تا D-FF است. آی سی مذکور را نیز روی برد ببندید و به ورودی آن شکل موج آزمایش 4 را بدهید و مورد مطالعه قرار دهید. این آی سی شامل پایه های PRE و CLR با فعالیت $active-low$ هم هست. این پایه ها را بیاد بیاورید و نقش آنها را توضیح دهید.

8- آزمایش 5 را برای آی سی 74LS175 تکرار نمائید.

9- به وسیله دو تا Gated SR-latch و گیت های پایه دیگر یک JK-FF حساس به لبه منفی بسازید. بعد از تامین سیگنال کلاک JK-FF به ورودی های JK به ترتیب مقادیر 00، 01، 10 و 11 بدهید و فلیپ فلاپ را تست کنید.

10- فلیپ فلاپ JK آزمایش قبل را به یک T-FF تبدیل کنید و آن را بررسی نمائید. شکل موج آزمایش شماره 5 را به آن بدهید و



خروجی را ارزیابی کنید.

11- آی سی 74LS73 شامل دو تا JK-FF است که $negative-edge\ trigger$ هستند. آن را روی برد ببندید و به پایه های J و k شکل موج زیر را بدهید و خروجی را بررسی کنید.

آزمایش ششم

عنوان: شمارنده و شیفت رجیستر (Shift register and Counters)

مدت زمان آزمایش: 2 ساعت

هدف آزمایش: در درس مدار منطقی دانشجویان با انواع شیفت رجیستر (شیفت به چپ، شیفت به راست، پارالل لود، پارالل لود و بعد شیفت

به چپ یا راست و...) را یاد گرفته اند. آنها را تحت اسامی SISO, PISO, SIPO, PIPO می شناسیم. مثلاً SISO: Serial in serial out و یا PISO: parallel in serial out از طرف دیگر دانشجویان انواع شمارنده آسنکرون و سنکرون را یاد گرفته اند. در این آزمایش می خواهیم این شیفت رجیسترها و شمارنده ها را پیاده سازی نمائیم

شرح آزمایش: این آزمایش شامل 4 تا زیر آزمایش است که به شرح زیر انجام گیرند.

- 1- به کمک فلیپ فلاپهای نوع T یا نوع JK یک شمارنده آسنکرون مد 12 بسازید. عبارت دیگر شمانده بایستی از 0 تا 11 بشمارد. حواستان باشد اگر از کلاک فرکانس بالا استفاده کنید نمی توانید شمارنده را با چشم ببینید. بنابراین فرکانس وردی برای فلیپ فلاپ اول را 1 هرتز در نظر بگیرید. خروجیهای فلیپ فلاپها را به LED وصل کنید تا آنها را ببینید.
- 2- آی سی 74ls161 یک آی سی شمارنده 4 بیتی است. از طریق آی سی مذکور نیز شمارنده را ببندید و آزمایش کنید.
- 3- بوسیله 74ls161 یک شمارنده BCD بسازید و شمارش آن را بوسیله یک 7-seg مشاهده کنید.
- 4- به کمک فلیپ فلاپهای نوع D یک SISO 4بیتی به سمت چپ بسازید. همین SISO را به سمت راست تغییر دهید.
- 5- یک شیفت رجیستر 4 بیتی به سمت چپ بسازید اما این قابلیت را داشته باشد که بتوانید آن را با عدد دلخواه 4 بیتی خود load کنید.
- 6- آی سی 74ls164 یک شیفت رجیستر است. به کمک این آی سی و گیتهای پایه و یک انکودر 8 به سه یک شمارنده 3 بیتی که از 0 تا 7 می شمارد را بسازید. توجه کنید آی سی مذکور دارای ورودی سریال و خروجی موازی است

آزمایش هفتم

عنوان: طراحی و پیاده سازی ماشین خودکار تحویل قهوه

مدت زمان آزمایش: 4 ساعت

هدف آزمایش: در درس مدار منطقی دانشجویان شیوه سنتز سیستمهای دیجیتال ترتیبی و کنترلرهای ترتیبی FSM شامل هر دو نوع Mealy و Moore را یاد میگیرند. یکی از بهترین مثالها برای یادگیری این کنترلرها، طراحی و پیاده سازی ماشین خودکار دستگاه تحویل قهوه است.

شرح آزمایش: دستگاه قهوه ساز مورد آزمایش ما به گونه ای عمل میکند که در صورت گذاشتن 75 سنت در داخل دستگاه، دستگاه یک لیوان قهوه را تحویل مشتری میدهد. دستگاه فقط دارای یک شیار برای گذاشتن سکه است و تنهای سکه های 25 سنتی را نیز می پذیرد. یک سنسوری در بالای شیار سکه است که هرگاه سکه 25 سنتی در آنجا قرار گرفت یک سیگنال 1 برای کنترلر دیجیتال می فرستد. اگر مجموع سکه ها به سه تا سکه یعنی 75 سنت رسید، دستگاه آماده پرداخت لیوان قهوه است. حال با توجه به توصیف مسئله، قدمهای زیر را برای انجام آزمایش بردارید

- 1- مدل Moore ماشین مذکور را طراحی نمائید
- 2- مدل Mealy ماشین مذکور را طراحی نمائید
- 3- به کمک فلیپ فلاپهای D و مدل Moore به طراحی شماتیک کنترلر پردازید
- 4- طراحی شماتیک مرحله سوم را با کمک آی سی های TTL بر روی بورد ببندید و آن را تست کنید. برای سنسور می توانید از یک push-button استفاده کنید که هرگاه فشار داده شد به منزله قرار گرفتن یک سکه 25 سنتی است
- 5- به کمک فلیپ فلاپهای JK و مدل Mealy به طراحی شماتیک کنترلر پردازید
- 6- طراحی شماتیک مرحله پنجم را بر روی FPGA پیاده سازی کنید. از امکانات push-button موجود بر روی کیت FPGA بهره ببرید.