

Tài liệu học tập SV năm nhất – buổi 5

I. Nội Dung Chính

- Kiến thức cơ bản về IC dịch và chốt (thế nào là *dịch* và *chốt* thì các em sẽ được biết sau bài này).
- Ứng dụng IC vừa học ở bài này và bài trước (IC logic) để làm một mạch tạo password.

II. Dụng cụ và linh kiện

- Testboard (dụng cụ không thể thiếu trong các buổi học).
- Kèm các loại.
- Dây cắm testboard.
- Nguồn Pin (3 viên pin + đế pin).
- IC 74HC595.
- Tụ 100uF, trở 10k, trở 1k, 4 nút nhấn 2 chân, 1 con diode 1N4007 (có thể các em chưa biết diode là gì nhưng cứ ra Nhật Tảo nói bán cho con con diode “4007” là người ta biết) (* xem hình ảnh nút nhấn và diode cuối bài).
- Các loại IC logic đã học. 74HC14, 74HC08, 74HC32...

III. Nội Dung Cụ Thể

1. Thế nào là dịch và chốt.

a. Dịch là gì.

- Thuật ngữ “Dịch” được dùng cho con IC này thực ra là cách nói của dân kỹ thuật dùng để nói về đặc tính ngõ vào nối tiếp của con IC này.
- Vậy thế nào là đặc tính ngõ vào nối tiếp của IC?. Có thể nói 1 cách đơn giản ta có thể đưa lần lượt nhiều giá trị logic vào ngõ vào của IC để nó lưu vào bộ nhớ chờ đến lúc xử lý (khác với các IC Logic của bài học hôm trước trong 1 lần xử lý thì nó chỉ lấy giá trị hiện tại của ngõ vào, Vd đối với IC Not thì khi nó phát hiện ngõ vào là 1 thì lập tức ngõ ra có giá trị là 0 và ngược lại, vậy là nó chỉ xử lý 1 lúc 1 giá trị được đưa vào ngõ vào).
- 1 ví dụ nữa để các bạn hiểu rõ hơn về đặc tính này. Giả sử ở bước đầu ta đưa giá trị logic 0 vào ngõ vào của IC, bước tiếp theo ta lại cho giá trị logic 1 vào chính ngõ vào đó. Sau đó ta thực hiện lệnh And. Thì khi đó con IC sẽ thực hiện phép toán AND giá trị 0 và 1 với nhau và ngõ ra sẽ là 0 (0 and 1 =0) (đây chỉ là ví dụ cho các bạn hiểu đặc tính ngõ vào nối tiếp thôi, đừng quá bận tâm tới nó).
- Có thể hiểu ngõ vào nối tiếp tức là vào từ từ từng giá trị, còn nếu nói vào song song thì có nghĩa là nó sẽ có nhiều ngõ vào và các giá trị sẽ được nạp vào IC cùng 1 lúc (các IC Logic chúng ta học ở bài trước là vào song song), thuật ngữ này đối với ngõ ra cũng tương tự.

b. Chốt là gì.

- “Chốt” là khi thỏa 1 điều kiện nào đó thì nó cho phép IC giữ nguyên giá trị ngõ ra, không cho nó thay đổi cho dù tín hiệu ngõ vào có thay đổi như thế nào.
- ⇒ Vậy là qua phần trên ta đã hiểu được tên của IC và phần nào hình dung được chức năng của con IC này, bây giờ chúng ta sẽ đi tìm hiểu cụ thể về IC dịch và chốt với đại diện là IC 74HC595.

2. Tìm hiểu về IC 74HC595.

a. Sơ đồ chân.

- Đây còn được gọi là IC dịch và chốt với mối quan hệ “vào nối tiếp và ra song song”.
- Sơ đồ chân của IC: xem hình dưới.
 - Các chân từ 1 tới 7 và chân số 15 là ngõ ra của IC (ứng với Q_0, Q_1, \dots, Q_7)
 - Chân DS (chân số 14) là ngõ vào của IC (đây là IC vào nối tiếp nên ta chỉ cần 1 ngõ vào là đủ).
 - Chân 16 - VCC là chân cấp nguồn dương (từ 2V đến 6V), chân số 8 GND là chân cấp Ground – cực (-) của nguồn.

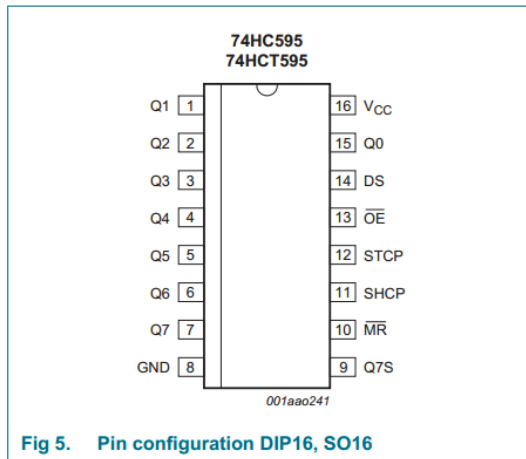
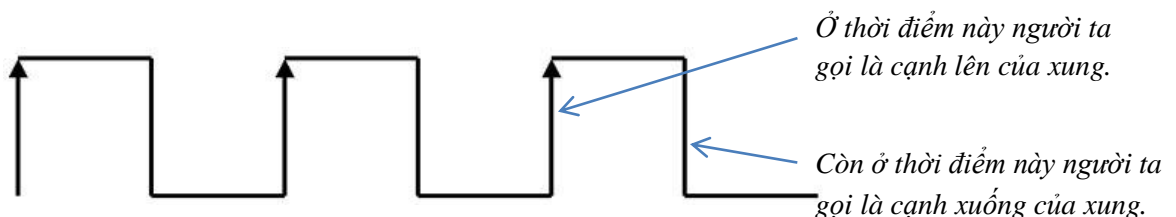


Fig 5. Pin configuration DIP16, SO16

Table 2. Pin description

| Symbol | Pin | Description |
|--------|-----|----------------------------------|
| Q1 | 1 | parallel data output 1 |
| Q2 | 2 | parallel data output 2 |
| Q3 | 3 | parallel data output 3 |
| Q4 | 4 | parallel data output 4 |
| Q5 | 5 | parallel data output 5 |
| Q6 | 6 | parallel data output 6 |
| Q7 | 7 | parallel data output 7 |
| GND | 8 | ground (0 V) |
| Q7S | 9 | serial data output |
| MR | 10 | master reset (active LOW) |
| SHCP | 11 | shift register clock input |
| STCP | 12 | storage register clock input |
| OE | 13 | output enable input (active LOW) |
| DS | 14 | serial data input |
| Q0 | 15 | parallel data output 0 |
| Vcc | 16 | supply voltage |

- **Chân SHCP** là chân đưa xung clock (xung nhịp) vào IC và khi có cạnh lên của xung thì IC đưa tín hiệu ở ngõ vào vào bộ nhớ của IC để chờ xử lý. Có thể hơi khó hiểu khi đọc đến đây nhưng các bạn đừng lo lắng, vì ở đây chúng tôi muốn các bạn tập làm quen với các thuật ngữ kỹ thuật, cứ đọc để biết là có nó trên đời. Sau đây là phần giải thích ^^.
- Đầu tiên, thế nào là xung clock, thực ra xung clock là 1 chuỗi tín hiệu logic 0 và 1 có thể là 1 xen kẽ với 0 cũng có thể là 0,1 ngẫu nhiên, nhưng nói chung nó là 1 chuỗi tín hiệu logic.



Hình 1. Một ví dụ về xung Clock điển hình.

- Còn cạnh lên và cạnh xuống của xung thì các bạn có thể thấy trên hình, cạnh lên là khi xung clock chuyển trạng thái từ 0 lên 1, còn cạnh xuống là thời điểm khi chuyển từ 1 xuống 0.
- Vậy khi có cạnh lên của xung tại chân SHCP thì 1 tín hiệu logic từ ngõ vào của IC sẽ được lưu trữ vào trong IC để chờ tín hiệu cho phép xử lý. Bộ nhớ tối đa của IC là 8 bit, nếu vượt quá ngưỡng này thì giá trị mới sẽ được đưa vào IC và đồng thời giá trị cũ nhất của IC sẽ được xóa đi.

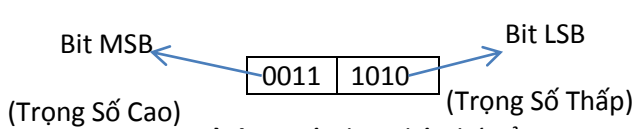
1001 1101 ← 0

Hình 2. Giả sử ở đây IC đã nạp đầy 8 bit nhưng ta vẫn nạp tiếp 1 bit nữa thêm vào.

✗ ← 0011 1010

Hình 3. Khi đó thì bit vừa nạp vào sẽ đẩy bit cũ nhất ra khỏi IC (mất luôn).

- Chân STCP là chân đưa xung clock vào IC để khi có cạnh lên của xung thì IC đưa toàn bộ 8 bit data đã được lưu (đã nói ở chân SHCP) ra ngõ ra của IC.



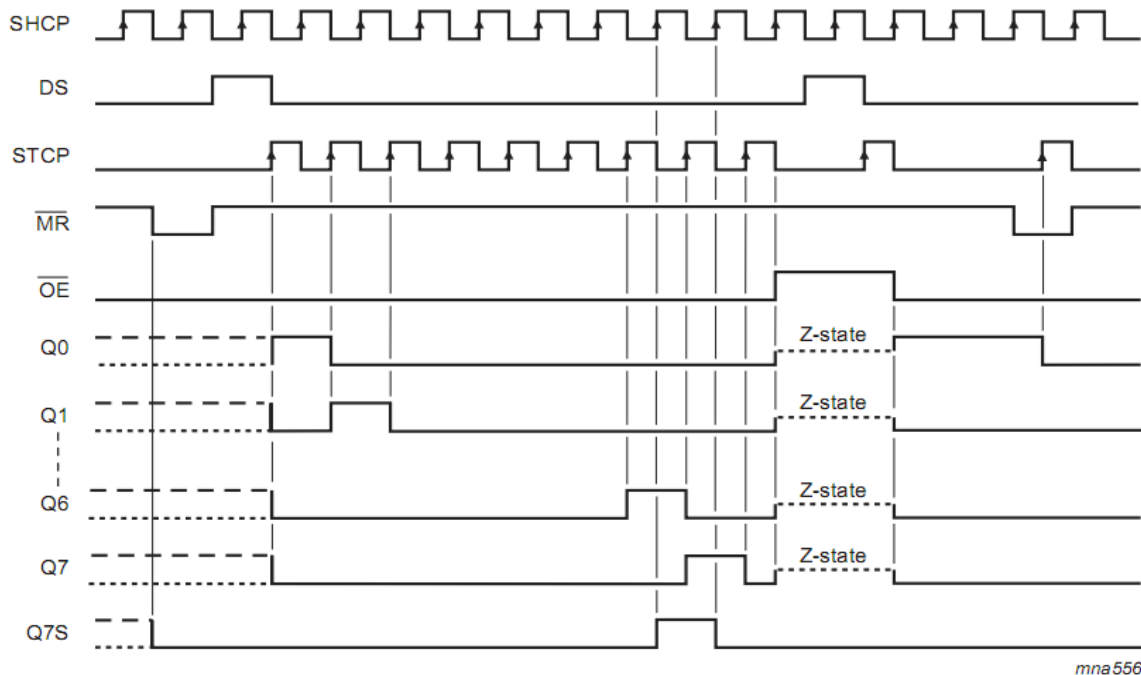
Hình 4. Nội dung bộ nhớ của IC.

| Q7 | Q6 | Q5 | Q4 | Q3 | Q2 | Q1 | Q0 |
|----|----|----|----|----|----|----|----|
| 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 |

Hình 5. Ngõ ra của IC khi có xung cạnh lên STCP ứng với nội dung bộ nhớ như hình 4.

- Chân \overline{MR} là chân reset IC (tức là trả IC về trạng thái ban đầu – giống như khi ta ghost máy tính vậy – khi chân này tích cực thì toàn bộ *bộ nhớ của IC sẽ bị xóa tất cả bằng 0*, tuy nhiên lưu ý là lúc này *tín hiệu ở ngõ ra không bị xóa* mà vẫn giữ nguyên giá trị trước đó) và chân này tích cực mức thấp (LOW active) có nghĩa là muốn reset IC thì phải đưa 0V vào chân này.
- Chân \overline{OE} là chân Output Enable chân khi được tích cực thì mới cho phép ta điều chỉnh được giá trị ngõ ra. Khi tên chân IC mà có dấu gạch trên đầu tức là nó tích cực thấp (LOW active) tức là muốn tích cực chân này thì ta phải đưa 0v (GND) vào chân này. Còn nếu khi chân này không được tích cực (tức là đưa mức logic 1 vào chân này thì ngõ ra bị đưa lên trạng thái trở kháng cao – chỉ cần biết là vậy sau này các em sẽ được học rõ hơn về trạng thái trở kháng cao ở trong chương trình học ở trường – cao siêu lắm ^^).
- Bây giờ chúng ta đã đủ kiến thức để tìm hiểu chân số 9 chân Q7S. Chữ S ở đây là viết tắt cho từ Serial (nối tiếp) chân này thường được dùng khi ta nối tiếp các IC 74HC595 với nhau (chân Q7S của con trước nối vào chân DS của con sau) chân này sẽ có giá trị của bit trọng số cao của bộ nhớ IC (Bit mới được đưa vào sẽ nằm ở vị trí LSB – trọng số thấp) nếu mắc nối tiếp các IC 74HC595 lại với nhau theo cách như vậy thì khi bit MSB bị đẩy ra khỏi bộ nhớ của IC sẽ không mất đi mà trước đó nó đã được sao chép qua IC phía sau.

b. Giải đồ thời gian (timing diagram) về cách hoạt động của IC.

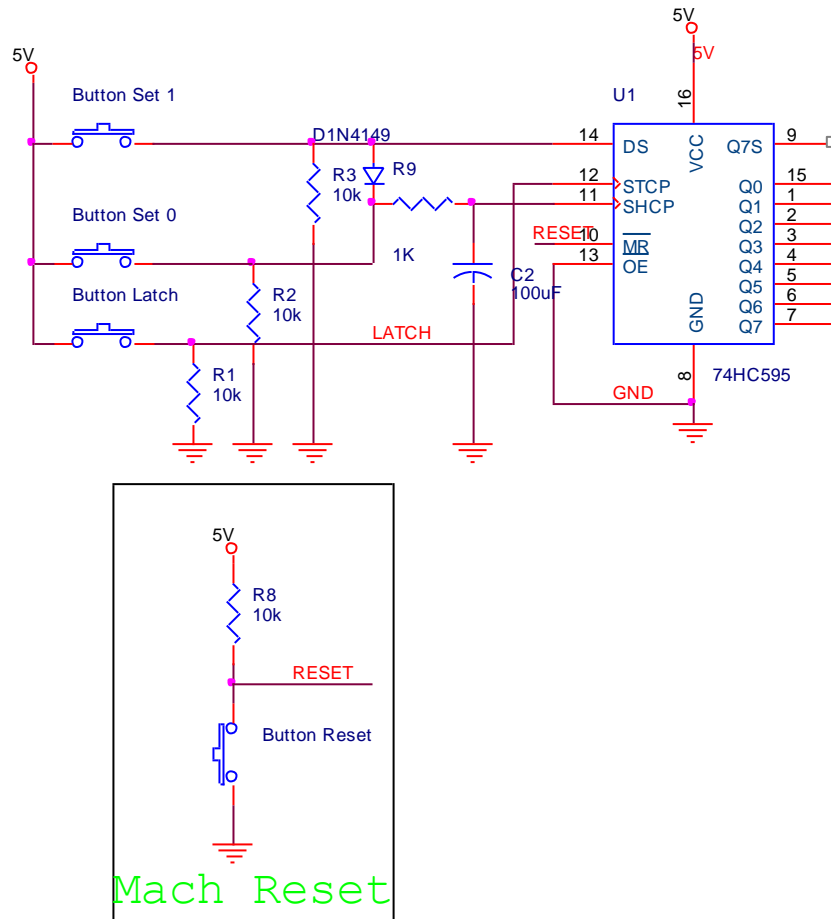


Khuyến khích các bạn tự tìm hiểu giải đồ này, còn nếu bí quá thì lên lớp các anh sẽ giảng cụ thể, chứ khó mà có thể chỉ diễn đạt bằng lời để các bạn hiểu ^^.

3. Mạch tạo password

Tiến hành làm mạch bằng IC 74HC595 + IC logic

Sơ đồ nguyên lý (schematic)



Chức năng của mạch này là tạo được các tín hiệu ngõ ra của con 74HC595 bằng 3 nút nhấn.

Nguyên lý hoạt động của mạch:

+ Khi ta nhấn “*Button Set 1*” thì sẽ đưa mức logic 1 vào chân DS đồng thời qua diode D1 xuống nạp điện cho tụ C2 sao 1 thời gian thì mức điện áp đặt trên chân SHCP sẽ là 5v (logic 1) như vậy tụ C2 là để tạo thời gian delay giữa tín hiệu vào và cạnh xung của xung clock đảm bảo cho IC nhận đúng tín hiệu vào để đưa vào bộ nhớ đệm chờ khi có mức logic 1 đặt vào chân STCP thì thực hiện đưa data ra ngõ ra.

+ Còn khi ta nhấn “*Button Set 0*” thì chỉ có chức năng nạp điện cho tụ C2 chứ không thể đưa tín hiệu vào chân DS được do sự phân cực ngược của diode. Do đó mức logic đưa vào chân DS trong trường hợp này là 0 (0v do có điện trở kéo xuống mass). IC sẽ nhận được data là 0.

+ Khi nhấn “*Button Latch*” thì ta sẽ đưa mức logic vào chân STCP thực hiện đưa data lưu trong bộ nhớ đệm của IC ra các ngõ ra.

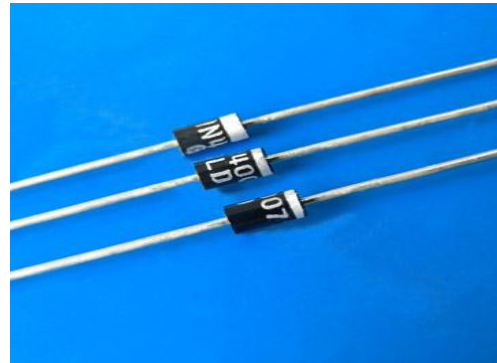
+ Còn khối mạch reset bình thường khi không có tác động gì thì mức logic đưa vào chân \overline{MR} là 1 (chân này tích cực thấp). Khi có sự kiện nhấn “*Button Reset*” thì chân \overline{MR} sẽ được đưa xuống mass (logic 0) -> IC sẽ bị reset -> toàn bộ bộ nhớ sẽ bị xoá.

Trên đây chỉ là mạch tạo các giá trị logic ngõ ra cho IC 74HC595 còn phần dùng các giá trị logic ở ngõ ra này kết hợp với loại các IC Logic ở bài trước để tạo được password thì các bạn có thể tự do sáng tạo.

Ghi chú (*) Hình dạng của nút nhấn 2 chân và diode



Nút nhấn



Diode