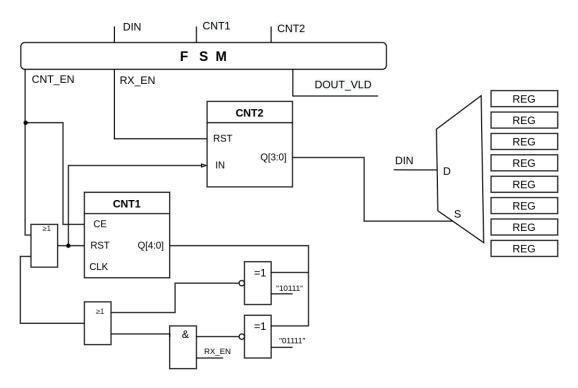
VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ FAKULTA INFORMAČNÍCH TECHNOLOGIÍ

Návrh číslicových systémů – 1. projekt

1 Architektura navrhnutého obvodu (na úrovni RTL)



Obr. 1: Schéma obvodu

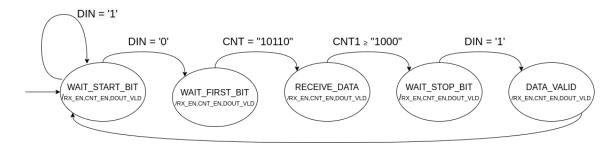
Popis fukcie

- Funkcia čaká na signál CNT_EN, ktorý spustí počítadlo CNT1.
- CNT1 sa navyšuje, vždy so stúpajúcou hranou CLK.
- Keď CLK je v polovici prvého vstupného bitu, CNT1 sa vynuluje a začnú sa zapisovať postupne vstupné bity na výstup DOUT.
- CNT1 sa ď alej navyšuje vždy po 16-tich CLK a pri každom vynulovaní sa na výstup zapíše vstupný bit.
- CNT2 počíta počet zapísaných bitov.
- Pri zapísaní posledného bitu sa signály aj výstup DOUT vynulujú.

2 Návrh automatu (Finite State Machine)

Legenda

- Stavy automatu: WAIT_START_BIT, WAIT_FIRST_BIT, WAIT_RECEIVE_DATA, WAIT_STOP_BIT, DATA_VALID
- Vstupné signály: DIN, CNT, CNT1
- Moorove výstupy: RX_EN, CNT_EN, DOUT_VLD

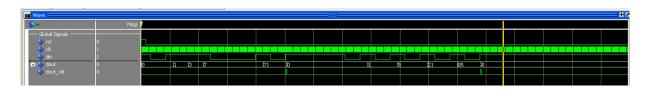


Obr. 2: Návrh automatu

Popis automatu

- Počiatočný stav automatu je vo stave WAIT_START_BIT.
- Pri načítaní start bitu sa zmení stav na WAIT_FIRST_BIT, kde čaká na zaznamenanie prvého bitu.
- Pri zaznamenaní prvého bitu sa stav zmení na RECEIVE_DATA, kedy program zaznamenáva vstupné bity a zapisuje na výstup.
- Pri načítaní siedmeho bitu sa stav zmení na WAIT_STOP_BIT, kedy čaká na stop bit.
- Pri zaznamenaní stop bitu sa stav prepne do stavu DATA_VALID, kedy potvrdí načítané bity a následne sa opäť prepne na stav WAIT_STOP_BIT.

3 Snímka obrazovky zo simulácie



Obr. 3: Simulácia obvodu