数字电路实验 实验二报告

Leo

2024年3月12日

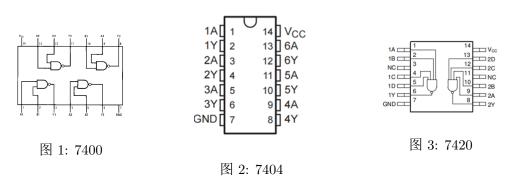
1 实验内容

用逻辑门实现设计 2421BCD 码的检测电路:

- 1. 列出 2421BCD 码的真值表
- 2. 给出电路实现方案
- 3. 调试电路,实现当检测到有效码时,LED 灯不亮; 当检测到无效码时,LED 灯亮起

2 实验器材

Pocketlab、电脑、导线若干、剥线钳、镊子、限流电阻一个、红色 LED 灯一个、7404 芯片一个、7400 芯片一个、7420 芯片一个。芯片的引脚图如下所示



3 实验原理

题目要求识别 2421BCD 码中的伪码, 若设输入变量为 A, B, C, D, 输出为 F, 并规定 伪码输出为 1, 有效码输出为 0, 则可以列出如下真值表

表 1: 真值表

| A | В | C | D | F |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 0 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | 1 |

对应真值表可以做出卡诺图

表 2. 卡诺图

| 1X 4. PMB | | | | | | |
|-----------|----|----|----|----|--|--|
| CD AB | 00 | 01 | 11 | 10 | | |
| 00 | 0 | 0 | 0 | 0 | | |
| 01 | 0 | 1 | 1 | 1 | | |
| 11 | 0 | 0 | 0 | 0 | | |
| 10 | 1 | 1 | 0 | 1 | | |

写出逻辑函数的表达式

$$F = \sum m(5, 6, 7, 8, 9, 10)$$

$$= AB'C' + AB'D' + A'BD + A'BC$$

$$= AB'(C' + D') + A'B(C + D)$$

$$= AB'(CD)' + A'B(C'D')'$$
(1)

最后一行不是最简表达式,但是这样写可以尽可能多地使用与非门,节省不同种芯片的使用量。从表达式中可以看出,主要用到了非门和与非门,有一个或门,也可以用与非来代替。于是我们选用 7400(2 输入 4 与非门)、7404(6 非门)和 7420(4 输入 2 与非门)。

4 电路设计与实现

4.1 电路仿真图

在 Multisim 中连接好电路仿真图

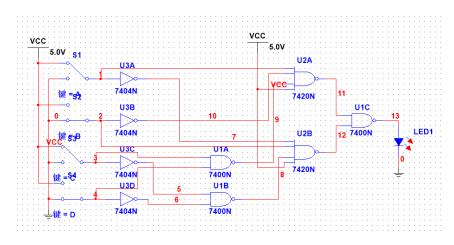


图 4: 电路仿真图 1

这里采用键控的方式,实现 ABCD 四个输入的变换。注意在四输入与非门处,由于实际输入的变量只有三个,所以剩下的一个输入端要接高电平,不影响门的输出。在 Multisim 中测试,显示设计结果正确。

4.2 电路实物图

按电路仿真图搭好实物电路图

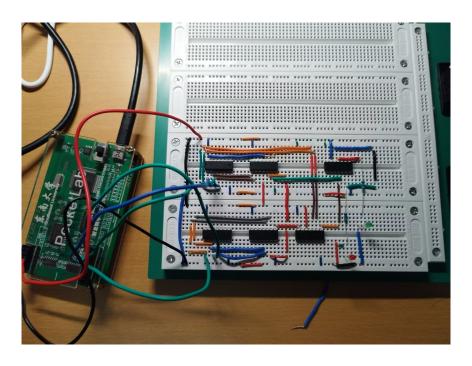


图 5: 实物电路引脚图

5 功能测试

对搭建好的实物电路进行测试,第一次测试时发现 LED 灯不亮,经检查是由于看错 pocketlab 输入高电平的引脚孔,将高电平线引到了 GND 区。

第二次测试发现,当输入为 1000,1001,1010 时,输出不对,对比真值表发现,即当 AB 输入为 10 时,输出全为 0。推测是由于 7420 芯片的 1A 端和 1B 端接法错误导致的。1A 端应该始终接在逻辑高电平上,第一版设计是将其接在同一芯片的 VCC 端;尝试将 1A 端单独拉出接在高电平上。1B 端第一版接法中有较长的引脚暴露且本身引脚较短,可能会接触不良;尝试换一根长线重新连接。

经过上述调整,所有逻辑输入都能产生正确的输出信号。如图是 Pocketlab 逻辑分析仪的部分实验截图

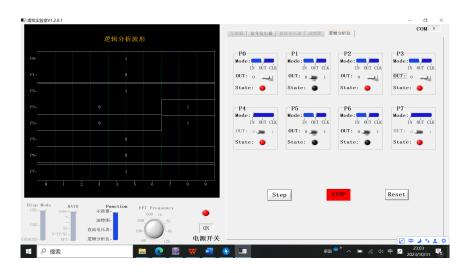


图 6: Pocketlab 界面截图 1

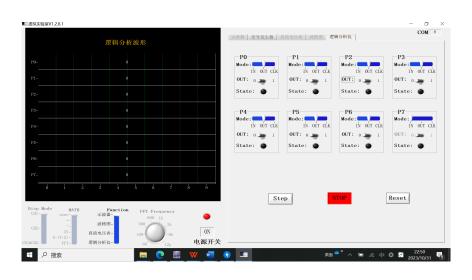


图 7: Pocketlab 界面截图 2

下面是实物电路图检验 2421BCD 码的图示

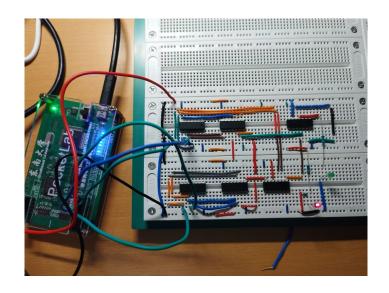


图 8: 检测到非法码

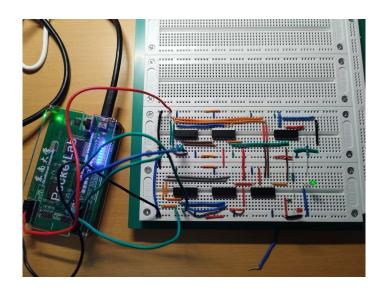


图 9: 检测到合法码

6 实验总结与反思

本次实验总体来说较为顺利,需求分析、逻辑表达、电路设计、仿真测试各个环节都没有 遇到太大问题。但仍在以下几个方面有待提升

- 1. 走线规范性有待提升。出现了飞线和跳线,线与线之间的交叉也比较频繁;没有让线贴近面包板,看起来比较混乱。这一问题在笔者搭建的第二版电路中尤为严重,而且影响了后续的测试与错误排查,因此笔者选择重新布线,搭建了如图??的电路。
- 2. 对实验中遇到的反常之处没有从原理上完全弄懂,仅凭经验猜测可能出现的问题。这样的判断方式在以后处理较大规模电路时可能效率低下。
- 3. 出现了高电平线从 pockelab 地线区引出的低级错误。

补充思考: 1. 笔者发现不同电路方案选择的芯片数量不同,对布线会造成很大影响。一般说来,芯片用的多,可以只取芯片的一侧引脚来使用,走线就可以减少;芯片用得少,为了充分利用芯片两侧的所有引脚,就不得不增加导线的数量。

2. 本实验要求用门电路实现 2421 码的检查,输出函数可以写成最小项的或,因此可以用最小项发生器来实现。比如 74151 数据选择器。通过对数据降维,可以用一片 74151 以及一个非门实现同样的功能,用线也更加节省。笔者实现了上述电路,并测试成功。如图是仿真电路图和实物电路图

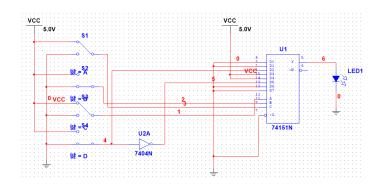


图 10: 电路仿真图 2

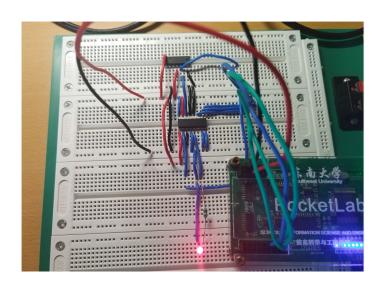


图 11: 用 74151 实现非法码的检验