**Lab 2 – 4-bit (unsigned) Add/Subtract Unit Design (II)**

1. 沿用Lab01的規格，將4-bit加減法器改以“assign”語法配合數學運算子(“+”或“–”方式)。

PS: 此時已不使用FA來組合出4-bit加減法器，整個Design只有一個AddSub4 Module。

Hint 1: 如何配合assign與“+”運算子得到“Cout輸出。

老師於課堂上說明。

Hint 2:

利用assign的conditional語法做加減法的選擇。

>> assign xxx=(sel==?) 加法運算 : 減法運算

1. 撰寫Testbench，進行以下pattern測試 (與Lab 01一樣)

**5 + 1 = \_\_\_\_\_\_\_\_\_\_\_**

**5 - 1 = \_\_\_\_\_\_\_\_\_\_\_**

**0 + 0 = \_\_\_\_\_\_\_\_\_\_\_**

**0 - 0 = \_\_\_\_\_\_\_\_\_\_\_**

**2 + 2 = \_\_\_\_\_\_\_\_\_\_\_**

**2 - 2 = \_\_\_\_\_\_\_\_\_\_\_**

**1 + 5 = \_\_\_\_\_\_\_\_\_\_\_**

**1 - 5 = \_\_\_\_\_\_\_\_\_\_\_**

**給分與報告內容: 請參考Lab 01的說明。**