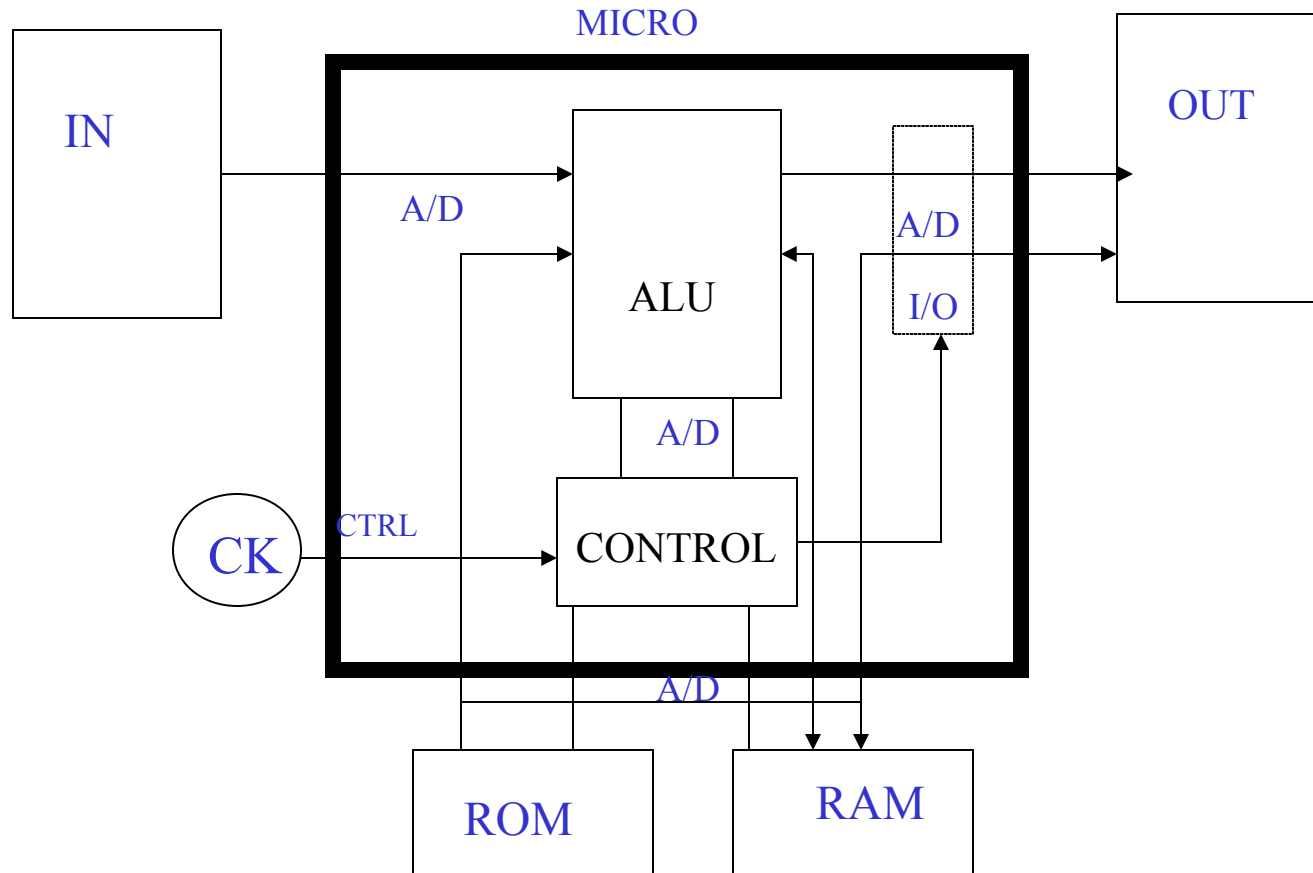


# MICROPROCESADORES

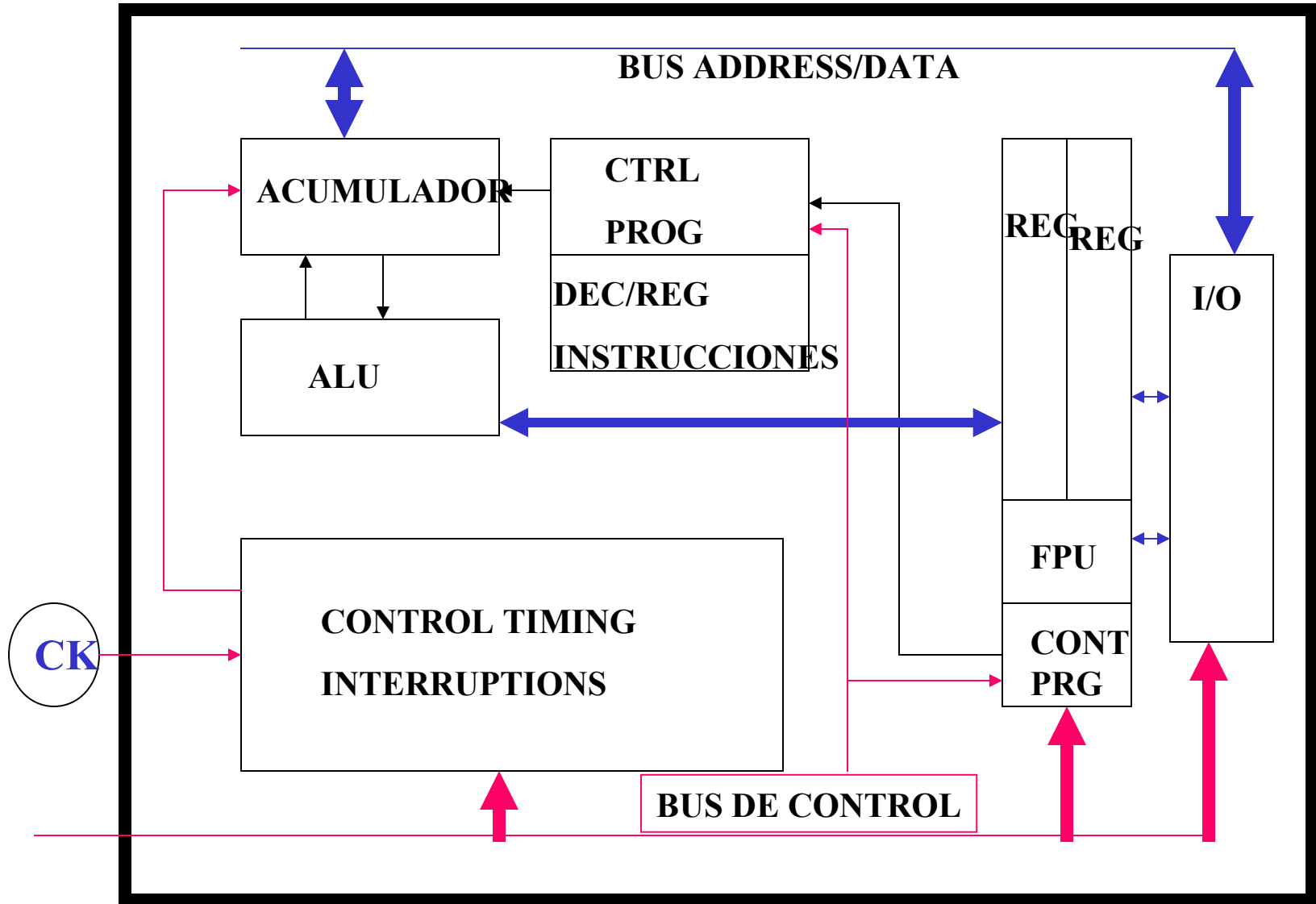
FAMILIA INTEL, EVOLUCION A  
PARTIR DEL 386 AL PENTIUM

# ESTRUCTURA INTERNA DEL CPU BASE

EN EL PROCEDIMIENTO INTERVENDRAN, BUSES DE CRTROL,BUS A/D PARA QUE  
LOS COMPONENTES MANEJEN EL PROCESO DE LA INFORMACION



# ESTRUCTURA INTERNA DE UN MICROPROCESADOR



- **EL CONTROL TIMING INTERRUPTIONS MANEJA CON EL BUS DE CONTROL LOS TIEMPOS DE EJECUCION DE LAS INSTRUCCIONES E INTERRUPTCIONES**
- **EL ACUMULADOR ALMACENA DATOS QUE SE PROCESAN POR A.L.U., CODIGOS DE OPERACIÓN, DIRECCIONES ETC, TODO PASA POR EL**
- **ALU REALIZA TODAS LAS OPERACIONES QUE PROVIENEN DEL ACUMULADOR**
- **DEC Y REG DE INSTRUCCIONES DONDE SE CARGA EL CODIGO DE INSTRUCCIÓN QUE SERA EJECUTADA POR A.L.U.**
- **CTRL PROGRAM ES QUIEN ENTREGA LAS INSTRUCCIONES AL ACUMULADOR**

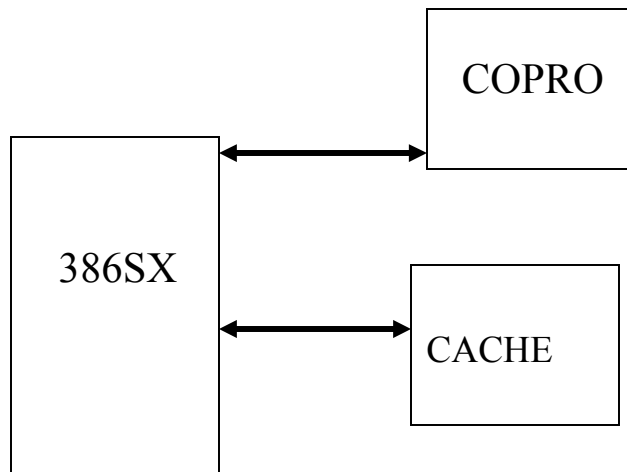
**· LOS REGISTROS GENERALES ACUMULAN INFORMACION QUE ES PROCESADA**

**-F.P.U. PUNTO FLOTANTE o REGISTRO DE ESTADO, ES UN AUXILIAR DE LOS REGISTROS GENERALES PARA INDICAR ACARREO, SOBREFLUJO, CAMBIO DE SIGNO ETC**

**-CONTADOR DE PROGRAMA GUARDA LAS DIRECCIONES DE MEMORIA DE LA PROXIMA INSTRUCCIÓN A EJECUTARSE**

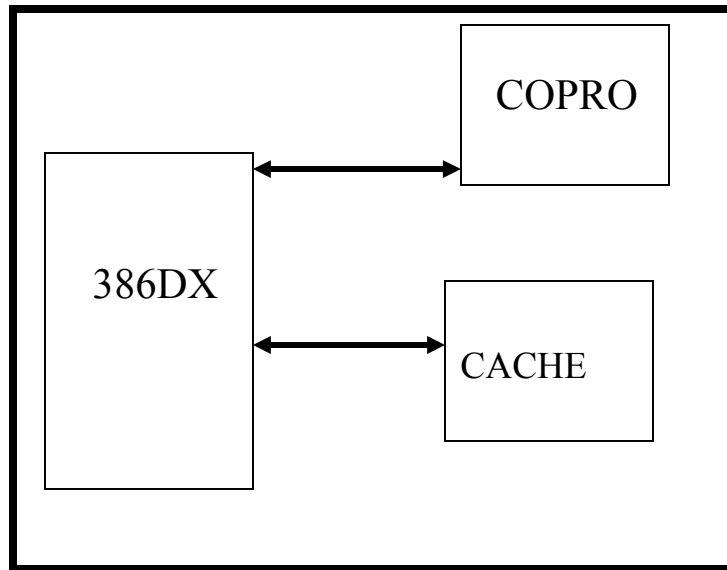
**-BUFFER o I/O, ES EL INTERMEDIARIO ENTRE EL MICRO Y LOS BUSES**

# 386SX



- BUS EXTERNO DE 16BIT
- INTERNO DE 32 BIT
- SIN COPROSESADOR MATEMATICO
- SIN CACHE

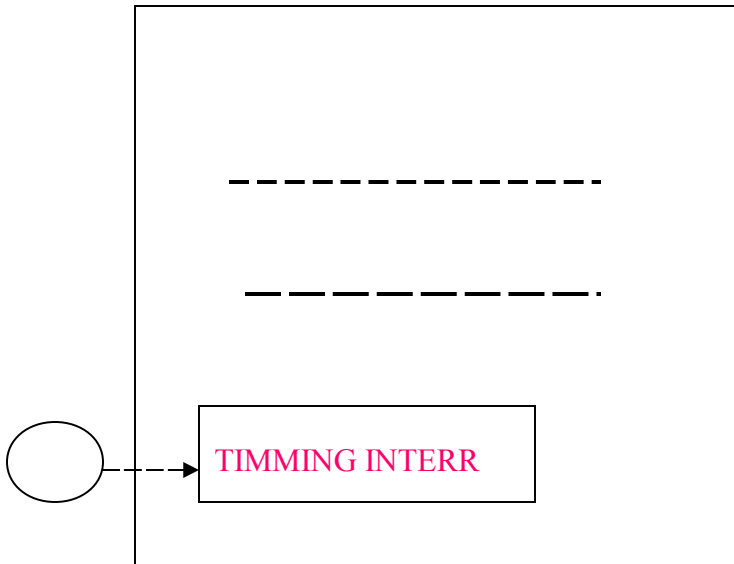
# 386DX



- BUS INTERNO DE 32BIT
- EXTERNO DE 32 BIT
- CON COPROSESADOR MATEMATICO INTERNO
- CON CACHE INTERNO

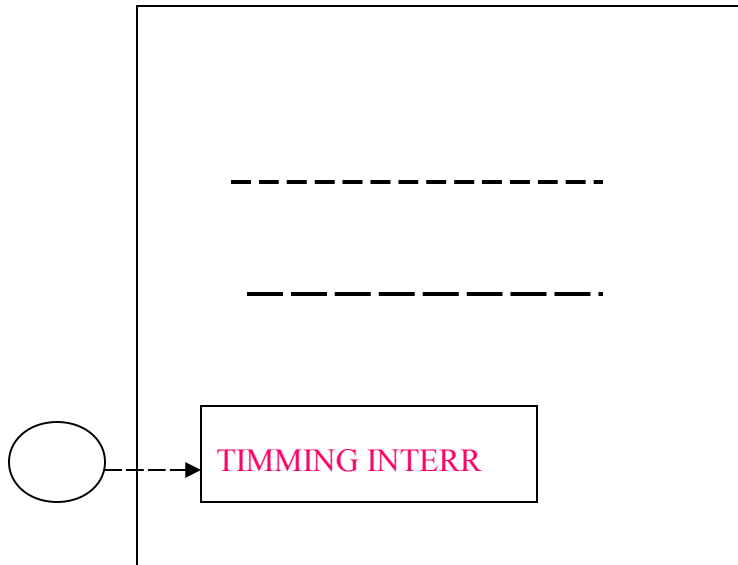
# 486DX

- AUMENTA EL CACHE INTERNO
- DIVIDE EL CK PARA PROCESOS INTERNOS



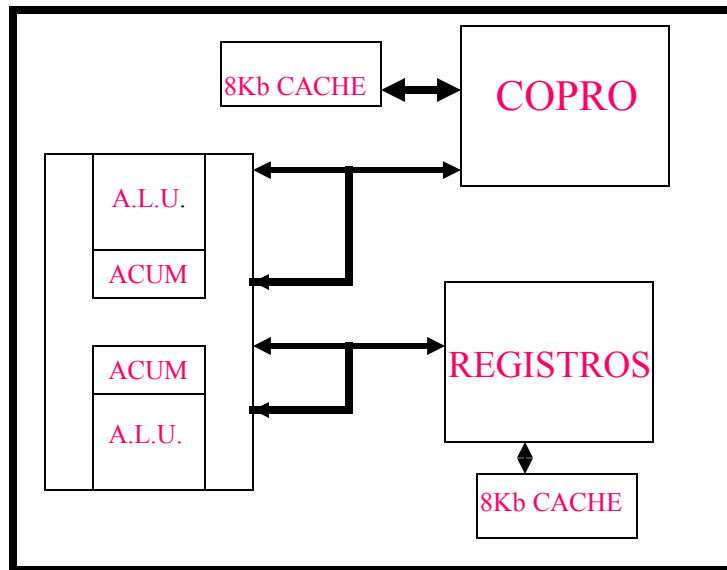


# 486DX2



- VUELVE A DIVIDIR EL CK PARA PROCESOS INTERNOS
- AGREGA CACHE AL COPROCESADOR INTERNO (8KBytes)

# PENTIUM



- BUS INTERNO Y EXTERNO DE 64bit
- CACHE DE 8 Kb DEDICADA A CADA REGISTRO
- DUPLICA A.L.U. Y LOS DEC DE INSTRUCCIONES

micro	fecha	ncho-bit	frec-Mhz	trans/micra
386 sx	85	16	16	275000
386 dx	86	32	33	
486dx	89		50	$1 \times 10^6$
486dx2	90		66	$3 \times 10^6$
PI	93	64	200	$3 \times 10^6$
PII	97		300	$7 \times 10^6$