



Universidade Federal
do Rio de Janeiro
Escola Politécnica

CONVERSOR CC/CC EM PONTE COMPLETA COM ZVS E CONTROLE POR DESVIO DE FASE

Leonan Chicarelli de França

Projeto de Graduação apresentado ao Curso de Engenharia Eletrônica e de Computação da Escola Politécnica, Universidade Federal do Rio de Janeiro, como parte dos requisitos necessários à obtenção do título de Engenheiro.

Orientador: Carlos Fernando Teodósio Soares

Rio de Janeiro

Julho de 2016

CONVERSOR CC/CC EM PONTE COMPLETA COM ZVS E CONTROLE POR DESVIO DE FASE

Leonan Chicarelli de França

PROJETO DE GRADUAÇÃO SUBMETIDO AO CORPO DOCENTE DO CURSO DE ENGENHARIA ELETRÔNICA E DE COMPUTAÇÃO DA ESCOLA POLITÉCNICA DA UNIVERSIDADE FEDERAL DO RIO DE JANEIRO COMO PARTE DOS REQUISITOS NECESSÁRIOS PARA A OBTENÇÃO DO GRAU DE ENGENHEIRO ELETRÔNICO E DE COMPUTAÇÃO

Autor:

Leonan Chicarelli de França

Orientador:

Carlos Fernando Teodósio Soares, D. Sc.

Co-Orientador:

Leonardo Alvim Muricy, B. Eng.

Examinador:

Examinador:

Rio de Janeiro – RJ, Brasil

Julho de 2016

UNIVERSIDADE FEDERAL DO RIO DE JANEIRO

Escola Politécnica – Departamento de Eletrônica e de Computação

Centro de Tecnologia, bloco H, sala H-217, Cidade Universitária

Rio de Janeiro – RJ CEP 21949-900

Este exemplar é de propriedade da Universidade Federal do Rio de Janeiro, que poderá incluí-lo em base de dados, armazenar em computador, microfilmar ou adotar qualquer forma de arquivamento.

É permitida a menção, reprodução parcial ou integral e a transmissão entre bibliotecas deste trabalho, sem modificação de seu texto, em qualquer meio que esteja ou venha a ser fixado, para pesquisa acadêmica, comentários e citações, desde que sem finalidade comercial e que seja feita a referência bibliográfica completa.

Os conceitos expressos neste trabalho são de responsabilidade do(s) autor(es).

DEDICATÓRIA

Dedico esse projeto aos meus pais João Batista de França e Cleuza de Fátima Chicarelli França por sempre me incetivarem nos estudos e sempre me oferecendo amor, apoio moral e o necessário para me dedicar à minha formação acadêmica. Me educaram para eu me tornar um adulto honesto e de bom caráter e sempre me apoiaram a buscar meus sonhos.

Minha mãe está sempre ao meu lado me incentivando e eu a admiro muito, e meu pai, por mais que tenha falecido quando eu tinha 12 anos de idade, sempre foi pra mim um modelo de homem a ser seguido.

AGRADECIMENTO

Primeiramente agradeço aos meus pais João Batista de França e Cleuza de Fátima Chicarelli França por sempre me apoiar e incentivar. Agradeço a minha família por estar sempre próxima a mim, festejando nos momentos bons e me consolando nos momentos ruins. E agradeço a minha namorada Luana Queiroz por sempre estar do meu lado e me apoiando nessa reta final de curso de graduação.

Agradeço a Inovax Engenharia de Sistemas por ter me dado a oportunidade de estagiar lá durante a minha graduação e por toda a experiência e aprendizado obtidos durante esse período.

Agradeço ao meu orientador Leonardo Alvim Muricy, tanto pela sua orientação durante o meu estágio na Inovax, quanto o seu suporte para a produção desse trabalho, por sempre estar disponível para me ajudar na resolução de problemas e buscando novas ideias. Agradeço também ao meu outro orientador, o professor Carlos Fernando Teodosio Soares, por aceitar me orientar nesse projeto e me ajudar sempre dando novas sugestões de forma a aumentar a qualidade desse projeto.

Sou grato também a todos os professores do Departamento de Engenharia Eletrônica e de Computação da Universidade Federal do Rio de Janeiro que eu tive o privilégio de ter aula, pois me proporcionaram o conhecimento que tenho hoje. Não posso esquecer de agradecer aos meus professores do ensino médio e curso técnico na Escola Técnica Estadual Ferreira Viana, pois foi lá que despertei o interesse para a eletrônica, e aos meus professores do ensino fundamental na Escola Municipal Brigadeiro Eduardo Gomes, por sempre enxegarem um grande potencial em mim.

Por fim, agradeço ao povo brasileiro, por ter financiado com seus impostos todos os meus estudos, desde o ensino fundamental até o ensino superior. Espero estar retribuindo o investimento feito em mim e em minha formação acadêmica.

RESUMO

Este trabalho tem como objetivo apresentar o circuito de um conversor DC/DC de alta eficiência. São abordados todas as características técnicas e teóricas, projeto e controle de um conversor CC/CC em ponte completa com zero-voltage-switching e controle digital por desvio de fase.

Realizado em parceria com Inovax Engenharia de Sistemas, esse conversor é um dos candidatos a estágio de potência no projeto de uma unidade retificadora, com diversas aplicações na área de telecomunicações. Assim, suas especificações devem seguir às necessidades do mercado desse tipo de produto, e, como temos um agência regulamentadora para essa área no Brasil, às normas da Agência Nacional de Telecomunicações;

Palavras-chave: Conversor CC/CC, zero-voltage-switching, controle digital, Unidade retificadora.

ABSTRACT

SIGLAS

ZVS – Zero-Voltage-Switching

ANATEL – Agência Nacional de Telecomunicações

CC – Corrente Contínua

PI –Proporcional-Integral

PID –Proporcional-Integral-Derivativo

PSCad – Power System Computer Aided Design

OrCad – Oregon Computer Aided Design

PCI – Placa de Circuito Impresso

UFRJ – Universidade Federal do Rio de Janeiro

Sumário

Lista de Figuras	xiii
Lista de Tabelas	xviii
1 Introdução	1
1.1 - Tema	1
1.2 - Delimitação	1
1.3 - Justificativa	2
1.4 - Objetivo	3
1.5 - Metodologia	3
1.6 - Descrição	4
2 Conversor em Ponte Completa com ZVS	6
2.1 - Definição	6
2.2 - Características do Conversor	6
2.3 - Dinâmica de Funcionamento	8
2.3.1 - 1ª Etapa	9
2.3.2 - 2ª Etapa	10
2.3.3 - 3ª Etapa	11
2.3.4 - 4ª Etapa	12
2.4 - Equações de Projeto	13
2.4.1 - Cálculo da relação de espiras (n)	13
2.4.2 - Indutor de ressonância (L_{LK})	14
2.4.3 - Indutor do filtro de saída (L_{OUT})	14
2.4.4 - Capacitor do filtro de saída (C_{OUT})	15

2.4.5 - Projeto físico dos elementos magnéticos	15
2.4.5.1 - Projeto físico do indutor	15
2.4.5.2 - Projeto físico do transformador	18
3 Controle do Conversor em Ponte Completa	19
3.1 - Introdução	19
3.2 - Modelo do conversor Buck	19
3.3 - Modelo do conversor em Ponte Completa	20
3.3.1 - Perturbação da razão cíclica devido à variação de corrente no indutor do filtro.	23
3.3.2 - Perturbação da razão cíclica devido à variação de tensão na entrada com conversor	24
3.3.3 - Modelo de Pequenos Sinais	25
3.4 - Conclusão	27
4 Projeto do Conversor	28
4.1 - Especificações	28
4.2 - Cálculo do valor dos componentes	30
4.2.1 - Cálculo da relação de espiras (n)	30
4.2.2 - Indutor de ressonância (L_{LK})	31
4.2.3 - Indutor do filtro de saída (L_{OUT})	31
4.2.4 - Capacitor do filtro de saída (C_{OUT})	32
4.3 - Projeto do Controlador Digital	32
4.3.1 - Cálculo do controlador de Corrente ($C_1(s)$)	35
4.3.2 - Cálculo do controlador de Tensão ($C_2(s)$)	38
4.4 - Conclusão	40

5	Simulações do Circuito Projetado	41
5.1	- Montagem	41
5.2	- Simulações considerando componentes ideais	43
5.2.1	- Teste de Partida Gradativa	44
5.2.2	- Regulação Estática	45
5.2.3	- Ripple	47
5.2.4	- Eficiência	49
5.2.5	- Limitação de Corrente	50
5.3	- Simulações considerando erros do controlador	51
5.3.1	- Teste de Partida Gradativa	53
5.3.2	- Regulação Estática	54
5.3.3	- Ripple	55
5.3.4	- Eficiência	57
5.3.5	- Limitação de Corrente	58
5.4	- Comparação entre resultados	58
6	Montagem do circuito Físico	60
6.1	- Introdução	60
6.2	- Circuitos auxiliares	60
6.2.1	- Instrumentação	60
6.2.1.1	- Leitura da corrente do indutor	62
6.2.1.2	- Leitura da tensão de saída	64
6.2.2	- Drivers	66
6.3	- Seleção de componentes reais	67
6.3.1	- Escolha dos dispositivos semicondutores	67
6.3.2	- Dimensionamento dos elementos magnéticos	68
6.3.2.1	- Projeto do indutor do filtro de saída (L_{OUT})	69

6.3.2.2 - Projeto do transformador	70
6.3.2.3 - Projeto do indutor de ressonância (L_{LK}) ...	72
6.4 - Simulações considerando componentes reais	74
7 Conclusão	76
Bibliografia	74

Lista de Figuras

Figura 1.1 - Diagrama básico de uma unidade retificadora	1
Figura 2.1 - Circuito do Conversor	7
Figura 2.2 - Tempo de condução das chaves	8
Figura 2.3 - Etapa 1	9
Figura 2.4 - Tensão e corrente no primário após a 1ª etapa	9
Figura 2.5 - Etapa 2	10
Figura 2.6 - Tensão e corrente no primário após a 2ª etapa	10
Figura 2.7 - Etapa 3	11
Figura 2.8 - Tensão e corrente no primário após a 3ª etapa	11
Figura 2.9 - Etapa 4	12
Figura 2.10 - Tensão e corrente no primário após a 4ª etapa	13
Figura 3.1 - Conversor Buck	20
Figura 3.2 - Modelo de pequenos sinais do Conversor Buck	20
Figura 3.3 - Modelo de Pequenos Sinais do Conversor em Ponte Completa com ZVS e controle por desvio de fase	21
Figura 3.4 - Diferença do ciclo de trabalho entre primário e secundário do transformador	22
Figura 3.5 - Perturbação devido à variação da corrente no indutor L_{out}	23
Figura 3.6 - Perturbação devido à variação da tensão de entrada	24

Figura 3.7 - Modelo de Pequenos Sinais do Conversor em Ponte Completa com ZVS e controle por desvio de fase	25
Figura 3.8 - Diagrama em blocos do controle	26
Figura 4.1 - Circuito do conversor boost utilizado na unidade retificadora. A corrente I_L representa a carga, que no caso é o nosso conversor em estudo.	28
Figura 4.2 - Diagrama em blocos do controle	33
Figura 4.3 - Lógica que transforma o sinal de saída do controle em diferença de fase do acionamento das chaves	34
Figura 4.4 - Controle da corrente no Indutor de saída	35
Figura 4.5 - Diagrama de Bode da planta $H_1(s)$	36
Figura 4.6 - Controle da tensão de saída do conversor	38
Figura 4.7 - Diagrama de Bode da planta $H_2(s)$	38
Figura 5.1 - Circuito utilizado para simulação	41
Figura 5.2 - Montagem do controlador do conversor	42
Figura 5.3 - Lógica que transforma a saída do controle em desvio de fase	43
Figura 5.4 - Simulação inicial	44
Figura 5.5 - Simulação de partida gradativa	45
Figura 5.6 - Tensão de saída da simulação de partida gradativa com mais detalhes.	45
Figura 5.7 - Regulação estática para carga de 100% do valor nominal	46
Figura 5.8 - Regulação estática para carga de 5% do valor nominal	46
Figura 5.9 - Regulação estática para carga de 4,9% do valor nominal	47

Figura 5.10 - Tensão de saída para carga de 5% do valor nominal	48
Figura 5.11 - Tensão de saída para carga de 50% do valor nominal	48
Figura 5.12 - Tensão de saída para carga de 100% do valor nominal	49
Figura 5.13 - Teste de eficiência do conversor	50
Figura 5.14 - Simulação de limitação de corrente	51
Figura 5.15 - Simulação de partida gradativa	53
Figura 5.16 - Tensão de saída da simulação de partida gradativa com mais detalhes	53
Figura 5.17 - Regulação estática para carga de 100% do valor nominal	54
Figura 5.18 - Regulação estática para carga de 5% do valor nominal	54
Figura 5.19 - Regulação estática para carga de 4,9% do valor nominal	55
Figura 5.20 - Tensão de saída para carga de 5% do valor nominal	56
Figura 5.21 - Tensão de saída para carga de 50% do valor nominal	56
Figura 5.22 - Tensão de saída para carga de 100% do valor nominal	57
Figura 5.23 - Teste de eficiência do conversor	57
Figura 5.24 - Simulação de limitação de corrente	58
Figura 6.1 - Localização do resistor shunt no conversor	61
Figura 6.2 - Amplificador Diferencial	62
Figura 6.3 - Circuito para leitura de corrente	62
Figura 6.4 - Valor de tensão sobre o resistor shunt	63
Figura 6.5 - Valor de tensão na saída do circuito de instrumentação	63

Figura 6.6 - Circuito para leitura de tensão	64
Figura 6.7 - Valor de tensão no divisor resistivo	65
Figura 6.8 - Valor de tensão na saída do circuito de instrumentação	65
Figura 6.9 - Circuito de driver das chaves	66
Figura 6.10 - Especificações do Mosfet Selecionado - Fonte [12]	67
Figura 6.11 - Tensão de condução x corrente nos diodos selecionados - <i>Fonte</i> <i>[13]</i>	68
Figura 6.12 - Funcionamento do conversor considerando componentes com perdas	75
Figura 6.13 - Eficiência do conversor considerando componentes com perdas ..	75

Lista de Tabelas

Tabela 4.1 - Resumo das especificações do projeto	30
Tabela 4.2 - Parâmetros de $H_1(s)$ para cálculo do controle	36
Tabela 4.3 - Parâmetros de $H_2(s)$ para cálculo do controle	39
Tabela 4.4 - Resumo dos valores de componetes calculados	40
Tabela 4.5 - Resumo das constantes dos controladores	40
Tabela 5.1 - Valores das contantes do controle ajustadas	52
Tabela 6.1 - Especificações do indutor de saída	69
Tabela 6.2 - Resumo do projeto físico do indutor de saída	70
Tabela 6.3 - Especificações do transformador	70
Tabela 6.4 - Resumo do projeto do transformador	72
Tabela 6.5 - Especificações do indutor de ressonância	72
Tabela 6.6 - Resumo do projeto físico do indutor de ressonância	74

Capítulo 1

Introdução

1.1 - Tema

Esse trabalho consiste em estudar e projetar um conversor DC/DC em ponte completa com *zero-voltage-switching* (ZVS) e controle digital com desvio de fase. Tal conversor é um dos candidatos a estágio de potência no projeto de uma unidade retificadora completa para aplicações em telecomunicações em desenvolvimento na INOVAX Engenharia de Sistemas LTDA e, portanto, deve se adequar às normas impostas pela ANATEL (Agência Nacional de Telecomunicações).

1.2 - Delimitação

O objeto do estudo é um conversor DC/DC em ponte completa com ZVS e controle digital com desvio de fase. Dado que ele é um dos candidatos a estágio de saída de uma unidade retificadora. Então, a sua entrada é proveniente de um estágio que consiste em um conversor boost. Nesse projeto, vamos admitir que tal estágio de entrada já esteja pronto para uso e focaremos apenas na análise e projeto do estágio de saída.

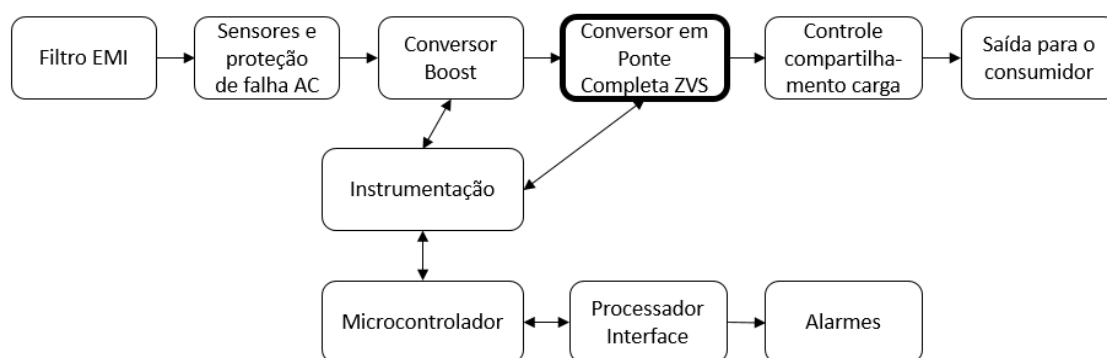


Figura 1.1 - Diagrama básico de uma unidade retificadora

Além do mais, como o custo para a montagem de um protótipo do projeto é alto para uma única unidade, a implementação do circuito de potência será realizada a partir de simulações computacionais e o funcionamento do controlador digital também será simulado.

1.3 - Justificativa

A INOVAX Engenharia de Sistemas Ltda está desenvolvendo uma unidade retificadora para uso em telecomunicações. Tal produto necessita ser homologado pela ANATEL, que é a agência responsável pela área no Brasil, assim a unidade retificadora precisa atender a várias especificações, tais como alta eficiência e baixo ripple de saída. Em pesquisas realizadas durante o desenvolvimento do produto, observou-se uma nova alternativa para a implementação do estágio de potência da unidade, que é a utilização de um conversor em ponte completa com ZVS e controle digital com desvio de fase como estágio de saída.

O conversor em ponte completa com ZVS e controle digital com desvio de fase tem algumas vantagens em relação a outros conversores, tais como baixa perda de comutação, baixos esforços de corrente nos dispositivos e operação como elevador ou abaixador de tensão. A combinação dessas vantagens resulta em um conversor com alta eficiência.

Além do mais, ao utilizarmos um controle digital no projeto, além de diminuirmos o espaço físico do conversor, reduzimos o custo do projeto, visto que a quantidade de componentes para o controle reduz bastante. Esse tipo de controle será mostrado no projeto via simulações, uma vez que o custo envolvido na montagem de um protótipo de alta potência é elevado.

Esse trabalho é uma continuação de um projeto de graduação anterior (também realizado em parceria com a Inovax Engenharia de Sistemas) que apresentou o estágio de entrada da unidade retificadora, um conversor boost. Sendo assim, considera-se que a entrada do conversor em ponte completa em questão já está definida e vamos nos aprofundar no estudo e projeto do mesmo para que este sistema atenda às necessidades do mercado e às especificações da ANATEL.

1.4 - Objetivo

O objetivo desse estudo é analisar e projetar um conversor DC/DC em ponte completa com ZVS e controle digital por desvio de fase. Este projeto pretende, primeiramente, explicar o funcionamento de um conversor em ponte completa, e o porquê da escolha de se usar a técnica de zero-voltage-switching e o controle por desvio de fase. Posteriormente, o objetivo é definir um método para o cálculo de todos os componentes (tais como capacitores, indutores e transformador) de forma a atender às especificações da ANATEL. Para aproximar o controle digital mais próximo da realidade, vamos simulá-lo levando em conta possíveis perturbações que o microcontrolador possa causar na dinâmica do controle.

1.5 - Metodologia

Inicialmente será apresentada e explicada a técnica de zero-voltage-switching, explicitando as expressões do circuito para cálculo de todos os componentes necessários, levantando o modelo de pequenos sinais do circuito para poder realizar o projeto do controle e exibindo os resultados através de simulações

Teremos neste sistema controles por corrente e por tensão simultaneamente, ou seja, as variáveis de controle serão a corrente no indutor do filtro de saída e a tensão na carga. Tal controle será realizado por controladores do tipo proporcional-integral (PI). Assim torna-se necessário levantar o modelo completo de pequenos sinais do conversor para o cálculo das constantes de ganho do PI.

Observar-se-á o funcionamento do projeto somente por meio de simulações, uma vez que o preço de um protótipo de alta potência torna inviável a sua construção para apenas uma unidade. Primeiramente, será realizada uma simulação completa em um software, usando os componentes do próprio simulador que fazem a função de controlador PI, visando observar o correto funcionamento do circuito e ajuste fino das constantes de controle. Para um resultado mais preciso, iremos simular o controlador digital via um código em C que usa o mesmo algoritmo que uma implementação em um microcontrolador e leva em conta muitos efeitos que o mesmo pode causar na dinâmica de controle do conversor. Assim espera-se estimar de que forma os erros de leitura dos conversores analógico-digital, tempo de cálculo e tempo de atualização do valor de saída de controle por parte do microcontrolador afetam a dinâmica do projeto, para que tais

defeitos sejam contornados antes da futura montagem de um protótipo, além de tornar a simulação mais realista.

Por fim, componentes reais serão selecionados e novas simulações serão realizadas a fim de observar os efeitos de componentes não ideais. Para tornar o projeto mais completo, alguns circuitos auxiliares, necessários para uma implementação física, serão apresentados.

1.6 - Descrição

No capítulo 2 será apresentado o conversor em ponte completa com ZVS e controle por desvio de fase. Nessa seção vamos apresentar qual o seu objetivo, como é a sua arquitetura, suas principais características e vantagens teóricas, como funciona o controle por desvio de fase e seu princípio de funcionamento. Por fim vamos levantar as equações para o projeto dos seus componentes.

Como estamos estudando um conversor chaveado, precisamos de um controle para comandar as chaves analógicas. No capítulo 3 vamos fazer todo o modelo de sinais do conversor para podermos obter as funções de transferência de interesse para calcularmos o controle digital.

No capítulo 4 está presente o projeto propriamente dito do conversor. Vamos primeiro definir e justificar quais as especificações do projeto, logo após, os valores de todos os componentes serão calculados de acordo com as equações apresentadas no capítulo 2. Adiante, com as funções de transferência obtidas no capítulo 3, poderemos definir os parâmetros do controlador digital.

Para podermos apresentar os resultados do projeto realizado, no capítulo 5 vamos mostrar várias simulações que comprovem o funcionamento do conversor dentro das normas da ANATEL. Para aproximar o cálculo do controle do mundo real, no capítulo 6 vamos mostrar resultados de simulações com a técnica de *hardware in the loop*, essa técnica será apresentada e explicada nessa seção também.

Visando tornar o projeto mais completo, no capítulo 7 vamos mostrar a seleção de componentes reais para o projeto, como eles afetam o funcionamento do circuito e quais ajustes devem ser feitos para o conversor atender todas as especificações do projeto. Além disso, serão discutidos e apresentados alguns circuitos auxiliares necessários para uma

implementação física do conversor, e assim, uma simulação levando em conta todas os parâmetros selecionados e modificações feitas no capítulo 7 será apresentada, para que um das especificações mais importante e crítica, a eficiência, seja medida e observada se atende às normas.

Por fim no capítulo 8 serão apresentadas as conclusões sobre o projeto e indicação de possíveis trabalhos futuros.

Capítulo 2

Conversor em Ponte Completa com ZVS

2.1 - Definição

O conversor que será apresentado nesse capítulo é um conversor do tipo DC-DC, ou seja, ele possui como entrada e saída sinais idealmente contínuos. Para o esse caso busca-se um conversor de alta eficiência, isto é, pouca perda de energia nos componentes. O circuito apresentado nesse capítulo é um bom candidato, conforme verificado em [1].

2.2 - Características do Conversor

Esse conversor tem como uma de suas principais características o ZVS (*zero-voltage-switching*). Isso significa que, como o nome já diz, há chaveamento sob tensão nula, em outras palavras, há energia que continua sendo transmitida mesmo havendo tensão zero no transformador. Isso se deve ao chamado indutor ressonante (L_{LK}) como pode-se ver na Figura 1.1. O indutor é um componente armazenador de energia em forma de corrente, assim quando as chaves permitem que haja tensão no primário do transformador, uma parte da energia é transmitida para o secundário, mas uma parte é armazenada no indutor. Quando a tensão no primário é nula, o indutor funciona como uma fonte de corrente e a energia que estava anteriormente armazenada no indutor ressonante é transferida para o secundário, dando origem ao chamado ZVS.

O transformador não é um elemento ideal e possui essa indutância em série naturalmente, porém o valor dessa indutância geralmente não é o grande o bastante para armazenar a energia necessária para garantir o ZVS, assim adiciona-se o indutor ressonante para satisfazer essa condição e obter uma eficiência maior. Esse conceito será melhor ilustrado na seção que apresentamos a dinâmica de funcionamento do conversor.

Outra grande característica desse circuito é que, com a frequência de chaveamento constante, tem-se o ciclo de trabalho em cada chave também constante [1], já que o controle é feito apenas ajustando a fase de condução das chaves analógicas. Com isso pode-se manter o ciclo de trabalho efetivo alto (devendo tomar cuidado para a não

ocorrência de curto-circuitos na entrada do conversor), reduzindo perdas devidas à comutação[2], pois transistores tem alta frequência mas baixo ciclo de trabalho apresentam maior perda no chaveamento [1], e em grande parte do tempo teremos energia sendo transferida da entrada para a saída reduzindo o valor do indutor ressonante. O ciclo de trabalho efetivo nada mais o o ciclo de trabalho presente no secundário do transformador. Há essa diferença entre primário e secundário pois a indutância presente no transformador não se carrega instantâneamente. Esse conceito será melhor ilustrado mais a frente.

Para que esse circuito siga as normas da ANATEL[3], ele necessita ter alta eficiência e, de acordo com o que foi discutido anteriormente nesse capítulo, ele apresenta características que o torna um bom candidato a atender tal especificação.

Na Figura 2.1 apresentamos a arquitetura do circuito que será utilizada. Aqui optamos por um retificador de onda completa simples no secundário do transformador com *tap* central pelo fato de, nesse caso, não termos uma dupla queda de tensão nos diodos retificadores, como seria o caso com um retificador em onda completa, diminuindo perdas de potência no circuito.

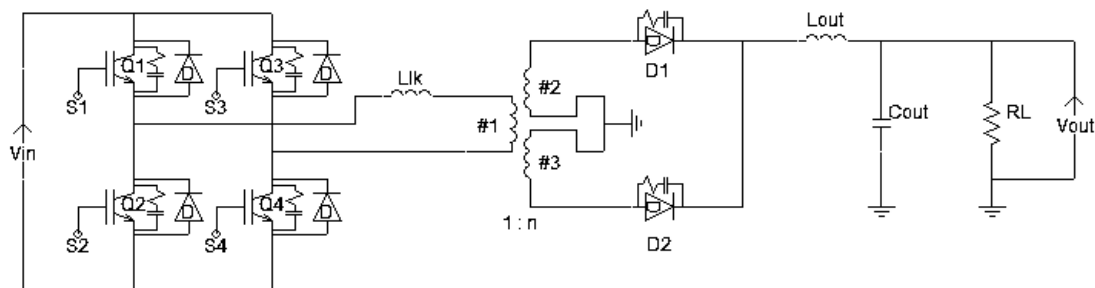


Figura 2.1 - Circuito do Conversor

Além da alta eficiência, o conversor em ponte completa com ZVS e controle por desvio de fase apresenta outras vantagens, tais como:

- Baixa interferência eletromagnética e de rádio frequência, devido à comutação sob tensão nula [4];
- Máxima tensão sobre as chaves é igual ao valor da entrada do conversor [2];
- Máxima corrente nos transistores de chaveamento igual à máxima corrente de saída espelhada para o primário do transformador [5];

- Apresenta característica de saída desejável para o controle, uma vez que a relação direta entre ciclo de trabalho efetivo e corrente de saída [2].

2.3 - Dinâmica de funcionamento

O funcionamento dinâmico do circuito pode ser dividido em 4 etapas de operação, devido aos tempos de condução de cada chave analógicas e ao desvio de fase entre eles[5].

Para facilitar a análise, vamos assumir algumas considerações iniciais.

- Os dispositivos semicondutores (chaves e diodos) são ideais;
- A indutância de dispersão do transformador está incluída na indutância de ressonância;
- O transformador é considerado ideal;
- Capacitores e indutores não possuem resistência interna;
- A tensão de entrada é constante.

Podemos ver na Figura 2.2 como é feito o chaveamento do circuito, podemos ver que as chaves Q1 e Q2, assim como Q3 e Q4 são complementares, ou seja, quando uma está em condução a outra está cortada. Isso previne curtos na fonte de alimentação, assim evitando picos de corrente indesejados.

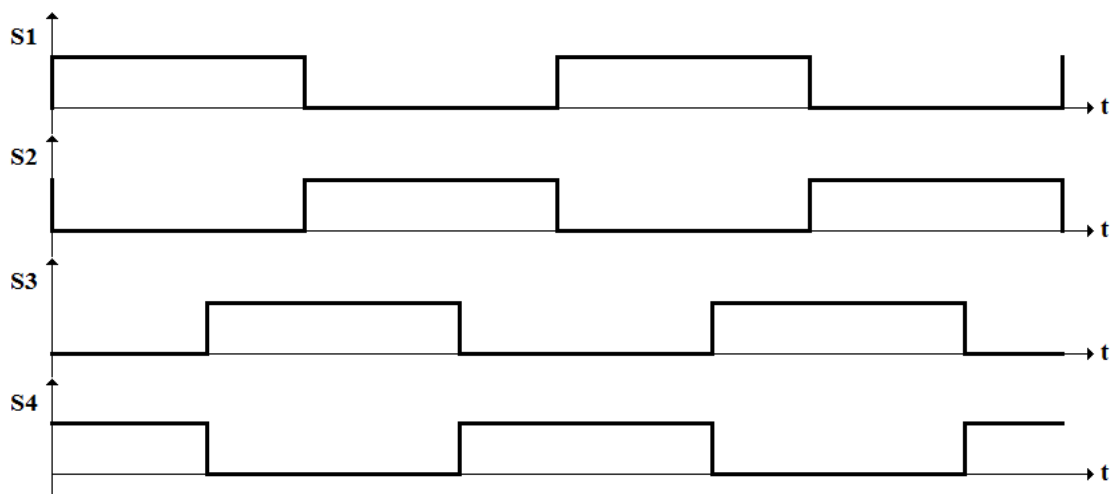


Figura 2.2 - Tempo de condução das chaves

2.3.1 - 1ª Etapa

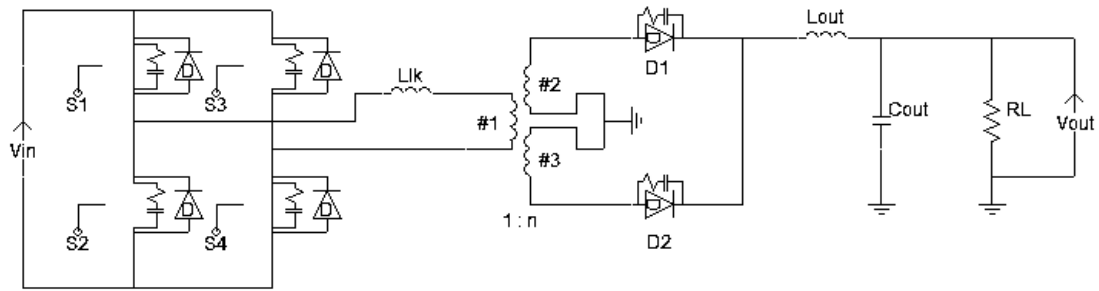


Figura 2.3 - Etapa 1

Como mostrado na Figura 2.3, S1 e S4 estão conduzindo e S2 e S3 estão cortados. Nessa etapa, a tensão presente no primário do transformador é $+V_{in}$, assim o indutor L_{lk} é carregado e a potência é transferida para o filtro de saída e, conseqüentemente, vai para a carga.

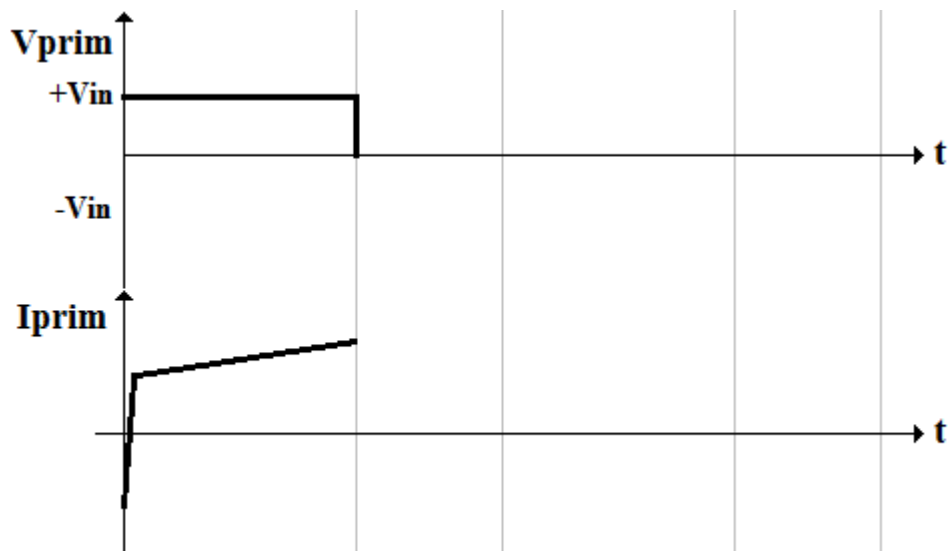


Figura 2.4 - Tensão e corrente no primário após a 1ª etapa

2.3.2 - 2ª Etapa

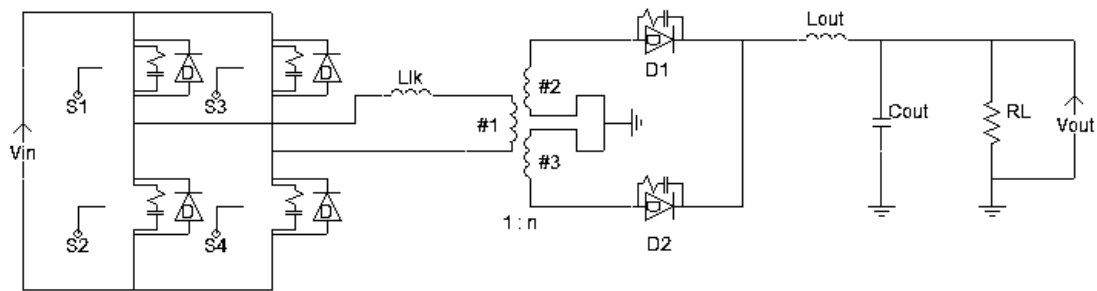


Figura 2.5 - Etapa 2

Nessa etapa a chave $S1$ continua conduzindo, $S3$ começa a conduzir e $S2$ e $S4$ não conduzem. Como pode-se ver, a tensão no primário do transformador é nula, e é aqui que se apresenta o chaveamento por tensão nula. Com a tensão de 0V sobre o transformador não teríamos corrente passando por ele, mas graças a L_{lk} , que foi carregado na etapa anterior, temos energia sendo transmitida do primário para o secundário. Logo a corrente que havia “armazenada” nele diminuiu um pouco como está mostrado na Figura 2.6.

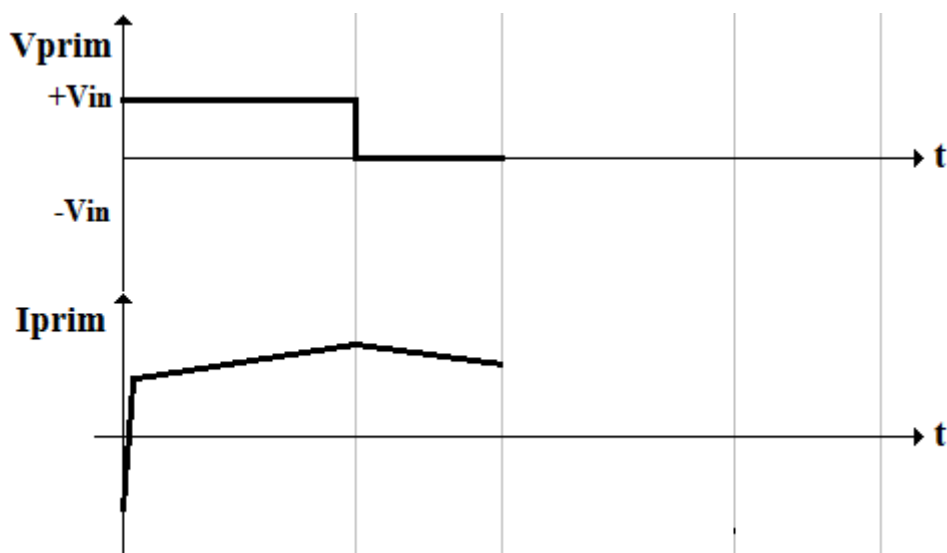


Figura 2.6 - Tensão e corrente no primário após a 2ª etapa

2.3.3 - 3ª Etapa

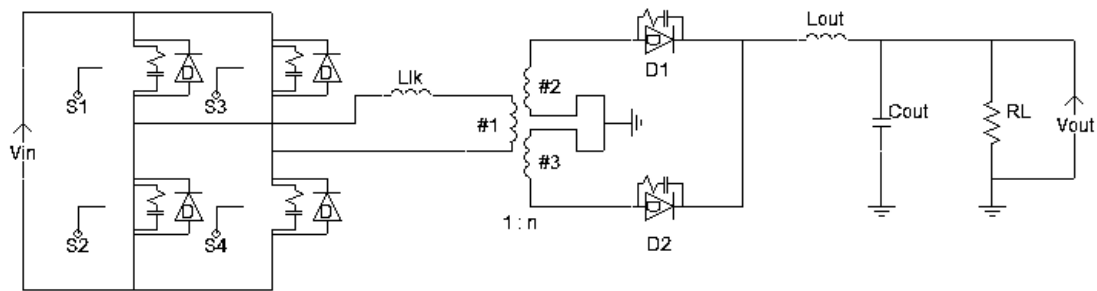


Figura 2.7 - Etapa 3

Aqui S1 finalmente para de conduzir, S4 continua sem conduzir e apenas S2 e S3 estão conduzindo. Nesse momento, temos um degrau de tensão de $-V_{in}$ no primário do transformador, e como o transformador é ideal, o sentido da corrente muda instantaneamente sendo de módulo igual mas sentido contrário a apresentada na etapa 1. Na prática, uma derivada infinita na corrente em um indutor levaria a um impulso de tensão, mas aqui temos apenas uma explicação didática, somente para ilustrar a idéia por trás desse conversor.

Assim como na etapa 1, o L_{lk} se carrega até um certo valor sem saturar. Podemos observar isso na Figura 2.8.

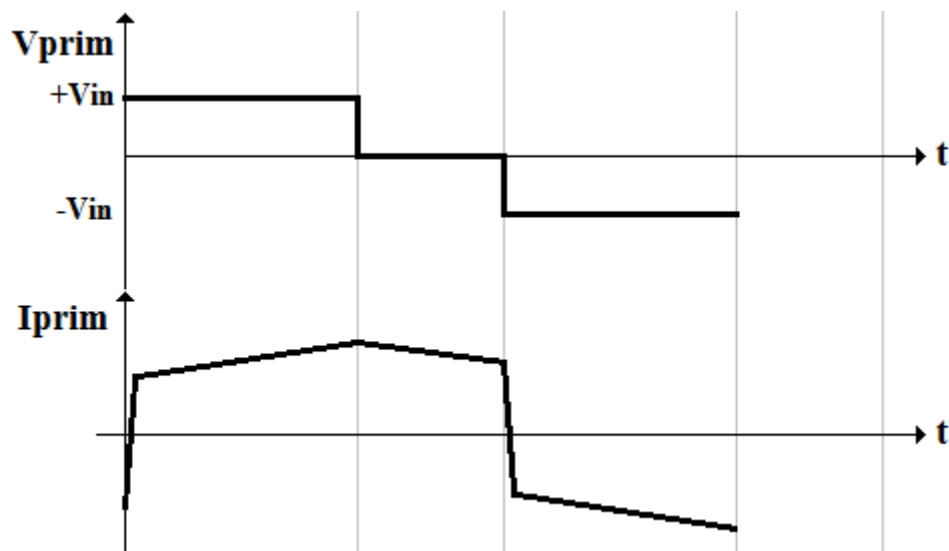


Figura 2.8 - Tensão e corrente no primário após a 3ª etapa

2.3.4 - 4ª Etapa

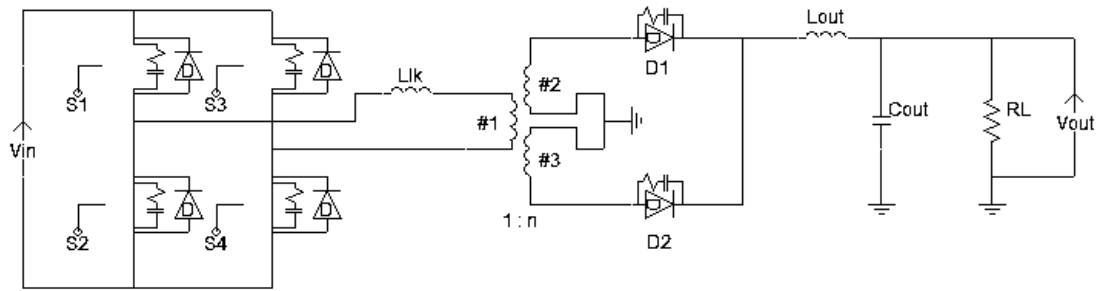


Figura 2.9 - Etapa 4

A dinâmica é análoga a da etapa 2, porém nesse caso apenas S2 e S4 estão em condução. A tensão no primário do transformador torna-se nula novamente, mas a energia que estava armazenada no indutor L_{lk} é transmitida para a carga, sendo assim o chaveamento sob tensão nula, só que no ciclo negativo do chaveamento. Após essa etapa, o ciclo é repetido, e voltamos para a 1ª etapa.

Na Figura 2.10 vemos a forma que a corrente assume sob o primário do transformador, consequentemente sob o indutor de ressonância também, com a condição de chaveamento sob tensão nula sendo satisfeita. Se o indutor de ressonância não for grande o suficiente, ele não conseguirá armazenar energia o bastante para haver corrente fluindo no transformador quando a tensão sobre o mesmo é nula. Do mesmo modo, se o indutor foi superdimensionado, ele vai demorar mais a carregar, assim diminuindo a eficiência do circuito.

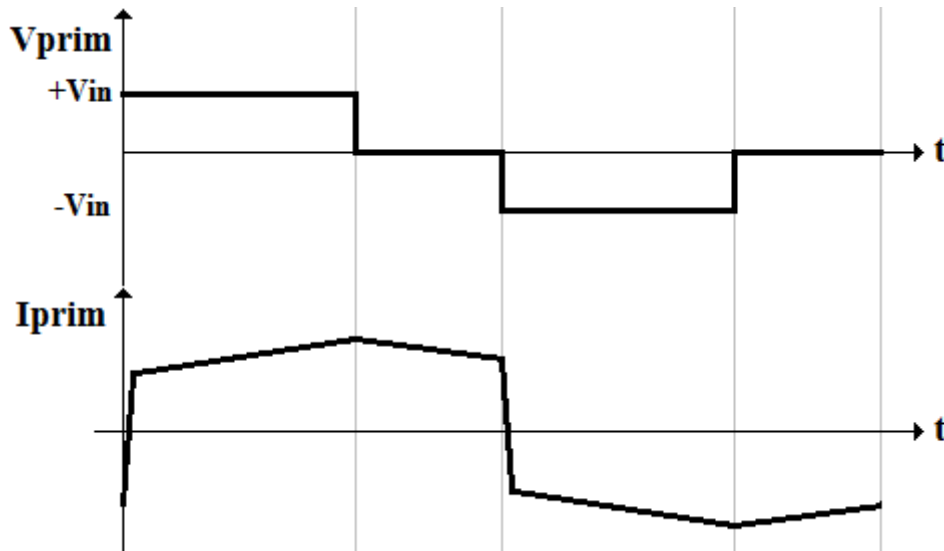


Figura 2.10 - Tensão e corrente no primário após a 4ª etapa

2.4 - Equações de projeto

O cálculo dos componentes desse conversor é baseado em projetos de conversores em ponte completa normais[5]. As etapas do projeto seguem o exemplo apresentado em [2].

Primeiramente, devemos calcular a relação de espiras do transformador do conversor. Logo após, vamos aos valores dos indutores, tanto o de ressonância, que proporciona a comutação sob voltagem nula, quanto ao do filtro de saída. Por fim, para atender às especificações de variação do valor de tensão de saída, calculamos o capacitor do filtro.

Por fim, temos que realizar o projeto físico dos transformadores e indutores e corrigir o valor do indutor de ressonância.

2.4.1 - Cálculo da relação de espiras (n)

De acordo com as referências [2] e [5] com a equação 2.2, é possível calcular a relação de espiras entre primário e secundário do transformador. Tem-se que η é a eficiência desejada para o conversor, V_{DSon} é a tensão de condução das chaves (em V), $D_{eff(max)}$ é a razão cíclica efetiva máxima no transformador e V_F é a queda de tensão sobre os diodos retificadores (em V).

$$\alpha = \frac{N_P}{N_S} = \frac{V_P}{V_S} \quad (2.1)$$

$$\alpha = \eta (V_{IN(min)} - 2V_{DSon}) \frac{D_{eff(max)}}{V_{OUT(max)} + V_F} = \frac{N_P}{N_S} = \frac{V_P}{V_S} \quad (2.2)$$

$$n = \frac{1}{\alpha} \quad (2.3)$$

2.4.2 - Indutor de ressonância (L_{LK})

Como pode ser visto em [2] e [5] indutância L_{LK} é definida na equação 2.4. Nessa equação, ΔD representa a perda de razão cíclica em cima do indutor.

$$L_{LK} = \frac{\Delta D V_{IN(min)}}{4 F_S n I_{OUT}} \quad [H] \quad (2.4)$$

Essa perda de razão cíclica se deve ao tempo que o sinal de comando da chave demora para ir do nível baixo ao nível alto, assim a razão cíclica fica ligeiramente menor do que deveria ser. Logo o tempo de condução das chaves é menor, e uma maior energia deve ser armazenada no indutor de ressonância para se manter o ZVS, tornando-o maior.

2.4.3 - Indutor do filtro de saída (L_{OUT})

O indutor do filtro de saída L_{OUT} é calculado na equação 2.6. Tem-se que $I_{L_{OUT}}$ é a variação de corrente no indutor do filtro e $D_{eff(min)}$ é a razão cíclica efetiva mínima, definida na equação 2.7:

$$L_{OUT} = \frac{V_{Lout}}{\frac{\Delta I_{Lout}}{\Delta t}} \quad (2.5)$$

$$L_{OUT} = \frac{(V_{OUT(max)} + V_F)(1 - D_{eff(min)})}{2 F_S \Delta I_{Lout}} \quad [H] \quad (2.6)$$

$$D_{eff(min)} = n \frac{V_{OUT(min)} + V_F}{V_{IN(max)}} \quad (2.7)$$

2.4.4 - Capacitor do filtro de saída (C_{OUT})

O capacitor do filtro de saída C_{OUT} deve satisfazer a especificação de ripple definida por norma. Como é dito em [2] e [5], tal capacitor tem seu valor é calculado pela equação 2.8.

$$C_{OUT} = \frac{\Delta I_{L_{OUT}}}{8 F_s \text{ Ripple}} \quad [F] \quad (2.8)$$

2.4.5 - Projeto físico dos elementos magnéticos

Aqui será indicado como realizar o projeto de indutores e transformadores, referenciando a teoria atual, para que esse projeto possa ser adaptado à outras aplicações e especificações. O sucesso no projeto do conversor está ligado a um projeto adequado dos elementos magnéticos, pois indutores e transformadores operando em alta frequência apresentam características não-ideais que atrapalham o funcionamento do circuito [6].

Para o projeto físico de indutores e transformadores, precisa-se selecionar o núcleo necessário, o número de espiras e o fio de cobre para podermos fazer a indutância (ou relação de transformação) desejada. Para o caso em estudo temos que projetar dois indutores e um transformador. Alguns parâmetros são requisitos para os dois casos, e alguns cálculos são específicos.

2.4.5.1 - Projeto físico do indutor

Deve-se primeiramente selecionar o núcleo do elemento. De acordo com [6], os núcleo de ferrite são os mais indicados para operações em alta frequência em comparação aos núcleos de ferro-silício, mesmo apresentando algumas desvantagens, tais como baixa resistência a choques mecânicos. Para selecionar corretamente o núcleo é necessário utilizar a equação 2.8 [6]. Tem-se que B_{max} é a excursão de densidade de fluxo magnético máxima, J_{max} é o valor da densidade de corrente no condutor e k_w é o fator de ocupação do cobre dentro do carretel. Nas Figura 2.11 - Ilustração do A_e e A_w de um núcleo do tipo E – Fonte [6] e Figura 2.12 estão ilustrações que explicam melhor alguns parâmetros.

$$A_e A_w = \frac{L I_{pico} I_{RMS}}{B_{max} J_{max} k_w} 10^4 \quad [cm^4] \quad (2.8)$$

O termo 10^4 na equação 2.8 foi adicionado para ajuste de unidade (cm^4).

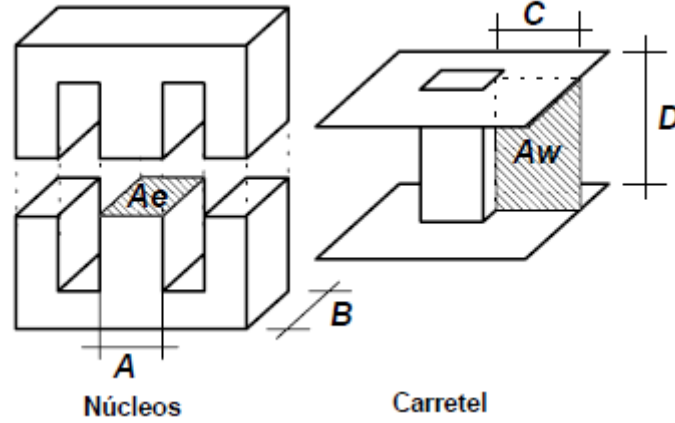


Figura 2.11 - Ilustração do Ae e Aw de um núcleo do tipo E – Fonte [6]

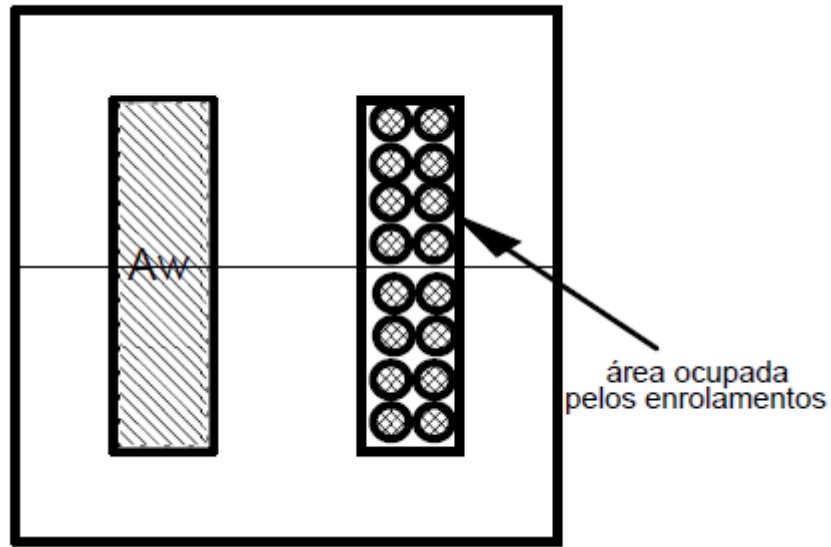


Figura 2.12 - Ilustração do significador do parâmetro kw – Fonte [6]

Com isso calculado, deve-se selecionar o núcleo que respeite a equação 2.9. Os fabricantes de núcleo disponibilizam alguns tamanhos e formatos padrões de núcleo, e portanto deve-se selecionar o núcleo com o $A_e A_w$ mais próximo do calculado.

$$A_e A_{w_{núcleo}} \geq A_e A_{w_{calculado}} \quad (2.9)$$

Lembrando que para indutores é recomendado escolher núcleos com entreferro [6], pois ele aumenta a precisão do valor do indutor e diminui o risco de saturação do núcleo.

Com o devido núcleo selecionado, deve-se calcular o número de espiras (N) necessário para realizar a indutância requisitada, para isso o cálculo deve ser feito utilizando a equação 2.10, onde A_l é um parâmetro do núcleo que depende do material e do tamanho do entreferro.

$$N = \sqrt{\frac{L}{A_l}} \quad (2.10)$$

Agora calcular-se-a o fio de cobre necessário para o enrolamento, porém antes do cálculo deve ser observado o efeito pelicular, pois a medida que a frequência no indutor aumenta, a corrente tende a se distribuir pelas bordas do condutor, diminuindo a penetração no interior do elemento. O nível da profundidade de penetração num fio de cobre é calculado pela equação 2.11.

$$\Delta = \frac{7,5}{\sqrt{f_s}} \quad [cm] \quad (2.11)$$

Tal que um fio de cobre a ser utilizado não deve ter diâmetro superior a 2Δ .

Tomando a devida precaução com o efeito pelicular, a área do fio de cobre, que depende da densidade de corrente, deve ser selecionada de modo a satisfazer a equação 2.12. Porém o fio calculado pode violar a regra da equação anterior, nesse caso deve-se associar fios em paralelo que satisfaçam às duas condições.

$$S_{fio} = \frac{I_{RMS}}{J_{max}} \quad [cm^2] \quad (2.12)$$

Por fim, é necessário observar a possibilidade de execução do projeto realizado, ou seja, se o condutor e a quantidade de fios calculadas cabem na janela do carretel do núcleo selecionado. Caso o teste falhe, deve-se selecionar outro núcleo e fazer todos os cálculos novamente.

$$A_{w_{min}} = \frac{N n_{condutores} S_{fio}}{k_w} \quad [cm^2] \quad (2.13)$$

$$\frac{A_{w_{min}}}{A_{w_{n\u00facleo}}} \geq 1 \quad (2.14)$$

2.4.5.2 - Projeto f\u00edsico do transformador

O projeto f\u00edsico para o transformador segue os mesmos passos do projeto para indutores, por\u00e9m para transformadores n\u00e3o utiliza-se n\u00facleos com entreferro[14] e, como n\u00e3o tem-se um valor de indut\u00e2ncia fixo para projetar, para a escolha do utiliza-se a equa\u00e7\u00e3o 2.15. **Aqui o termo k_p significa o fator de ocupa\u00e7\u00e3o da \u00e1rea de janela pelo enrolamento e k_w \u00e9 o fator de ocupa\u00e7\u00e3o do cobre dentro do carretel.**

$$A_e A_w = \frac{V_{primario} D_{effmax} I_{RMS}}{f_s B_{max} J_{max} k_p k_w} 10^4 \quad [cm^4] \quad (2.15)$$

Para o n\u00famero de espiras do prim\u00e1rio, tem-se a equa\u00e7\u00e3o 2.16 [14]. Para as espiras dos secund\u00e1rios, basta apenas utilizar a rela\u00e7\u00e3o de espiras calculada para o transformador.

$$N_p = \frac{V_{primario} D_{effmax}}{A_e f_s B_{max}} \quad (2.16)$$

$$N_s = n N_p \quad (2.17)$$

E para a verifica\u00e7\u00e3o da possibilidade de execu\u00e7\u00e3o, deve-se levar em considera\u00e7\u00e3o todas as espiras do transformador e utilizar a equa\u00e7\u00e3o 2.18.

$$A_{w_{min}} = \frac{\sum_i N_i n_{condutores_i} S_{fio_i}}{k_w} \quad [cm^2] \quad (2.18)$$

Capítulo 3

Controle do Conversor em Ponte

Completa

3.1 - Introdução

Nesse capítulo será abordado como montar o modelo de pequenos sinais de um conversor em ponte completa. Como possibilidade de métodos, tem-se a modelagem por média de espaço de estados ou mesmo substituir o modelo das chaves analógicas no circuito do conversor e obter o modelo do mesmo.

Entretanto, o conversor em Ponte Completa pode ser visto como um circuito derivado do conversor buck. Assim, o seu modelo pode ser obtido a partir do modelo do buck [7], introduzindo os efeitos específicos dessa topologia.

De acordo com [5], a última alternativa se apresenta como a melhor, uma vez que os dois primeiros métodos citados são bem mais trabalhosos se comparados à modelagem a partir do modelo do conversor buck, devido à complexidade da topologia.

Com o modelo pronto, o passo seguinte é definir o tipo de controle a ser utilizado nesse estudo e, assim, são calculadas as funções de transferência necessárias para o cálculo e projeto dos controladores.

Lembrando que, por uma questão de notação, o símbolo ‘^’ é utilizado para denotar uma variação no valor médio da grandeza correspondente. O valor médio será representado por letras maiúsculas e a variação por letras minúsculas com o sinal ‘^’.

3.2 - Modelo do conversor Buck

Como dito anteriormente, de acordo com [5], para obter o modelo de pequenos sinais do conversor em ponte completa com ZVS e controle por desvio de fase, precisa-se primeiro obter o modelo de um conversor buck, já que o conversor desse estudo é derivado dele.

Na Figura 3.1 é apresentado o circuito de um conversor buck. Pode-se ver que o princípio de funcionamento é basicamente o mesmo, ou seja, consiste em uma chave controlando a corrente “armazenada” no indutor [5].

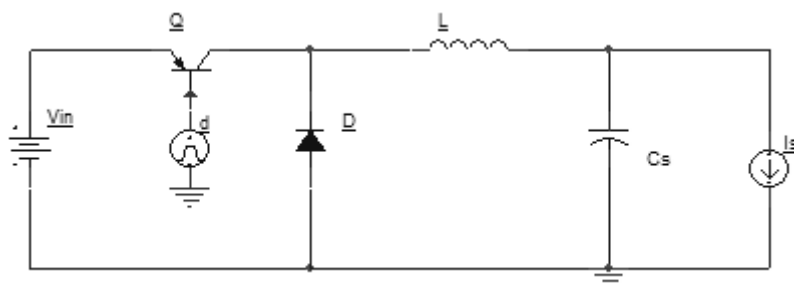


Figura 3.1 - Conversor Buck

O modelo de pequenos sinais do conversor buck [7] é o apresentado na Figura 3.2. Pode-se ver que a tensão de saída depende da variação da tensão de entrada e da variação do valor do ciclo de trabalho do chaveamento. Assim pode-se retirar uma relação direta entre o valor do ciclo de trabalho e o nível de tensão de saída.

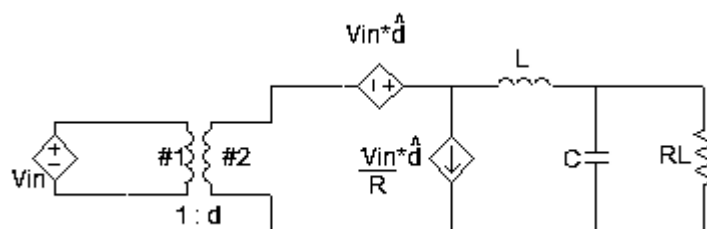


Figura 3.2 - Modelo de pequenos sinais do Conversor Buck

3.3 - Modelo do conversor em Ponte Completa

Apresentado o modelo do conversor buck, agora é necessário apenas adicionar as características específicas do conversor em ponte completa com ZVS e controle por desvio de fase[5]. Para obter um modelo que represente o circuito estudado, além da variação da razão cíclica deve-se adicionar os efeitos de variações na corrente da carga e tensão de entrada. Outra mudança significativa é que, enquanto no modelo do conversor buck, nós levamos em consideração a razão cíclica da chave, já aqui temos que considerar o ciclo de trabalho no secundário do transformador (que é o chamado ciclo de trabalho efetivo). Essa diferença se deve ao fato de que, no conversor buck, o ciclo de trabalho da chave é o mesmo da entrada do filtro LC, e no nosso caso o controle é por desvio de fase,

assim o ciclo de trabalho das chaves não determina a razão ciclica no filtro LC, e sim a diferença de fase entre os sinais de acionamento das chaves. Assim temos que:

$$\hat{d}_{(buck)} \triangleq \hat{d}_{eff} = \hat{d} + \hat{d}_i + \hat{d}_v \quad (3.1)$$

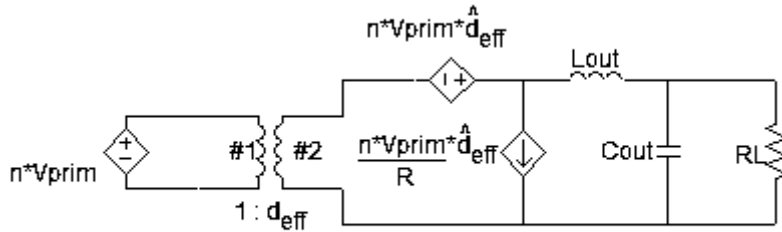


Figura 3.3 - Modelo de Pequenos Sinais do Conversor em Ponte Completa com ZVS e controle por desvio de fase

Na Figura 3.4 é visível a diferença entre o ciclo de trabalho do primário e secundário do transformador, isso se deve ao fato do tempo que o indutor L_{lk} leva para inverter a corrente que passa por ele, isso ocorre tanto em transições negativas, quanto em transições positivas. Na explicação do funcionamento do circuito, na seção 2.3, os indutores e transformador foram considerados ideais, o que não afeta significativamente a dinâmica do circuito e facilita o projeto, e por isso não foi levado em conta. Já para o controle é importante observar isso, pois ao calcular um ciclo de trabalho efetivo, e no circuito ele acabar se alterando, acarreta em um acúmulo de erros durante o funcionamento, dificultando a ação do controlador durante o chaveamento.

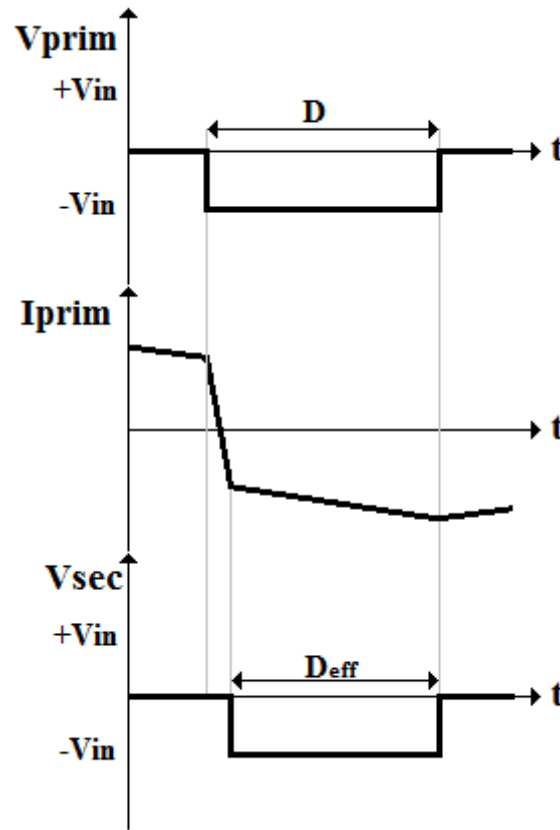


Figura 3.4 - Diferença do ciclo de trabalho entre primário e secundário do transformador

Ainda, de acordo com a Figura 3.4, lembrando que T_s é o período de chaveamento, observar-se que:

$$D_{eff} = D - \Delta D \leftrightarrow \Delta D = D - D_{eff} \quad (3.2)$$

$$\Delta D = \frac{\Delta t}{\frac{T_s}{2}} \quad (3.3)$$

Como a preocupação é de que como os efeitos do circuito vão modificar o valor da razão cíclica efetiva, é de interesse apenas as perturbações da razão cíclica efetiva devido a variação de corrente do indutor(\hat{d}_i) e variação da tensão de entrada(\hat{d}_v). Posteriormente serão apresentadas relações entre esses parâmetros e \hat{d} .

3.3.1 - Perturbação da razão cíclica devido à variação de corrente no indutor do filtro.

A Figura 3.5 representa o efeito da variação da corrente no indutor no valor da razão cíclica calculada pelo controlador. A linha preta mostra o formato de I_{Lout} em regime permanente, e a azul representa a perturbação \hat{i}_{Lout} . Essa variação causa um decréscimo no valor da razão cíclica. Lembrando que esses valores estão refletidos para o primário do transformador, por isso a multiplicação pelo fator n . De acordo com [7]:

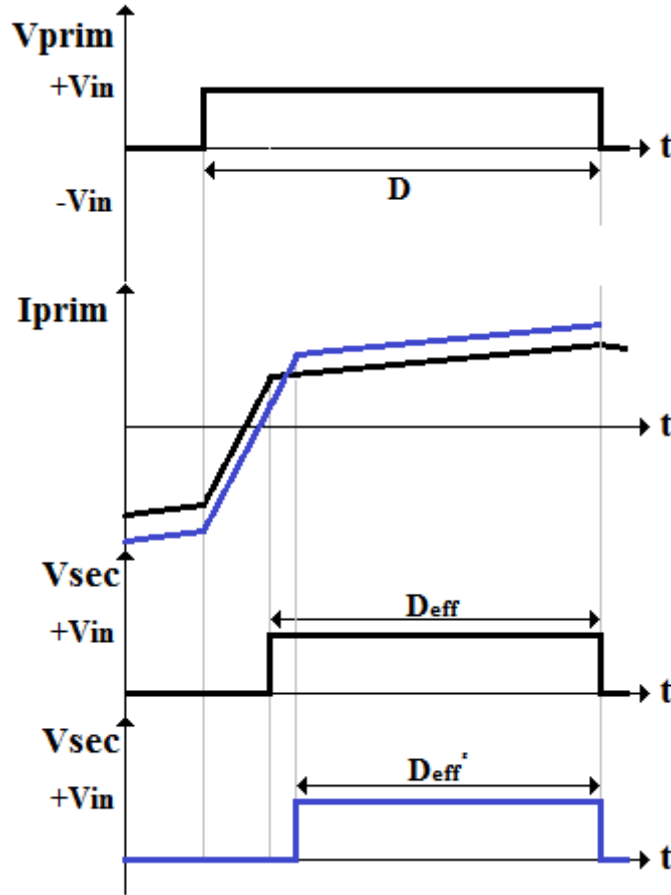


Figura 3.5 - Perturbação devido à variação da corrente no indutor L_{out}

$$\Delta t = D_{eff} - D_{eff}' = 2n\hat{i}_{Lout} \frac{L_{LK}}{V_{IN}} \quad (3.4)$$

$$\hat{d}_i = -\frac{\Delta t}{\frac{T_s}{2}} = -\frac{4nL_{LK}F_s}{V_{IN}} \hat{i}_{Lout} \quad (3.5)$$

$$R_D = 4n^2 L_{LK} F_s \quad (3.6)$$

$$\hat{d}_i = -\frac{R_D}{nV_{IN}} \hat{i}_{Lout} \quad (3.7)$$

3.3.2 - Perturbação da razão cíclica devido à variação de tensão na entrada com conversor

De acordo com a Figura 3.6, um aumento na tensão na entrada provoca um carregamento mais rápido do indutor do filtro de saída. Assim observa-se um aumento da razão cíclica efetiva no secundário. De acordo com [7]:

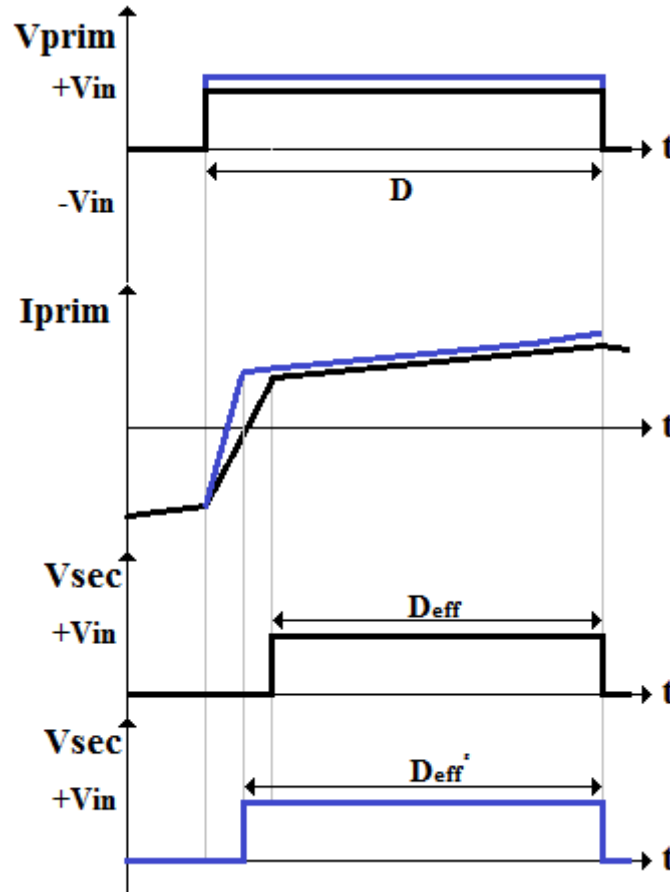


Figura 3.6 - Perturbação devido à variação da tensão de entrada

$$\Delta t = n \left(2I_{Lout} - \frac{V_{OUT}}{L_{out}} (1 - D) \frac{T_s}{2} \right) \frac{L_{LK}}{V_{IN}^2} \hat{v}_{IN} \quad (3.8)$$

$$\hat{d}_v = \frac{\Delta t}{\frac{T_s}{2}} = \frac{4nL_{LK}F_s I_{Lout}}{V_{IN}^2} \hat{v}_{IN} \quad (3.9)$$

$$\hat{d}_v = \frac{R_D I_{Lout}}{V_{IN}^2} \hat{v}_{IN} \quad (3.10)$$

3.3.3 - Modelo de Pequenos Sinais

Com a definição das relações das perturbações que as variações de V_{IN} e I_{Lout} causam no valor da razão cíclica calculada no controle, pode-se obter o modelo de pequenos sinais do conversor em ponte completa. Como já dito, de acordo com [5], o método mais fácil é acrescentar os efeitos calculados nos itens anteriores ao modelo de um conversor buck. Relembrando o modelo de pequenos sinais obtido na Figura 3.7

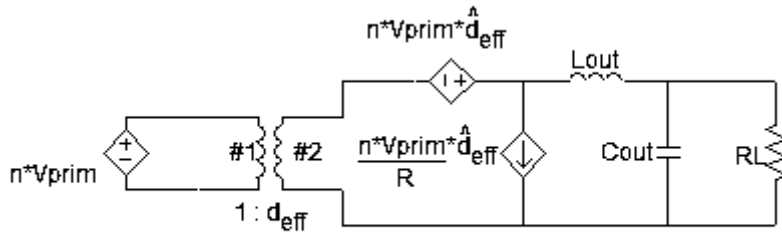


Figura 3.7 - Modelo de Pequenos Sinais do Conversor em Ponte Completa com ZVS e controle por desvio de fase

Agora com o modelo definido, algumas funções de transferência devem ser obtidas a partir da Figura 3.7. Para isso, é necessário definir qual o controle será utilizado. Seguindo a idéia de [4], temos dois loops de controle, um por corrente e outro por tensão como podemos ver na Figura 3.8. $H_1(s)$ e $H_2(s)$ são as plantas a serem controladas (definidas de acordo com a equação 3.11), $C_1(s)$ e $C_2(s)$ são os respectivos controladores proporcional-integral, $\beta_1(s)$ e $\beta_2(s)$ são ganhos de realimentação e $\alpha(s)$ é um ganho que compatibiliza a a saída do controlador com a planta.

$$C_1(s) = \frac{\hat{i}_{Lout}}{\hat{d}} ; C_2(s) = \frac{\hat{v}_{out}}{\hat{i}_{Lout}} \quad (3.11)$$

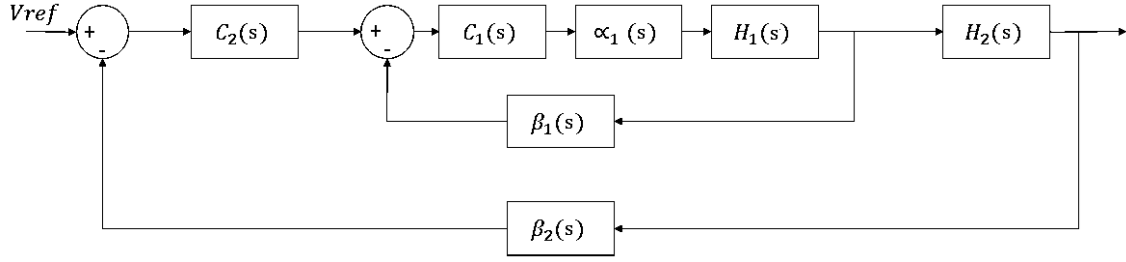


Figura 3.8 - Diagrama em blocos do controle

É necessário definir qual a relação entre a corrente no indutor do filtro e a razão cíclica que comanda o acionamento das chaves e a relação entre a tensão na saída do conversor e a corrente no indutor de filtro. Lembrando que para facilitar os cálculos, desprezamos a resistência parasita no capacitor e indutor.

Para calcular \hat{i}_{Lout}/\hat{d} , segundo [4] as fontes de correntes se tornam circuito aberto e desprezamos perturbações devido a variações de V_{IN} :

$$Z_1 = sL_{out} + \frac{R_L}{sC_{out}R_L + 1} = \frac{s^2C_{out}L_{out}R_L + sL_{out} + R_L}{sC_{out}R_L + 1} \quad (3.12)$$

$$nV_{IN}\hat{d} + nV_{IN}\hat{d}_i = Z_1\hat{i}_{Lout} \quad (3.13)$$

$$nV_{IN}\hat{d} = (R_D + Z_1)\hat{i}_{Lout} \quad (3.14)$$

$$\frac{\hat{i}_{Lout}}{\hat{d}} = H_1(s) = nV_{IN} \frac{sC_{out}R_L + 1}{s^2C_{out}L_{out}R_L + s(L_{out} + C_{out}R_D) + R_L + R_D} \quad (3.15)$$

Para calcular $\hat{v}_{out}/\hat{i}_{Lout}$, apenas observamos a corrente do indutor do filtro gerando uma tensão no circuito RC paralelo.

$$Z_2 = \frac{R_L}{sC_{out}R_L + 1} \quad (3.16)$$

$$\frac{\hat{v}_{out}}{\hat{i}_{Lout}} = H_2(s) = Z_2 = \frac{R_L}{sC_{out}R_L + 1} \quad (3.17)$$

3.4 - Conclusão

Nesse capítulo, foi apresentado o modelo de pequenos sinais do conversor em ponte completa com ZVS e controle por desvio de fase. Primeiramente mostro-se o conversor buck e modificações em seu modelo foram feitas para atender às especificidades do conversor em estudo. Assim ficou fácil obter funções de transferência entre alguns parâmetros para que o controlador seja projetado.

Lembrando que, para cada tipo de controle diferente do usado, deve-se calcular as funções de transferência de interesse a partir do modelo obtido na Figura 3.7, pois outros parâmetros do circuito podem ser explorados para diferentes técnicas de controle.

Capítulo 4

Projeto do Conversor

4.1 - Especificações

Nesse capítulo, será abordado o cálculo dos componentes do conversor em ponte completa com ZVS, além da realização do projeto físico dos indutores e transformador presentes no circuito, utilizando as equações apresentadas no capítulo 2.

Porém, para o cálculo dos componentes, é necessário antes definir algumas especificações de projeto. Algumas são definidas por norma da ANATEL[3], outras são baseadas em um projeto real de uma unidade retificadora em desenvolvimento na Inovax Engenharia de Sistemas, uma vez que, esse conversor se encaixa como um dos estágios do projeto, e portanto busca atender a demanda do mercador para tal tipo de produto.

- Tensão de Entrada (V_{IN})

Como já dito anteriormente, o conversor em estudo é um dos estágios de uma unidade retificadora real e sua entrada é proveniente de outro conversor CC-CC, só que um do tipo boost como mostrado na Figura 4.1. Esse conversor boost fornece uma tensão DC de 400V com um ripple simétrico de 10V.

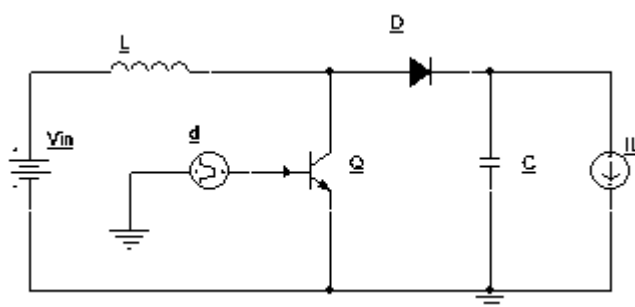


Figura 4.1 - Circuito do conversor boost utilizado na unidade retificadora. A corrente I_L representa a carga, que no caso é o nosso conversor em estudo.

- Tensão de Saída (V_{OUT})

Esse conversor é o estágio de saída de uma unidade retificadora para telecomunicações, assim sua tensão de saída corresponde a tensão de saída da unidade retificadora, e portanto deve atender as tensões definidas pela ANATEL. Na seção 6.7 da norma 542[3], são dadas duas possíveis tensões nominais de saída, 24VDC e 48VDC. Foi escolhido 48VDC por ser um valor mais utilizado. Assim, de acordo com [3], é necessário que o conversor em ponte completa com ZVS tenha uma faixa de ajuste entre 48VDC e 59VDC

- Corrente Nominal de Saída

Por esse conversor ser um estágio de saída, logo sua corrente de saída corresponde a corrente de saída da unidade retificadora. Para esse parâmetro não existe uma especificação, assim, escolhemos um valor que atende a demanda de mercado. Assim definiu-se 10A de corrente nominal de saída.

- Frequência de chaveamento (F_S)

Mais um parâmetro que não é definido por norma, assim escolhemos 100kHz como frequência de chaveamento, pois assim, além do controle ficar poder atuar mais rapidamente, o tamanho físico dos elementos magnéticos é reduzido em comparação a um projeto em uma frequência mais baixa.

Porém, essa frequência de chaveamento não poder ser muito alta, pois, também pela alta potência, pode causar a presença de elementos parasitas no circuito, principalmente sobre os elementos magnéticos.

- Ripple de saída

De acordo com a norma 542 na ANATEL [3], o ripple na saída de uma unidade retificadora não pode ultrapassar 200mV pico a pico, assim esse será o ripple máximo adotado no projeto do conversor em estudo.

- Eficiência (η)

De acordo com a norma [3], temos que atender a pelo menos 85% de eficiência para unidades retificadoras abaixo de 25A de corrente de saída. Porém, como eficiência é um parâmetro que depende bastante de valores de componente, e que, os componentes

projetados nunca possuem 100% de exatidão no seu valor, adotamos uma margem bem grande de segurança para essa especificação. Vamos projetar para 95% de eficiência.

Na Tabela 4.1, é mostrado um quadro resumindo todas as especificações definidas e necessárias para prosseguirmos com o cálculo dos valores de componentes do conversor em ponte completa com ZVS e controle por desvio de fase.

Parâmetro	Valor
Tensão de Entrada (V_{IN})	400VDC \pm 10V
Tensão de saída (V_{OUT})	48VDC ~ 59VDC
Corrente nominal de saída(I_{OUT})	10A
Frequência de Chaveamento(F_S)	100kHz
Ripple de saída	200mV
Eficiência (η)	95%

Tabela 4.1 - Resumo das especificações do projeto

4.2 - Cálculo do valor dos componentes

Agora definidas as especificações, presentes na Tabela 4.1, pode-se calcular a relação de espiras do transformador, os valores dos indutores de ressonância e do filtro além do valor do capacitor de saída.

4.2.1 - Cálculo da relação de espiras (n)

Relembrando a equação 2.2 temos:

$$\alpha = \eta (V_{IN(\min)} - 2V_{DSon}) \frac{D_{eff(\max)}}{V_{OUT(\max)} + V_F} \quad (4.1)$$

Usando $V_{DSon} = 2V$, $V_F = 1V$ e um $D_{eff(\max)}$ de 80% (valor comumente usado [5]).

$$\alpha = 0,95 (390 V - 2 * 2 V) \frac{0,8}{59 V + 1 V} \quad (4.2)$$

$$\alpha = 4,8893 \quad (4.3)$$

Assim:

$$n = \frac{1}{\alpha} = \frac{1}{4,8893} \quad (4.4)$$

$$n = 0,2045 \quad (4.5)$$

4.2.2 - Indutor de ressonância (L_{LK})

Como visto na equação 2.4:

$$L_{LK} = \frac{\Delta D V_{IN(min)}}{4 F_S n I_{OUT}} [H] \quad (4.6)$$

Utilizando $\Delta D = 2\%$, pois

$$L_{LK} = \frac{0,02 * 390 V}{4 * 100kHz * 0,2 * 10 A} \quad (4.7)$$

$$L_{LK} = 9,53 \mu H \quad (4.8)$$

Lembrando novamente que, para descobrirmos o indutor de ressonância que devemos adicionar ao circuito, devemos subtrair esse valor calculado logo acima da indutância do primário do transformador.

4.2.3 - Indutor do filtro de saída (L_{OUT})

Relembrando a equação 2.6:

$$L_{OUT} = \frac{(V_{OUT(max)} + V_F)(1 - D_{eff(min)})}{2 F_S \Delta I_{L_{OUT}}} [H] \quad (4.9)$$

Calculando $D_{eff(min)}$ e fazendo $\Delta I_{L_{OUT}} = 10\%$:

$$D_{eff(min)} = n \frac{V_{OUT(min)} + V_F}{V_{IN(max)}} = 0.2 * \frac{48 V + 1 V}{410 V} = 0,0244 \quad (4.10)$$

$$L_{OUT} = \frac{(59 V + 1 V)(1 - 0,0244)}{2 * 100kHz * 0,1} \quad (4.11)$$

$$L_{OUT} = 292,83 \mu H \quad (4.12)$$

4.2.4 - Capacitor do filtro de saída (C_{OUT})

Por fim, de acordo com a equação 2.7:

$$C_{OUT} = \frac{\Delta I_{L_{OUT}}}{8 F_S Ripple} [F] \quad (4.13)$$

$$C_{OUT} = \frac{0,1}{8 * 100kHz * 200 mV} \quad (4.14)$$

$$C_{OUT} = 6,25 \mu F \quad (4.15)$$

4.3 - Projeto do Controlador Digital

Nesta seção será abordado o projeto do controlador do conversor, ou seja, a estratégia utilizada e o cálculo das constantes do controlador utilizando o modelo de pequenos sinais obtido no capítulo 3.

O objetivo do controle é que a tensão de saída siga a tensão de referência controlando apenas a razão cíclica efetiva presente no transformador. É com esse valor de razão cíclica efetiva que o controle comanda a diferença de fase dos chaveamentos. Para realizar isso, precisamos que as nossa variáveis de estado sejam a corrente no indutor de saída e a tensão de saída. Já que precisamos controlar duas variáveis de estado, mas temos apenas uma variável de controle, vamos utilizar duas malhas de controle em série[8], como pode-se ver na Figura 4.2.

O cálculo do controle deveria ser feito para o domínio discreto (em z), pois estamos lidando com um circuito chaveado, mas será calculado para o domínio contínuo (em s). Isso se deve ao fato de que, o método de integração dos controladores digitais (tanto em simuladores quanto em microcontroladores) é trapezoidal, o que representa uma transformação bilinear entre o sistema contínuo e o discreto, ou seja, faz o mapeamento do semi-plano lateral esquerdo em s para dentro do círculo unitário do plano em z . Outra razão a ser levada em conta para utilização do controle contínuo é que está sendo realizado o chaveamento de um sinal de 120Hz a 100kHz, ou seja, uma frequência bem maior. Assim pode-se considerar que o sinal possui o mesmo valor dentro de um ciclo de chaveamento.

Um controle de corrente ($C_1(s)$) é necessário para ajustar o nível de tensão da saída do conversor controlando a fase de condução das chaves. Para isso deve-se controlar a corrente no indutor do filtro de saída e isso é possível pois pode-se determinar uma relação direta entre tensão de saída e corrente no indutor [2]. Assim, a diferença entre a corrente de referência e a corrente amostrada no indutor passa por um controlador proporcional-integral resultando em um valor de razão cíclica efetiva. Esse valor passa por uma lógica combinacional que transforma tal valor em diferença de fase do acionamento de algumas chaves analógicas, como mostrado na Figura 4.3.

O controle de tensão ($C_2(s)$) é o responsável por gerar a corrente de referência utilizada no controlador de corrente. A diferença entre a tensão de referência e a tensão lida na carga passa também por um controlador proporcional-integral e gera a corrente de referência a ser utilizada na malha de controle de corrente.

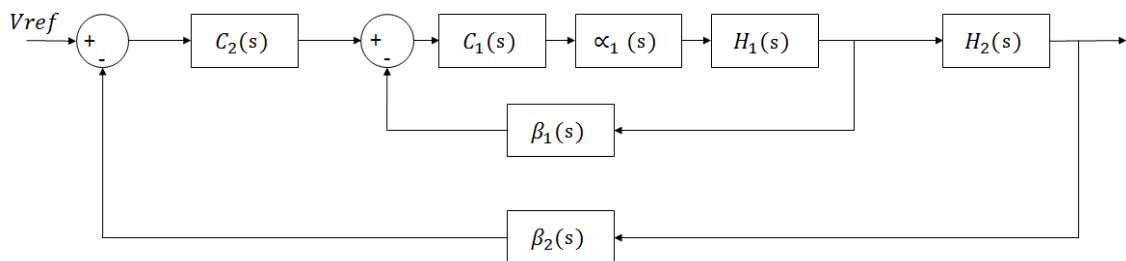


Figura 4.2 - Diagrama em blocos do controle

Na Figura 4.2 tem-se que:

- $H_1(s)$ é a função de transferência da planta que representa a relação entre a corrente no indutor e o ciclo de trabalho efetivo;
- $H_2(s)$ é a função de transferência da planta que representa a relação direta entre a corrente no indutor e a tensão de saída;
- $\alpha_1(s)$ é a função que modula o resultado do controlador para gerar o ciclo de trabalho efetivo, como mostrado na Figura 4.3;
- $\beta_1(s)$ e $\beta_2(s)$ são os ganhos de realimentação das respectivas malhas de controle;
- $C_1(s)$ é a função de transferência que representa o controlador proporcional-integral da malha de controle referente à planta $H_1(s)$, ou seja, o controle de corrente;
- $C_2(s)$ é a função de transferência que representa o controlador proporcional-integral da malha de controle referente à planta $H_2(s)$, ou seja, o controle de tensão.

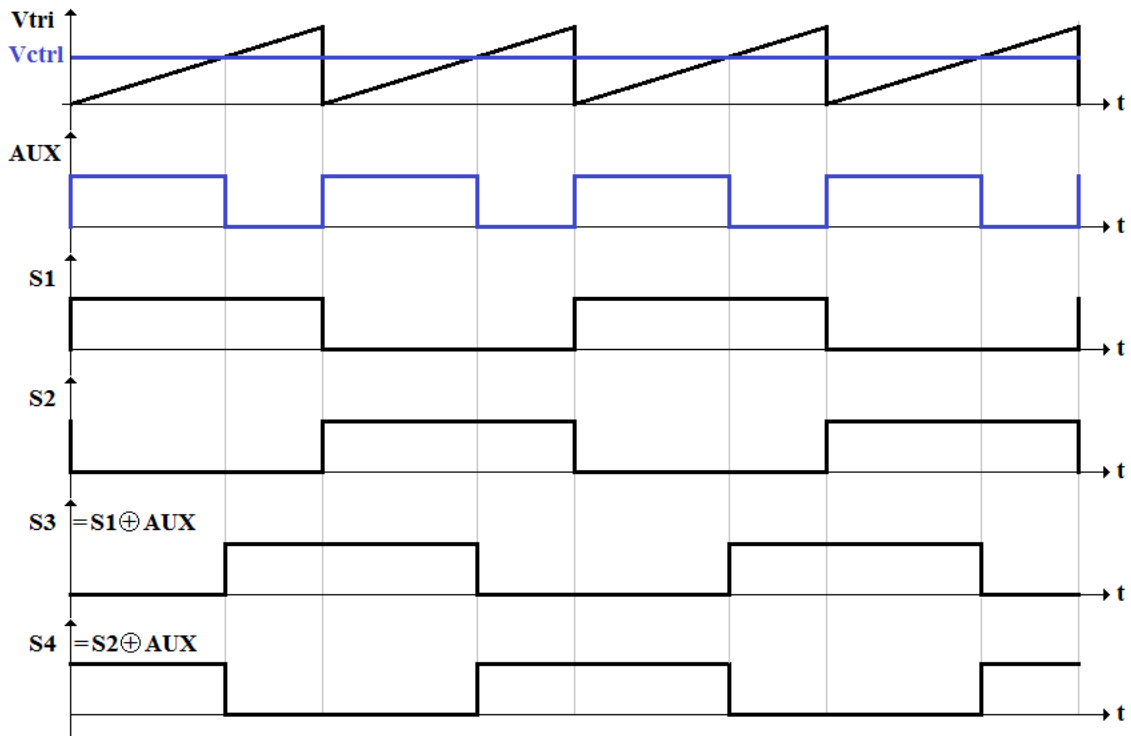


Figura 4.3 - Lógica que transforma o sinal de saída do controle em diferença de fase do acionamento das chaves

4.3.1 - Cálculo do controlador de Corrente ($C_1(s)$)

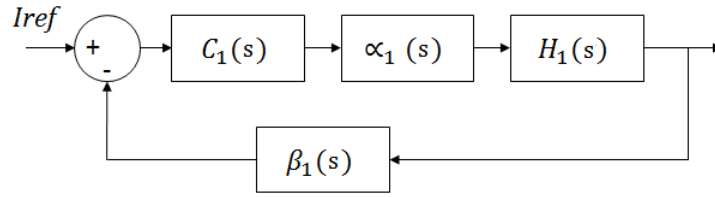


Figura 4.4 - Controle da corrente no Indutor de saída

Na seção 3.3.3 foi definido o modelo de pequenos sinais do conversor em ponte completa com ZVS e controle por desvio de fase. Agora deve-se que calcular as constantes do controlador proporcional-integral utilizando o método descrito em [8]. Na Figura 4.4 está a parte do controle a ser controlado por $C_1(s)$ e abaixo está a planta $H_1(s)$, substituindo os valores de componentes calculados anteriormente.

$$H_1(s) = nV_{IN} \frac{sC_{out}R_L + 1}{s^2C_{out}L_{out}R_L + s(L_{out} + C_{out}R_D) + R_L + R_D} \quad (4.16)$$

$$H_1(s) = \frac{0,0024s + 80}{8,785 \times 10^{-9}s^2 + 0,0002938s + 4,953} \quad (4.17)$$

Para a determinação das constantes do controlador proporcional-integral, segundo [8], deve-se achar frequência de crossover (ω_c) da planta $H_1(s)$ e a fase da planta nessa frequência. A frequência de crossover é aquela em que o módulo da função de transferência tem valor unitário, ou seja, 0dB. Na Figura 4.5 apresenta-se o diagrama de bode de $H_1(s)$ e na Tabela 4.2 estão os parâmetros observados nos gráficos.

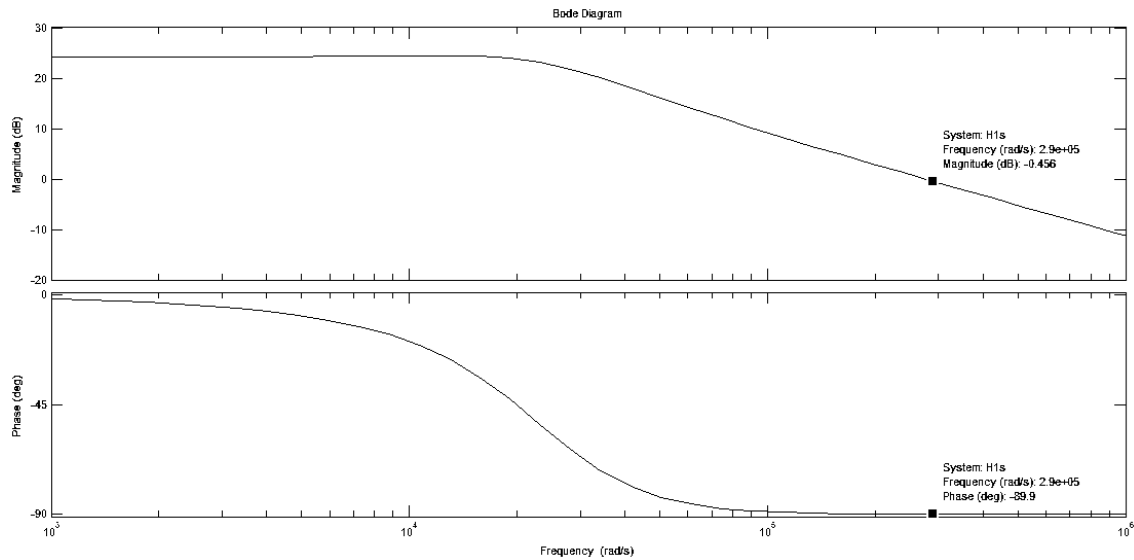


Figura 4.5 - Diagrama de Bode da planta $H_1(s)$

Frequência de crossover de $H_1(s)$ (ω_c)	290k rad/s
Fase em ω_c	-89,9°

Tabela 4.2 - Parâmetros de $H_1(s)$ para cálculo do controle

O controlador $C_1(s)$, como já dito, é do tipo proporcional-integral, logo pode-se representá-lo na forma mostrada na equação 4.18, sendo que k_p é a constante proporcional e k_i é a constante da integral:

$$C_1(s) = k_{pi} + \frac{k_{li}}{s} \quad (4.18)$$

Assumindo 100% de eficiência da leitura, dizemos que a corrente no indutor lida é a mesma que a corrente de referência, logo:

$$\beta_1(s) = 1 \quad (4.19)$$

É preciso também definir quem é $\alpha_1(s)$. Esse parâmetro é a relação de transformação do valor na saída da malha de controle para gerar um valor de ciclo de trabalho, como visto na Figura 4.3. Utilizara-se-a aqui uma onda dente de serra de amplitude de 3.3V, já que é a tensão de alimentação de microcontroladores com tecnologia CMOS largamente utilizados atualmente. Esse valor é arbitrário, podendo ser bem menor, mas 3.3V é apropriado para garantir que o sinal de controle não seja afetado

por ruído na prática. Assim, quando o valor de saída do controle for máximo, isso corresponderá ao valor de ciclo de trabalho efetivo máximo. Ou seja:

$$\alpha_1(s) = \frac{1}{3,3} \quad (4.20)$$

Para cálculo de todos os parâmetros do controlador, é necessária a utilização da função de transferência completa da malha do controle de corrente:

$$T_{CL}(s) = C_1(s) \alpha_1(s) \beta_1(s) H_1(s) \quad (4.21)$$

$$T_{CL}(s) = \left(k_{Pi} + \frac{k_{Ii}}{s}\right) \left(\frac{1}{3,3}\right) (1) \left(\frac{0,0024s + 80}{8,785 \times 10^{-9}s^2 + 0,0002938s + 4,953}\right) \quad (4.22)$$

Para a obtenção dos valor k_p e k_i temos são definidas duas condições[8].

$$|T_{CL}(s)| = 1 \quad (4.23)$$

$$\angle T_{CL}(s) = PM - 180^\circ = 90^\circ - 180^\circ = -90^\circ \quad (4.24)$$

Tem-se que PM é a margem de fase, onde colocamos a maior possível, pois assim ficamos longe da instabilidade e podemos ter uma maior liberdade para posterior ajuste das constantes. Fazendo o cálculo, temos que:

$$k_{Pi} = 3.488 \quad (4.25)$$

$$k_{Ii} = 234859 \quad (4.26)$$

4.3.2 - Cálculo do controlador de Tensão ($C_2(s)$)

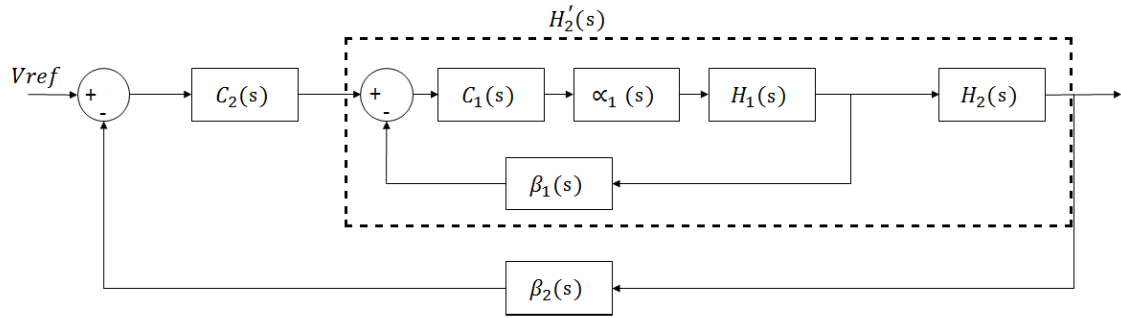


Figura 4.6 - Controle da tensão de saída do conversor

$$H_2(s) = \frac{R_L}{sC_{out}R_L + 1} \quad (4.27)$$

$$H_2(s) = \frac{4,8}{3 \times 10^{-5}s + 1} \quad (4.28)$$

Agora, o que será calculado é o controle da malha de tensão apresentada na Figura 4.6. A idéia é a mesma do controlador anterior, porém nesse não precisa-se ter uma função que relaciona a saída do controle com o ciclo de trabalho efetivo. O que é de interesse aqui é gerar uma corrente de referência para a malha de controle de corrente, e isso é possível pois pode-se obter uma relação direta entre tensão de saída e corrente no indutor. O diagrama de bode de $H_2(s)$ é apresentado na Figura 4.7.

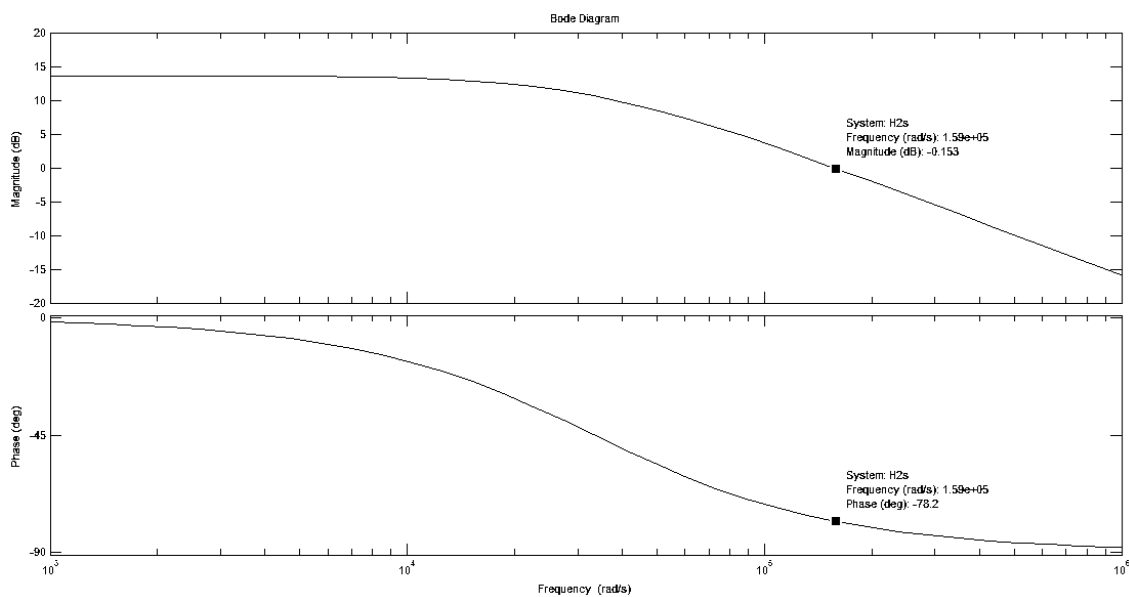


Figura 4.7 - Diagrama de Bode da planta $H_2(s)$

Frequência de crossover de $H_2(s)$ (ω_c)	159k rad/s
Fase em ω_c	-78,2°

Tabela 4.3 - Parâmetros de $H_2(s)$ para cálculo do controle

Para esse controle, deve-se considerar a planta $H'_2(s)$ que representa a malha de controle de corrente em série com a planta $H_2(s)$. Porém como a malha de corrente é capaz de corrigir os erros mais rapidamente que a malha de tensão[8], a dinâmica interna dessa malha pode ser desconsiderada. Assim, analogamente ao cálculo da seção anterior:

$$C_2(s) = k_{pv} + \frac{k_{lv}}{s} \quad (4.29)$$

$$\beta_2(s) = 1 \quad (4.30)$$

$$H'_2(s) = H_2(s) = 16 * \frac{4,8}{3 \times 10^{-5}s + 1} \quad (4.31)$$

$$T_{VL}(s) = C_2(s) \beta_2(s) H'_2(s) \quad (4.32)$$

$$T_{VL}(s) = \left(k_{pv} + \frac{k_{lv}}{s}\right) * (1) * \left(\frac{76,8}{3 \times 10^{-5}s + 1}\right) \quad (4.33)$$

Para a obtenção dos valor k_p e k_i define-se duas condições:

$$|T_{VL}(s)| = 1 \quad (4.34)$$

$$\angle T_{VL}(s) = PM - 180^\circ = 90^\circ - 180^\circ = -90^\circ \quad (4.35)$$

Fazendo o cálculo, tem-se que:

$$k_{pv} = 0.9946 \quad (4.36)$$

$$k_{Iv} = 33708,8 \quad (4.37)$$

4.4 - Conclusão

Agora com tem-se todos os parâmetros do conversor calculados. Primeiramente calculou-se os valores de componentes de acordo com as especificações definidas. Depois foi realizado o cálculo do controle pelo método especificado em [8] e obteve-se as constantes dos controladores proporcional-integral.

Parâmetros	Valor
Relação de espiras (n)	0,2045
Indutor de ressonância (L_{LK})	9,53 μH
Indutor do filtro de saída (L_{OUT})	292,83 μH
Capacitor do filtro de saída (C_{OUT})	6,25 μF

Tabela 4.4 - Resumo dos valores de componetes calculados

Parâmetros	Valor
k_{pi}	3.488
k_{Ii}	234859
k_{pv}	0.9946
k_{Iv}	33708,8

Tabela 4.5 - Resumo das constantes dos controladores

Assim, todo o projeto está realizado e as simulações podem ser realizadas e observados os resultados. Lembrando que, principalmente as constantes dos controladores, podem sofrer ajustes, para atender a parâmetros importantes e necessários mas não observados nos cálculos apresentados.

Capítulo 5

Simulações do circuito projetado

5.1 - Montagem

Para a simulação do conversor em ponte completa com ZVS e controle por desvio de fase será utilizado o PSCad, versão 4.5 *Free Edition*, um software largamente usado para simulação de circuitos de eletrônica de potência. Esse programa será usado para simular todo o sistema, incluindo o controle digital por desvio de fase. Na Figura 5.1 pode-se ver a montagem utilizada no PSCad. Utilizando as constantes dos controladores calculadas na seção 4.3, temos que V_{in} é um sinal de 400VDC, porém com um ripple de 10V, como explicado na seção 4.1, por isso as duas fontes somadas na entrada, uma fixa de 400V e outra alternada de 10V. Outra modificação é o capacitor do filtro de saída. Como 6.25 μ F não é um valor comercial, deve-se selecionar um valor que seja, e 10 μ F foi o escolhido, pois, além de não aumentar significativamente o custo do projeto, ele nos ajuda em requisitos como ripple e diminuição de *overshoot*. Não há problema em os indutores não possuírem valores não-comerciais, pois como são de potência, devemos fazer o seu projeto físico com as especificidades da aplicação.

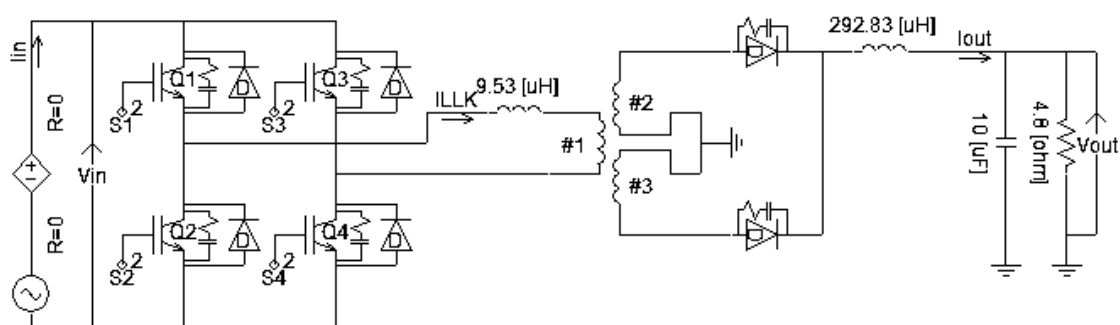


Figura 5.1 - Circuito utilizado para simulação

Na Figura 5.2 é visto como é feito a montagem do do controlador digital. Pode-se selecionar a qualquer valor de referência dentro da faixa especificada, e o erro é calculado comparando a referência com o valor lido da tensão de saída. Esse erro passa por um

controle proporcional-integral e gera a corrente de referência para o controle de corrente. A saída do controle de corrente é comparada com um sinal triangular, e, seguindo o que é mostrado na Figura 4.3, é gerado o sinal que vai controlar a diferença de fase entre o acionamento das chaves. Em uma implementação real com um microcontrolador, isso não seria necessário ser feito externamente ao chip, pois o mesmo já possui essa função internamente.

Outro fato que deve ser observado na Figura 5.2 é que, na saída do controle de tensão, que gera a corrente de referência, temos um bloco saturador. Isso serve para que a referência do controle de corrente não ultrapasse o valor especificado, que no caso é 10A, e assim, o circuito não forneça mais corrente do que o suportado por ele.

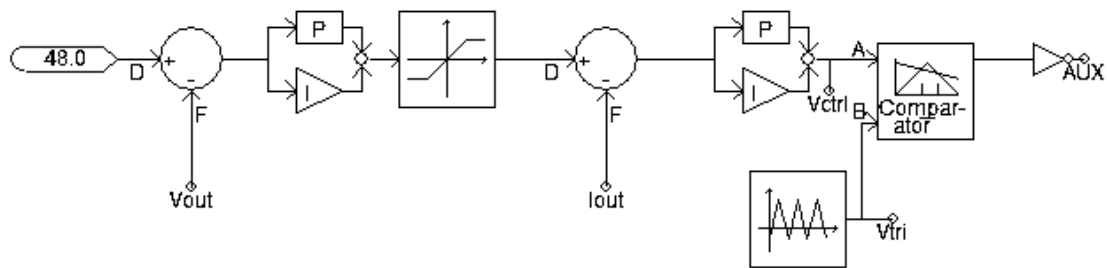


Figura 5.2 - Montagem do controlador do conversor

Como visto na Figura 4.3, o sinal que sai do controle tem que passar por uma lógica combinacional para gerar a diferença de fase entre o acionamento das chaves. Vemos como é feita essa montagem na Figura 5.3. Como dito antes, os sinais S1 e S2 são fixos, inclusive com ciclo de trabalho fixo, escolhemos 50% para esse caso, mas são sinais complementares, ou seja, quando um está em nível alto, o outro está em nível baixo, prevenindo curtos na entrada do circuito. Os sinais que “andam” no tempo são S3 e S4, que são defasados de S2 e S1, respectivamente, de acordo com a lógica combinacional definida.

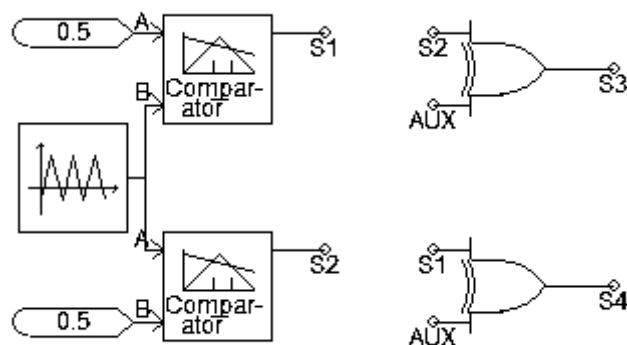


Figura 5.3 - Lógica que transforma a saída do controle em desvio de fase

Mais uma vez, deve-se considerar que, para uma realização real em um microcontrolador, essa lógica pode ser feita internamente ao chip.

5.2 - Simulações considerando componentes ideais

Primeiramente serão apresentadas simulações do circuito projetado considerando todos os componentes ideais, principalmente os elementos semicondutores, pois afetam significativamente a eficiência do circuito por conta de suas resistências de condução. Assim estamos considerando que não há perda de potência sobre eles durante o chaveamento.

Em um primeiro teste, usando como referência 48V e uma carga de 4.8Ω , é visto na Figura 5.4 que o conversor atinge sua referência em apenas 500us e sua corrente está em 10A, ou seja, o conversor funciona dentro das especificações básicas.

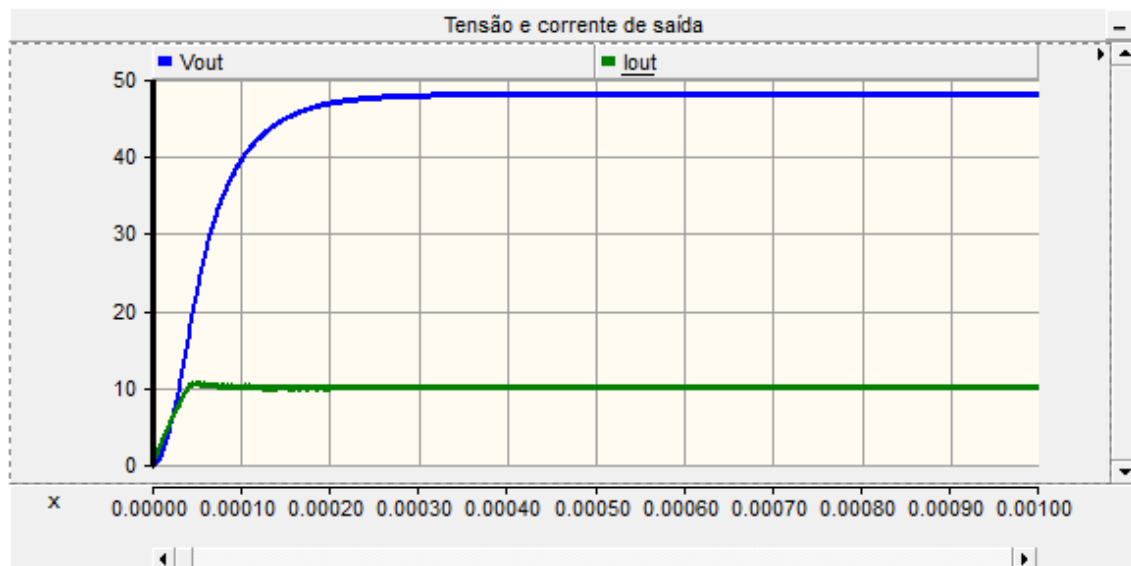


Figura 5.4 - Simulação inicial

Agora será feito um esquema de simulações mais sistematizado. Utilizando a norma 542[3], que também descreve os métodos de testes de unidades retificadoras (para qual o conversor desse projeto pode ser utilizado como um dos estágios), serão realizadas as simulações, observando os parâmetros que são testados pela ANATEL e que sejam relevantes para o conversor em estudo.

5.2.1 - Teste de Partida Gradativa

Para esse teste, a norma diz que o tempo para a corrente de saída atingir seu valor nominal deve ser inferior a 10s e que não deve ocorrer *overshoots* no valor medido da tensão de saída. Esse teste é realizado com carga nominal, ou seja, tensão de saída de 48V e corrente na carga de 10A.

Vê-se na Figura 5.5 que a corrente atinge seus 10A em aproximadamente 300us e a tensão de saída não possui overshoots como pode-se observar detalhadamente na Figura 5.6. Assim o conversor passou com êxito por esse teste.

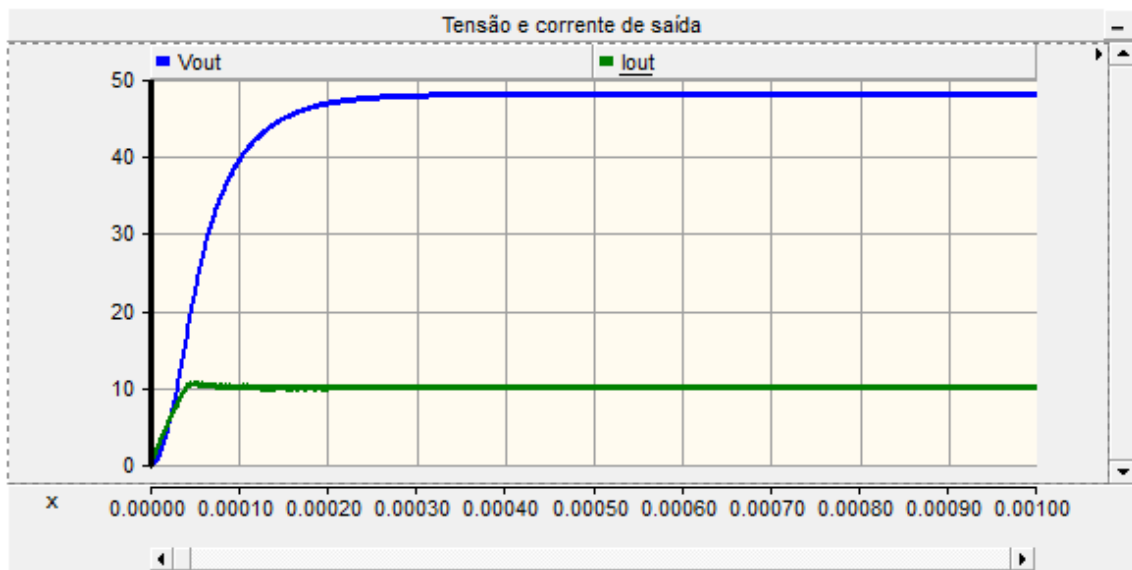


Figura 5.5 - Simulação de partida gradativa

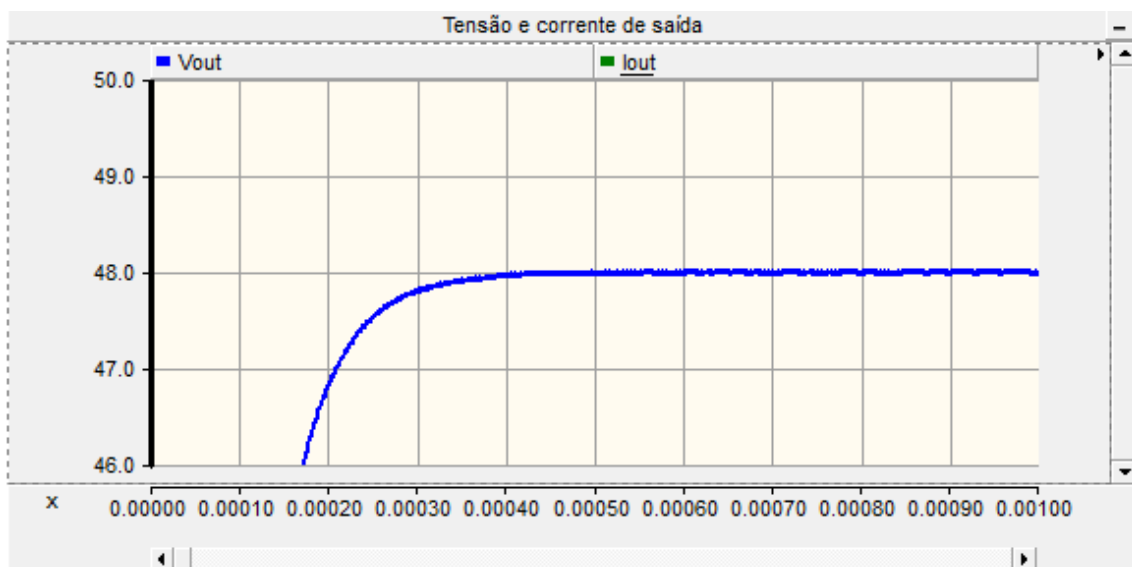


Figura 5.6 - Tensão de saída da simulação de partida gradativa com mais detalhes.

5.2.2 - Regulação Estática

Esse teste tem como objetivo verificar se, a regulação estática da tensão de saída varia no máximo 1% da tensão de referência ao ser submetidos a cargas de 5% a 100% do valor nominal de carga e 2% de variação máxima para cargas de até 5% do valor nominal. O procedimento é simples, basta variar as cargas entre os valores mencionados e verificar o valor de tensão na saída. Aqui para o caso em estudo serão apenas testados

os valores extremos. Assim se esse valores satisfizerem a norma, conclui-se é muito provável que os intermediários também irão satisfazer.

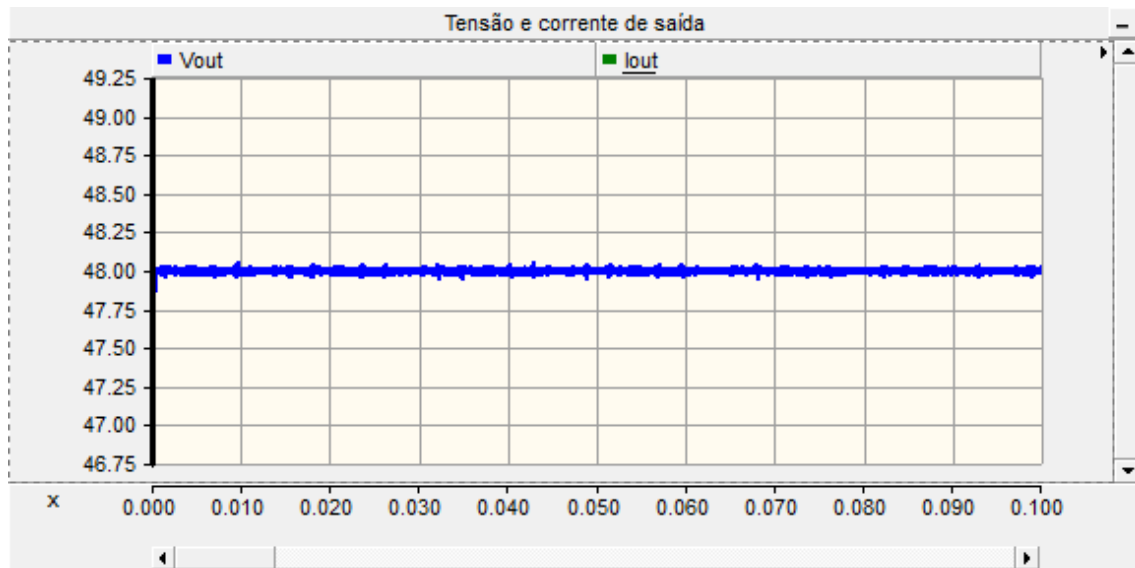


Figura 5.7 - Regulação estática para carga de 100% do valor nominal

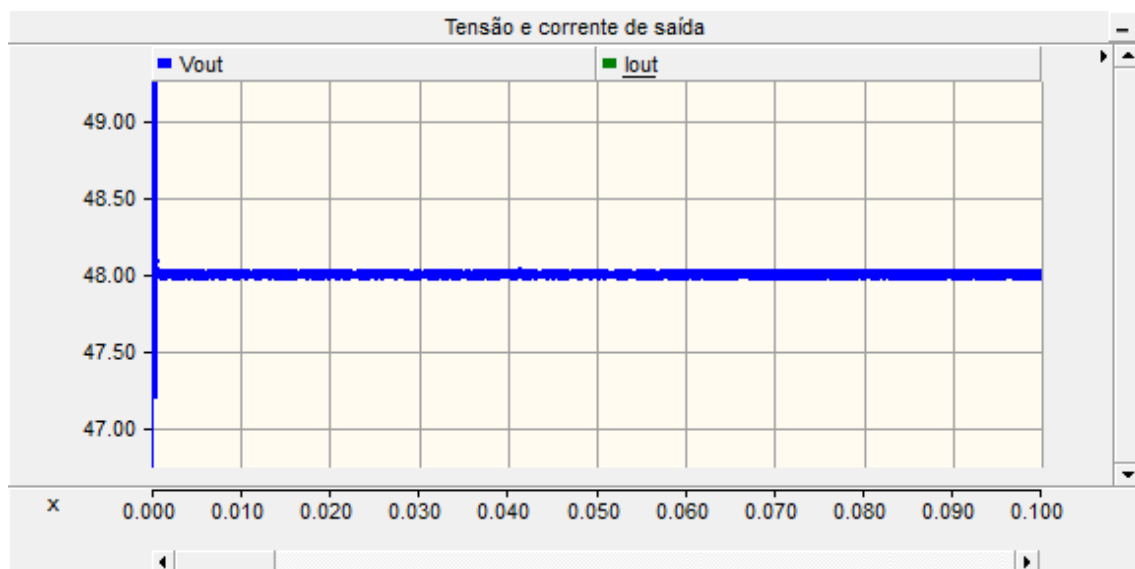


Figura 5.8 - Regulação estática para carga de 5% do valor nominal

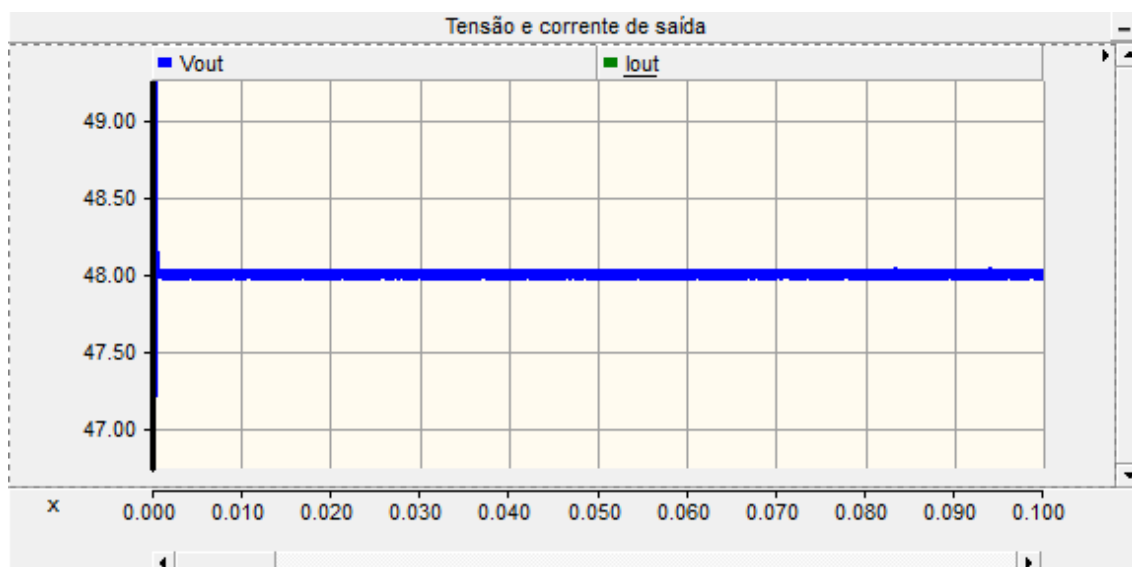


Figura 5.9 - Regulação estática para carga de 4,9% do valor nominal

Para a simulação presente nas Figura 5.7, é observado que a regulação estática está cravada no valor de tensão nominal. Já nas Figuras 5.8 e 5.9 não podemos dizer o mesmo, porém a variação é muito pequena, bem longe dos limites impostos pela ANATEL. Assim esse é mais um teste que o conversor foi aprovado.

5.2.3 - Ripple

Esse simulação visa testar a tensão de ondulação, mais como conhecido como ripple, na tensão de saída do conversor. A norma diz que o ripple presente na saída de uma unidade retificadora, que é a mesma saída do conversor aqui presente, não deve ser maior que 200mV de pico a pico para cargas de 5%, 50% e 100% do valor nominal.

Na Figura 5.10, para uma carga de 5% do valor nominal, que seria o pior caso, a ondulação apresenta um valor de apenas 50mV aproximadamente. Na Figura 5.11, para uma carga de 50% do valor nominal, a ondulação apresenta também um valor 50mV. Por fim, na Figura 5.12, para uma carga de 100% do valor nominal, temos um ripple de também 50mV.

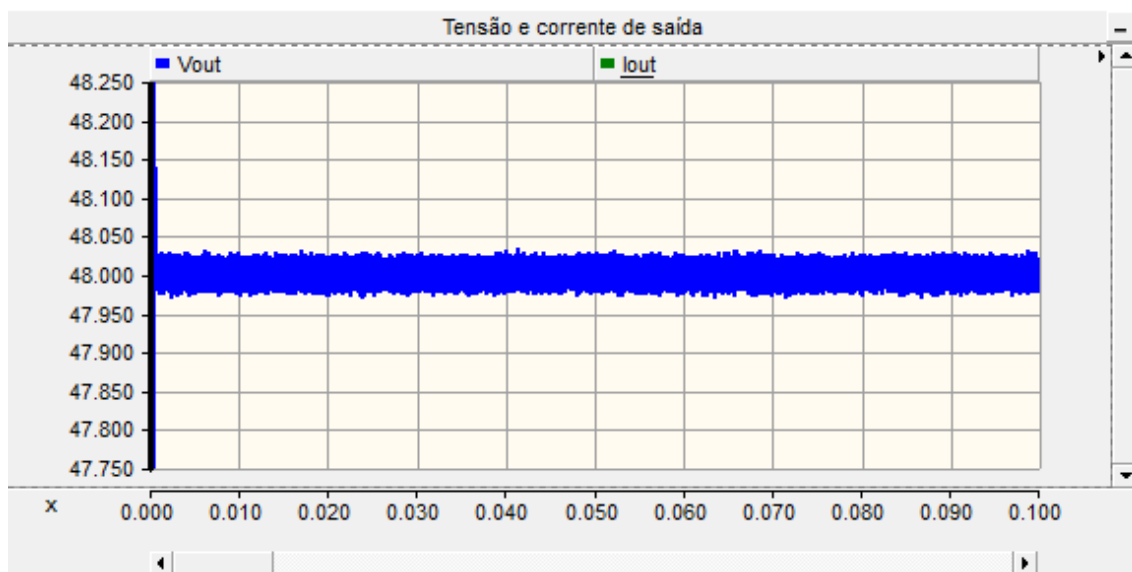


Figura 5.10 - Tensão de saída para carga de 5% do valor nominal

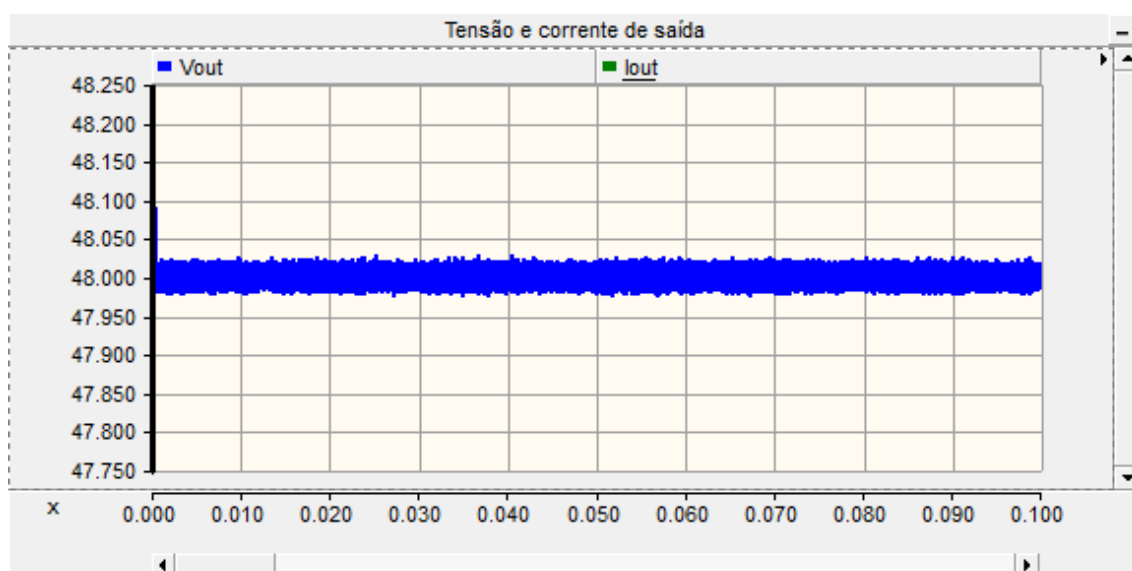


Figura 5.11 - Tensão de saída para carga de 50% do valor nominal

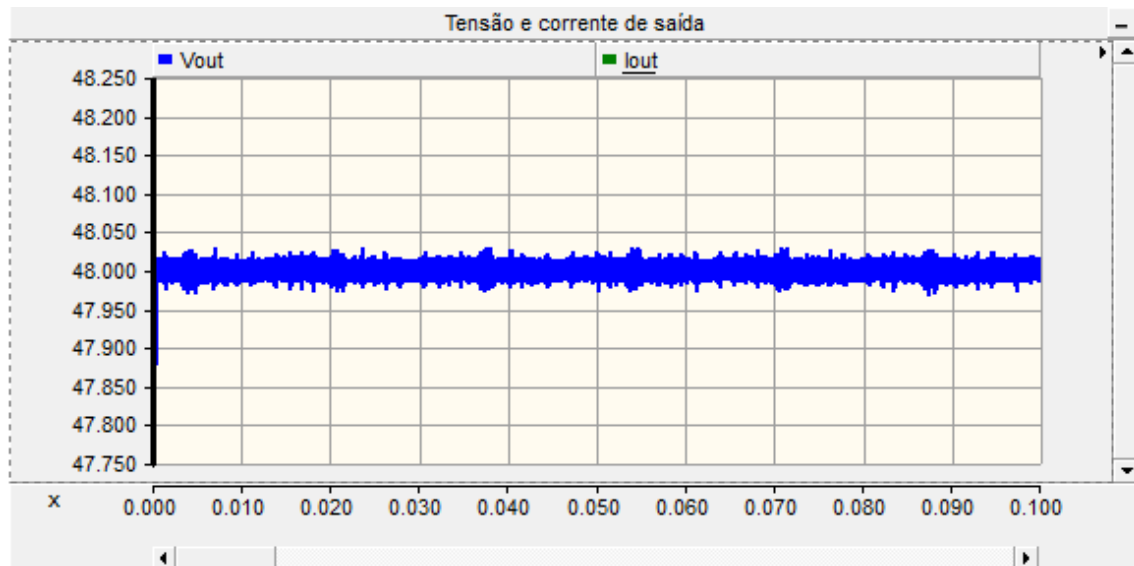


Figura 5.12 - Tensão de saída para carga de 100% do valor nominal

Em suma, o requisito de ripple é mais um parâmetro exigido pela ANATEL que esse conversor do nosso estudo atende.

5.2.4 - Eficiência

Eficiência, chamado de rendimento pela ANATEL, é o quanto de potência está presente na saída do conversor em relação a entrada do mesmo, ou seja:

$$\eta = \frac{P_{OUT}}{P_{IN}} \quad (5.1)$$

A norma 542 diz que, para unidades retificadoras com uma corrente nominal de saída acima de 25A a eficiência deve ser maior que 87%, já para corrente nominal de saída inferior a 25A, que é o caso aqui apresentado, a eficiência do circuito deve ser superior a 85%. Ela se refere a eficiência de toda a unidade retificadora, mas como a eficiência de todo o circuito é a multiplicação das eficiências dos blocos que o compõe, isso significa que o nosso conversor deve atender a especificação de eficiência acima de 85%. O teste é feito com valores nominais de carga e tensão de saída.

Como já dito inicialmente, a grande vantagem dessa topologia com ZVS é a alta eficiência desse circuito, e ver-se-á isso com as simulações. No projeto, foi especificador uma eficiência de 95%, para termos uma grande margem de segurança, já que isso é uma

especificação crítica. No gráfico da Figura 5.13 mostra-se a eficiência ao longo do tempo, a partir do momento em que a tensão de saída se estabilizou em seu valor nominal. É observado que ela assume um valor próximo de 98,2% de eficiência, bem acima dos 85% exigidos pela ANATEL. Porém aqui todos os componentes são considerados ideais, ou seja, não possuem perdas. Mais a frente será feita uma simulação com componentes um reais para obter uma noção melhor desse requisito.

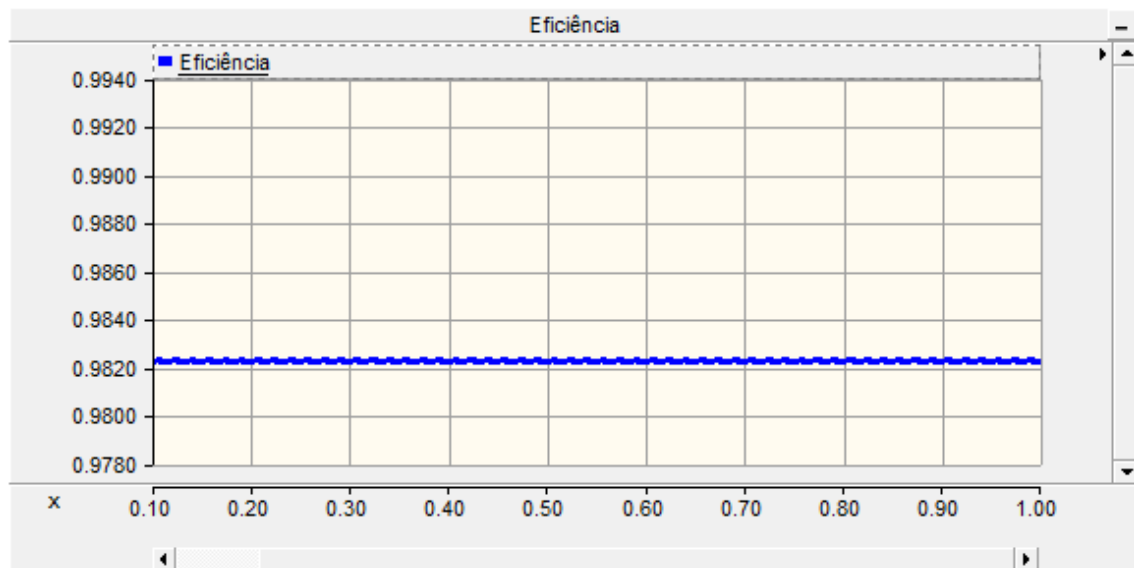


Figura 5.13 - Teste de eficiência do conversor

5.2.5 - Limitação de Corrente

Esse teste verifica basicamente se o conversor possui um limitador para que não a corrente de saída não seja mais que 10% a mais que o especificado nominalmente. Para mostrar isso, colocou-se uma carga de $0,1\Omega$ na saída do conversor e tensão de referência de 48V.

Pode-se ver, na Figura 5.14, que a controle não passou do 10A, graças ao controlador que protegeu o circuito, e assim a tensão de saída teve que ser abaixada. para no caso 1V, o que era esperado.

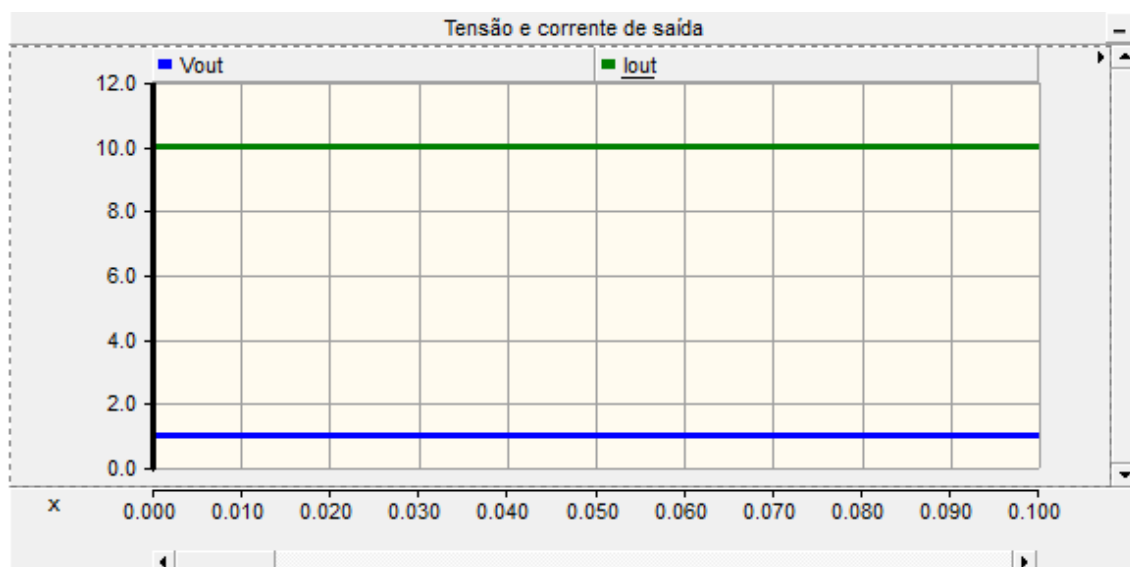


Figura 5.14 - Simulação de limitação de corrente

5.3 - Simulações considerando erros do controlador

A partir de agora, não será mais considerar o controle como ideal. Microcontroladores possuem alguns detalhes que afetam a dinâmica de controle de qualquer circuito. Erros de leitura de seus conversores analógico-digital devem ser levados em conta como perturbações, e o controle deve ser robusto o suficiente para rejeitá-las. Outra consideração que deve ser feita é que, como está sendo usado um chaveamento com uma frequência relativamente alta, deve-se observar como o tempo de atualização do valor de saída do controle afeta o conversor. Isso se deve pelo fato de que, por mais que o cálculo do controle seja feito rapidamente, o sinal de comando das chaves é atualizado apenas de tempo em tempo, assim o valor do controle calculado (no caso, é referente à diferença de fase entre a ativação das chaves) não é atualizado instantaneamente.

Para simular esses efeitos, foi feito um código em C, que utiliza um algoritmo de um controlador PID implementado de forma discreta. Nesse mesmo código tem-se uma função aleatória que gera erros para simular os efeitos dos erros de leitura dos conversores analógico-digital e o valor do controle é atualizada a cada 10 μ s (que é o período referente à frequência de 100kHz), independente do passo de simulação do software utilizado. Na equação 5.2 é mostrada a função que define o algoritmo do PID utilizado [9] nesse controle:

$$u(t_k) = u(t_{k-1}) + K_p \left[\left(1 + \frac{\Delta t}{T_i} + \frac{T_d}{\Delta t} \right) e(t_k) + \left(-1 - \frac{2T_d}{\Delta t} \right) e(t_{k-1}) + \frac{T_d}{\Delta t} e(t_{k-2}) \right] \quad (5.2)$$

$$T_i = \frac{K_p}{K_i} \quad e \quad T_d = \frac{K_d}{K_p} \quad (5.3)$$

Onde $u(t_k)$ é o valor do controle para o passo k, $e(t_k)$ é o erro entre o valor lido e a referência no passo k, K_p é a constante de proporcionalidade, K_i é a constante de integração e K_d é a constante derivativa. Como o uso para esse caso é de apenas de um controlador proporcional-integral, $K_d = 0$.

Após feita a simulação com os valores calculador das constantes de controle, percebeu-se a necessidade de uma ajuste. De fato, a força das constantes de integração estavam bastante fortes, porém como agora que o valor da diferença de fase calculada pelo controle demora mais tempo para atuar no circuito, os erros entre leitura é referência são bem maiores, principalmente no início do funcionamento, o que leva o controle com os valores antigos a calcular integrais com valores muito altos e fazer o controle se perder. A solução é tornar a dinâmica de controle mais devagar, de forma que ele possa se recuperar de erros entre leitura e referência muito grandes sem prejudicar o conversor em geral. Na Tabela 5.1 estão os valores antigos das constantes, e a comparação com os valores atuais. Percebe-se uma variação bem grande, porém isso é possível pois, no cálculo das contantes de proporcionalidade e integração, o foi considerada uma margem de fase que deixasse o sistema em malha fechada bem longe da instabilidade. Assim tem-se uma maior liberdade para ajustar tais valores.

Parâmetros	Valor Antigo	Valor Ajustado
k_{Pi}	3.488	2.1
k_{Ii}	234859	23485,9
k_{Pv}	0.9946	0.08946
k_{Iv}	33708,8	33708,83032,54

Tabela 5.1 - Valores das contantes do controle ajustadas

Agora as simulações feitas podem ser apresentar. São os mesmo teste utilizados na seção anterior, assim pode-se ter uma comparação direta do funcionamento antes e depois das considerações feitas.

5.3.1 - Teste de Partida Gradativa

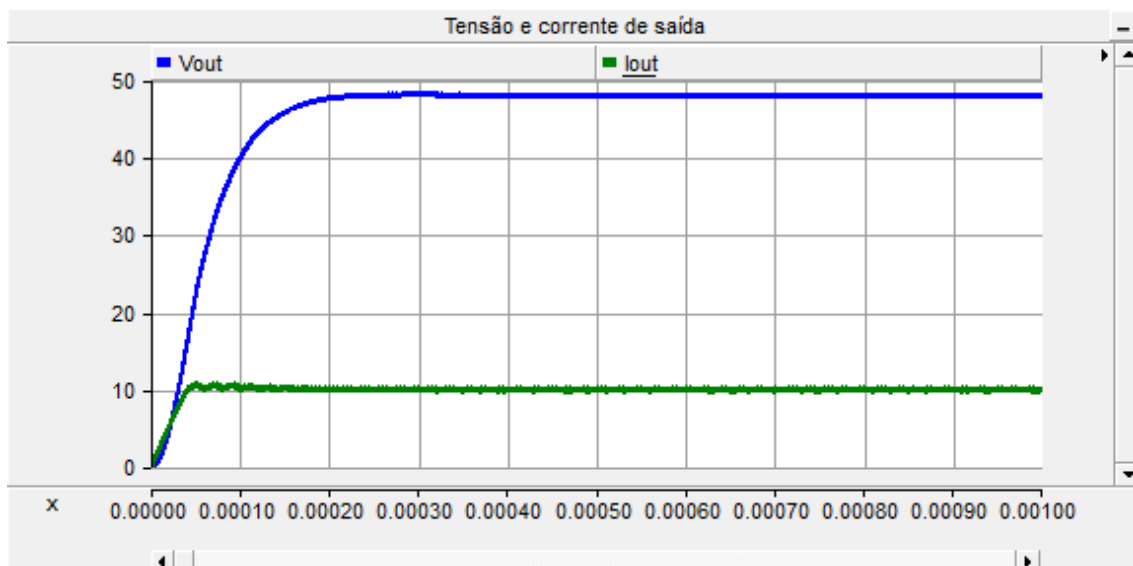


Figura 5.15 - Simulação de partida gradativa

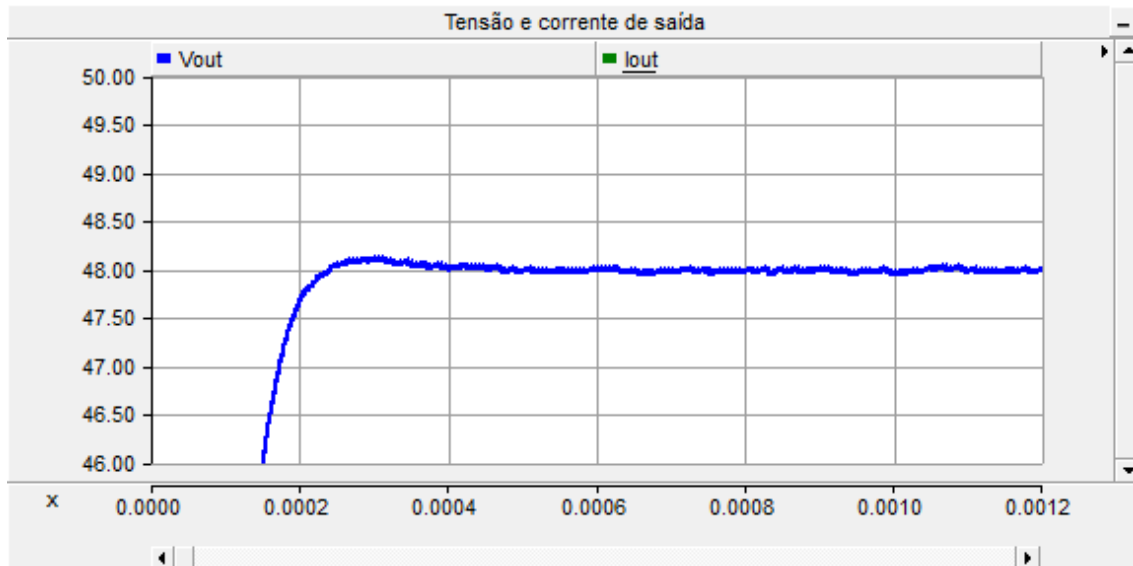


Figura 5.16 - Tensão de saída da simulação de partida gradativa com mais detalhes

É visto na Figura 5.15 que a tensão de saída segue a referência de 48V em bem menos de 10 segundos, como pedido pela norma. Já na Figura 5.16 observa-se que há um pequeno *overshoot* de aproximadamente 200mV, porém a norma diz que a regulação

estática não deve ultrapassar um erro de 1% do valor ajustado, ou seja, 480mV. Logo esse pequeno *overshoot* não é impedimento para aprovação nesse requisito.

5.3.2 - Regulação Estática

Como para o caso ideal, aqui testa-se apenas para os valores extremos de carga.

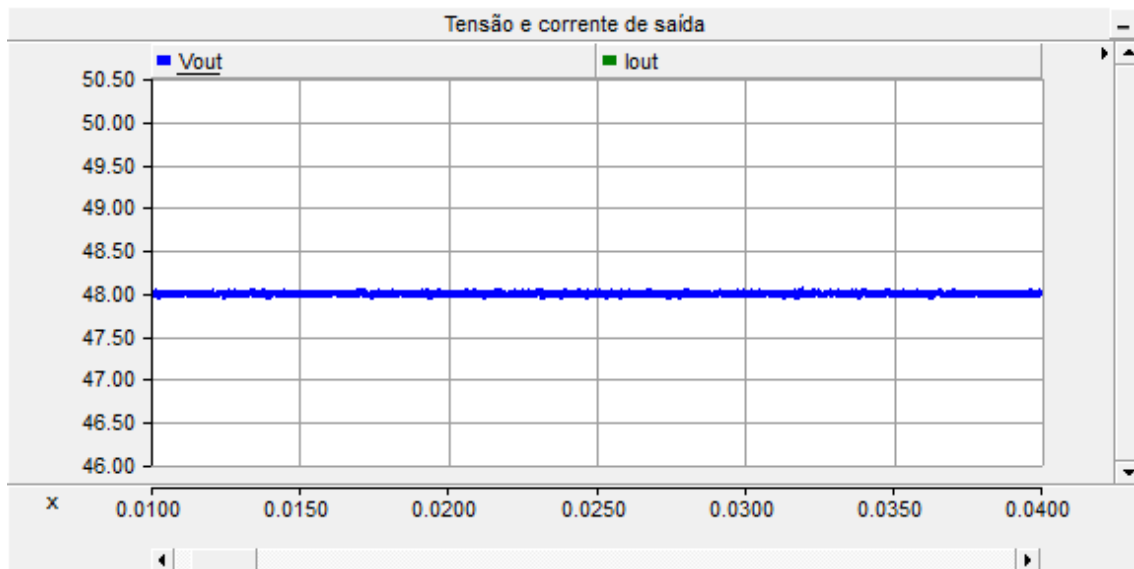


Figura 5.17 - Regulação estática para carga de 100% do valor nominal

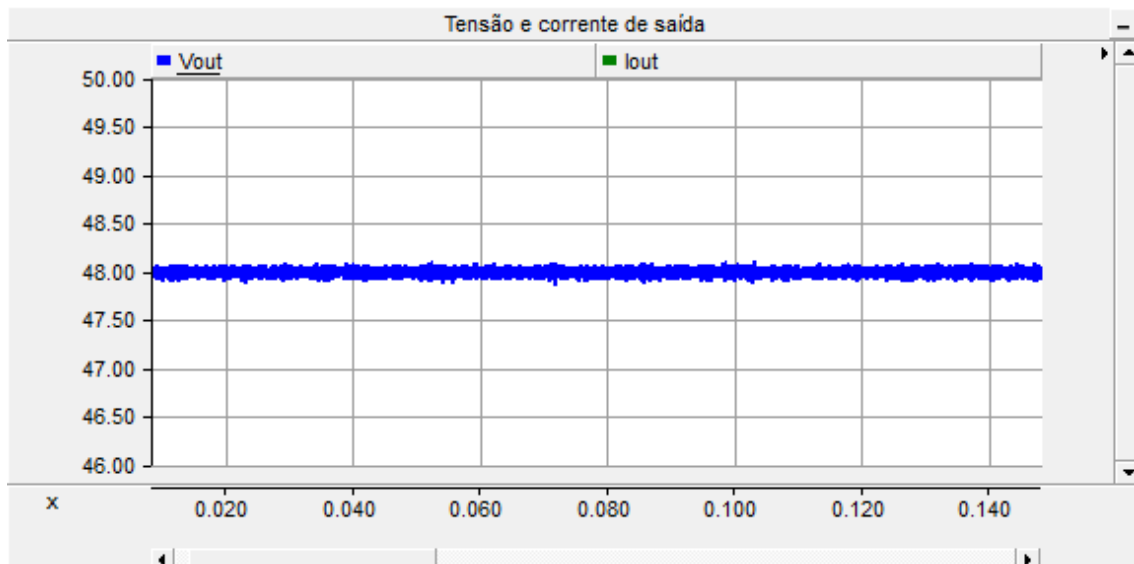


Figura 5.18 - Regulação estática para carga de 5% do valor nominal

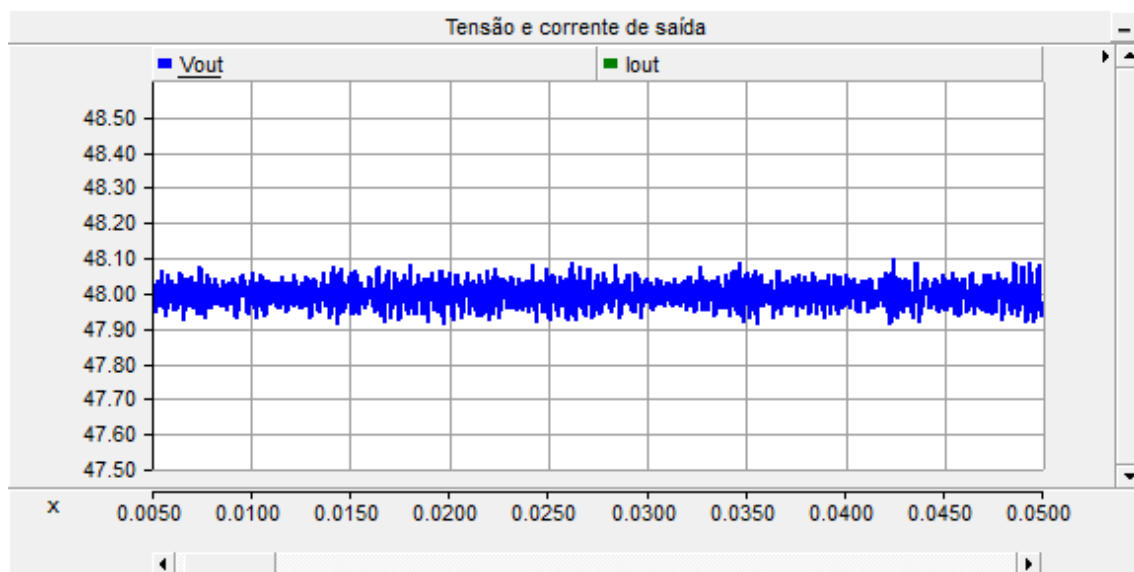


Figura 5.19 - Regulação estática para carga de 4,9% do valor nominal

Observa-se na figuras anteriores que, para tais valores de carga, o requisito de regulação estática é aprovado segundo as normas da ANATEL.

5.3.3 - ripple

Na Figura 5.20, para carga de 5%, vê-se que em alguns poucos momentos o ripple ultrapassa a especificação, mas na média ele está dentro do requisitado. Já na Figura 5.21 e Figura 5.22, o ripple está em torno de 100mV, bem abaixo do especificado pela ANATEL.

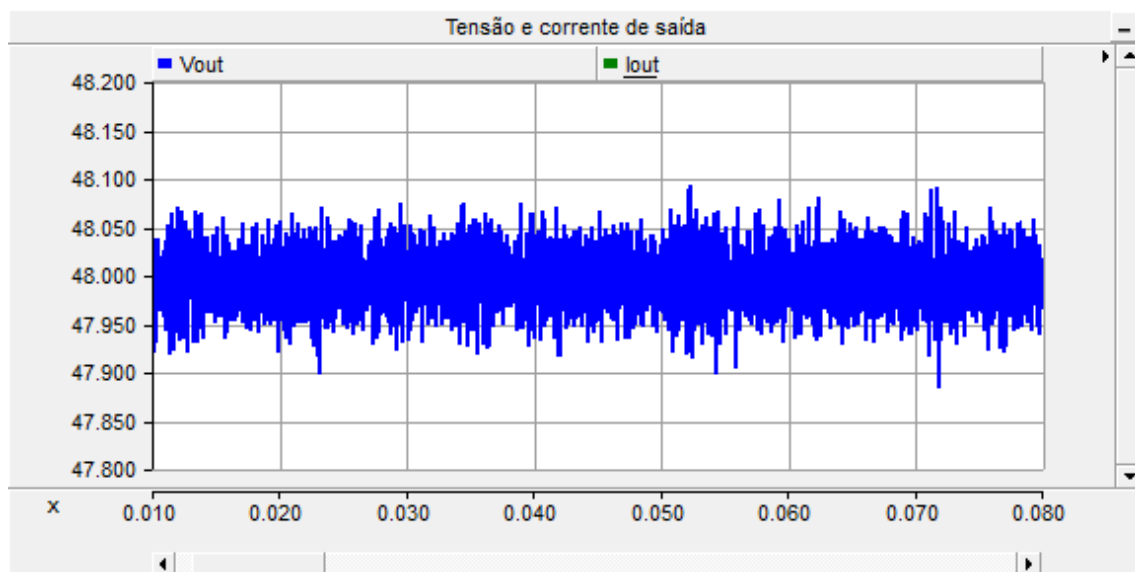


Figura 5.20 - Tensão de saída para carga de 5% do valor nominal

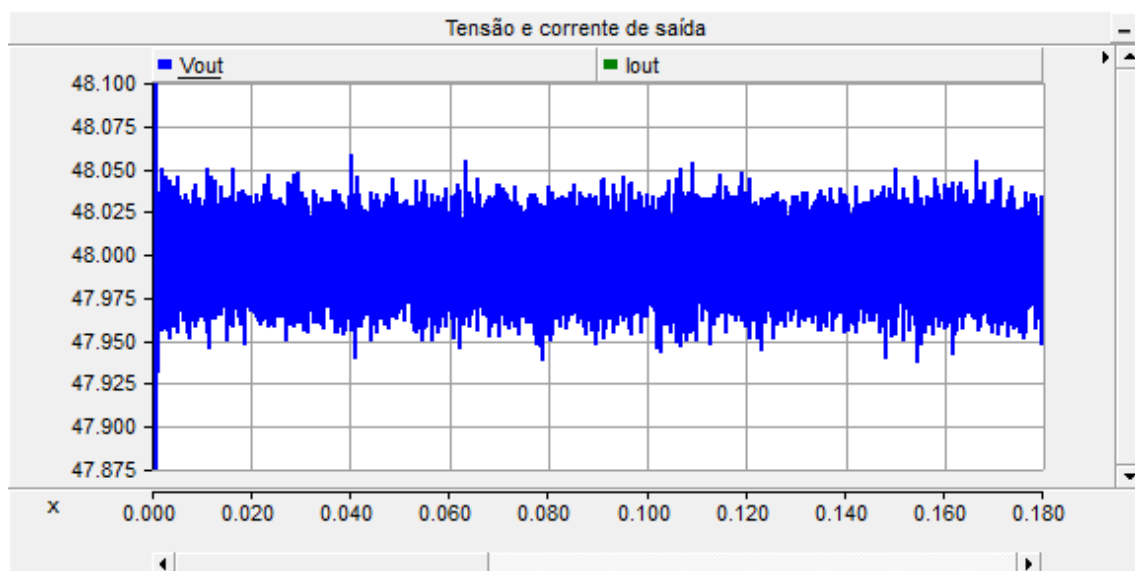


Figura 5.21 - Tensão de saída para carga de 50% do valor nominal

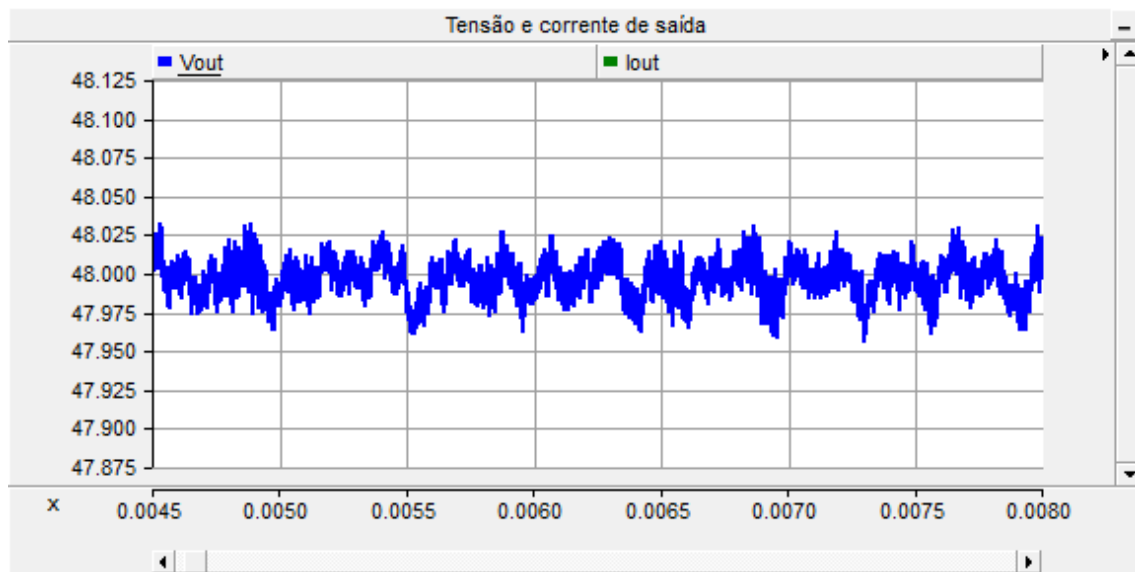


Figura 5.22 - Tensão de saída para carga de 100% do valor nominal

5.3.4 - Eficiência

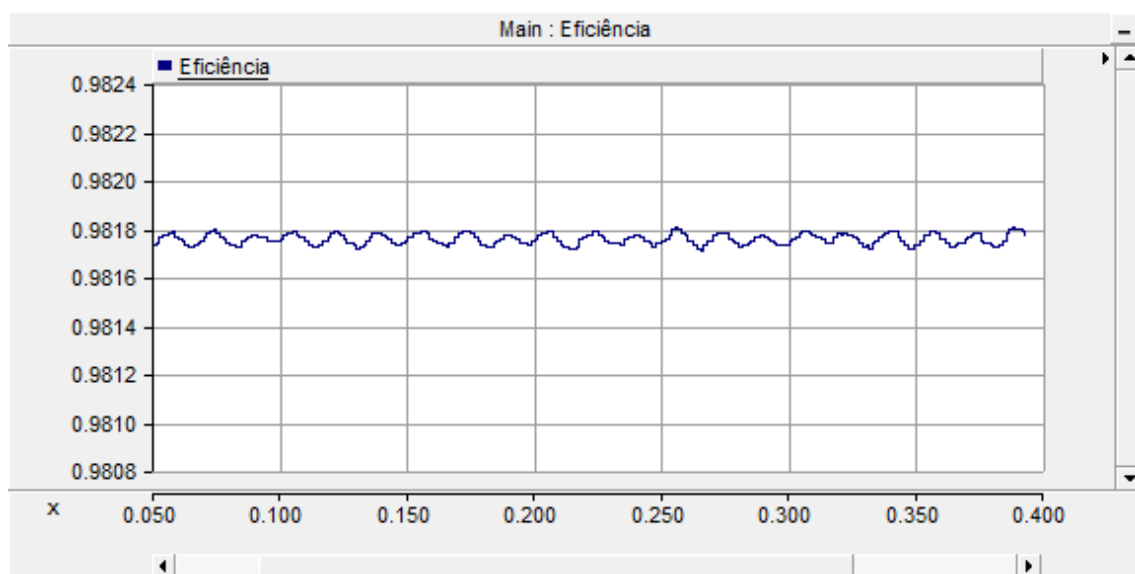


Figura 5.23 - Teste de eficiência do conversor

É observado que a eficiência está um pouco abaixo de 98,2%, que foi o valor obtido na simulação da seção anterior. Porém ainda continua bem acima do pedido pelas normas. Lembrando que nessa simulação, os componentes ainda são considerados sem perdas, por isso a alta eficiência obtida.

5.3.5 - Limitação de Corrente

Como anteriormente, coloca-se uma carga de $0,1\Omega$ na saída do conversor e a tensão de referência como 48V. Pode-se ver que, na Figura 5.24, a corrente não passou dos 10A e a tensão de saída foi de 1V, como o esperado e igual ao teste de limitação de corrente anterior.

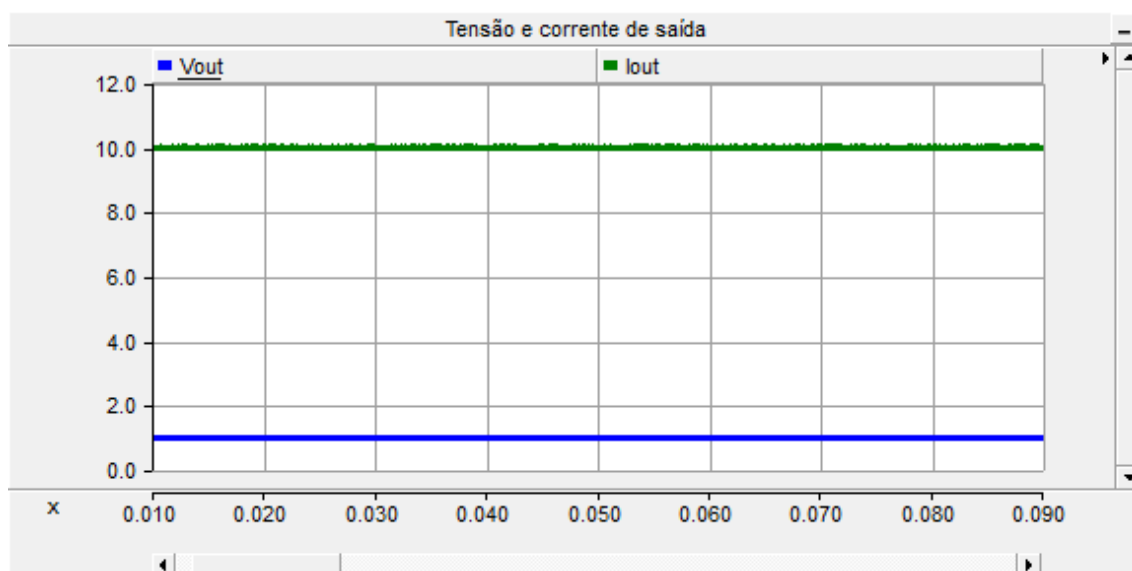


Figura 5.24 - Simulação de limitação de corrente

5.4 - Comparação entre resultados

Pode-se dizer que as principais diferenças entre os dois tipos de simulações são os valores das constantes do controlador proporcional-integral. Pois com os valores ajustados, a simulação mais realística do controle digital apresentou resultados próximos ao tipo de simulação anterior.

Deve ser observado também que ambos seguiram a referência de 48V em um tempo bem menor do que o especificado, o que é bom, pois se for necessário um novo ajuste no momento de uma montagem física, visando deixar o controle mais lento, temos bastante margem de tempo até atingir os 10 segundos requeridos.

Um requisito que teve uma leve piora para o último tipo de simulação é o ripple. Percebeu-se que ele aumentou de algo próximo de 50mV para em torno de 100mV, mas

ainda assim ele respeita a norma. Isso aconteceu pela demora da atualização do valor calculado de controle.

Em suma, mesmo, com os efeitos e perturbações que um controle digital causa na dinâmica do conversor, ao ajustarmos de forma correta as constantes de controle, conseguimos resultados bem parecidos e satisfatórios.

Capítulo 6

Montagem do circuito Físico

6.1 - Introdução

Depois de realizados todo o projeto do conversor, a simulação com componentes ideais, e até mesmo simular os erros provenientes da leitura de um ADC (*Analog-Digital Converter*) do microcontrolador, pois é ele que faria o controle em uma implementação física, mais um passo será dado visando uma construção do circuito físico.

Nesse capítulo, será abordado alguns circuitos auxiliares que são necessários ao conversor com uma implementação de controle digital. Serão também selecionar quais os componentes usados na montagem em placa e fazer o projeto dos elementos magnéticos. E, por fim, gerar uma lista de materiais.

Com os respectivos *datasheets* dos componentes, pode-se tornar a simulação um pouco mais próxima do real, adicionando as características de cada dispositivo no modelo de simulação e verificar se o conversor continua atendendo às especificações.

6.2 - Circuitos auxiliares

Como o objetivo desse trabalho é fazer uma implementação digital do controle, são necessários alguns circuitos auxiliares ao conversor, mas que são importantes para seu funcionamento. Circuitos para leitura das variáveis de controle (tensão de saída e corrente no indutor de saída) são necessários, uma vez que o microcontrolador só lê valores entre 0 e 3,3V. Drivers para ativação das chaves também são importantes, pois o microcontrolador não consegue fornecer corrente o suficiente para ativação das mesmas. Uma fonte auxiliar simples também é necessária para alimentar esses circuitos auxiliares, porém ela não será abordada aqui.

6.2.1 - Instrumentação

Como já dito, o microcontrolador só lê valores entre 0 e 3,3V e para isso precisa de circuitos de instrumentação para obter os valores de tensão de saída e corrente no

indutor de saída. Como um microcontrolador só recebe valores de tensão, é utilizado um resistor do tipo *shunt* no conversor, como pode-se ver na Figura 6.1, que é um resistor de alta precisão. Assim, lendo a diferença de potencial em cima desse resistor necessita-se apenas utilizar a lei de ohm para determinar a corrente que passa por ele. Já para a leitura de tensão não isso não é necessário.

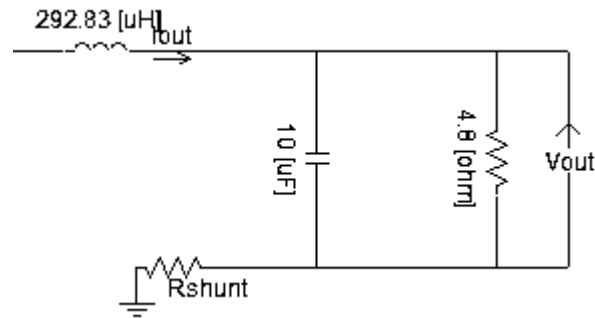


Figura 6.1 - Localização do resistor *shunt* no conversor

Outro ponto que deve ser observado, até mesmo por questões de robustez do circuito, é que a referência do circuitos auxiliares é diferente da referência do conversor, assim é necessário fazer uma leitura diferencial, cujo circuito é mostrado na Figura 6.2. Para a leitura da corrente, garante-se que a tensão a ser lida é menor que 3,3V, porém para a leitura da tensão de saída será necessário utilizar um divisor resistivo. Lembrando que todos os resistores utilizados, por serem utilizados para instrumentação, devem ter uma precisão de no máximo 1% e o amplificador operacional deve ser de precisão (no caso foi escolhido o amplificador operacional da série OPA192 da Texas Instruments [10]).

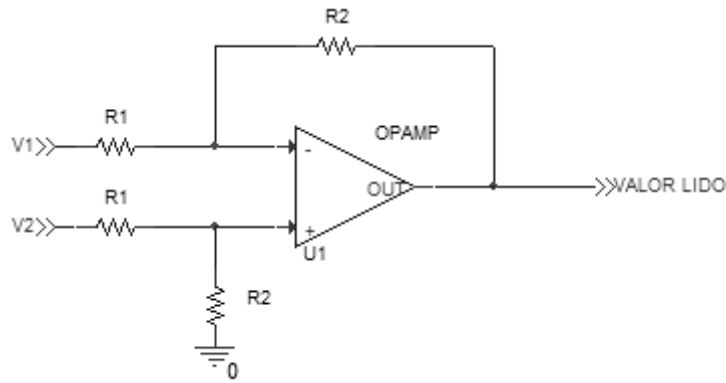


Figura 6.2 - Amplificador Diferencial

$$A_d = -\frac{R_2}{R_1} \quad (6.1)$$

$$A_{CM} = 0 \quad (6.2)$$

6.2.1.1 - Leitura da corrente do indutor

Como já explicado anteriormente, para a leitura da corrente no indutor de saída, tem-se um resistor shunt com o valor de 0.002 ohm. O circuito montado é apresentado na Figura 6.3. Para a simulação, tem-se uma fonte de corrente que gera correntes entre 0A e 10A, o resistor R3 faz o papel do shunt. A tensão sobre o shunt é de no máximo 0,02V, assim é recomendável amplificar esse valor para 3V, para uma melhor leitura do microcontrolador, logo precisamos ter um ganho de 150. Tem-se no primeiro estágio um amplificador diferencial, que possui ganho 15 e no segundo estágio um amplificador inversor de ganho 10. Assim a leitura não será invertida em relação ao valor a ser lido.

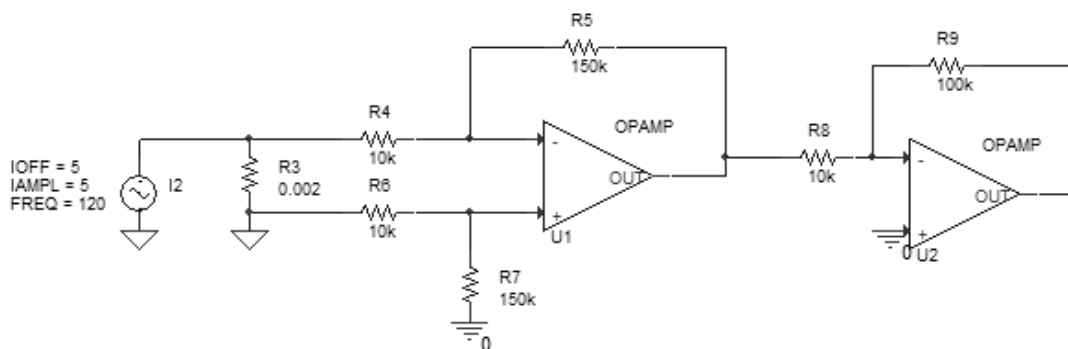


Figura 6.3 - Circuito para leitura de corrente

Simulando esse circuito, ve-se na Figura 6.4 a tensão no resistor shunt e é comprovado que possui um valor máximo de 0,02V. Já na Figura 6.5 é observada a saída desse circuito de instrumentação, e vemos que seu valor máximo é de 3V, como o esperado. Assim, é necessário apenas, ao implementarmos o código do controlador, lembrar de fazer a conversão do valor de tensão lido para o correspondente valor de corrente, ou seja multiplicar o valor de tensão lido por uma constante igual a 10/3.

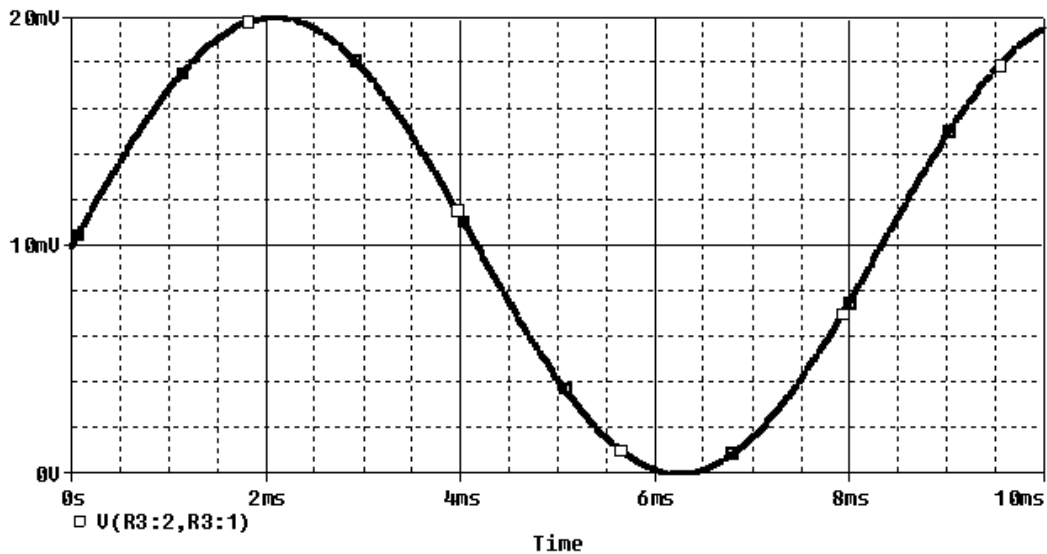


Figura 6.4 - Valor de tensão sobre o resistor *shunt*

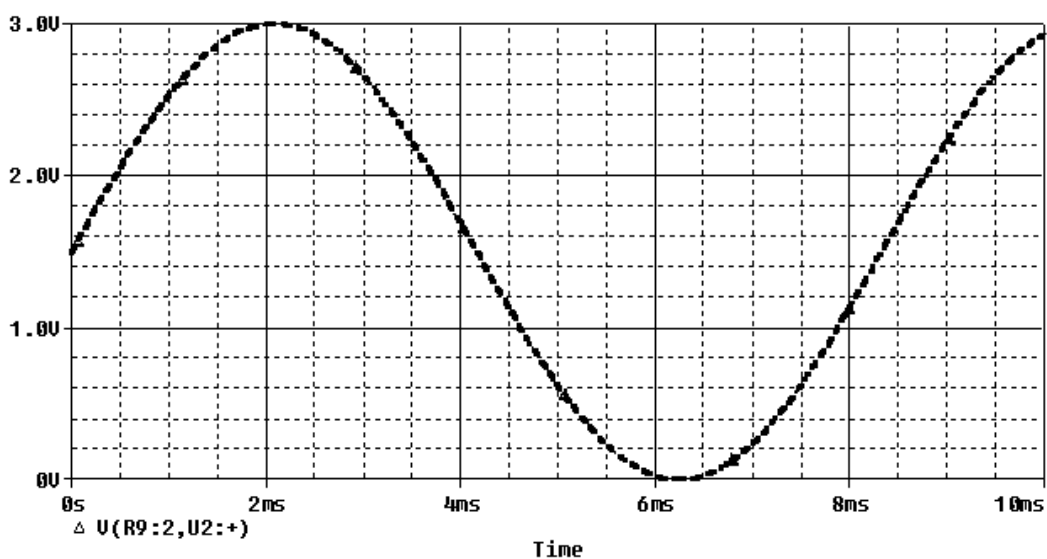


Figura 6.5 - Valor de tensão na saída do circuito de instrumentação

6.2.1.2 - Leitura da tensão de saída

A leitura de tensão de saída é mais fácil, já que é necessário apenas adequar o valor lido aos 3,3V permitidos pelo microcontrolador e fazer a leitura utilizando o amplificador diferencial. Como já dito, usa-se um divisor resistivo, como mostrado na Figura 6.6. No caso tem-se uma fonte de tensão que simula a saída do conversor, gerando tensões entre 0V e 60V. Há um divisor resistivo que reduz o valor máximo de 60V a aproximadamente 3V e o amplificador diferencial de ganho unitário. Aqui utilizamos o microcontrolador apenas para compatibilização entre as referências da leitura e do microcontrolador.

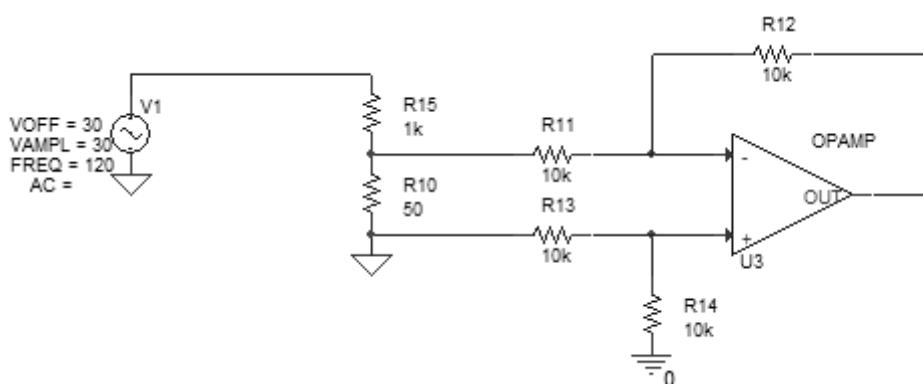


Figura 6.6 - Circuito para leitura de tensão

Simulando o circuito acima, é visto na Figura 6.7 que a tensão a ser lida é de aproximadamente 3V, e na Figura 6.8 que a tensão lida é a mesma, porém invertida. Assim é necessário também, ao implementarmos o controle, multiplicar o valor lido por uma constante de proporcionalidade e, diferente da leitura de corrente, inverter o sinal do valor.

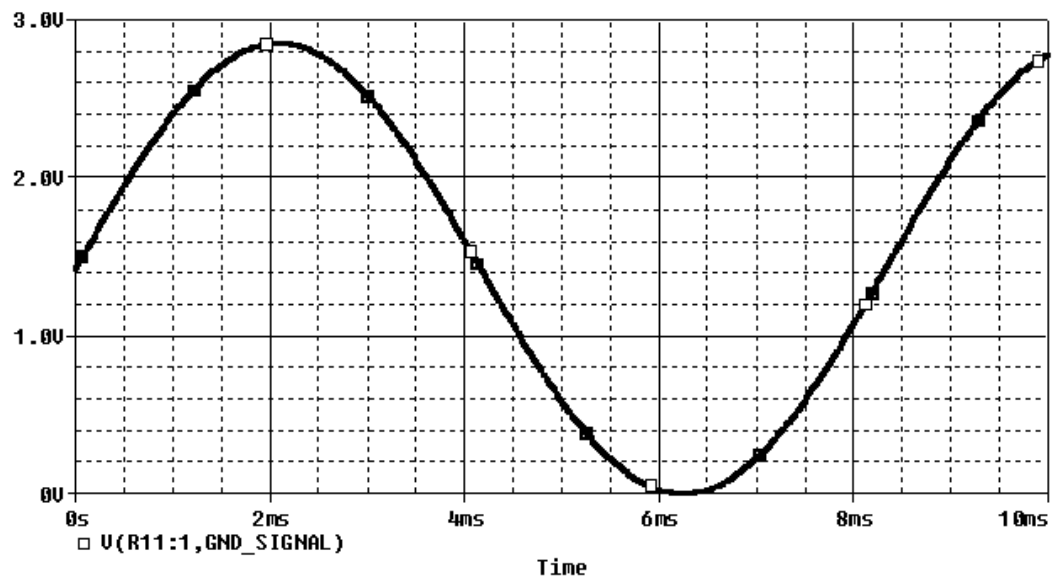


Figura 6.7 - Valor de tensão no divisor resistivo

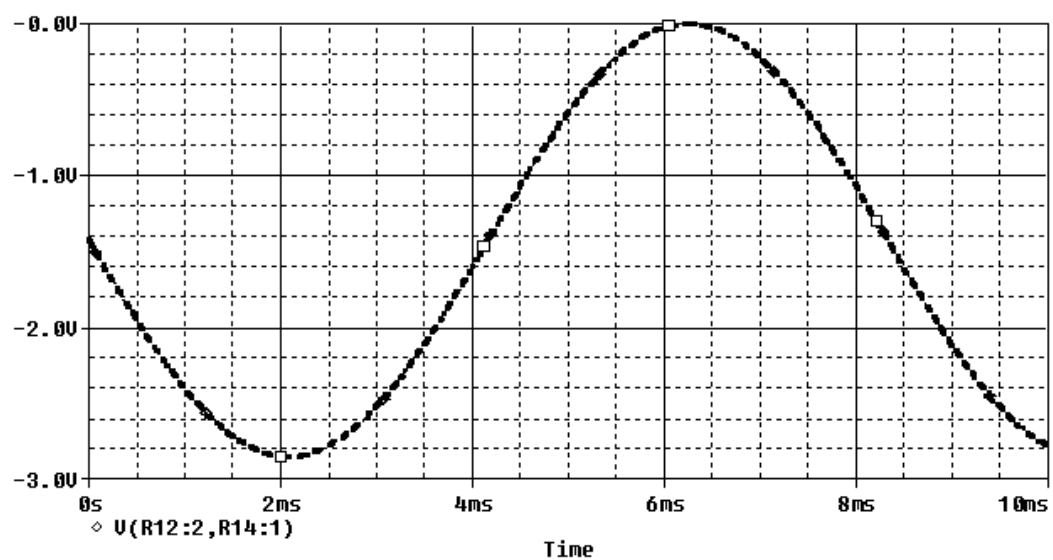


Figura 6.8 - Valor de tensão na saída do circuito de instrumentação

6.2.2 - Drivers

Como pretende-se fazer uma implementação de controle digital, necessita-se de drivers para o comando das Mosfets, uma vez que o microcontrolador não fornece corrente o suficiente para ativar as chaver para essa potência que estamos trabalhando. Para isso é utilizado o circuito integrado UCC27714 da Texas Instruments que tem como aplicação fazer o driver de conversores Half-Bridge e Full-Bridge [11]. O circuito é apresentado na Figura 6.9.

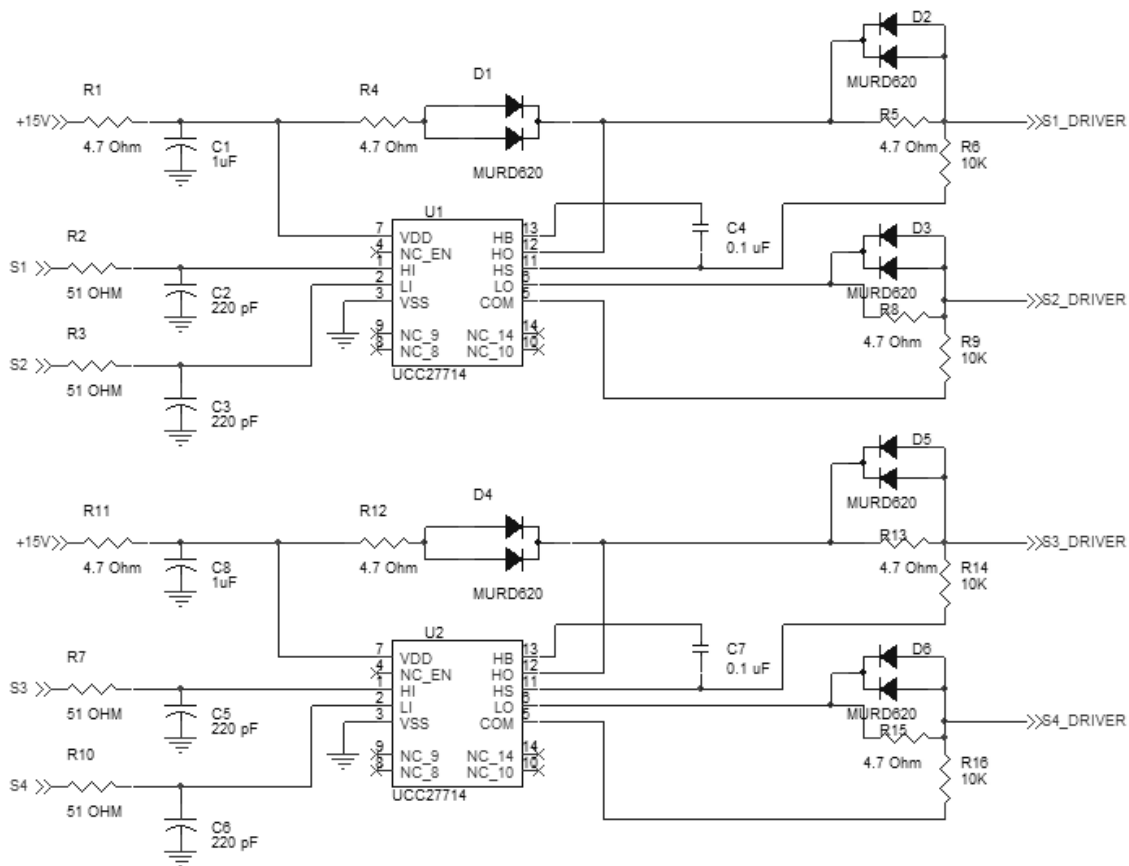


Figura 6.9 - Circuito de driver das chaves

Assim com esse circuito, tem-se a certeza que a corrente exigida do microcontrolador será bem baixa, e a corrente que vai comandar as chaves provém de uma fonte auxiliar. Ainda o circuito integrado vai UCC27714 protege o microcontrolador pois ele coloca uma espécie de desacoplamento elétrico entre o sinal do driver e o sinal vindo do microcontrolador.

6.3 - Seleção de componentes reais

Até agora tratou-se todos os componentes como ideais, mas para uma implementação em uma placa de circuito impresso, precisa-se fazer a seleção dos componentes corretamente. Para o caso em estudo, a escolha dos elementos semicondutores é crítica, pois neles há uma perda de potência considerável, e como alta eficiência é um dos requisitos a serem cumpridos, deve-se escolher componentes que possuem o mínimo de perda de potência possível. Para os indutores, como são de potência e tem valores específicos, será detalhar o projeto físico deles.

6.3.1 - Escolha dos dispositivos semicondutores

Para as chaves, escolheu-se o Mosfet IPP50R190CEXKSA1 da Infineon Technologies. Ele possui uma corrente de dreno máxima de 18,5 A, suporta uma tensão entre *dreno* e *source* de até 550V e possui um $R_{DS(on)}$ de 0,19 ohm, como pode ser observado na Figura 6.10. Assim, ele atende as especificações dos circuito e possui uma perda de potência quando está em condução menor que outros dispositivos do mesmo tipo [12].

Table 1 Key Performance Parameters

Parameter	Value	Unit
$V_{DS} @ T_{j,max}$	550	V
$R_{DS(on),max}$	0.19	Ω
$Q_{g,typ}$	47.2	nC
$I_{D,pulse}$	63	A
$E_{oss@400V}$	4.42	μJ
Body diode di/dt	500	A/ μs

Figura 6.10 - Especificações do Mosfet Selecionado - Fonte [12]

Para os diodos retificadores, é necessário que sejam de baixa perda de potência e de rápida recuperação, pois estarão sob a frequência de chaveamento de 100kHz. Para o caso, o diodo BYV415W-600P foi escolhido, que atende a esses requisitos [13]. Tem-se que a tensão de condução desse diodo a 15A é tipicamente de 1.1V, porém em corrente menor essa tensão também é menor, como pode ser visto na Figura 6.11.

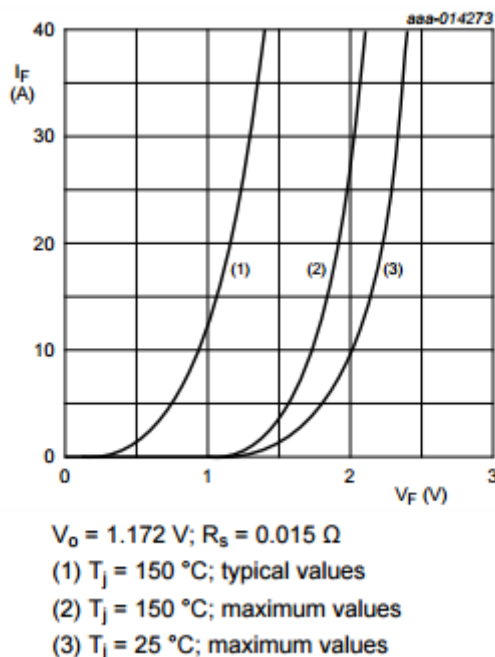


Figura 6.11 - Tensão de condução x corrente nos diodos selecionados - Fonte [13]

6.3.2 - Dimensionamento dos elementos magnéticos

Na seção 2.4.5 - foi aprensetado como se faz o projeto físico dos elementos magnéticos, e é ele que será seguido nos cálculos seguintes. Porém antes do início das contas, deve-se ter em mãos alguns dados mais gerais (tais como a excursão de densidade de fluxo magnético máxima, valor da densidade de corrente valor de densidade e fator de ocupação do cobre dentro do carretel) que são definidas a gosto do projetista e podem servir para o projeto de todos os elementos magnéticos, além de dados específicos do componente como seu valor (para o caso de indutores) e/ou relação de espiras (para o caso de transformadores), e a corrente de pico e RMS a qual ele é submetido.

Por serem valores comumente utilizados na prática por fabricantes de elementos magnéticos, serão utilizados os valores a seguir de B_{max} , I_{max} e k_w para os projetos dos indutores e transformador:

$$B_{max} = 0,51 T \quad (6.3)$$

$$J_{max} = 450 A/cm^2 \quad (6.4)$$

$$k_w = 0,7 \quad (6.5)$$

6.3.2.1 - Projeto do indutor do filtro de saída (L_{OUT})

Parâmetro	Valor
L	292,83 uH
I_{pico}	10,2 A
I_{RMS}	10 A

Tabela 6.1 - Especificações do indutor de saída

Calculando o produto $A_e A_w$:

$$A_e A_w = \frac{L I_{pico} I_{RMS}}{B_{max} J_{max} k_w} 10^4 \quad [cm^4] \quad (6.6)$$

$$A_e A_w = \frac{(292,83 \times 10^{-6}) \times 10,2 \times 10}{0,51 \times 450 \times 0,7} 10^4 \quad [cm^4] \quad (6.7)$$

$$A_e A_w = 1,86 cm^4 \quad (6.8)$$

E o núcleo escolhido é o modelo NEE-30/15/7-400-IP12R da Thornton, e o carretel selecionado para o mesmo foi o modelo TRZ 30.010.1 da Terzi-LTDA. Esse núcleo possui um Al de 400nH, assim o número de espiras deve ser de

$$N = \sqrt{\frac{292,83 \times 10^{-6}}{400 \times 10^{-9}}} = 27 \text{ espiras} \quad (6.9)$$

Observando o efeito pelicular para essa frequência, vê-se que o diâmetro do fio de cobre a ser utilizado não pode ser maior que 2Δ , ou seja, 0,48 mm.

$$\Delta = \frac{7,5}{\sqrt{100\,000\text{Hz}}} \text{ cm} = 0,024 \text{ cm} = 0,24 \text{ mm} \quad (6.10)$$

Outra especificação que o fio de cobre deve atender é área necessária para a corrente especificada, nesse caso tem-se que área do fio (ou a área de n fios em paralelo) deve ser de, pelo menos, 2,22mm². Seguindo a tabela da *American Wire Gauge* (AWG), que é uma escala de padronização de fios e cabos elétricos, foi escolhido o fio AWG 25, que possui um diâmetro de 0,4547mm e área de 0,159mm². Serão associados 14 fios desses em paralelo.

$$S_{fio} = \frac{10}{450} \text{ cm}^2 = 2,22 \text{ mm}^2 \quad (6.11)$$

Para validar o projeto, será observada a possibilidade de execução, lembrando que o A_w do núcleo escolhido é de 1,19cm²:

$$A_{w_{min}} = \frac{27 \times 14 \times 0,00159}{0,7} \text{ cm}^2 = 0,86 \text{ cm}^2 \quad (6.12)$$

Logo, como o $A_{w_{min}}$ é maior que o A_w do núcleo, esse projeto é possível de ser executado.

Parâmetro	Valor
Núcleo	NEE-30/15/7-400-IP12R
Numero de espiras	27
Fio de cobre	14 x AWG25
Valor da indutância após o cálculo	292,83 uH

Tabela 6.2 - Resumo do projeto físico do indutor de saída

6.3.2.2 - Projeto do transformador

Parâmetro	Valor
Relação de espiras	0,2045
$V_{primario}$	400 V
D_{effmax}	0,75 A
I_{RMS}	1,41A

Tabela 6.3 - Especificações do transformador

Segundo a seção 2.4.5.2 e [6], será calculado o produto $A_e A_w$

$$A_e A_w = \frac{V_{primario} D_{effmax} I_{RMS}}{f_s B_{max} J_{max} k_p k_w} 10^4 \quad [cm^4] \quad (6.13)$$

$$A_e A_w = \frac{400 \times 0,75 \times 1,41}{100000 \times 0,51 \times 450 \times 0,41 \times 0,7} 10^4 cm^4 = 0,6422 cm^4 \quad (6.14)$$

Escolheu-se, então, o núcleo NEE-20/10/5-1300-IP12E da Thornton com um Al de 1300nH, e o carretel foi o TRZ 25.010.2 da Terzi-LTDA. Calculando o número de espiras:

$$N_p = \frac{V_{primario} D_{effmax}}{A_e f_s B_{max}} 10^4 \quad (6.15)$$

$$N_p = \frac{400 \times 0,5}{31 \times 100000 \times 0,51} 10^4 = 1,26 \text{ espiras} \quad (6.16)$$

$$N_s = n N_p = 0,2045 \times 1,26 = 0,25767 \quad (6.17)$$

Mas como não é possível fazer exatamente esses valores de espiras, vamos manter a relação, mas aumentar a espiras em cada lado do transformador:

$$N_s = 2 \text{ espiras} \quad (6.18)$$

$$N_p = 10 \text{ espiras} \quad (6.19)$$

O efeito pelicular aqui é o mesmo que o caso anterior, logo o diâmetro do fio de cobre a ser utilizado não pode ser maior que 0,48 mm.

Agora será calculado o fio de cobre necessário. É visto na equação abaixo que a área do fio deve ser maior que 0,31mm². Escolheu-se novamente o fio AWG 25 e serão associados 2 fios desses em paralelo para não violar a regra do efeito pelicular.

$$S_{fio} = \frac{1,41}{450} cm^2 = 0,31 mm^2 \quad (6.20)$$

Agora para validar o projeto do transformador, precisa-se observar a possibilidade de execução, lembrando que o A_w do núcleo escolhido é de 47,88mm²:

$$A_{w_{min}} = \frac{\sum_i N_i n_{condutores_i} S_{fio_i}}{k_w} \quad [cm^2] \quad (6.21)$$

$$A_{w_{min}} = \frac{(2 + 2 + 10) \times 2 * 0,00159}{0,7} cm^2 = 18,62 mm^2 \quad (6.22)$$

Logo, como o $A_{w_{min}}$ é maior que o A_w do núcleo, esse projeto é possível de ser executado.

Parâmetro	Valor
Núcleo	Thornton NEE-20/10/5-1300-IP12E
Numero de espiras	Primario = 10, Secundário = 2
Fio de cobre	2 x AWG25

Tabela 6.4 - Resumo do projeto do transformador

6.3.2.3 - Projeto do indutor de ressonância (L_{LK})

Parâmetro	Valor
L	9,53 uH
I_{pico}	2 A
I_{RMS}	1,41 A

Tabela 6.5 - Especificações do indutor de ressonância

Como no projeto do indutor anterior, será calculado primeiramente o produto $A_e A_w$.

$$A_e A_w = \frac{(9,53 \times 10^{-6}) \times 2 \times 1,41}{0,51 \times 450 \times 0,7} 10^4 \quad [cm^4] \quad (6.23)$$

$$A_e A_w = 0,001672 cm^4 = 16,72 mm^4 \quad (6.24)$$

E o núcleo escolhido é o modelo NEE-8/4/4-450-IP6 da Thornton. Esse núcleo possui um Al de 450nH, assim o número de espiras necessárias para realizar a indutância especificada é:

$$N = \sqrt{\frac{L}{A_l}} \quad (6.25)$$

$$N = \sqrt{\frac{9,53 \times 10^{-6}}{450 \times 10^{-9}}} = 4,6 \text{ espiras} \quad (6.26)$$

Porém como é muito difícil fazer uma fração de espira, o valor será arredondado para cima (N=5), pois assim o valor da indutância vai aumentar e a condição de ZVS continuará sendo satisfeita. Assim o novo valor de L_{LK} será:

$$L_{LK} = A_l N^2 = 11,25 \text{ uH} \quad (6.27)$$

O efeito pelicular aqui é o mesmo que o caso anterior, logo o diâmetro do fio de cobre a ser utilizado não pode ser maior que 0,48 mm.

Agora será calculado o fio de cobre necessário. É visto na equação abaixo que a área do fio deve ser maior que 0,31mm². Escolheu-se novamente o fio AWG 25 e serão associados 2 fios desses em paralelo para não violar a regra do efeito pelicular

$$S_{fio} = \frac{1,41}{450} \text{ cm}^2 = 0,31 \text{ mm}^2 \quad (6.28)$$

Para validar o projeto, observar-se-a a possibilidade de execução, lembrando que o A_w do núcleo escolhido é de 24mm²:

$$A_{w_{min}} = \frac{N n_{condutores} S_{fio}}{k_w} \quad [\text{cm}^2] \quad (6.29)$$

$$A_{w_{min}} = \frac{5 \times 2 \times 0,00159}{0,7} \text{ cm}^2 = 2,27 \text{ mm}^2 \quad (6.30)$$

Logo esse projeto é possível de ser executado.

Parâmetro	Valor
Núcleo	Thornton NEE-8/4/4-450-IP6
Numero de espiras	5
Fio de cobre	2 x AWG25
Valor da indutância após o cálculo	11,25 uH

Tabela 6.6 - Resumo do projeto físico do indutor de ressonância

6.4 - Simulações considerando componentes reais

Diferentemente de todas as outras simulações já apresentadas até aqui, agora, com os componentes semicondutores reais selecionados, serão considerados agora as perdas neles. O objetivo aqui é observar se, mesmo com a perda de potência nos componentes do conversor, principalmente nos semicondutores que são os que consomem mais potência, a eficiência está acima do limite de 85% imposto pela norma 542 da ANATEL.

Estão sendo considerados principalmente os parâmetros dos dispositivos semicondutores (chaves e diodos), ou seja, serão adicionados a resistência de condução das chaves e a tensão de junção dos diodos, tanto os retificadores como os que servem como *snubber*. Resistências internas de indutores e capacitores são consideradas, mas não são tão relevantes quanto as perdas em semicondutores.

Para essa simulação, as constantes dos controladores proporcional-integral não foram modificados. Estão sendo utilizados os mesmo valores ultimas simulações mostradas até aqui, ou seja, aquelas que levam em conta perturbações por conta do controlador digital.

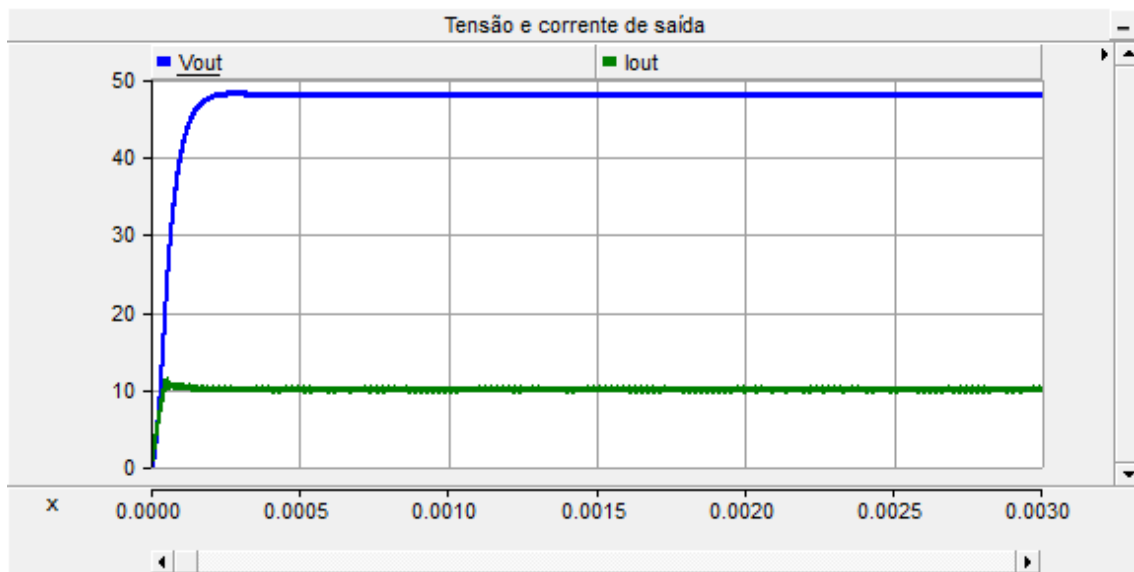


Figura 6.12 - Funcionamento do conversor considerando componentes com perdas

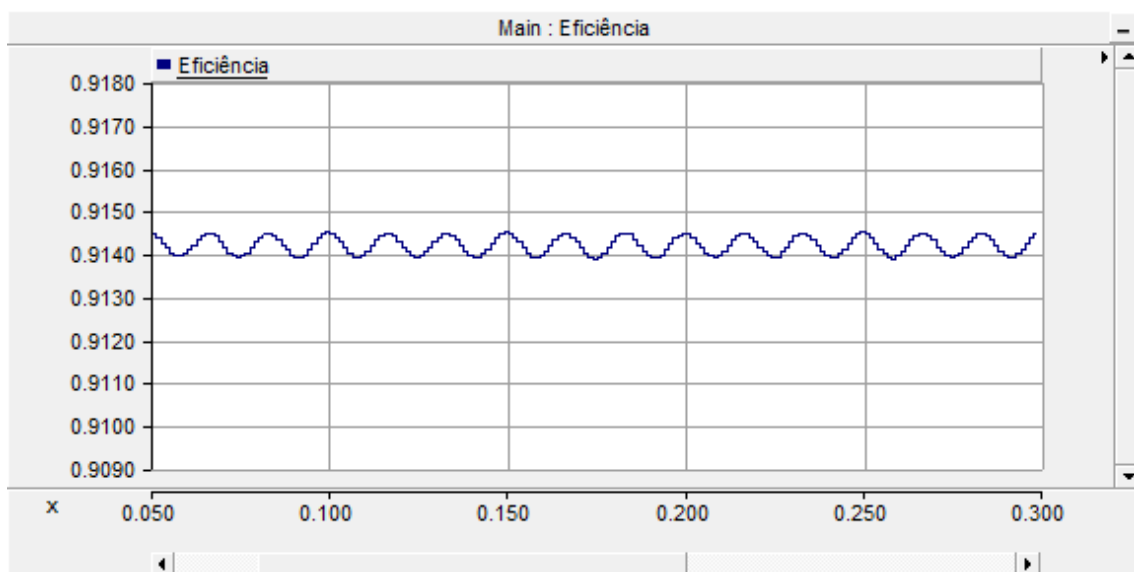


Figura 6.13 - Eficiência do conversor considerando componentes com perdas

Pode-se ver na Figura 6.12 que o conversor continua funcionando perfeitamente mesmo após as considerações feitas de componentes reais. Quanto a eficiência é observado na Figura 6.13 que, como o esperado, ela caiu consideravelmente, de mais de 98% para 91,4%. Mesmo com a grande queda de eficiência, o valor se mantém bem afastado do limite de 85% requisitados por norma. Assim, tem-se uma margem consideravelmente grande para que, em uma implementação física, o rendimento do conversor caia mais um pouco, sem despreitar as especificações.

Capítulo 7

Conclusão

Esse trabalho se destinou ao projeto de um conversor em ponte completa com ZVS e controle por desvio de fase. Primeiramente foi explicada a idéia por trás desse tipo de circuito, o porquê de haver um indutor de ressonância adicionado a arquitetura se comparado a um conversor em ponte completa normal e as vantagens que o controle por desvio de fase traz para questões de performance do conversor.

Depois da apresentação, foi discutido o funcionamento desse circuito. Como é um conversor chaveado, explicamos cada etapa do chaveamento, ou seja, cada diferente parte em que cada chave estava ligada ou desligada. Aqui foi mostrado, teoricamente, como o chaveamento sob tensão nula funciona e quais as condições que devem existir para que ele exista.

A seguir, falou-se sobre as equações do projeto, logo, sobre como calcular cada componente do circuito, até mesmo como realizar o projeto físico de elementos magnéticos, tais como transformadores e indutores. Feito isso, toda a modelagem de pequenos sinais do conversor foi realizado, baseando-se em um conversor do tipo buck e, finalmente, as funções de transferência de interesse para o controle foram extraídas do modelo.

No capítulo seguinte é que está presente o projeto do conversor em si, Explicou-se o que significa cada parâmetro que deve-se especificar para o cálculo dos componentes e realizou-se as contas utilizando as equações presentes no capítulo 2. Após isso foi apresentada a lógica do controle, que se baseia em controladores do tipo proporcional-integral, e foi feito o cálculo teórico das constantes para esse controlador.

Uma das partes mais importantes desse trabalho é a que vem a seguir. Após o projeto, as simulações foram feitas para provar a legitimidade dos valores calculados. E elas foram feitas seguindo os testes presentes na norma da ANATEL. Primeiro apresentou-se simulações considerando todos os componentes ideais, inclusive o controle, fazendo ajustes finos nas constantes do controlador para atender às especificações. Em seguida, foi feita uma simulação em que o controle simulado é mais próximo de um controle que

pode ser implementado em um microcontrolador, e mostrou-se quais as diferenças e dificuldades em relação a simulação ideal. No capítulo seguinte, após fazer a seleção dos componentes reais e o projeto dos elementos magnéticos presentes no circuito, foi observado uma simulação em que os componentes estão mais próximos do real possível, e vemos quais as mudanças e consequências isso traz à dinâmica do conversor. Para todos esses tipos de simulações, foi observado que o conversor funciona do modo esperado e que, além disso, passa com sucesso por testes regulamentados pela ANATEL através da norma 542 [3].

Ainda nesse penúltimo capítulo, discutiu-se sobre alguns circuitos que são impressionantes para uma montagem com um microcontrolador, tais como circuitos de instrumentação e drivers para os Mosfets.

Assim, ao final desse projeto, tem-se um conversor em ponte completa com ZVS e controle por desvio de fase funcional e que pode ser feito com uma implementação de controle digital. Com todas as equações apresentadas, pode-se fazer o cálculo desse conversor para quaisquer especificações e aplicações requisitadas. As próximas etapas desse projeto e para termos o circuito funcionando em um uma PCM, seria fazer o layout do conversor e seus circuitos auxiliares, além dos circuitos do microcontrolador, e configurar o mesmo para realizar o controle do conversor aqui presente e fazer os ajustes finos necessários. Por se tratar de um dos estágios de uma unidade retificadora, talvez alguns ajustes devam ser necessários ao o colocarmos em conjunto com um conversor boost como estágio de entrada para um perfeito funcionamento.

Bibliografia

- [1] SABATÉ, J. A., VLATKOVIC, V., RIDLEY, R. B., LEE, F. C., CHO, C. H., “Design Considerations for High-Voltage High-Power Full-Bridge Zero-Voltage-Switched PWM Converter”, *IEEE Transactions on Power Eletronics*, v. 7, pp. 275-284, 1992.
- [2] GAIDZINSKI, P. R., Unidade Retificadora de Alta Performance 1500W – 25A, para Telecomunicações. M.Sc. dissertation, Universidade Federal de Santa Catarina, Agosto de 1993.
- [3] ANATEL, “Resolução nº 542, de 29 de junho de 2010”, <http://www.anatel.gov.br/legislacao/resolucoes/2010/81-resolucao-542>, 2010, (Acesso em 02 de maio de 2016).
- [4] BRUNORO, M., VIEIRA, L. F., “A High-Performance ZVS Full-Bridge DC–DC 0–50-V/0–10-A Power Supply with Phase-Shift Control”, *IEEE Transactions on Power Eletronics*, v. 14, n. 3, maio de 1999.
- [5] LOURENÇO, E. M., *Análise e Projeto de Compensadores para Conversores Full-Bridge-ZVS-PWM-OS*. M.Sc. dissertation, Universidade Federal de Santa Catarina, Dezembro de 1994.
- [6] “Projeto Físico de Indutores e Transformadores em Alta Frequência”, http://www.joinville.udesc.br/portal/professores/sergiovggo/materiais/Apostila_Projeto_Fisico_De_Magneticos.pdf (Acesso em 19 de junho de 2016).
- [7] VLATKOVIĆ, V., SABATÉ, J. A., “Small-Signal Analysis of the Phase-Shifted PWM Converter”, *IEEE Transactions on Power Eletronics*, v. 7, n.1, pp. 128-135, janeiro de 1992.
- [8] “Two Loop Average Current Control of Boost Converter” - Dr. Akshay Kumar, Assistant Professor, National University of Singapore. <http://www.ece.nus.edu.sg/stfpage/akr/controlboost.pdf> (Acesso em 22 de maio de 2015).
- [9] “PID Controller – Wikipedia, the free encyclopedia”, https://en.wikipedia.org/wiki/PID_controller (Acesso em 09 de julho de 2016).

[10] Texas Instruments, “36-V, Precision, RRIO, Low Offset Volt, Low Input Bias Current Op Amp w/ e-trim (Rev. E)”, <http://www.ti.com/lit/ds/symlink/opa192.pdf> (Acesso em 06 de julho de 2016).

[11] Texas Instruments, “High-Speed, 4-A, 600-V High-Side Low-Side Gate Driver (Rev. A)”, <http://www.ti.com/lit/ds/symlink/ucc27714.pdf> (Acesso em 06 de julho de 2016).

[12] Infineon Technologies, “Datasheet IPx50R190CE”, http://www.mouser.com/ds/2/196/Infineon-IPX50R190CE-DS-v02_01-EN-359664.pdf (Acesso em 06 de julho de 2016).

[13] NXP Semiconductors, “BYV415W-600P-524736”, <http://www.mouser.com/ds/2/302/BYV415W-600P-524736.pdf> (Acesso em 6 de julho de 2016)

[14] ” Projeto Físico de Indutores e Transformadores em Alta Frequência”, <http://www.joinville.udesc.br/portal/professores/nodari/materiais/aulamagneticos.pdf> (Acesso em 19 de junho de 2016)