

SVEUČILIŠTE U RIJECI

TEHNIČKI FAKULTET

Diplomski sveučilišni studij elektrotehnike

Projekt - Sustavi digitalnog upravljanja

**Vektorska modulacija trorazinskog izmjenjivača s pričvršćenom
neutralnom točkom**

Mentor: prof. dr. sc. Neven Bulić

Komentor: v. asist. dr. sc. Nikola Turk

Rijeka, veljača 2025.

Leonard Mikša
0069086808

Sadržaj

1. Uvod	2
2. Vektorska modulacija	3
3. Trorazinski izmjenjivač s neutralnom pričvršćenom točkom	8
3.1. Topologija i princip rada	8
3.2. Vektorska modulacija trorazinskog izmjenjivača	13
4. Implementacija vektorske modulacije trorazinskog izmjenjivača	17
4.1. Generiranje sklopnih sekvenci u MATLAB-u	21
4.2. PLECS simulacija	23
4.2.1. Balansiranje napona istosmjernog međukruga	23
4.2.2. Minimalno vrijeme vođenja	27
4.2.3. Dodjeljivanje vremena vođenja	29
5. Mikrokontroler AM2634	33
5.1. Osnovne značajke i karakteristike AM2634 mikrokontrolera	33
5.2. Code Composer Studio i System Configuration Tool (<i>SysConfig</i>)	36
5.3. Konfiguracija mrvog vremena	36
5.4. Rezultati	38
6. Zaključak	40
Bibliografija	41

1. Uvod

U suvremenim elektromotornim pogonima srednje i velike snage, trorazinski izmjenjivači su široko primjenjivi zbog svojih karakteristika. Jedan od glavnih izazova u tom području je smanjenje harmonijskog izobličenja te povećanje modulacijskog indeksa izmjenjivača. Vektorska modulacija predstavlja naprednu metodu upravljanja izmjenjivačima, koja omogućuje precizno pozicioniranje impulsa unutar sklopne periode, čime se postiže bolja iskoristivost napona istosmjernog međukruga i povoljniji harmonički sadržaj izlaznog signala.

Poseban značaj ima primjena vektorske modulacije kod trorazinskog izmjenjivača s pričvršćenom neutralnom točkom (eng. *Neutral Point Clamped*; NPC). Ova topologija omogućuje smanjenje naponskog opterećenja sklopki, te niže ukupno harmoničko izobličenje (eng. *Total Harmonic Distortion*; THD). Zbog svojih prednosti, NPC izmjenjivači našli su široku primjenu u srednjenaaponskim pogonima velike snage, kao i u sustavima obnovljivih izvora energije.

U ovom radu detaljno je obrađena teorijska osnova vektorske modulacije te princip rada trorazinskog izmjenjivača. Nadalje, prikazana je implementacija vektorske modulacije u programskom okruženju MATLAB, kao i simulacija rada izmjenjivača u PLECS-u. Posebna pažnja posvećena je balansiranju napona istosmjernog međukruga, osiguravanju minimalnog vremena vođenja tranzistorских sklopki, te dodjeljivanju vremena vođenja pojedinim sklopkama. Na kraju, opisana je implementacija algoritma na mikrokontroleru AM2634 korištenjem razvojnog okruženja Code Composer Studio i alata SysConfig. Cilj rada je prikazati cjelovit proces razvoja sustava za upravljanje trorazinskim izmjenjivačem, od teorijske osnove do praktične implementacije.

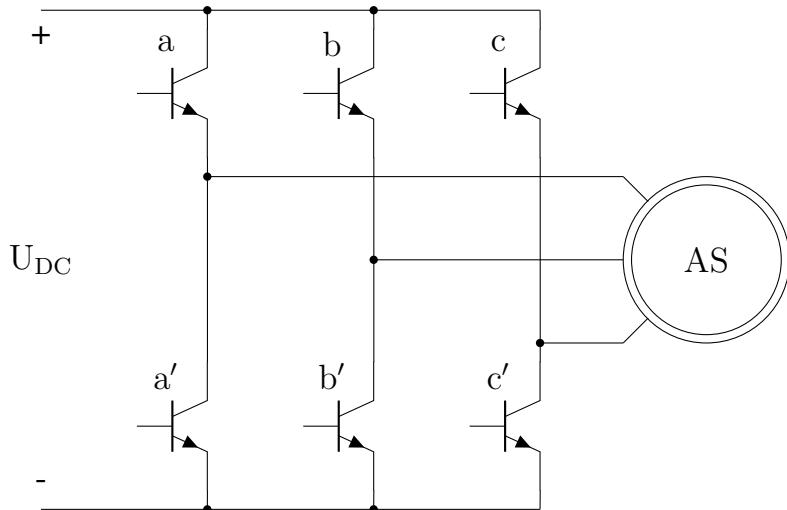
2. Vektorska modulacija

Kod jednostavnijih modulacijskih metoda, sklapanje tranzistorskih sklopki izmjenjivača je eksplicitno definirano modulacijskom strategijom, bez slobode za varijacije u sekvenci sklapanja. Međutim, ta sloboda se pokazuje značajnom u svrhu postizanja boljeg modulacijskog indeksa (bolja iskoristivost napona međukruga) i harmoničkog sadržaja, kao i dodavanje treće harmoničke komponente referentnom sinusnom signalu (najčešće 25% amplitude osnovnog harmonika [1]).

Vektorska modulacija je u suštini metoda pozicioniranja impulsa unutar sklopne periode, a pruža značajne prednosti u smislu performansi i implementacije. Glavna prednost vektorske modulacije je stupanj slobode u određivanju smještaja okidnih impulsa unutar sklopne periode.

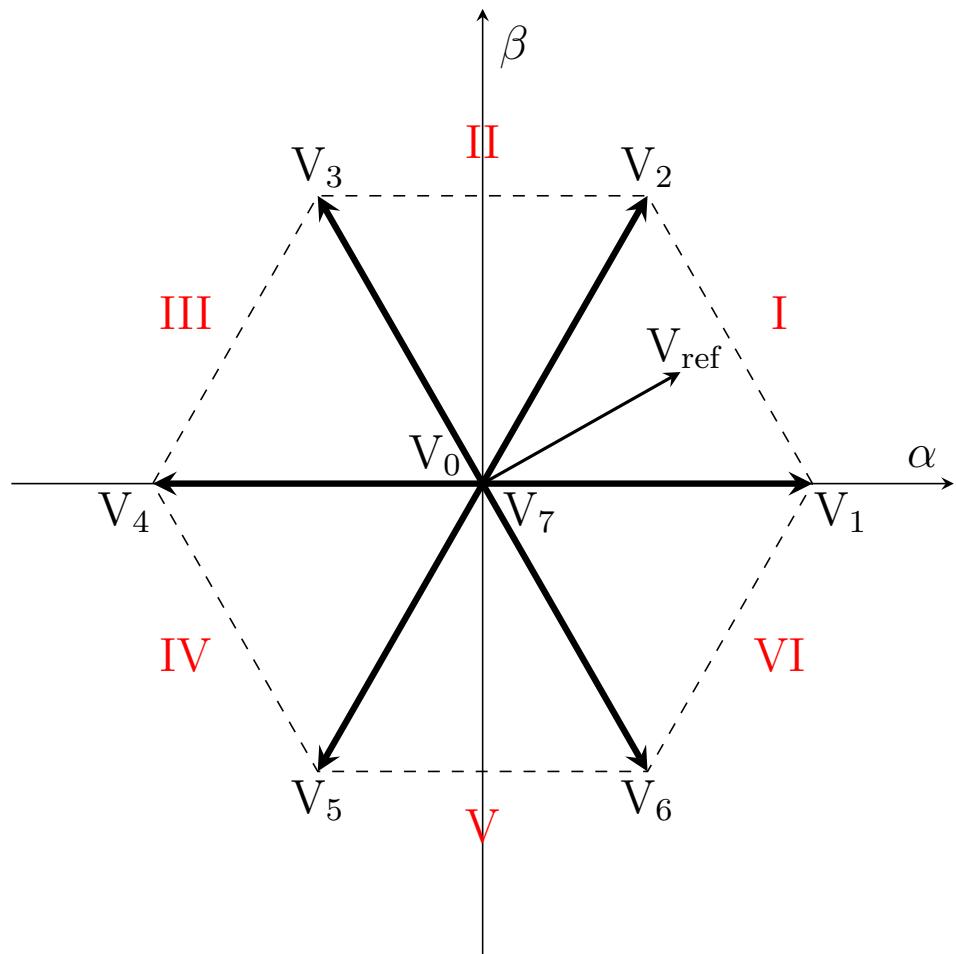
Za trofazni izmjenjivač prikazan na slici 2.1 postoji 8 mogućih sklopnih stanja, a moguće kombinacije su navedene u tablici. Svako sklopno stanje moguće je prikazati odgovarajućim vektorom u α - β koordinatnom sustavu, sa šest aktivnih (V_1, \dots, V_6) i dva nul-vektora (V_0 i V_7). Šest aktivnih vektori dijele α - β koordinatni sustav na šest sektora. Vrhovi aktivnih vektoru tvore šesterokut sa stranicama duljine $\frac{2}{3}U_{DC}$ prema [2], odnosno $\frac{4}{3}U_{DC}$ prema [1], a nul-vektori su smješteni u ishodištu.

Princip vektorske modulacije je detaljno objašnjen u nastavku na primjeru dvorazinskih pretvarača, a kasnije će biti proširen i na trorazinske.

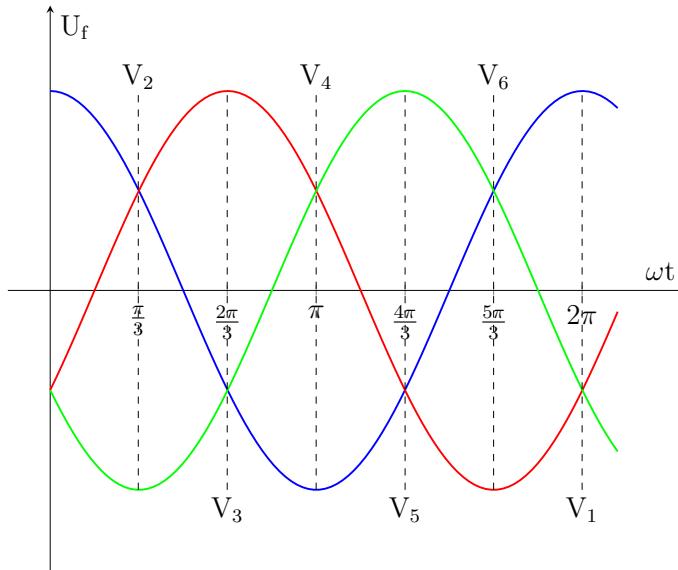


Slika 2.1. Izlazni stupanj neizravnog pretvarača s utisnutim naponom

	a	b	c	a'	b'	c'
V ₀	0	0	0	1	1	1
V ₁	1	0	0	0	1	1
V ₂	1	1	0	0	0	1
V ₃	0	1	0	1	0	1
V ₄	0	1	1	1	0	0
V ₅	0	0	1	1	1	0
V ₆	1	0	1	0	1	0
V ₇	1	1	1	0	0	0



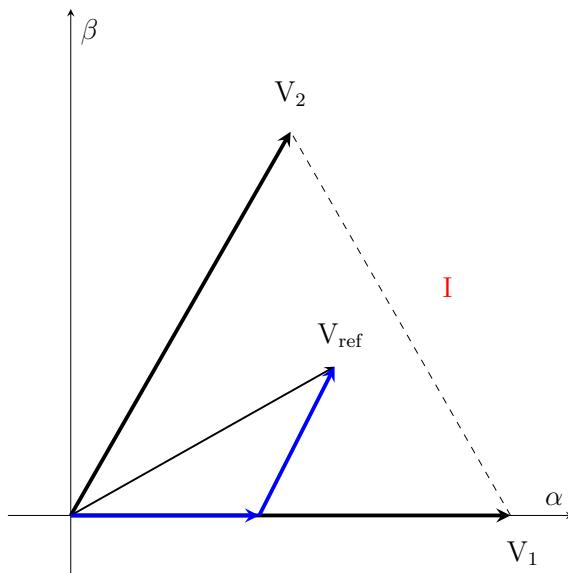
Slika 2.2. Razmještaj osam naponskih vektora unutar α - β koordinatnog sustava



Slika 2.3. Prikaz aktivnih vektora kao trenutaka unutar periode sinusoida trofaznog napona

Referentni vektor V_{ref} može se prikazati kao kombinacija dvaju susjednih aktivnih vektora V_1 i V_2 , što je i ključni zadatak vektorske modulacije. Referentni vektor pozicioniramo vremenom trajanja aktivnih i nul-vektora unutar sklopne periode. Nakon izračuna vremena vođenja, ostatak sklopne periode je namijenjen nul-vektorima.

Vrijeme vođenja/zadržavanja (eng. *dwell time*) predstavlja vrijeme uključenja pojedine sklopke unutar sklopne periode T_s . Izračun je temeljen na uvjetu da srednja vrijednost napona na izlazu izmjenjivača u periodu T_s mora biti jednaka srednjoj vrijednosti referentnog vektora napona V_{ref} .



Slika 2.4. Aproksimacija referentnog vektora napona V_{ref}

$$\frac{1}{T_s} \int_0^{T_s} V_{ref} dt = \frac{1}{T_s} \int_0^{T_1} V_1 dt + \frac{1}{T_s} \int_{T_1}^{T_1+T_2} V_2 dt \quad (2.1)$$

T_1 i T_2 predstavljaju vremena trajanja aktivnih vektora V_1 i V_2 , pri čemu je $T_1 + T_2 \leq T_s$

$$V_{ref} = V_1 \frac{T_1}{T_s} + V_2 \frac{T_2}{T_s} \quad (2.2)$$

Rastavljanjem vektora na realni i imaginarni dio, te njihovim izjednačavanjem slijedi:

$$U_\alpha = \frac{2}{3} U_{DC} \frac{T_1}{T_s} + \frac{1}{3} U_{DC} \frac{T_2}{T_s} \quad (2.3)$$

$$U_\beta = \frac{1}{\sqrt{3}} U_{DC} \frac{T_2}{T_s} \quad (2.4)$$

Slijede potrebna vremena trajanja aktivnih vektora:

$$T_1 = T_s \frac{\sqrt{3}}{2U_{DC}} \left(\sqrt{3}U_\alpha - U_\beta \right) \quad (2.5)$$

$$T_2 = T_s \frac{\sqrt{3}}{U_{DC}} U_\beta \quad (2.6)$$

U idućoj tablici prikazani su izrazi za trajanja aktivnih vektora za sve sektore. Vrijeme t_1 predstavlja vrijeme trajanja aktivnog vektora V_1 , V_3 ili V_5 (uključen jedan tranzistor u gornjoj grani), dok vrijeme t_2 predstavlja vrijeme trajanja aktivnog vektora V_2 , V_4 ili V_6 (uključena dva tranzistora u gornjoj grani).

Ova vremena se uvode s ciljem dobivanja vremenski simetrično raspoređenog vođenja tranzistor-sklopki.

Sektor	t_1	t_2
I (T_1 i T_2)	$T_s \frac{\sqrt{3}}{2U_{DC}} (\sqrt{3}U_\alpha - U_\beta)$	$T_s \frac{\sqrt{3}}{U_{DC}} U_\beta$
II (T_2 i T_3)	$-T_s \frac{\sqrt{3}}{2U_{DC}} (\sqrt{3}U_\alpha - U_\beta)$	$T_s \frac{\sqrt{3}}{2U_{DC}} (\sqrt{3}U_\alpha + U_\beta)$
III (T_3 i T_4)	$T_s \frac{\sqrt{3}}{U_{DC}} U_\beta$	$-T_s \frac{\sqrt{3}}{2U_{DC}} (\sqrt{3}U_\alpha + U_\beta)$
IV (T_4 i T_5)	$-T_s \frac{\sqrt{3}}{U_{DC}} U_\beta$	$-T_s \frac{\sqrt{3}}{2U_{DC}} (\sqrt{3}U_\alpha - U_\beta)$
V (T_5 i T_6)	$-T_s \frac{\sqrt{3}}{2U_{DC}} (\sqrt{3}U_\alpha + U_\beta)$	$T_s \frac{\sqrt{3}}{2U_{DC}} (\sqrt{3}U_\alpha - U_\beta)$
VI (T_6 i T_1)	$T_s \frac{\sqrt{3}}{2U_{DC}} (\sqrt{3}U_\alpha + U_\beta)$	$-T_s \frac{\sqrt{3}}{U_{DC}} U_\beta$

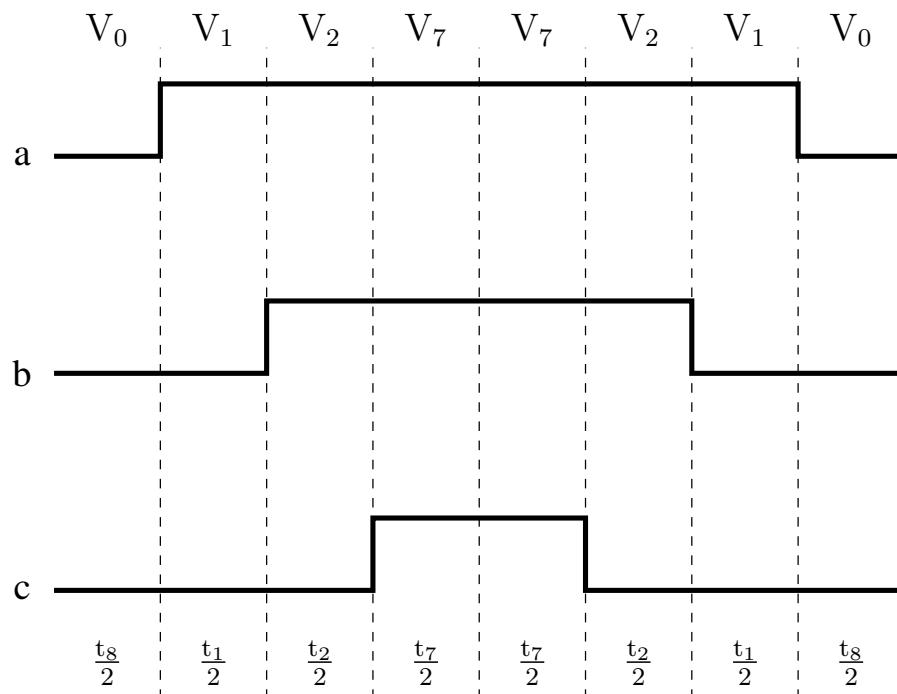
Tablica 2.1. Vremena trajanja sklopnih stanja u pojedinim sektorima

Nakon što se izračunaju vremena t_1 i t_2 , ostatak sklopne periode T_s je namijenjen nultim vektorima, čiji smještaj ovisi o vrsti vektorske modulacije. Mora biti zadovoljen uvjet:

$$T_s = t_1 + t_2 + t_7 + t_8 \quad (2.7)$$

Najčešće korištena vektorska modulacija širine impulsa je ona sa simetričnim smještajem nultih vektora, kod koje oni jednako traju, a ostatak sklopne periode dijele na pola.

$$t_7 = t_8 = \frac{T_s - t_1 - t_2}{2} \quad (2.8)$$



Slika 2.5. Valni oblici upravljačkih signala a, b i c unutar sklopne periode T_s

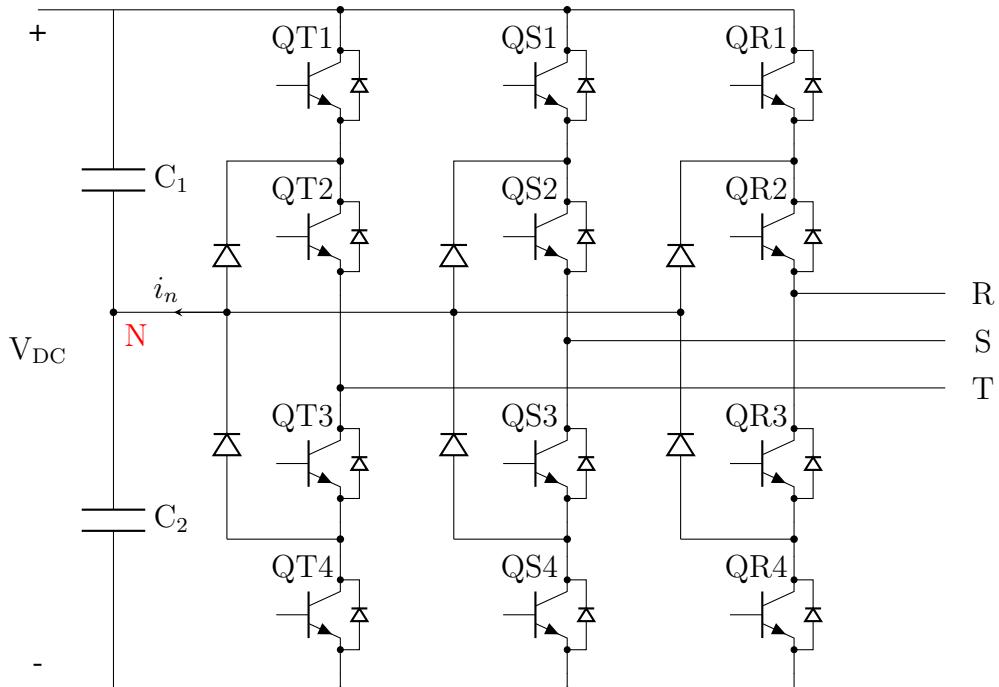
3. Trorazinski izmjenjivač s neutralnom pričvršćenom točkom

Od višerazinskih pretvarača, samo je trorazinski široko primjenjen kod srednjenačonskih poljoprivrednih pretvarača velike snage [1]. Neke od njegovih karakteristika su smanjeno harmoničko izobličenje (eng. *Total Harmonic Distortion; THD*), manje promjene napona uslijed brzih preklapanja poluvodičkih sklopki¹, te posljedično manje naponsko opterećenje sklopki (polovica napona međukruga). Istosmjerni međukrug je podijeljen na dva kondenzatora kao spremnika energije; na taj način se postiže 'plivajuća' neutralna točka.

Svaka od triju grana trorazinskog izmjenjivača ima 4 poluvodičke sklopke (IGBT ili GCT) s antiparalelnim diodama. Neutralna točka je ostvarena s dva kondenzatora u međukrugu, na koju su spojene i pritezne diode (eng. *clamping diodes*). Napon na svakom od kondenzatora je obično polovica napona međukruga, međutim oni mogu biti nabijani/izbijani **neutralnom strujom** i_n , što uzrokuje devijaciju napona neutralne točke.

3.1. Topologija i princip rada

U nastavku je prikazana topologija izmjenjivača i detaljno opisan princip rada.



Slika 3.1. Topologija trorazinskog NPC izmjenjivača

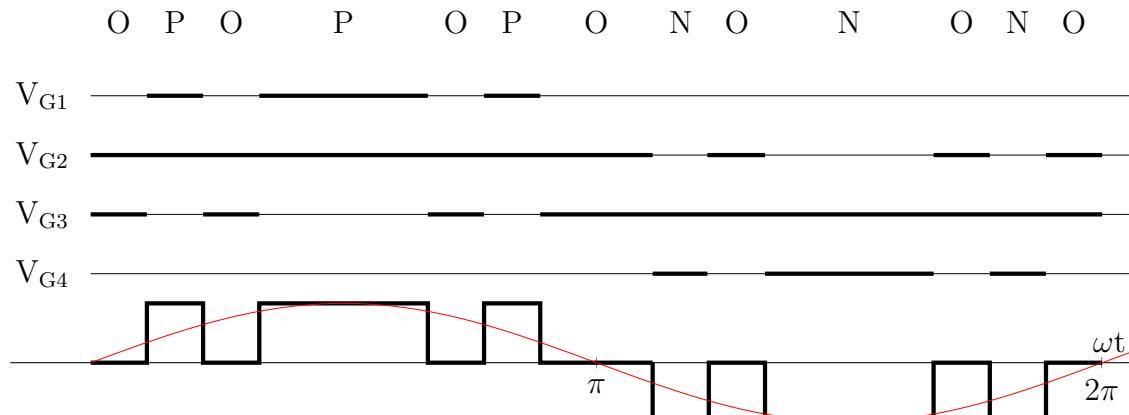
¹ dv/dt ; ovisno o naponu međukruga, može iznositi i preko 10,000 V/ μ s, te dovesti do prekomjernog naprezanja izolacije namota električnog stroja

Sklopno stanje	Qx1	Qx2	Qx3	Qx4	Fazni napon V_{XN}
P	On	On	Off	Off	$\frac{V_{DC}}{2}$
O	Off	On	On	Off	0
N	Off	Off	On	On	$-\frac{V_{DC}}{2}$

Tablica 3.1. Sklopna stanja trorazinskog izmjenjivača

Prema tablici 3.1, sklopno stanje 'P' označava da su gornje dvije sklopke u grani uključene, te je pripadajući napon faze u odnosu na neutralnu točku tada jednak polovici napona međukruga. Nadalje, sklopno stanje 'N' označava da su donje dvije sklopke u grani uključene, te je pripadajući napon faze u odnosu na neutralnu točku tada jednak polovici napona međukruga s negativnom vrijednošću.

Naposljetku, sklopno stanje 'O' označava da su unutarnje sklopke (Qx2 i Qx3) uključene, te je pripadajući napon faze jednak naponu neutralne točke (faza je spojena na neutralnu točku preko pritezne diode). Iz tablice 3.1 je vidljivo da su sklopna stanja sklopki Qx1 i Qx3, te Qx2 i Qx4 komplementarna.

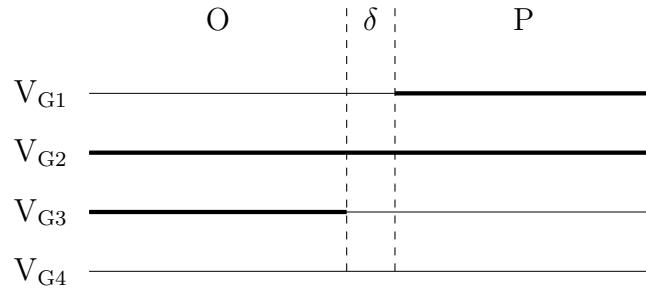


Slika 3.2. Sklopna stanja, upravljački impulsi i napon faze V_{TN}

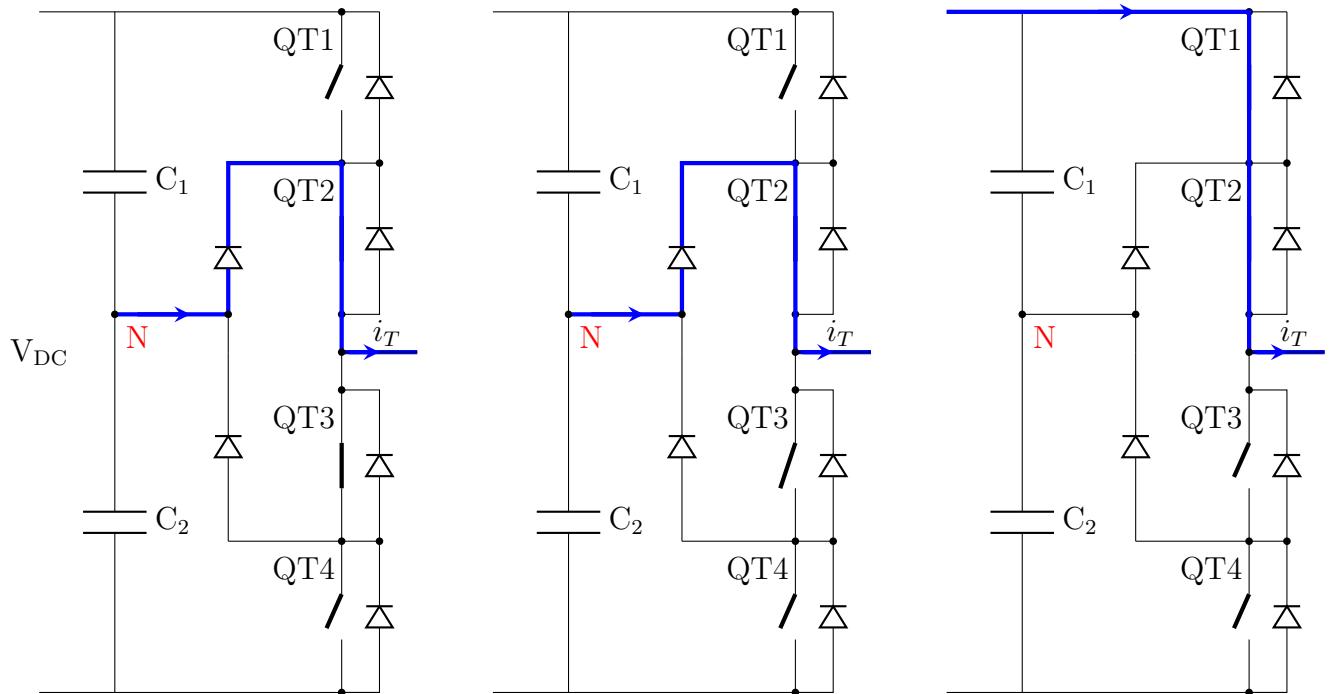
Na slici 3.2 prikazana je moguća strategija sklapanja kako bi se dobio fazni napon s tri razine ($\pm V_{DC}/2$ i 0) koji se mijenja po prirodi sinusne funkcije. Prikazana su i sklopna stanja pojedinih tranzistorских sklopki u jednoj grani.

Linijski napon se može dobiti kao razlika faznih napona $V_{RS} = V_{RN} - V_{SN}$. Fazni naponi su identični u sve tri faze, ali fazno pomaknuti za 120° , dok linijski napon ima ukupno 5 mogućih naponskih razina: $\pm V_{DC}$, $\pm \frac{V_{DC}}{2}$ i 0.

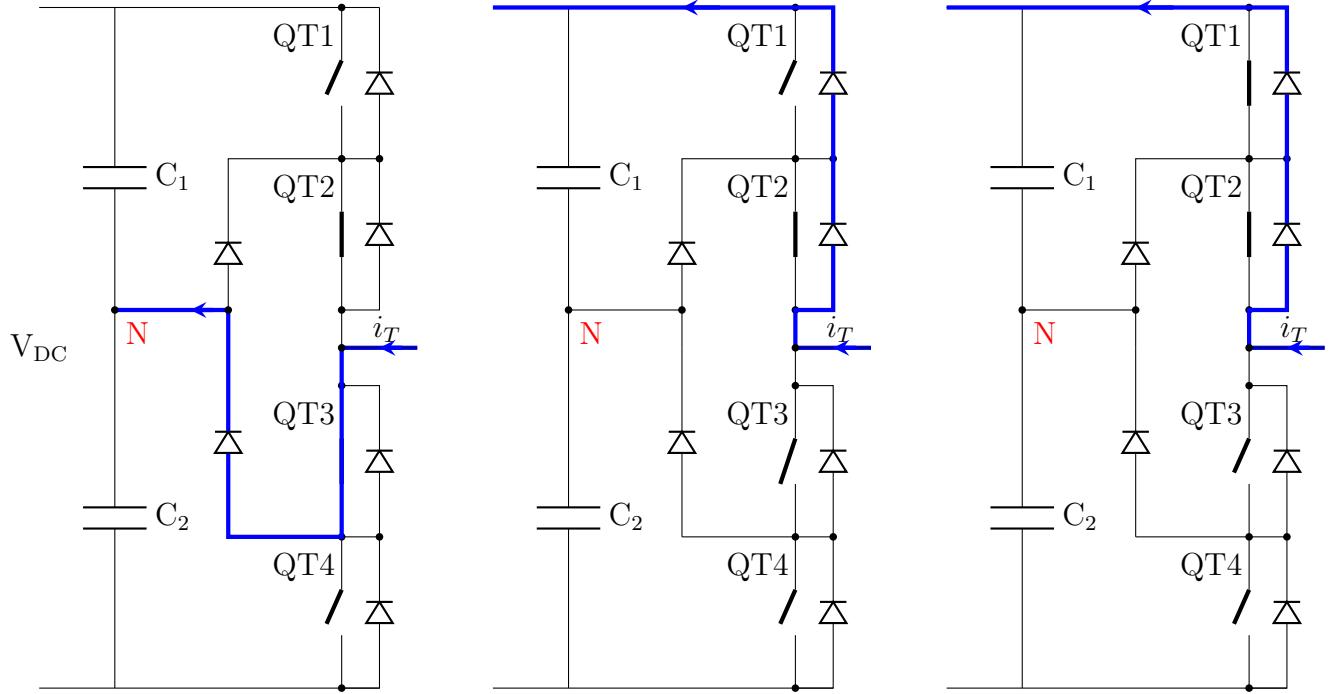
Komutaciju ćemo razmotriti na primjeru promjene iz sklopog stanja **O** u sklopno stanje **P**, na način da se uključi sklopka QT1, a isključi sklopka QT3. Slika 3.3 prikazuje upravljačke impulse za navedeni slučaj, s uključenim mrvim vremenom δ .



Slika 3.3. Upravljački signali za komutaciju iz sklopog stanja **O** u sklopno stanje **P**



Slika 3.4. Komutacija tijekom prijelaza iz sklopog stanja **O** u stanje **P** za $i_T > 0$; slijeva na desno: **O**, δ , **P**



Slika 3.5. Komutacija tijekom prijelaza iz sklopnog stanja **O** u stanje **P** za $i_T < 0$; slijeva na desno: **O**, δ , **P**

Prepostavlja se da je fazna struja i_T konstantna tijekom komutacije (induktivni teret + kratki vremenski interval), da je na kondenzatorima istosmјernog međukruga napon zadržan na $\frac{V_{DC}}{2}$, te da su sve sklopke idealne.

Slika 3.4: Komutacija s $i_T > 0$.

U sklopnom stanju **O**, sklopke QT1 i QT4 su isključene, a QT2 i QT3 uključene. Gornja pritezna dioda je propusno polarizirana, odnosno vodi uslijed pozitivne fazne struje. Napon na uključenim sklopkama (QT2 i QT3) je 0 V, a na isključenim (QT1 i QT4) napon je jednak $\frac{V_{DC}}{2}$.

Tijekom δ intervala (tzv. mrvog vremena), sklopka QT3 se isključuje, prilikom čega se put toka struje ne mijenja. Međutim, dolazi do preraspodjele napona na tranzistorskim sklopkama, pa je sada na QT1 napon $\frac{V_{DC}}{2}$, a na svakoj od QT3 i QT4 napon $\frac{V_{DC}}{4}$.

U sklopnom stanju **P**, uključuje se sklopka QT1, te je sada napon na njoj jednak 0. Gornja pritezna dioda je sada nepropusno polarizirana, a tok struje se sada zatvara preko QT1. Pošto su sklopke QT3 i QT4 i dalje isključene, napon na obje od njih je sada $\frac{V_{DC}}{2}$.

Slika 3.5: Komutacija s $i_T < 0$.

U sklopnom stanju **O**, sklopke QT2 i QT3 su uključene, a donja pritezna dioda je propusno polarizirana, odnosno vodi uslijed negativne fazne struje. Napon na isključenim sklopkama QT1 i QT4 je $\frac{V_{DC}}{2}$.

Tijekom δ intervala (tzv. mrvog vremena), sklopka QT3 se isključuje. Pošto se struja induktivnog karaktera ne može trenutno promijeniti, ona forsira povratne diode sklopki QT1 i QT2 u stanje vođenja, uslijed čega i napon na tim sklopkama postaje 0. Uslijed isključenja sklopke QT3, napon na QT4 neće biti veći od polovice napona međukruga zbog donje stezne diode, a neće biti ni niži jer je ekvivalentni otpor isključene sklopke QT3 uvijek niži od onog isključene sklopke QT4. Stoga se napon na QT3 povećava s 0 na $\frac{V_{DC}}{2}$, dok je napon na QT4 zadržan na $\frac{V_{DC}}{2}$.

U sklopnom stanju **P**, uključenje sklopke QT1 ne utječe na zbivanja u pretvaraču. Iako su sklopke QT1 i QT2 uključene, one ne vode struju zbog vođenja njihovih povratnih dioda.

Može se zaključiti kako sve tranzistorske sklopke u trorazinskom izmjenjivaču podnose maksimalno polovicu napona istosmjernog međukruga tijekom komutacije iz sklopog stanja **O** u sklopno stanje **P**. Isto vrijedi i za sve ostale promjene sklopnih stanja. Stoga ovaj izmjenjivač nema problem **dinamičkog dijeljenja napona** (eng. *dynamic voltage sharing*).

Valja naglasiti kako sklapanje izravno iz **P** u **N**, i obrnuto, nije dozvoljeno zbog sklapanja sve 4 sklopke u grani istovremeno, prilikom čega dinamički napon na svakoj od njih ne bi bio zadržan, a i sklopni gubici bi bili dvostruko veći.

Zaključno, prednosti trorazinskog izmjenjivača s pričvršćenom neutralnom točkom su:

- **nema dinamičkog dijeljenja napona** (svaka od tranzitorskih sklopki podnosi samo polovicu napona međukruga tijekom komutacije)
- **izjednačavanje statičkog napona bez korištenja dodatnih komponenti** (moguće kada je struja curenja (eng. *leakage current*) prve i četvrte sklopke u grani manja od druge i treće sklopke u grani)
- **niski THD i dv/dt** (valni oblici linijskih napona imaju 5 razina, što dovodi do manjeg harmoničkog izobličenja i promjena napona u odnosu na dvorazinski izmjenjivač na istom naponu i sklopnoj frekvenciji)

Međutim, NPC izmjenjivač ima i određene nedostatke, poput dodatnih priteznih dioda, kompleksnog PWM-a, te plivajućeg potencijala neutralne točke. Ovo poglavlje obrađeno je prema [3].

3.2. Vektorska modulacija trorazinskog izmjenjivača

Kao što je ranije opisano, tri moguća sklopna stanja u svakoj grani izmjenjivača označavamo s: **P**, **O** i **N**. Uvezši u obzir sve tri grane/faze, dobivamo 27 mogućih kombinacija sklopnih stanja (3^3). Tih 27 sklopnih stanja odgovara 19 naponskih vektora (tablica 3.2), čiji dijagram je prikazan na slici 1.11. Ovisno o njihovoj amplitudi (duljini), vektori se mogu podijeliti u 4 skupine:

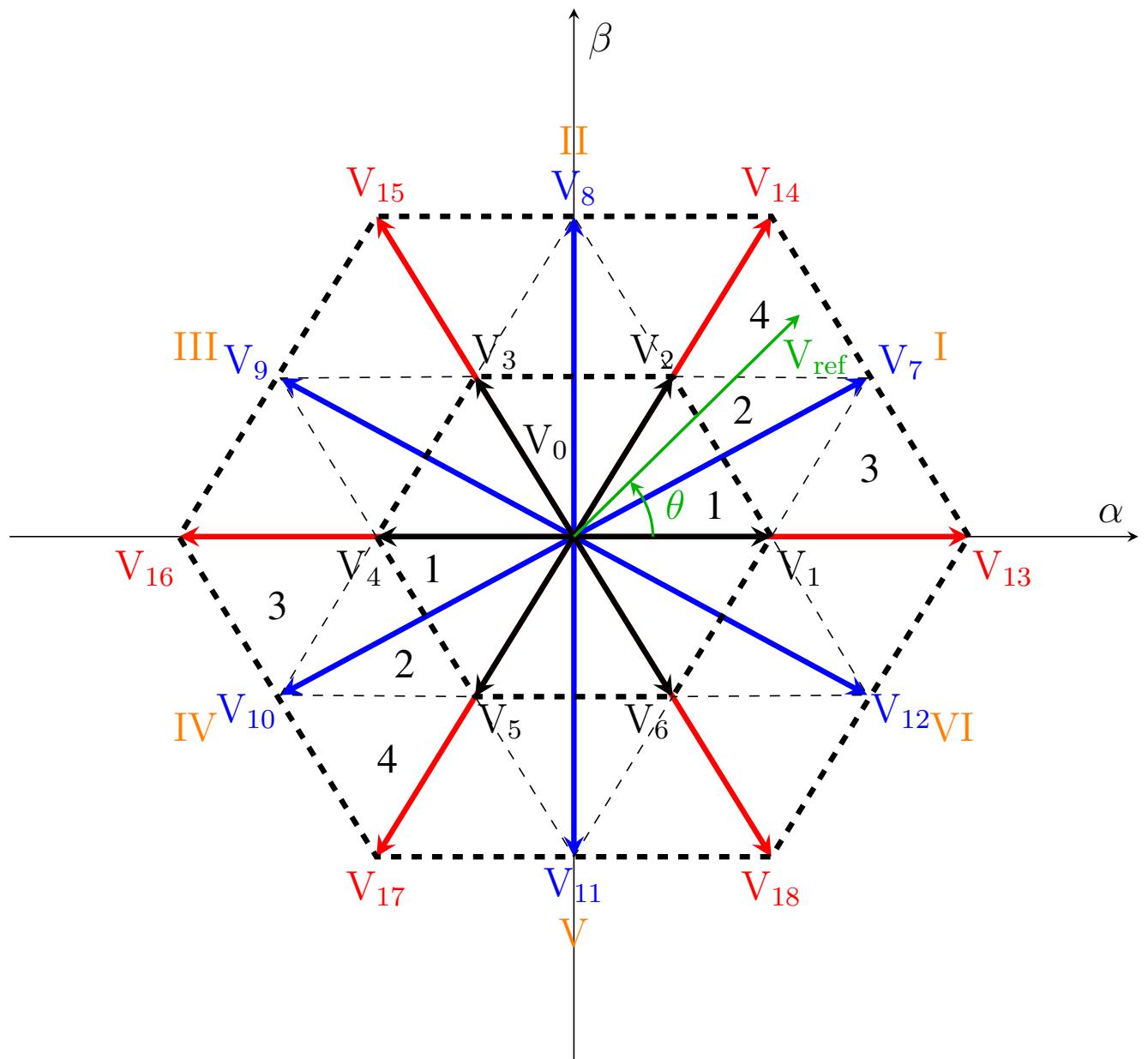
- **nul-vektor** (amplitude 0; sklopna stanja **PPP**, **OOO** i **NNN**)
- **mali vektori** (amplitude $\frac{V_{DC}}{3}$; od \vec{V}_1 do \vec{V}_6 ; svaki od njih ima 2 pripadna sklopna stanja)
- **srednji vektori** (amplitude $\frac{\sqrt{3}}{3}V_{DC}$; od \vec{V}_7 do \vec{V}_{12})
- **veliki vektori** (amplitude $\frac{2}{3}V_{DC}$; od \vec{V}_{13} do \vec{V}_{18})

Naponski vektor	Sklopno stanje	Skupina vektora	Amplituda vektora
\vec{V}_0	[PPP], [OOO], [NNN]	nul-vektor	0
\vec{V}_1	[POO], [ONN]		$\frac{1}{3}V_{DC}$
\vec{V}_2	[PPO], [OON]		
\vec{V}_3	[OPO], [NON]		
\vec{V}_4	[OPP], [NOO]		
\vec{V}_5	[OOP], [NNO]		
\vec{V}_6	[POP], [ONO]	srednji vektori	$\frac{\sqrt{3}}{3}V_{DC}$
\vec{V}_7	[PON]		
\vec{V}_8	[OPN]		
\vec{V}_9	[NPO]		
\vec{V}_{10}	[NOP]		
\vec{V}_{11}	[ONP]		
\vec{V}_{12}	[PNO]	veliki vektori	$\frac{2}{3}V_{DC}$
\vec{V}_{13}	[PNN]		
\vec{V}_{14}	[PPN]		
\vec{V}_{15}	[NPN]		
\vec{V}_{16}	[NPP]		
\vec{V}_{17}	[NNP]		
\vec{V}_{18}	[PNP]		

Tablica 3.2. Naponski vektori i pripadna sklopna stanja

Za olakšavanje izračuna vremena zadržavanja, vektorski dijagram se dijeli na 6 sektora (I, II, III, IV, V i VI; kao i kod dvorazinskih pretvarača), a zatim se svaki od tih sektora podijeli na četiri podsektora (1, 2, 3 i 4).

Kao i kod dvorazinskih pretvarača, izračun je temeljen na uvjetu da srednja vrijednost napona na izlazu izmjenjivača u periodu T_s mora biti jednaka srednjoj vrijednosti referentnog vektora napona \vec{V}_{ref} . Drugim riječima, umnožak referentnog vektora i sklopne periode mora biti jednak zbroju napona pomnoženih s vremenskim intervalom odabranih vektora.



Slika 3.6. Vektorski dijagram trorazinskog izmjenjivača uz definirane sektore i regije

Najbolji način sastavljanja referentnog vektora, u smislu harmoničkog izobličenja izlaznog napona, je pomoću tri najbliža stacionarna vektora. Na primjer, ako se \vec{V}_{ref} nalazi u podsektoru 4 sektora I, kao što je prikazano na slici 3.6, tri najbliža stacionarna vektora su \vec{V}_2 , \vec{V}_7 i \vec{V}_{14} , iz čega slijedi

$$\vec{V}_2 T_a + \vec{V}_7 T_b + \vec{V}_{14} T_c = \vec{V}_{ref} T_s \quad (3.1)$$

$$T_a + T_b + T_c = T_s \quad (3.2)$$

gdje su T_a , T_b i T_c vremena zadržavanja pripadnih naponskih vektora.

Naponski vektori \vec{V}_2 , \vec{V}_7 , \vec{V}_{14} i \vec{V}_{ref} mogu se, na temelju tablice 3.2 i slike 3.6, matematički izraziti kao

$$\vec{V}_2 = \frac{1}{3} V_{DC} e^{j\frac{\pi}{3}}$$

$$\vec{V}_7 = \frac{\sqrt{3}}{3} V_{DC} e^{j\frac{\pi}{6}}$$

$$\vec{V}_{14} = \frac{2}{3} V_{DC} e^{j\frac{\pi}{3}}$$

$$\vec{V}_{ref} = V_{ref} e^{j\theta}$$

Uvrštavanjem tih izraza u jednadžbu (3.1), slijedi

$$\frac{1}{3} V_{DC} e^{j\frac{\pi}{3}} T_a + \frac{\sqrt{3}}{3} V_{DC} e^{j\frac{\pi}{6}} T_b + \frac{2}{3} V_{DC} e^{j\frac{\pi}{3}} T_c = V_{ref} e^{j\theta} T_s, \quad (3.3)$$

odnosno

$$V_{DC} \left(\frac{1}{3} \left(\cos \frac{\pi}{3} + j \sin \frac{\pi}{3} \right) T_a + \frac{\sqrt{3}}{3} \left(\cos \frac{\pi}{6} + j \sin \frac{\pi}{6} \right) T_b + \frac{2}{3} \left(\cos \frac{\pi}{3} + j \sin \frac{\pi}{3} \right) T_c \right) = V_{ref} (\cos \theta + j \sin \theta) T_s \quad (3.4)$$

Razdvajanjem jednadžbe (3.4) na realni i imaginarni dio dobiva se sustav tri jednadžbe s tri nepoznanice

$$\begin{aligned} \frac{1}{6} V_{DC} T_a + \frac{1}{2} V_{DC} T_b + \frac{1}{3} V_{DC} T_c &= V_{ref} \cos \theta T_s \\ \frac{\sqrt{3}}{6} V_{DC} T_a + \frac{\sqrt{3}}{6} V_{DC} T_b + \frac{\sqrt{3}}{3} V_{DC} T_c &= V_{ref} \sin \theta T_s \\ T_s &= T_a + T_b + T_c \end{aligned}$$

odnosno

$$T_a + 3T_b + 2T_c = 6 \frac{V_{ref}}{V_{DC}} \cos \theta T_s$$

$$\sqrt{3}T_a + \sqrt{3}T_b + 2\sqrt{3}T_c = 6 \frac{V_{ref}}{V_{DC}} \sin \theta T_s$$

$$T_a + T_b + T_c = T_s$$

Uvrštavanjem treće jednadžbe u drugu slijedi

$$\sqrt{3}T_s - \sqrt{3}T_b - \sqrt{3}T_c + \sqrt{3}T_b + 2\sqrt{3}T_c = 6 \frac{V_{ref}}{V_{DC}} \sin \theta T_s$$

$$\sqrt{3}T_s + \sqrt{3}T_c = 6 \frac{V_{ref}}{V_{DC}} \sin \theta T_s$$

$$\sqrt{3}T_c = T_s \left(6 \frac{V_{ref}}{V_{DC}} \sin \theta - \sqrt{3} \right)$$

$$T_c = T_s \left(2\sqrt{3} \frac{V_{ref}}{V_{DC}} \sin \theta - 1 \right)$$

Ako definiramo modulacijski indeks kao

$$m_a = \sqrt{3} \frac{V_{ref}}{V_{DC}}, \quad (3.5)$$

slijede sva tri rješenja

$$T_a = T_s \left[2 - 2m_a \sin \left(\frac{\pi}{3} + \theta \right) \right] \quad (3.6)$$

$$T_b = T_s \left[2m_a \sin \left(\frac{\pi}{3} - \theta \right) \right] \quad (3.7)$$

$$T_c = T_s (2m_a \sin \theta - 1) \quad (3.8)$$

Maksimalna duljina referentnog vektora napona \vec{V}_{ref} jednaka je polumjeru šesterokutu upisane kružnice. U ovom slučaju, to je ujedno i duljina stacionarnih srednjih vektora napona $\frac{\sqrt{3}}{3}V_{DC}$.

$$V_{ref,max} = \frac{\sqrt{3}}{3}V_{DC} \quad (3.9)$$

Uvrštavanjem jednadžbe (3.9) u jednadžbu za modulacijski indeks slijedi da je maksimalni modulacijski indeks jednak 1.

$$m_{a,max} = \sqrt{3} \frac{\frac{\sqrt{3}}{3}V_{DC}}{V_{DC}} = 1 \quad (3.10)$$

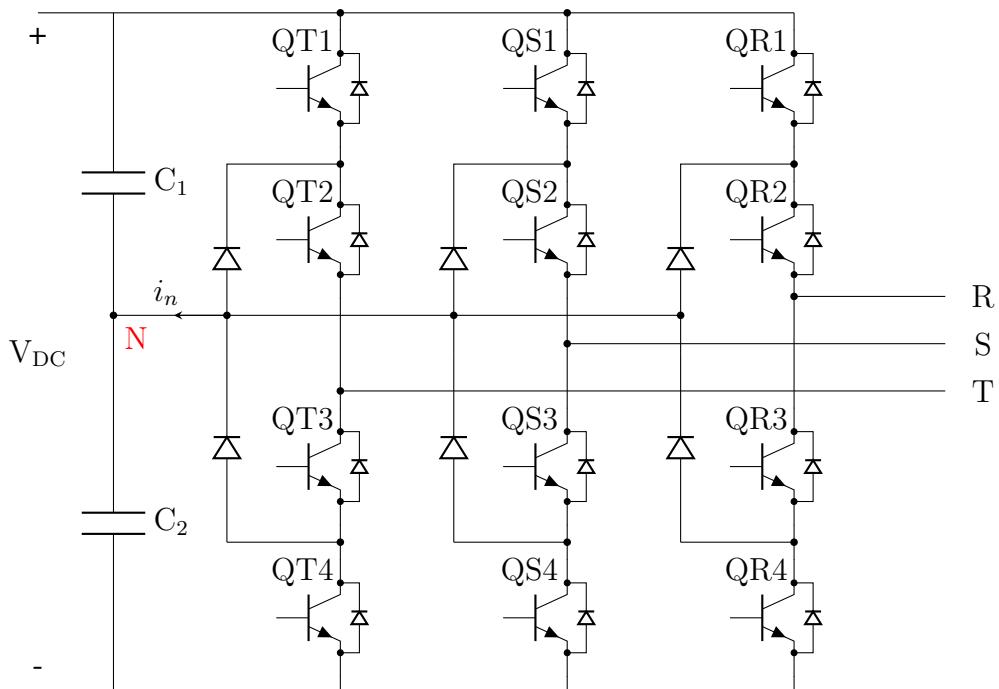
Podsektor	T _a	T _b	T _c
1	$\vec{V}_0 : T_s [1 - 2m_a \sin (\frac{\pi}{3} + \theta)]$	$\vec{V}_1 : T_s [2m_a \sin (\frac{\pi}{3} - \theta)]$	$\vec{V}_2 : T_s (2m_a \sin \theta)$
2	$\vec{V}_1 : T_s (1 - 2m_a \sin \theta)$	$\vec{V}_2 : T_s [1 - 2m_a \sin (\frac{\pi}{3} - \theta)]$	$\vec{V}_7 : T_s [2m_a \sin (\frac{\pi}{3} + \theta) - 1]$
3	$\vec{V}_1 : T_s [2 - 2m_a \sin (\frac{\pi}{3} + \theta)]$	$\vec{V}_7 : T_s [2m_a \sin \theta]$	$\vec{V}_{13} : T_s [2m_a \sin (\frac{\pi}{3} - \theta) - 1]$
4	$\vec{V}_2 : T_s [2 - 2m_a \sin (\frac{\pi}{3} + \theta)]$	$\vec{V}_7 : T_s [2m_a \sin (\frac{\pi}{3} - \theta)]$	$\vec{V}_{14} : T_s (2m_a \sin \theta - 1)$

Tablica 3.3. Vremena zadržavanja stacionarnih vektora za \vec{V}_{ref} u sektoru I

Jednadžbe iz tablice 3.3 mogu se koristiti i za izračun vremena zadržavanja kada je \vec{V}_{ref} u bilo kojem sektoru, s time da se višekratnik $\frac{\pi}{3}$ oduzima od θ tako da modificirani kut upada u područje između 0 i $\frac{\pi}{3}$.

4. Implementacija vektorske modulacije trorazinskog izmjenjivača

Postoje razne metode implementacije vektorske modulacije, a najpopularnija je ona sa simetričnim smještajem nultih vektora (eng. *center-aligned*), kod koje nul-vektori traju jednako, a ostatak sklopne periode dijele po polu [2]. **U nastavku je opisana implementacija metode prema [3].** Ova metoda je ujedno i najefikasnija za implementaciju na mikrokontroler s obzirom na konfiguraciju samih ePWM jedinica (npr. načina rada brojača u *Action Qualifier* podjedinici korištenog mikrokontrolera koji je opisan u idućem poglavlju). Zbog lakšeg praćenja, u nastavku su ponovno prikazane topologija i vektorski dijagram trorazinskog pretvarača, te tablica sklopnih stanja i naponskih vektora.



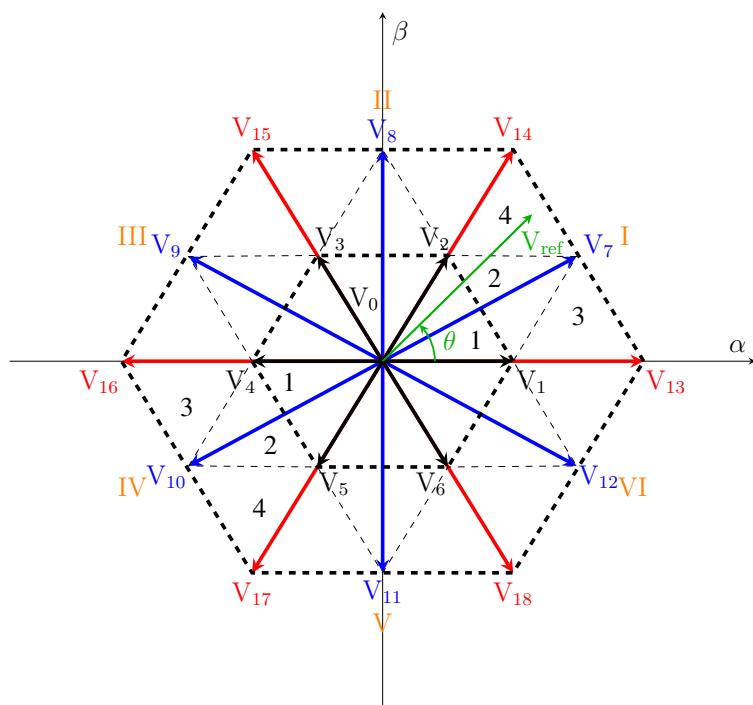
Slika 4.1. Topologija trorazinskog NPC izmjenjivača

Sklopno stanje	Qx1	Qx2	Qx3	Qx4	Fazni napon V_{XN}
P	On	On	Off	Off	$\frac{V_{DC}}{2}$
O	Off	On	On	Off	0
N	Off	Off	On	On	$-\frac{V_{DC}}{2}$

Tablica 4.1. Sklopna stanja trorazinskog izmjenjivača

Naponski vektor	Sklopno stanje	Skupina vektora	Amplituda vektora
\vec{V}_0	[PPP], [OOO], [NNN]	nul-vektor	0
\vec{V}_1	[POO], [ONN]		
\vec{V}_2	[PPO], [OON]		
\vec{V}_3	[OPO], [NON]	mali vektori	$\frac{1}{3}V_{DC}$
\vec{V}_4	[OPP], [NOO]		
\vec{V}_5	[OOP], [NNO]		
\vec{V}_6	[POP], [ONO]		
\vec{V}_7	[PON]		
\vec{V}_8	[OPN]		
\vec{V}_9	[NPO]	srednji vektori	$\frac{\sqrt{3}}{3}V_{DC}$
\vec{V}_{10}	[NOP]		
\vec{V}_{11}	[ONP]		
\vec{V}_{12}	[PNO]		
\vec{V}_{13}	[PNN]		
\vec{V}_{14}	[PPN]		
\vec{V}_{15}	[NPN]	veliki vektori	$\frac{2}{3}V_{DC}$
\vec{V}_{16}	[NPP]		
\vec{V}_{17}	[NNP]		
\vec{V}_{18}	[PNP]		

Tablica 4.2. Naponski vektori i pripadna sklopna stanja



Slika 4.2. Vektorski dijagram trorazinskog izmjenjivača uz definirane sektore i regije

Podsektor	T _a	T _b	T _c
1	$\vec{V}_1 : T_s [2m_a \sin(\frac{\pi}{3} - \theta)]$	$\vec{V}_0 : T_s [1 - 2m_a \sin(\frac{\pi}{3} + \theta)]$	$\vec{V}_2 : T_s (2m_a \sin \theta)$
2	$\vec{V}_1 : T_s (1 - 2m_a \sin \theta)$	$\vec{V}_7 : T_s [2m_a \sin(\frac{\pi}{3} + \theta) - 1]$	$\vec{V}_2 : T_s [1 - 2m_a \sin(\frac{\pi}{3} - \theta)]$
3	$\vec{V}_1 : T_s [2 - 2m_a \sin(\frac{\pi}{3} + \theta)]$	$\vec{V}_7 : T_s [2m_a \sin \theta]$	$\vec{V}_{13} : T_s [2m_a \sin(\frac{\pi}{3} - \theta) - 1]$
4	$\vec{V}_{14} : T_s (2m_a \sin \theta - 1)$	$\vec{V}_7 : T_s [2m_a \sin(\frac{\pi}{3} - \theta)]$	$\vec{V}_2 : T_s [2 - 2m_a \sin(\frac{\pi}{3} + \theta)]$

Tablica 4.3. Vremena zadržavanja stacionarnih vektora za \vec{V}_{ref} u sektoru I

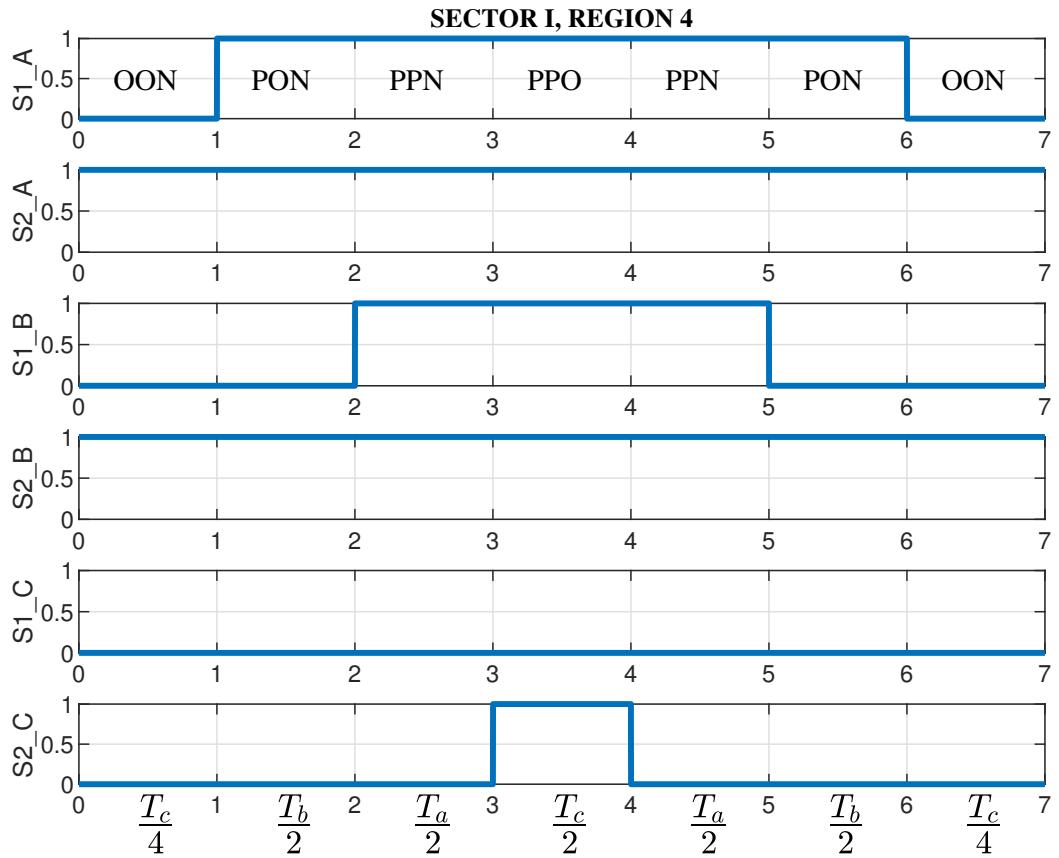
Prilikom dizajniranja sklopne sekvene treba imati na umu spomenuti nedostatak trorazinskog izmjenjivača s neutralnom točkom, a to je fluktuacija napona neutralne točke. U idealnom slučaju, napon istosmjernog međukruga jednako je raspoređen na oba kondenzatora. Međutim, zbog tolerancija i neidealnosti samih kondenzatora, ali i utjecaja sklopnih stanja opisanih u teorijskom uvodu (vidi potpoglavlje 3.1.), dolazi do neravnomjerne raspodjele napona.

S obzirom na navedeno, nužno je poštivanje idućih pravila [3]:

- a) prilikom promjene sklopnog stanja, samo jedna sklopka u grani je isključena i samo jedna uključena
- b) prijelaz referentnog vektora iz jednog sektora i/ili regije u drugi/u podrazumijeva minimalni broj sklapanja (ili niti jedno ako je moguće)
- c) utjecaj sklapanja na fluktuaciju napona neutralne točke je minimalan

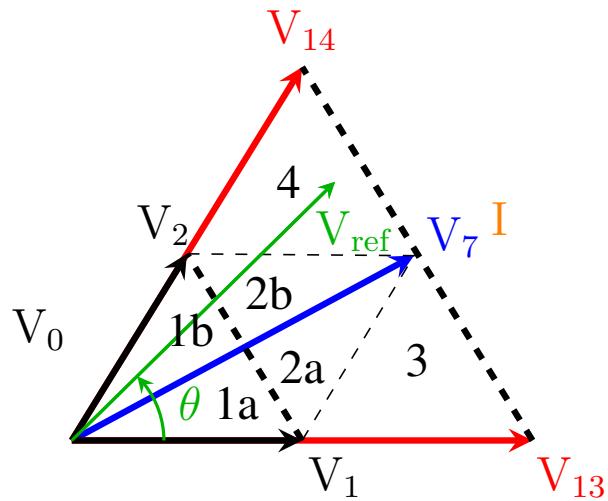
Mali vektori ($\vec{V}_1, \dots, \vec{V}_6$) imaju dominantni utjecaj na napon neutralne točke; tzv. *pozitivni vektor* uzrokuje porast napona neutralne točke, a *negativni vektor* smanjenje. Srednji vektori ($\vec{V}_7, \dots, \vec{V}_{12}$) imaju manji i neodređen utjecaj, dok veliki vektori te nul-vektor nemaju nikakav utjecaj na devijaciju napona neutralne točke. Ovo vrijedi isključivo za motorski režim rada, gdje je tok energije definiran od mreže prema trošilu.

Kako bi se minimizirao utjecaj sklapanja na napon neutralne točke, vrijeme vođenja dodijeljeno malom vektoru u jednoj sklopnoj periodi mora biti jednako raspoređeno između *pozitivnog* i *negativnog* malog vektora. Kada je \vec{V}_{ref} u podsektoru 3 ili 4, samo jedan mali vektor je uključen, što znači da je samo potrebno podijeliti vrijeme vođenja između *pozitivnog* i *negativnog* na pola. Slika 4.3 prikazuje sklopnu sekvensu kada se \vec{V}_{ref} nalazi u regiji 4 sektora 1, uz zadovoljavanje gore navedenih pravila.



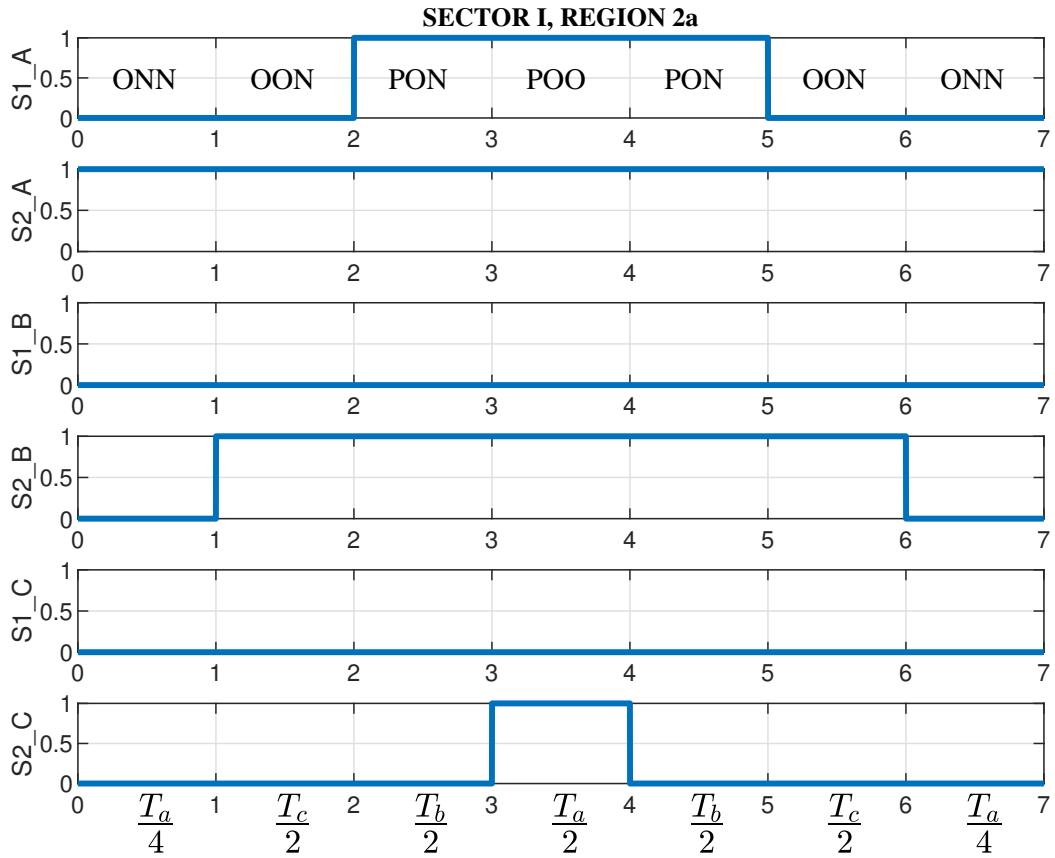
Slika 4.3. Sklopna sekvenca za regiju 4 sektora 1

Međutim, kada se \vec{V}_{ref} nalazi u regiji 1 ili 2, tvoren je s **dva** mala vektora, što znači da je potrebno podijeliti prvu i drugu regiju u tzv. *podregije* kako je prikazano na slici 4.4.



Slika 4.4. Podjela regija prvog sektora

Primjerice, kada se \vec{V}_{ref} nalazi u podregiji **2a**, tvore ga \vec{V}_1 , \vec{V}_2 i \vec{V}_7 . S obzirom da je referentni vektor bliži \vec{V}_1 nego \vec{V}_2 , pripadajuće vrijeme vođenja T_a vektora \vec{V}_1 je dulje od vremena T_c vektora \vec{V}_2 . Sklopna sekvenca za ovaj slučaj prikazana je na slici 4.5.



Slika 4.5. Sklopna sekvenca za podregiju 2a sektora 1

Analogno, kada se \vec{V}_{ref} nalazi u podregiji **2b** tvore ga ista tri vektora, ali je sada dominantni mali vektor \vec{V}_2 i njegovo pripadno vrijeme T_c .

Uz sve navedeno i uz zadovoljavanje prethodno navedenih pravila, može se zaključiti kako prijelaz referentnog vektora iz jednog sektora u drugi ne podrazumijeva nikakva sklapanja, dok prijelaz iz podregije **a** u podregiju **b** uvodi dodatno sklapanje. Trenutak tog sklapanja, ovisno o amplitudi referentnog vektora, grafički leži na vektoru srednje duljine \vec{V}_7 što je ilustrirano na slici 4.4.

4.1. Generiranje sklopnih sekvenci u MATLAB-u

U programskom paketu MATLAB najprije su eksplisitno definirana sklopna stanja za sektor 1 i sektor 2 kao 7×6 string matrice; 7 segmentna sklopna sekvenca \times 6 regija u svakom sektoru.

Sklopna stanja za preostale sektore dobivena su tzv. *tranzicijskim matricama*. Primjer funkcije za treći sektor prikazan je u nastavku.

```

1 %Definiranje tranzicijske matrice
2 TRANSITION_FROM_S1_TO_S3 = [ 'OOO' 'OOO'; 'ONN' 'NON'; 'POO' 'OPO'; 'PNP' '
3   'NPN'; 'PON' 'NPO'; 'OON' 'NOO'; 'PPO' 'OPP'; 'PPN' 'NPP' ];
4
5 %Generiranje sklopnih stanja za sektora 3 iz sektora 1
6 SECTOR_3_SW_STATES = string(zeros(size(SECTOR_1_SW_STATES)));
7 for j = 1:length(SECTOR_1_SW_STATES(1,:)) %Regije
8   for i = 1:length(SECTOR_1_SW_STATES(:,1)) %Sklopna stanja regije
9
10    %Pronalazak sklopnog stanja u tranzicijskoj matrici
11    tmpr = TRANSITION_FROM_S1_TO_S3(:,1) == SECTOR_1_SW_STATES(i,j);
12    ind = find(tmpr == 1);
13    SECTOR_3_SW_STATES(i,j) = TRANSITION_FROM_S1_TO_S3(ind,2);
14  end
15 end

```

Naposljeku je izvršena provjera prijelaza sklopnih stanja, tj. kriterij promjene samo jednog sklopnog stanja u svakom prijelazu. U svakoj *string* matrici se nužno mora promijeniti jedno sklopno stanje, što je realizirano sljedećim dijelom koda.

```

1 for j = 1:length(SECTOR_6_SW_STATES(1,:)) %Regije
2   for j = 2:length(SECTOR_6_SW_STATES(1,:)) %Sklopna stanja regije
3
4   %Prethodno i trenutno stanje u char array
5   SWS = char(SECTOR_6_SW_STATES(1,j-1));
6   SWS_NEXT = char(SECTOR_6_SW_STATES(1,j));
7
8   %Usporedba char-ova
9   SWS_COMPARE_BOOL = SWS == SWS_NEXT;
10  SWS_COMPARE_DOUBLE = double(SWS_COMPARE_BOOL);
11
12  %Provjera jesu li točno 2 pozicije iste (točno 1 promjena)
13  if sum(SWS_COMPARE_DOUBLE) == 2
14    SECTOR_6_CHECK(1,j) = 'OK';
15  else
16    SECTOR_6_CHECK(1,j) = 'NOT OK';
17  end
18 end
19 end

```

Nakon uspješne provjere generiranih sklopnih stanja, na temelju njih su generirane sklopne sekvence prikazane na 4.3 i 4.5, te sve preostale sklopne sekvence za svaku regiju i podregiju svakog sektora.

4.2. PLECS simulacija

Prije implementacije algoritma na mikrokontroleru, napravljena je simulaciju u programskom paketu PLECS (eng. *Piecewise Linear Electrical Circuit Simulation*). Ostvarene su ključne funkcionalnosti poput balansiranja napona istosmjernog međukruga i minimalnog vremena vođenja, opisane u nastavku.

4.2.1. Balansiranje napona istosmjernog međukruga

Kao što je ranije spomenuto, kako bi se minimizirao utjecaj sklapanja na napon neutralne točke, vrijeme vođenja dodijeljeno malom vektoru u jednoj sklopnoj periodi mora biti jednako raspoređeno između *pozitivnog* i *negativnog* malog vektora, tj. između oba sklopna stanja koja svaki mali vektor ima.

U nastavku slijedi opis algoritma u PLECS C-skripti. Najprije se određuje predznak struja u pojedinim fazama.

```

1   if (Ia_meas > 0) {
2       Ia_sign_out = 1;
3   } else {
4       Ia_sign_out = -1;
5   }
6   if (Ib_meas > 0) {
7       Ib_sign_out = 1;
8   } else {
9       Ib_sign_out = -1;
10  }
11  if (Ic_meas > 0) {
12      Ic_sign_out = 1;
13  } else {
14      Ic_sign_out = -1;
15  }
```

Ovisno o trenutnom sektoru i regiji, dodjeljuje se *trenutni predznak* s ciljem određivanja treba li se napon neutralne točke povećati ili smanjiti.

```

1   if (SECTOR == 1 || SECTOR == 3 || SECTOR == 5){
2       if (REGION == 1 || REGION == 3 || REGION == 5) {
3           if (SECTOR == 1){
4               CURRENT_SIGN = Ia_sign_out;
5           }
6           if (SECTOR == 3){
7               CURRENT_SIGN = Ib_sign_out;
8           }
9           if (SECTOR == 5){
10              CURRENT_SIGN = Ic_sign_out;
```

```

11      }
12  }
13
14  if(REGION == 2 || REGION == 4 || REGION == 6) {
15      if(SECTOR == 1){
16          CURRENT_SIGN = -1*Ic_sign_out;
17      }
18      if(SECTOR == 3){
19          CURRENT_SIGN = -1*Ia_sign_out;
20      }
21      if(SECTOR == 5){
22          CURRENT_SIGN = -1*Ib_sign_out;
23      }
24  }
25
26  }
27
28
29  if (SECTOR == 2 || SECTOR == 4 || SECTOR == 6){
30      if(REGION == 1 || REGION == 3 || REGION == 5){
31          if(SECTOR == 2){
32              CURRENT_SIGN = -1*Ic_sign_out;
33          }
34          if(SECTOR == 4){
35              CURRENT_SIGN = -1*Ia_sign_out;
36          }
37          if(SECTOR == 6){
38              CURRENT_SIGN = -1*Ib_sign_out;
39          }
40      }
41
42      if(REGION == 2 || REGION == 4 || REGION == 6){
43          if(SECTOR == 2){
44              CURRENT_SIGN = Ib_sign_out;
45          }
46          if(SECTOR == 4){
47              CURRENT_SIGN = Ic_sign_out;
48          }
49          if(SECTOR == 6){
50              CURRENT_SIGN = Ia_sign_out;
51          }
52      }
53  }

```

Nadalje, određuju se varijabilne granice regulatora napona neutralne točke, ovisne i o minimalnom vremenu vođenja tranzistorskih sklopki. Algoritam za minimalno vrijeme vođenja opisan je u idućem potpoglavlju.

```

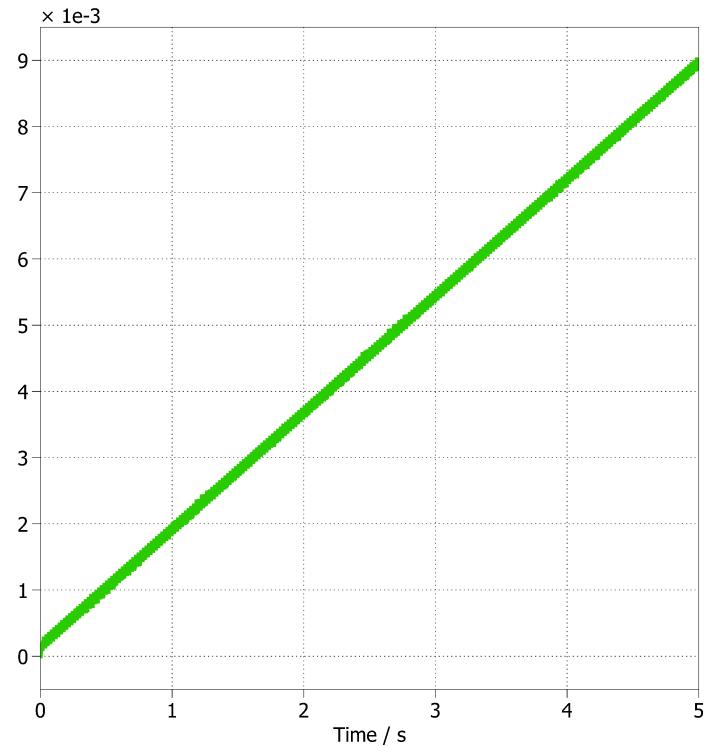
1  if (region == 0 || region == 2 || region == 4) {
2      if (CURRENT_SIGN > 0) {
3          NP_VOLT_CTRL_out_max = 0.5 * (0.5 * tau_a_sec_mod_out -
4              MIN_ON_TIME_SEC);
5          NP_VOLT_CTRL_out_min = -1.0 * (0.25 * tau_a_sec_mod_out -
6              MIN_ON_TIME_SEC);
7      } else {
8          NP_VOLT_CTRL_out_max = (0.25 * tau_a_sec_mod_out - MIN_ON_TIME_SEC);
9          NP_VOLT_CTRL_out_min = -0.5 * (0.5 * tau_a_sec_mod_out -
10             MIN_ON_TIME_SEC);
11     }
12 }
```

Ovaj dio osigurava limitiranje izlaza regulatora napona neutralne točke. Ostvaren je i *anti-windup* algoritam kako je prikazano u nastavku.

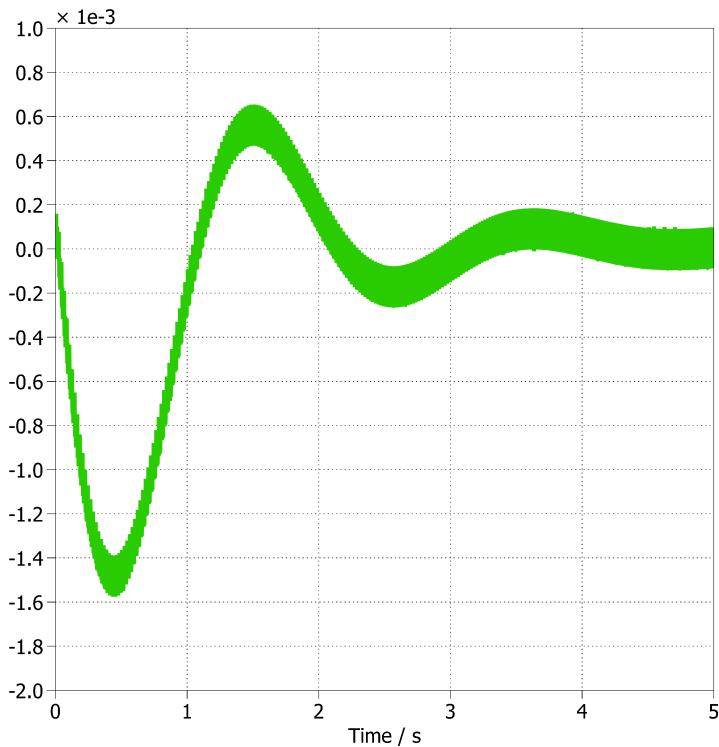
```

1 // Proporcionalni dio
2 NP_VOLT_CTRL_proportional_temp = NP_VOLT_CTRL_Kp*NP_VOLT_CTRL_ERROR;
3
4 // Integralni dio
5 if (NP_VOLT_CTRL_stop_integration == 0){
6     i = i + NP_VOLT_CTRL_ERROR*Ts;
7     NP_VOLT_CTRL_integral_temp = NP_VOLT_CTRL_Ki*i;
8 }
9
10 NP_VOLT_CTRL_out_temp = NP_VOLT_CTRL_proportional_temp +
11     NP_VOLT_CTRL_integral_temp;
12
13 // Anti-windup
14 if ((NP_VOLT_CTRL_out_temp > NP_VOLT_CTRL_out_max) && (NP_VOLT_CTRL_ERROR >=
15     0)){
16     NP_VOLT_CTRL_out = NP_VOLT_CTRL_out_max;
17     NP_VOLT_CTRL_stop_integration = 1;
18 }
19 else if ((NP_VOLT_CTRL_out_temp < NP_VOLT_CTRL_out_min) && (
20     NP_VOLT_CTRL_ERROR < 0)){
21     NP_VOLT_CTRL_out = NP_VOLT_CTRL_out_min;
22     NP_VOLT_CTRL_stop_integration = 1;
23 }
24 else {
25     NP_VOLT_CTRL_out = NP_VOLT_CTRL_out_temp;
26     NP_VOLT_CTRL_stop_integration = 0;
27 }
```

U nastavku su prikazani odzivi akumuliranog naboja na neutralnoj točki u slučaju uključenog i isključenog algoritma za balansiranje napona istosmjernog međukruga.



Slika 4.6. Akumulirani naboj na neutralnoj točki uz isključeno balansiranje napona



Slika 4.7. Akumulirani naboj na neutralnoj točki uz uključeno balansiranje napona neutralne točke

4.2.2. Minimalno vrijeme vođenja

Minimalno vrijeme vođenja odnosi se na najkraći vremenski interval tijekom kojeg tranzistor-ska sklopka mora biti uključena. U protivnom, može doći do prekomjernog zagrijavanja, nepravilnog sklapanja, povećanih sklopnih gubitaka, a u konačnici i do fizičkog oštećenja sklopke (IGBT ili GCT).

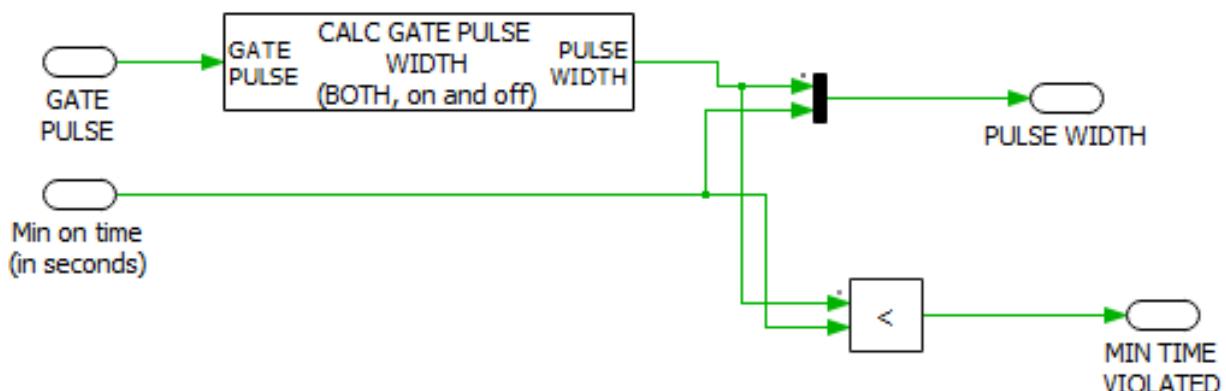
S obzirom da najširi impuls (4.3, 4.5) uklapa na $\frac{T_a}{4}$, odnosno $\frac{T_c}{4}$, ako se želi u svim slučajevima zadovoljiti minimalno vrijeme vođenja, uvjet mora biti da je T_a minimalno 4 puta manje od minimalnog vremena vođenja. U protivnom, ako referentni vektor skoči za jednu ili dvije regije odmah se dogodi neželjena promjena.

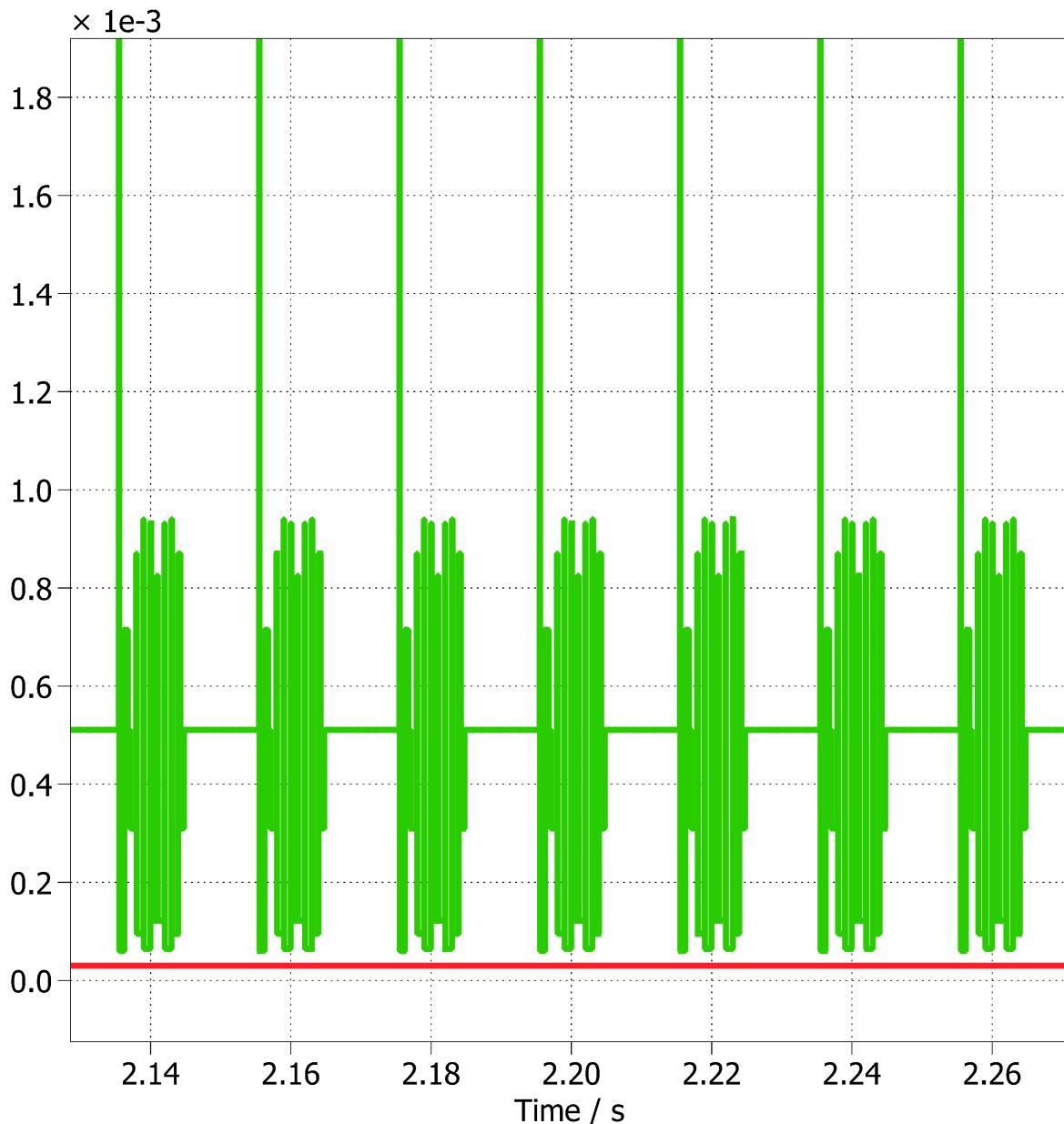
```

1   if (MIN_ON_TIME_ENABLE) {
2       if (region == 0 || region == 2 || region == 4){
3           if (tau_a <= 4.0*MIN_ON_TIME_SEC){
4               if (tau_a <= 2.0*MIN_ON_TIME_SEC){
5                   tau_a_sec_mod_out = 4.0*MIN_ON_TIME_SEC;
6                   k_m=(Ts-tau_a_sec_mod_out)/(tau_b + tau_c);
7                   tau_b_sec_mod_out=k_m*tau_b ;
8                   tau_c_sec_mod_out=k_m*tau_c ;
9                   a = 0;
10                  b = 0;
11              }
12          else {
13              ...
14          }
15      else {
16          tau_a_sec_mod_out = tau_a ;
17          tau_b_sec_mod_out = tau_b ;
18          tau_c_sec_mod_out = tau_c ;
19      }
20  }
21 ... // za regije 1, 3 i 5 logika se razlikuje samo u Ta, Tb i Tc

```

Provjera minimalnog vremena vođenja izvršena je u PLECS-u idućim dijelom simulacije.





Slika 4.8. Provjera ispravnosti algoritma za minimalno vrijeme vođenja

Uz minimalno vrijeme vođenja od $30\mu\text{s}$, na slici 4.8 vidi se da minimalno vrijeme vođenja tijekom simulacije nije prekršeno. Zelena linija predstavlja širinu impulsa (po iznosu), a crvena minimalno vrijeme vođenja u sekundama. U slučaju kada je algoritam za minimalno vrijeme vođenja isključen, širina impulsa pada ispod minimalnog vremena vođenja, tj. zelena linija pada ispod crvene.

4.2.3. Dodjeljivanje vremena vođenja

Dodjela vremena vođenja je izvršena na temelju sklopnih stanja generiranih pomoću MATLAB-a (4.5, 4.3), uz primjenu balansiranja napona neutralne točke i implementiranog minimalnog vremena vođenja.

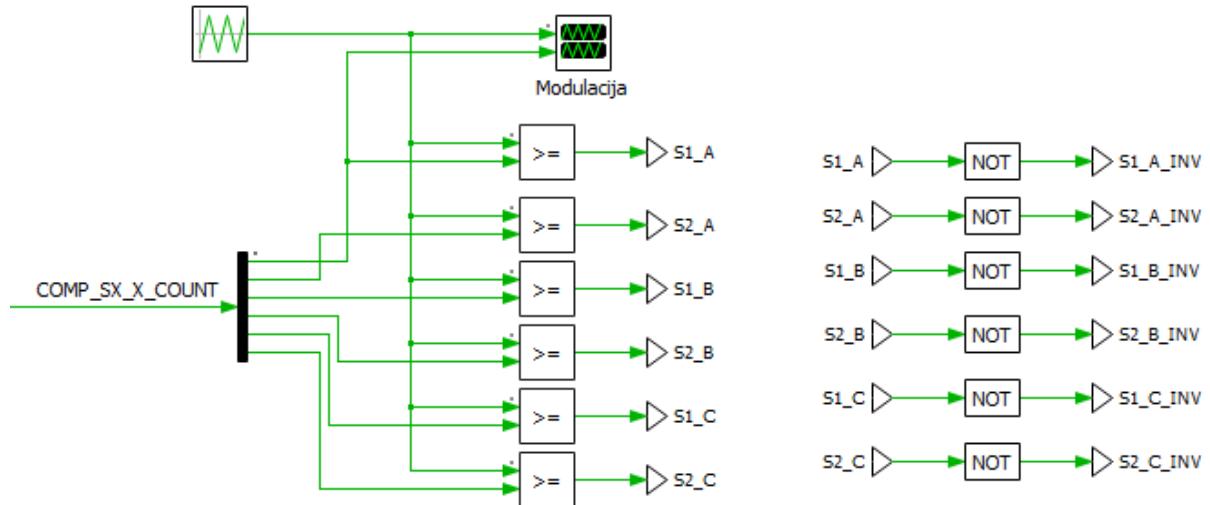
U nastavku je prikazan dio koda za regije 1a i 1b sektora 1, 3 i 5. Preostali dio koda nalazi se u C-skripti PLECS datoteke.

```

1 if(SECTOR == 1 || SECTOR == 3 || SECTOR == 5) {
2     switch (region){
3         default:
4             case 0: // Regija 1a
5                 {
6                     COMP_S1_A_COUNT = 0.25*tau_a_counter_mod_out + 0.5*tau_c_counter_mod_out
+ 0.5*tau_b_counter_mod_out + 1*NP_BALANSE_OFFSET_COUNTER*CURRENT_SIGN;
7                     COMP_S2_A_COUNT = SYM_COUNTER_MIN - 1;
8
9                     COMP_S1_B_COUNT = SYM_COUNTER_MAX + 1.;
10                    COMP_S2_B_COUNT = 0.25*tau_a_counter_mod_out + 1*
NP_BALANSE_OFFSET_COUNTER*CURRENT_SIGN;
11
12                    COMP_S1_C_COUNT = SYM_COUNTER_MAX + 1;
13                    COMP_S2_C_COUNT = 0.25*tau_a_counter_mod_out + 0.5*
tau_c_counter_mod_out + 1*NP_BALANSE_OFFSET_COUNTER*CURRENT_SIGN;
14
15                    break;
16                }
17
18                case 1: // Regija 1b
19                    {
20                        COMP_S1_A_COUNT = 0.25*tau_c_counter_mod_out + 0.5*tau_b_counter_mod_out
+ 1*NP_BALANSE_OFFSET_COUNTER*CURRENT_SIGN;
21                        COMP_S2_A_COUNT = SYM_COUNTER_MIN - 1;
22
23                        COMP_S1_B_COUNT = 0.25*tau_c_counter_mod_out + 0.5*tau_b_counter_mod_out
+ 0.5*tau_a_counter_mod_out + NP_BALANSE_OFFSET_COUNTER*CURRENT_SIGN;
24                        COMP_S2_B_COUNT = SYM_COUNTER_MIN - 1;
25
26                        COMP_S1_C_COUNT = SYM_COUNTER_MAX + 1;
27                        COMP_S2_C_COUNT = 0.25*tau_c_counter_mod_out +
NP_BALANSE_OFFSET_COUNTER*CURRENT_SIGN;
28
29                        break;
30                    }
31
32                    case 2: // Regija 2a
33                    ...

```

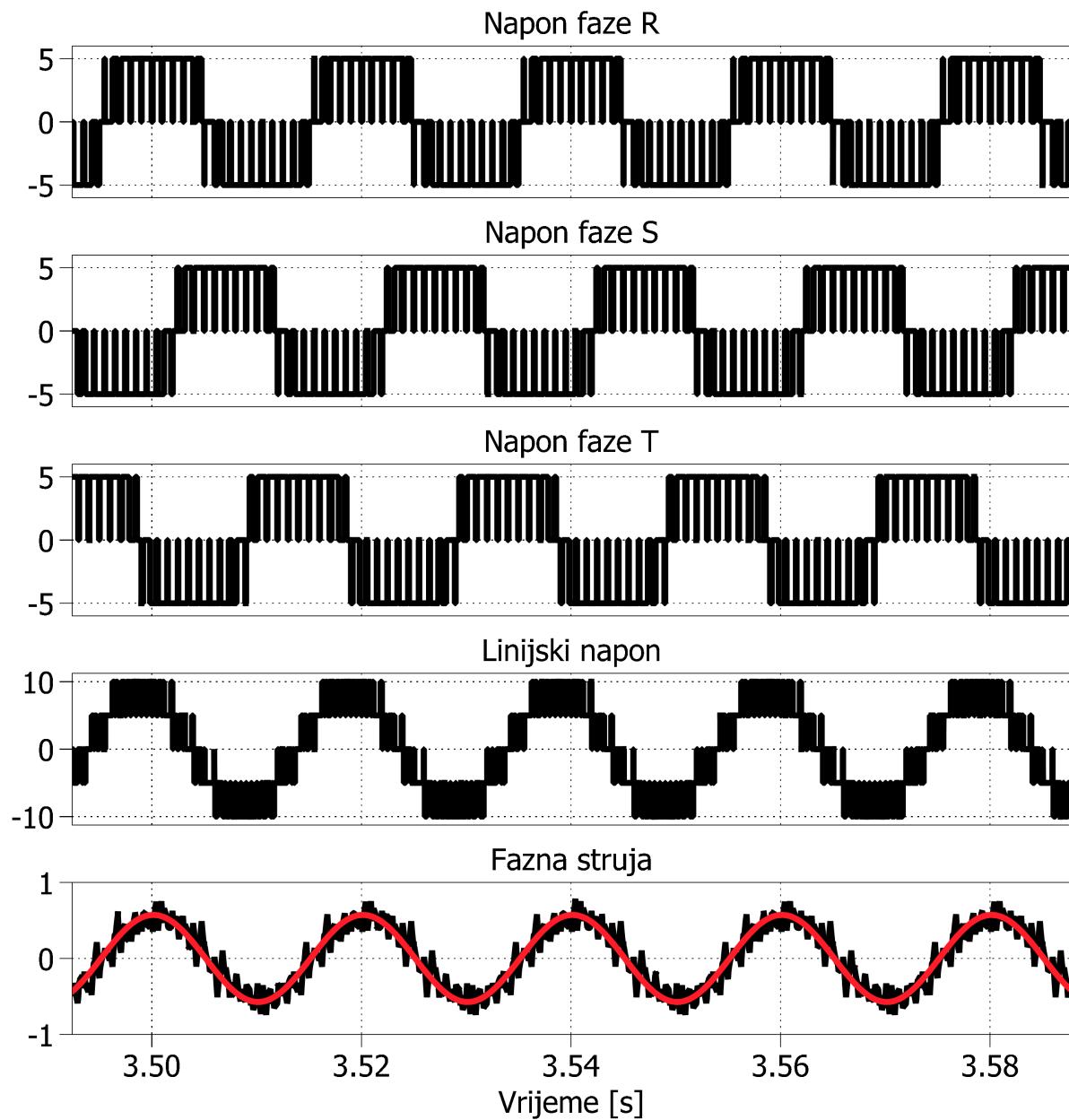
Izračunate varijable COMP_SX_X_COUNT su zapravo vrijednosti koje će se kasnije slati u *compare* registre ePWM jedinice korištenog mikroupravljača, a u ovoj PLECS simulaciji će se uspoređivati s trokutastim signalom nosiocem.



Slika 4.9. Modulacija u PLECS-u

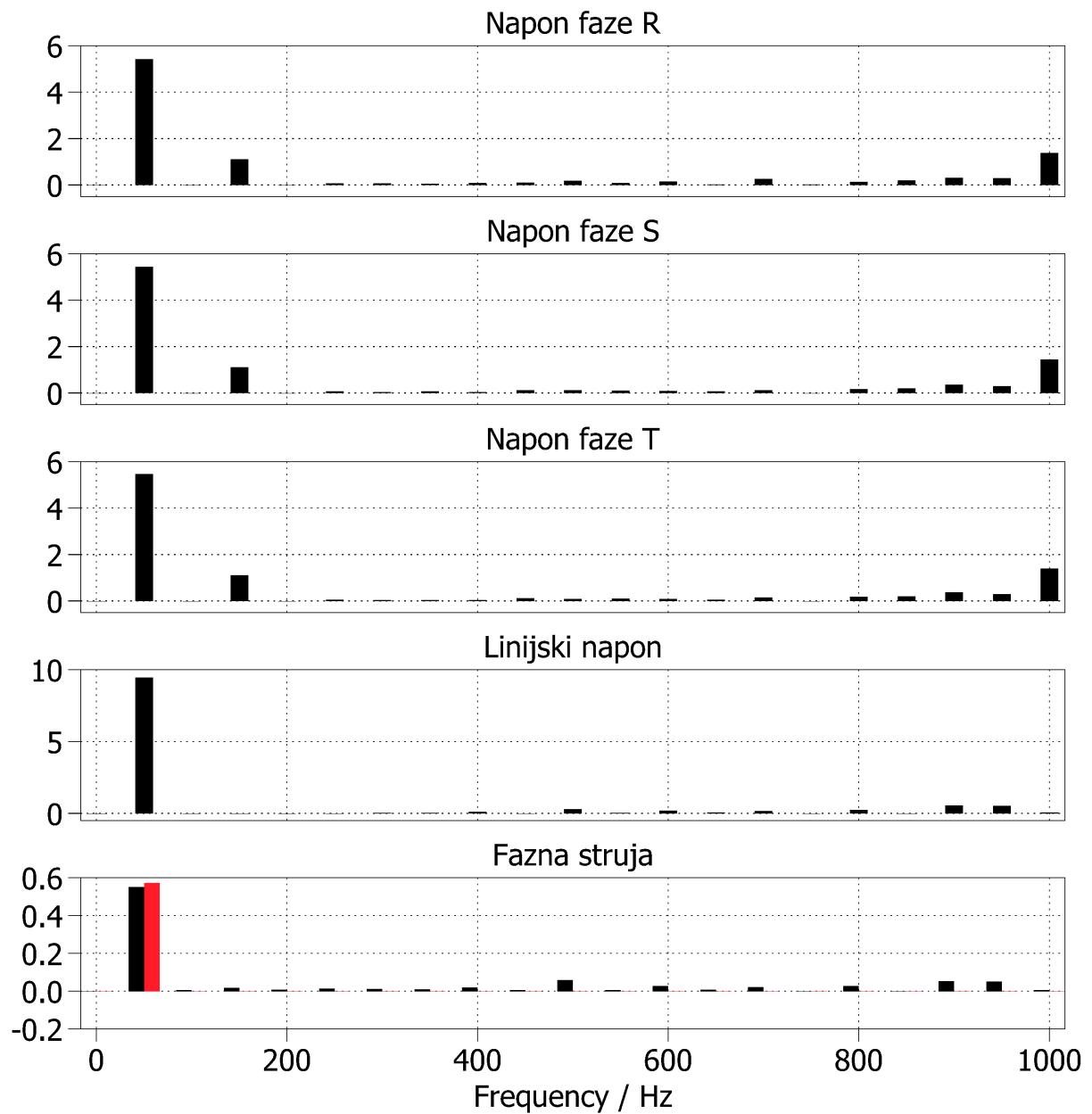
Ovime su dobiveni upravljački impulsi koji se šalju izravno na svaku od 12 tranzistorskih sklopki trorazinskog izmjenjivača. Kao što je prikazano na slici 4.9, polovica upravljačkih impulsa se dobiva jednostavnim invertiranjem s obzirom da su stanja prve i treće, te druge i četvrte sklopke u svakoj grani trorazinskog izmjenjivača komplementarna.

Na slici 4.10 prikazani su valni oblici faznog napona i fazne struje na izlazu iz pretvarača. Fazni naponi su međusobno pomaknuti za 120° , dok linijski napon ima pet razina.



Slika 4.10. Fazni i linijski naponi, te fazna struja na izlazu iz pretvarača

Sa slike 4.11 uočljiva je prisutnost viših harmoničkih komponenti u odzivu napona, što je i očekivano, te u odzivu struje.



Slika 4.11. Harmonički sadržaj analiziranih odziva

5. Mikrokontroler AM2634

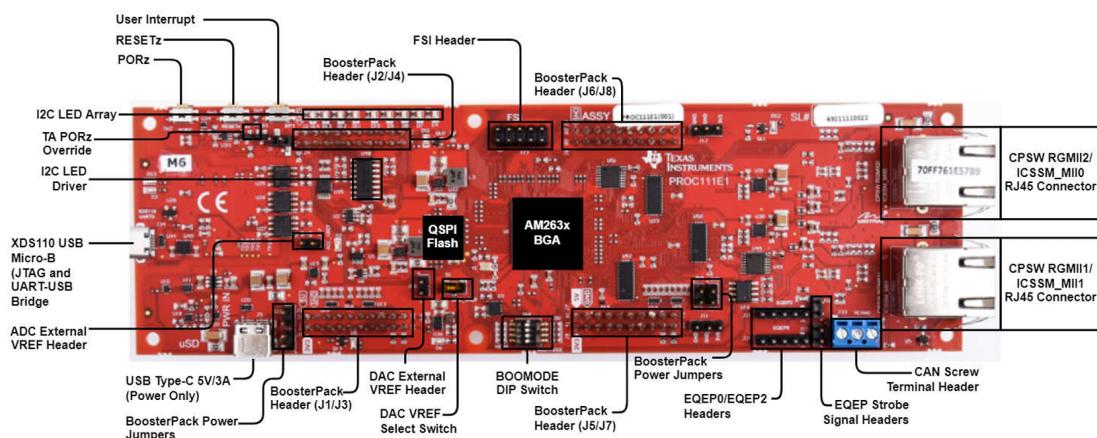
5.1. Osnovne značajke i karakteristike AM2634 mikrokontrolera

AM263x Sitara Arm® mikroprocesori imaju mogućnost kompleksne obrade signala za industrijske potrebe iduće generacije [4], [5]. AM263x objedinjuje napredne mogućnosti s upravljačkim periferijama, te je primjenjiv kod hibridnih i električnih vozila, elektromotornih pogona, pohrane energije, obnovljivih izvora energije i ostalih sustava koji djeluju u stvarnom vremenu. AM263x sadrži 4 Cortex-R5F jezgre, upravljački podsustav za rad u stvarnom vremenu (CONTROLSS), *Hardware Security Module* (HSM), te jednu PRU-ICSS (*Programmable Real-Time Unit - Industrial Communication Subsystem*) jedinicu, što ga čini pogodnim za napredno upravljanje motorima i energetskom elektronikom.

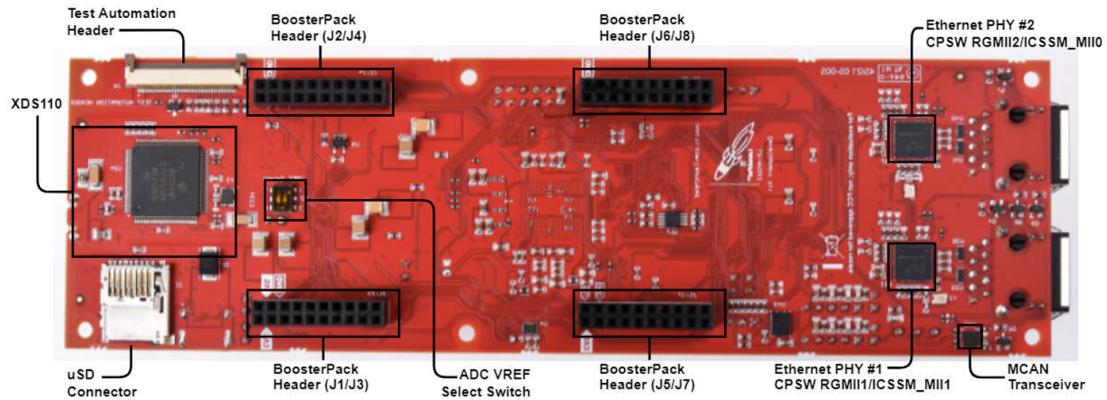
Upravljački podsustav za rad u stvarnom vremenu (eng. *Real-Time Control Subsystem*; CONTROLSS) sadrži više digitalnih i analognih upravljačkih periferija, uključujući:

- ADC (analogno-digitalnu pretvorbu)
- CMPSS (komparatorski podsustav; eng. *Comparator Subsystem*)
- ePWM (eng. *Enhanced Pulse-Width Modulation*)
- eCAP (eng. *Enhanced Capture*)
- eQEP (eng. *Enhanced Quadrature Encoder Pulse*)

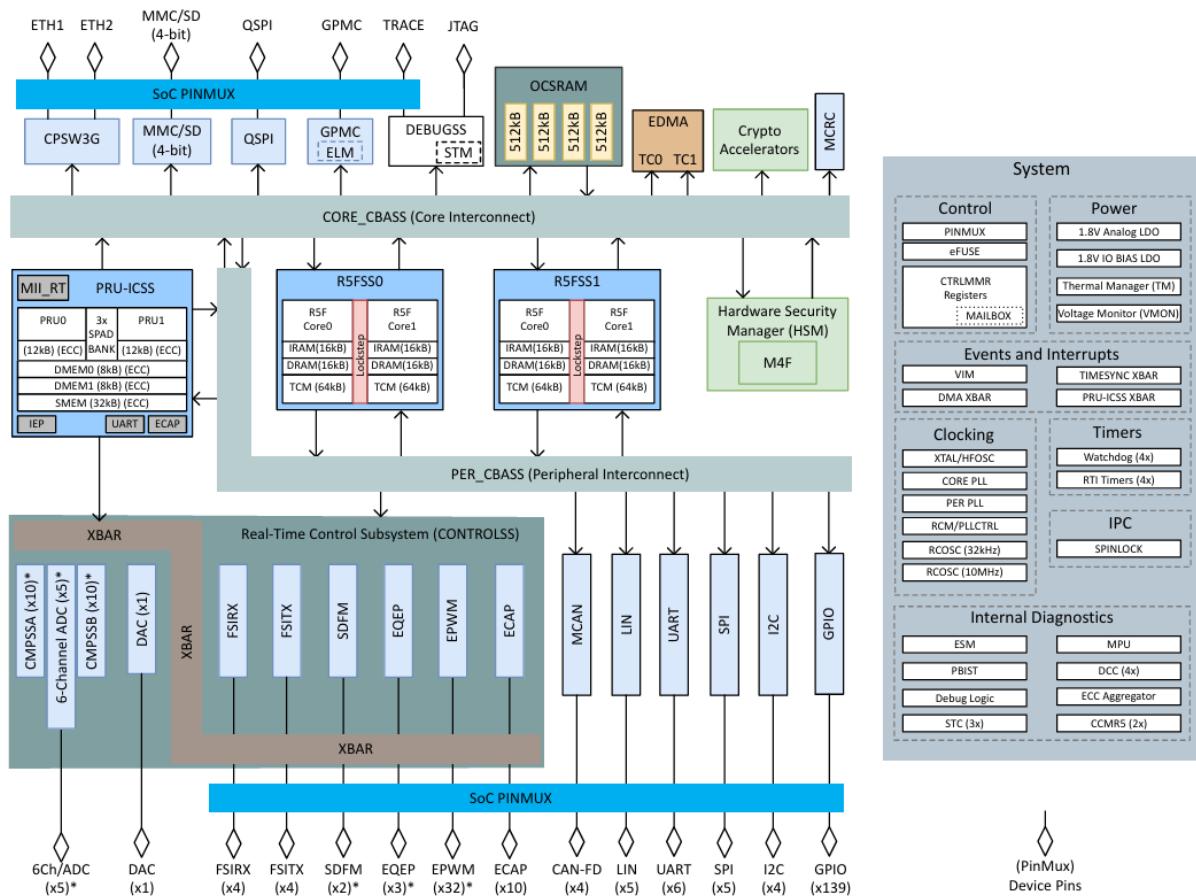
PRU-ICSS jedinica omogućava industrijsku komunikaciju za EtherCAT®, PROFINET®, Ethernet/IP™ ili standardni Ethernet i prilagođeno I/O sučelje.



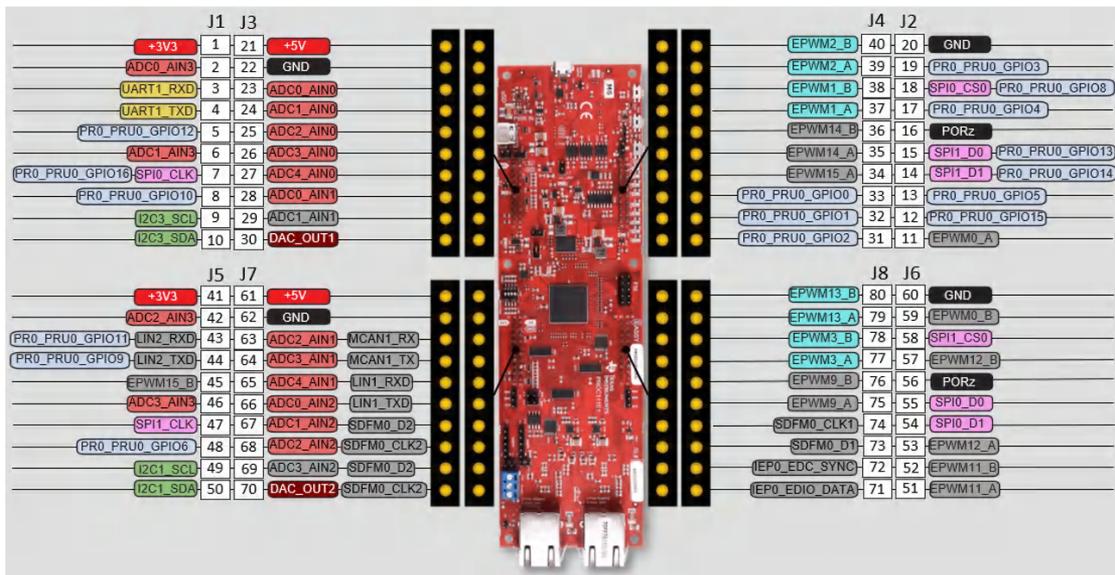
Slika 5.1. Razvojna pločica (1) [5]



Slika 5.2. Razvojna pločica (2) [5]



Slika 5.3. Konceptualna shema AM2634 mikroprocesora [4]



Slika 5.4. Raspored pinova na razvojnoj pločici [5]

Pregled značajki AM2634 mikroprocesora:

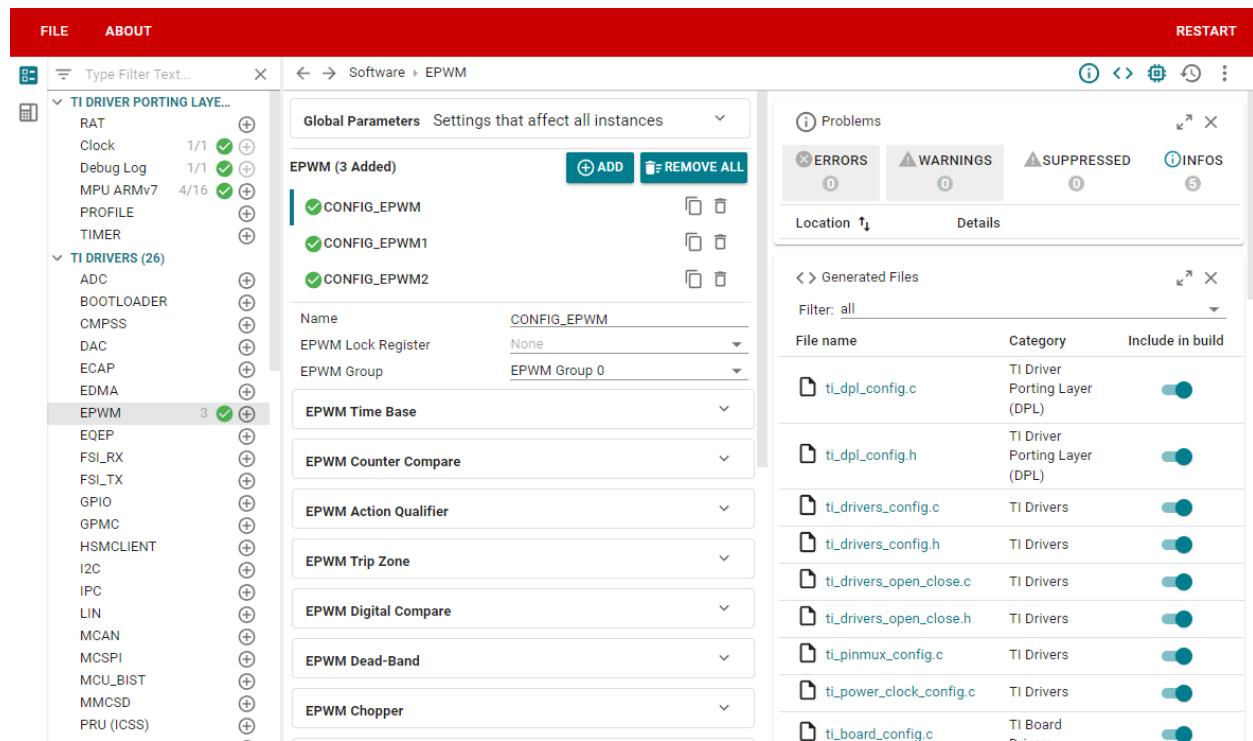
- 1-, 2- i 4- jezgrena Arm® Cortex® -R5F MCU jedinica, frekvencije do 400 MHz
- 2MB radne memorije (OCSRAM; eng. *On-Chip Shared Random Access Memory*)
- međuprocesorska komunikacija; SPINLOCK modul za sinkronizaciju procesa na više jezgri, te MAILBOX funkcionalnost implementirana *Control Module* registrima
- podsustav za upravljanje u stvarnom vremenu (eng. *Real-Time Control Subsystem; CONTROLSS*)
- pet 12-bitnih analogno-digitalnih pretvornika
- SAR (eng. *Successive Approximation Register*) analogno-digitalni pretvornik sa šest ulaza, brzine do 4 MSPS (eng. *Mega Samples Per Second*)
- po 10 analognih komparatora s Type-A i Type-B programabilnom DAC referencom
- jedan 12-bitni digitalno-analogni pretvornik
- 32 ePWM modula
- 10 eCAP modula
- 3 eQEP modula
- 139 GPIO (eng. *General Purpose Input/Output*) pinova

5.2. Code Composer Studio i System Configuration Tool (*SysConfig*)

Code Composer Studio je integrirano razvojno okruženje za mikrokontrolere i procesore tvrtke Texas Instruments [6]. Sadrži alate potrebne za razvoj i *debugging* i optimizirani C/C++ prevoditelj (eng. *compiler*) za postizanje maksimalnih performansi.

System Configuration Tool je alat za konfiguraciju ulazno/izlaznih pinova mikrokontrolera, integriranih modula, radnog takta, te memorije. Pomoću njega se grafičkim sučeljem odabiru postavke, a zatim se automatski generira inicijalizacijski kod za programsku aplikaciju.

Odabrana frekvencija takta je 250 MHz koja se kasnije dijeli *Time Base Clock Divider*-om. **Koristi se 6 dvokanalnih ePWM jedinica, svaka za jedan komplementarni par tranzistorskih sklopki, u up-down count načinu rada.** Ovakav način rada generira trokutasti signal nosioc, čime možemo ostvariti promjenu stanja izlaznog pina 'uzlazno' i 'silazno'. To se ostvaruje pomoću *Action Qualifier* podjedinice u kojoj odabiremo što će se dogoditi u trenutku kada brojač dosegne vrijednost *compare (CMP)* registra. U CMP registre se u svakom ciklusu izvršavanja koda pohranjuju vrijednosti faktora vođenja, skalirane za *Time Base Period*.



Slika 5.5. SysConfig korisničko sučelje

5.3. Konfiguracija mrvog vremena

Prilikom implementacije ostvarenog algoritma u stvarni sustav, neophodno je implementirati tzv. mrvvo vrijeme (eng. *Dead-band*). Ono je nužno zbog same topologije i prirode izmjenjivača te njegovih sastavnih komponenti (tranzistorskih sklopki). U protivnom, prilikom svake izmjene

sklopnog stanja došlo bi do kratkotrajnog *bypassa* odnosno kratkog spoja DC međukruga što je naravno iznimno opasna i nepoželjna pojava. Tada bismo praktički imali kratko spojeni naponski izvor reda veličine nekoliko stotinjak volti.

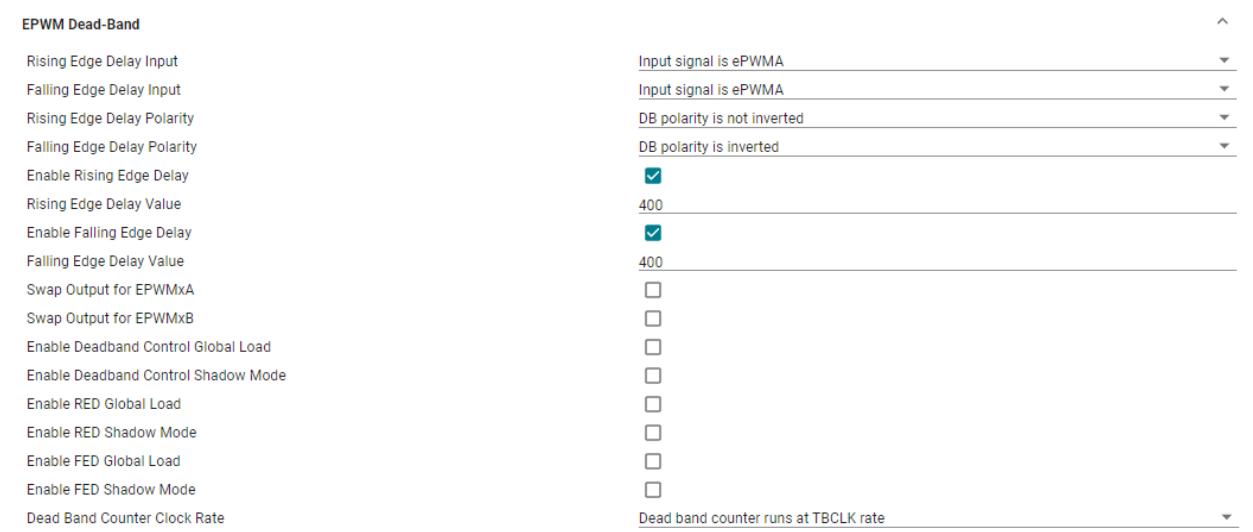
ePWM jedinica korištenog mikrokontrolera ima podjedinicu naziva **ePWM Dead-Band** kojom se opisano mrvivo vrijeme može jednostavno podesiti u alatu *SysConfig*.

Dead-Band Value		Dead-Band Delay in μS		
DBFED, DBRED	TBCLK = EPWMCLK/1	TBCLK = EPWMCLK /2	TBCLK = EPWMCLK/4	
1	0.01 μS	0.02 μS	0.04 μS	
5	0.05 μS	0.10 μS	0.20 μS	
10	0.10 μS	0.20 μS	0.40 μS	
100	1.00 μS	2.00 μS	4.00 μS	
200	2.00 μS	4.00 μS	8.00 μS	
400	4.00 μS	8.00 μS	16.00 μS	
500	5.00 μS	10.00 μS	20.00 μS	
600	6.00 μS	12.00 μS	24.00 μS	
700	7.00 μS	14.00 μS	28.00 μS	
800	8.00 μS	16.00 μS	32.00 μS	
900	9.00 μS	18.00 μS	36.00 μS	
1000	10.00 μS	20.00 μS	40.00 μS	

Slika 5.6. Vrijednosti mrvog vremena u ovisnosti o upisanim parametrima DBRED i DBFED [4]

Parametri **DBRED** i **DBFED** odnose se na rastući i padajući brid impulsa. Dakle moguće je podesiti *delay* na rastućem bridu, na padajućem bridu ili na oboje.

U nastavku je prikazan primjer konfiguracije *Dead-Band* podjedinice.



Slika 5.7. Primjer konfiguracije *Dead-Band* podjedinice mikrokontrolera

5.4. Rezultati

Nakon podešavanja hardverske konfiguracije u *SysConfig* alatu i implementacije algoritma u Code Composer Studio programskom paketu, dobiveni su rezultati mjereni pomoću *PicoScope* prijenosnog osciloskopa.

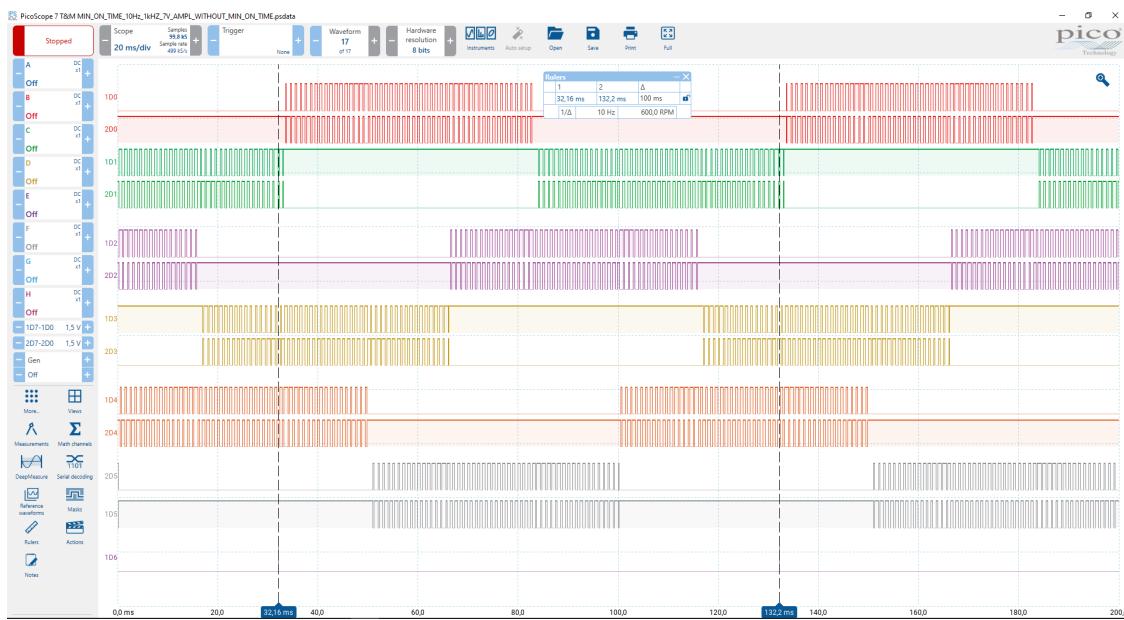


Slika 5.8. PicoScope 6824E prijenosni 8-kanalni osciloskop [7]

PicoScope osciloskopi imaju mogućnost spajanja na osobno računalo i prikaz mjerenja unutar *PicoScope* 7 besplatnog softvera. Također, korištena su dva modula TA369 dizajnirani za *Picoscope* 6000E seriju osciloskopa, od kojih svaki omogućava akviziciju do 8 signala, kako bi se moglo istovremeno spojiti svih 12 kanala.



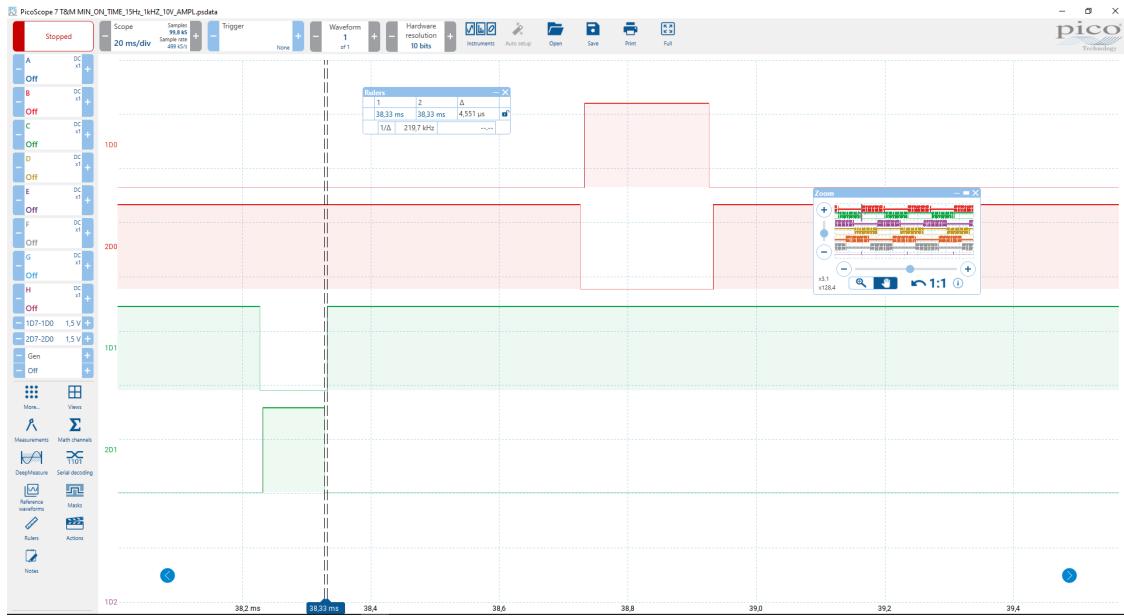
Slika 5.9. PicoScope MSO modul [8]



Slika 5.10. Prikaz upravljačkih impulsa mjerjenih PicoScope osciloskopom

Na slici 5.10 prikazani su upravljački impulsi za svih 12 tranzistorskih sklopki. Svaka faza ima dva para sklopki od kojih je svaki komplementaran (1 i 3, te 2 i 4). U ovom slučaju, sklopna frekvencija je 1 kHz, a izlazna frekvencija 10 Hz.

Slika 5.11 prikazuje uvećani prikaz upravljačkih impulsa. U ePWM Dead-Band podjedinici mikrokontrolera podešeno je mrvivo vrijeme od $5 \mu\text{s}$, ali zbog nesavršenosti, smetnji, te rezolucije samog osciloskopa dolazi do odstupanja od otprilike pola mikrosekunde.



Slika 5.11. Prikaz ostvarenog mrvog vremena

6. Zaključak

Primjena vektorske modulacije u upravljanju trorazinskim izmjenjivačem s pričvršćenom neutralnom točkom omogućuje postizanje visoke kvalitete izlaznog signala uz smanjeno harmonijsko izobličenje i povećan modulacijski indeks, odnosno bolju iskoristivost napona istosmjernog međukruga. Detaljna analiza principa rada izmjenjivača pokazala je da pravilnim izborom sklopnih stanja i vremenskih intervala vođenja tranzistorskih sklopki možemo postići ravnomjernu raspodjelu napona na kondenzatorima istosmjernog međukruga te minimizirati fluktuacije neutralne točke.

Simulacija u programskom paketu PLECS potvrdila je ispravnost implementiranog algoritma, pri čemu su ostvareni očekivani valni oblici faznog i linijskog napona, te niska razina harmoničkih komponenti u izlaznom signalu. Uvođenjem algoritma za minimalno vrijeme vođenja osigurano je sigurno i pouzdano sklapanje tranzistorskih sklopki, čime je smanjena mogućnost pregrijavanja i oštećenja komponenti.

Implementacija algoritma na mikrokontroleru AM2634 pokazala je da je ovaj mikroupravljač, zahvaljujući svojim naprednim značajkama poput više jezgri, ePWM modula i brzih analogno-digitalnih pretvornika, iznimno pogodan za primjenu u stvarnom vremenu. Korištenjem razvojnog okruženja Code Composer Studio i alata SysConfig pojednostavljena je konfiguracija hardverskih resursa, čime je skraćeno vrijeme razvoja sustava.

Zaključno, provedeni rad potvrđuje da je vektorska modulacija učinkovit i pouzdan način upravljanja trorazinskim izmjenjivačem, te pruža dobru osnovu za daljnji razvoj i primjenu u industrijskim pogonima.

Bibliografija

- [1] Holmes, D.G., Lipo T.A.: "*Pulse Width Modulation for Power Converters*", Wiley & Sons, 2003.
- [2] Bulić, N.: Predavanja iz kolegija *Upravljanje elektromotornim pogonima*, Tehnički fakultet u Rijeci, 2023.
- [3] Wu, B.: "*High-Power Converters and AC Drives*", Wiley & Sons, 2006.
- [4] AM263x Technical Reference Manual, Texas Instruments, 2022.
- [5] AM263x User Guide, Texas Instruments, 2022.
- [6] S Interneta: "<https://www.ti.com/tool/CCSTUDIO>", pristupljeno 13.02.2025.
- [7] S Interneta: "*PicoScope 6000E Series ultra-deep-memory oscilloscopes*", pristupljeno 24.2.2025.
- [8] S Interneta: *Picoscope 6000E Mixed-Signal Oscilloscope*, pristupljeno 24.2.2025.