

Filtro IIR per applicazioni audio

Progettare un circuito digitale che realizzi un semplice filtro IIR per applicazioni audio.

$$y[n] = y[n-1] - \frac{1}{4} \cdot x[n] + \frac{1}{4} \cdot x[n-4]$$

Tale filtro permette di ridurre le componenti del segnale in ingresso che hanno una frequenza pari a metà della frequenza di campionamento.

Fare riferimento ad una possibile applicazione al formato wav a 16 bits



La relazione finale del progetto deve contenere:

- Introduzione (descrizione algoritmo, possibili applicazioni, possibili architetture, etc.)
- Descrizione dell'architettura selezionata per la realizzazione (diagramma a blocchi, ingressi/uscite, etc.)
- Codice VHDL (con commenti dettagliati)
- Test-plan e relativi Testbench per la verifica
- Risultati della sintesi logica automatica su piattaforma Xilinx FPGA Zync: risorse utilizzate (slice, LUT, etc.), massima frequenza di funzionamento, cammino critico, etc. commentando eventuali messaggi di warnings.
- Conclusioni