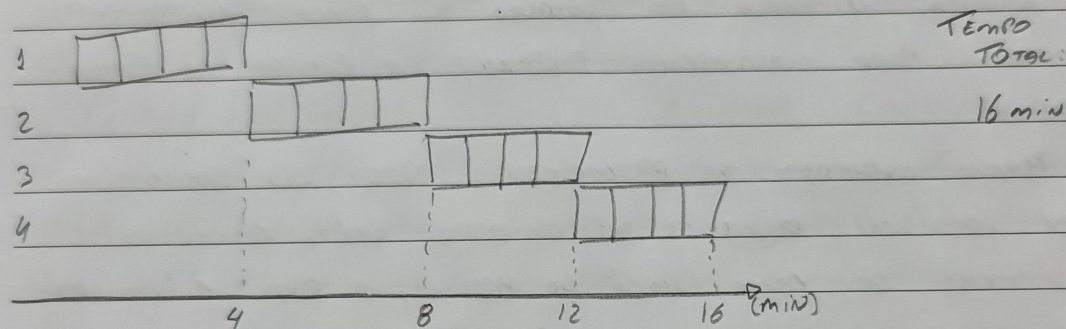


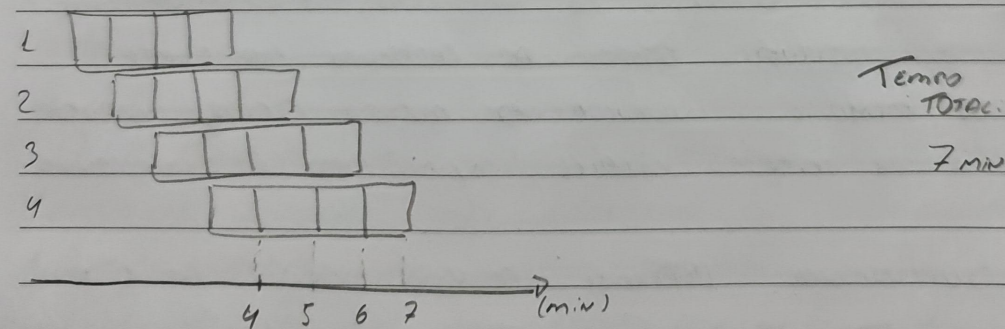
194) PIPELINES É UMA TÉCNICA DE HARDWARE QUE PERMITE QUE A CPU BUSQUE UMA OU MAIS INSTANÇAS A SEREM EXECUTADAS. ESSAS INSTANÇAS SÃO COLOCADAS NUMA FILA DE MEMÓRIA DENTRO DA CPU ONDE AGUARDAM O MOMENTO DE SEREM EXECUTADAS.

Por exemplo, 4 instruções devem ser executadas 4x, cada instrução leva 1 minuto para ser processada.

Sem PIPELINE



Com PIPELINE



Recurso:

O PIPELINE DE VA SER BLOQUEADO QUANDO DUAS OU MAIS INSTANÇAS COMPARTILHAM O MESMO RECURSO, SE QUANDO ENTÃO A EXECUÇÃO DESSAS INSTANÇAS

Dados:

O BLOQUEIO POR DADOS É QUANDO DUAS INSTANÇAS COMPARTILHAM O MESMO CONTEÚDO

Bloqueio em Controle
AdiçãO QUANDO A PIPELINE TOMA QUALQUER GRADUADÃO AO PRONTO
UM DESVIO E ACABA TRABALHANDO INSTRUÇÕES QUE PRECISAM SER
DESCARREGADAS EM SEQUÊNCIA.

154 RISC: menor quantidade de instruções. Simplifica o processo
de programação e torna-as mais eficientes.
Execução otimizada em chamadas de funções. Utiliza-se de
registrações para armazenar parâmetros e chamada de funções
e rotinas.

As instruções de processadores RISC são basicamente
de tipo LOAD/STORE, DESVIO e de operações lógicas aritméticas.

Utilização de LARGA ESCALA DE PIPELINES; O QUAL É UM DOS
FATORES PRINCIPAIS QUE PERMITEM QUE PROCESSADORES RISC ATINJAM
SEUS OBJETIVOS DE COMPLETAR A EXECUÇÃO DE UMA INSTRUÇÃO COM
O MENOR CICLO DE CLOCK.

RISC: ÚNICO CONJUNTO DE REGISTROS, 1 OU 2 OPERANDOS
DEMITIDOS POR INSTRUÇÃO, PASSAGEM DE PARÂMETROS INEFICIENTE
ATRAVÉS DE MEMÓRIA, INSTRUÇÕES POR MÚLTIPLOS CICLOS, INSTRUÇÕES
COMPLEXAS E DE TAMANHO VARIÁVEL, MUITOS MODOS DE ENDEREÇAMENTO.

16.1 SUPERESCALAR Refere-se a uma máquina na qual
é projetada para melhorar o desempenho da execução de
instruções escalares. Na maioria das aplicações, a maior parte
das operações é de grandeza escalar.

SUPERPIPELINE É UTILIZADO PARA A MELHORIA DO DESEMPENHO
E REFERE-SE A CAPACIDADE DE EXECUÇÃO DE TAREFAS EM PIPELINES
NA QUAL REQUEREM MENOS QUE A METADE DO CUSTO DE
UM CICLO DE CLOCK.

DEPENDÊNCIA DE DADOS: SEM DEPENDÊNCIAS DAS INSTRUÇÕES PODER
SER EXECUTADAS EM PARALELO, MAS CASO TENHAM DEPENDÊNCIA, ENTÃO
UMA DAS INSTRUÇÕES DEVE SER ATRASADA POR QUANTOS CICLOS DE
CLOCK FORAM NECESSÁRIOS PARA QUE A DEPENDÊNCIA SEJA REMOVIDA

DEPENDÊNCIA PROCEDURAL: A PRESENÇA DE DESVIOS EM UMA
SEQUÊNCIA DE INSTRUÇÕES COMEÇA A DERRAMAÇÃO DA PIPELINE. AS
OPERAÇÕES QUE VEM DEPOIS DE UM DESVIO, POSSUEM UMA
DEPENDÊNCIA PROCEDURAL COM O DESVIO E NÃO PODER SER EXECUTADAS
ATÉ QUE O MESMO SEJA EXECUTADO.

CONFLITO DE RECURSOS: REFERE-SE A UMA CONCORRÊNCIA DE DUAS
OU MAIS INSTRUÇÕES PELO MESMO RECURSO E AO MESMO
TEMPO. A DIFERENÇA PARA A DEPENDÊNCIA DE DADOS É QUE ELA
PODE SER EVITADA COM A DUPLICAÇÃO DE RECURSO.

163) ARQUITETURA LANÇADA PELA INTEL NO INÍCIO DO 2006, ELA
APRESENTA MENOR CONSUMO ELÉTRICO EM RELAÇÃO AS ANTERIORES E
É COMPETITIVA COM A TECNOLOGIA DA AMD EM DISSIPACÃO DE
CALOR.

171) TAXONOMIA DE FLYNN É A MANEIRA MAIS COMUM DE
CATEGORIZAR SISTEMAS COM CAPACIDADES DE PROCESSAMENTO PARALELO
E SÃO DISTRIBUÍDOS NAS SEGUINTE CATEGORIAS:

SISD: UM PROCESSADOR ÚNICO EXECUTA UMA ÚNICA SEQUÊNCIA DE INSTRUÇÕES
PARA OPERAR OS DADOS ARMAZENADOS EM UMA ÚNICA MEMÓRIA

SIMD: UMA ÚNICA INSTRUÇÃO DE MÁQUINA CONTROLA A EXECUÇÃO

MISD: UMA SEQUÊNCIA DE DADOS É TRANSMITIDA POR UM CONJUNTO DE
PROCESSADORES EM QUE CADA UM EXECUTA UMA SEQUÊNCIA DE INSTRUÇÕES
DIFERENTES

MIMD: UM CONJUNTO DE PROCESSADORES QUE EXECUTAM SEQUÊNCIAS
DE INSTRUÇÕES DIFERENTES SIMULTANEAMENTE EM DIFERENTES CONJUNTOS DE DADOS.

17.2) Sistema Computacional com Várias Processadores
 é memória compartilhada é controlada por um único SO.
 Em contraste, o multiprocessador assimétrico não possui
 sistemas diferentes.

17.3) Para evitar problemas do tipo de existir várias
 cópias do mesmo dado em diferentes níveis de cache
 simultaneamente o SO pode permitir processadores
 atualizar as suas próprias cópias livremente.

17.4) É uma técnica para melhorar a eficiência geral de
 CPU múltiplas permitindo execução para melhor utilização
 dos recursos fornecidos por modelos modernos de arquitetura.

17.7) Agente da nuvem: Entidade que administra o uso e
 o desempenho da entrega de serviços, além de negociar as
 operações com o computador.

Operador da nuvem: Intermediário que proporciona
 conectividade e transporte dos serviços de nuvem aos produtores
 para os consumidores.

18.1) Combina duas ou mais unidades de processamento (cores)
 em uma única unidade de silício.

Um processador multicore pode ter diversos processadores
 enquanto o SMT só tem um que se divide em várias
 funções.

