

一、基本设计原则（包括 PCB 布线和 PCB 总体设计）：

(1) 加大导线间的距离可以达到抑制干扰和串扰的问题。当间距无法增加时可以采用隔离走线的方式。

(2) 布线应使走线尽可能的短，采用双面布线时，应使两面走线垂直交叉。

(3) 对于容易受干扰的信号线，不应与易产生干扰的线路平行铺设。平行走线的最大长度小于 3cm。

(4) 高电压或大电流线路与低电压或小电流信号线分开。交流与直流电路分开、输入阻抗高输入线与临近线分开、输入与输出线分开。

(5) 电源和地线走向要一致，尽量沿直流走线，避免沿交流地线走线。最好的办法是电源线走电路板的一面，而地线走另一面的重合部分，这将导致电源阻抗最低；同时还有利于减小差模发射的环路面积，从而减小电路之间的相互干扰。

(6) 尽量减少电源线走线的有效包围面积。地线和电源输出线应尽可能采用较宽的线。

(7) 走线不要有分支或缠结，不要在 PCB 上留空白铜箔。

(8) 在易受干扰的敏感节点采用抗干扰保护。

(9) 在多块板之间搭接线时，应使搭接信号越短越好。

(10) 强电与弱电走线之间的距离不小于 0.8cm。拐角处应以圆弧形为好或成 45° 角。

(11) 易发热的元器件，易产生干扰的元器件尽量靠近电路板的上方边缘。

(12) 信号传送元器件应尽量远离大电流、高电压，避免对信号电流的影响。

(13) 高频元器件应远离输入、输出组件，高频电路周围的元器件要紧靠高频元器件。

(14) 带有高电位的元器件之间要有一定的距离，以免元器件放电发生意外短路。

(15) 各个功能回路的元器件应按原理图的信号流向布局。

(16) 对于比较笨重的元器件和工作时易发热的元器件，在布局是应考虑固定支架和需要接地的焊盘。

(17) PCB 导线的宽窄是由流过元器件间的电流大小决定的。当铜箔厚度为 0.5mm、线宽 1.5mm 时，通过 1.5A 的电流，电路板表面温度不会高出周围环境 2° C。开关电源输入线的相线与中线间应有 3.5mm 的蠕动距离。

(18) 在 PCB 的电源线入口对地处应布置 10~100uF 或更大的去耦电容。

二、数字采集部分注意事项：

(1) 对于输入信号串模干扰来说，若噪声是高频串模干扰，则可采用低通滤波器来抑制；若来自电磁感应，则可尽早将被测信号放大，提高信噪比或尽早完成 A/D 转换后再进行数字量传递。

(2) 若为共模干扰，可利用测量信号放大器进行前置放大亦可利用变压器或光耦合器隔离技术，隔离共模干扰。

(3) 处理好测量单元的接地方式，抑制公共阻抗噪声干扰。

(4) 在布线时尽可能将模拟信号和数字信号远离。

三、电源与地线抗干扰布线应注意：

(1) 地线的宽度应在通过 PCB 允许电流的三倍以上，如果允许，最好大于 2~3mm。同时应布成网状，减小阻抗。

(2) 接地线应构成闭环回路。

(3) 最好将每个功能电路的元器件集中一点接地。

(4) 对于耗电较多的元器件，应在其旁边的电源与地线之间并联去耦电容。

(5) 电源线、地线和数据信号线传递方向应一致。

(6) 数字地和模拟地要分开，并且分别于电源相连；数字地和模拟地要单点相连等。

四、PCB 辐射噪声抑制措施：

- (1) 尽量加粗接地导线，降低噪声对地阻抗。
- (2) 把 PCB 板上没有被器件和信号线占用的面积全部用做接地线。
- (3) 在 PCB 背面或双面安装接地铁板或铝板，并使接地板尽量靠近 PCB。
- (4) 妥善而且合理的布置 PCB 的板外信号传输线。

五、PCB 地线设计要点：

- (1) 设计电路板时，宜将模拟、数字两种电路分开。
- (2) 数字电路和模拟电路共地处理。
- (3) 将接地线构成闭环回路。
- (4) 尽量加粗地线。
- (5) 通常将大器件组合在一起进行连接。大功率器件需加散热器，散热器必须接地。

六、PCB 的热设计原则：

- (1) 电子设备采用自由对流空气冷却的，最好采用按纵向方式排列；电子设备采用强冷风冷却的，最好采用按横向方式排列。
- (2) 对于热敏感的元器件，最好安排在设备的最下面。同一块印制板上的元器件，尽可能按散热大小分段放置，对于发热量小或热敏感元器件放在冷却风入口处或空间大、空气流通好的位置。
- (3) 设备内部散热主要靠自然通风和强制通风两种，在设计散热方式上要合理配置器件和印制板的位置。
- (4) 各元器件散热设计也是关系到设备安全运行的重要措施。

七、关于电路设计的一些有益建议：

- (1) 只要满足要求，宁可使用速度较低的电路，不要为了减少芯片而片面地使用高速电路。
- (2) 只要满足要求，尽可能采用系统主频低的电路。
- (3) 只要可能，宁可用数字电路，而不用模拟电路。
- (4) 对有用信号来说，模拟信号电平尽量取高的；而数字信号的脉冲幅度尽量用低的。
- (5) 对于数字电路来说，采用状态触发的逻辑比沿边触发更好。
- (6) 闲置不用的门输入端不要悬空。闲置的与门输入脚要接正电源；闲置的或门输入脚要接地。也可将闲置输入脚与同一集成电路的其他输入脚并联使用。
- (7) 闲置不用的运放的正输入端要接地，负输入端接运放的输出端。
- (8) 如果匹配不成问题，最好使用低电阻和低输入阻抗的电路。
- (9) 对于接口和外围设备，尽可能采用牢固的双极电路而少用 CMOS 电路。
- (10) 对数字电路来说，要在靠近电路的电源和地之间加入必要的去耦电容，去耦电容的引线要短。

八、串扰的判别方法：

- (1) 如果可能，将怀疑可能是干扰源的邻近导线的传输信号暂时撤掉，若干扰消失，则可以断定干扰是从邻近导线上来的。
- (2) 降低潜在干扰源信号幅度。例如可以在潜在干扰信号的输出端对地并联一只电容，如果干扰消失，则可以断定干扰是从这根导线上串扰过来的。
- (3) 用双踪示波器同时观察干扰信号和潜在的干扰源信号，如果干扰信号近似于干扰源信号的微分，则可断定怀疑的干扰源就是真正的干扰源。
- (4) 改变受干扰的导线与干扰源导线之间的距离，如果干扰信号随着两者之间的距离增加而减少，则可以断定两根导线之间存在串扰。

九、消除串扰的方法：

①减小电容性串扰的方法如下：

- (1) 降低肇事电路的电源电压和工作频率。
- (2) 增大线间的距离是减小电容耦合的最好办法（减少 C12）。
- (3) 将受干扰导线尽可能的靠近参考地（增加 C2G）。
- (4) 对长线最好以 90° 交叉布线，这时线路间分布电容最小。
- (5) 数字电路的串扰通常是由阻抗不匹配引起发射的，所以要检查线路的匹配情况。
- (6) 采用屏蔽层，屏蔽层要接地、屏蔽层要尽量完整（芯片暴露出来的部分要尽量短）。当干扰电压的频率较高时（ $\lambda < 20L$ ），需要将屏蔽层多点接地。
- (7) 对于印制电路板，可以在干扰与受干扰的两根布线之间有意识地插入一根地线或电源线，这根地线和电源线在这里充当了屏蔽的角色。
- (8) 降低敏感线路的输入阻抗，这对 CMOS 电路比较有效，这是因为 CMOS 电路的输入阻抗很高，与静电容分压后，干扰信号加到 CMOS 电路输入端上的值很高。如有可能，在 CMOS 电路的入口端对地并联一个电容或一个阻值较低的电阻，这样可以降低线路的输入阻抗，从而降低因静电容而引入的干扰。
- (9) 如有可能，敏感电路采用平衡线路作为输入，平衡线路不接地。这样干扰源对平衡线路入口所施加的是共模电压，利用平衡线路固有的共模抑制能力。克服干扰源对敏感电路的干扰。
- (10) 采用光缆来解决由分布电容引起的串扰。

②减小电感性串扰的方法如下：

- (1) 降低肇事源的电压和电流。
- (2) 尽可能工作在较低的频率下。
- (3) 尽可能采用上升和下降的时间都较长的数字波形。
- (4) 使用屏蔽电缆。
- (5) 减小干扰源和敏感电路的环路面积，最好的办法是使用双绞线和屏蔽线，让信号线与接地线（或载流回线）扭绞在一起，以便使信号与接地线（或载流回线）之间的距离最近。
- (6) 增大线间距离，使干扰源与受感应线路之间的互感尽可能地小。
- (7) 采用差动放大器工作，从而使两引出线中的共模感应电流的作用趋于抵消。
- (8) 如有可能，使干扰源的线路与受感应的线路呈直角（或接近直角）布线，这样可大大降低两线路间的耦合。