



Universidade Federal de Pelotas

Centro de Desenvolvimento Tecnológico – CDTec

Engenharia de Computação

Relatório do trabalho prático da Disciplina Circuitos Digitais I

Projeto e Implementação de uma ULA de 4 bits em VHDL.

Alunos: Letícia Caldas e Luis Felipe

Professor: Leomar Soares da Rosa Jr

1. Introdução

A Unidade Lógica e Aritmética (ULA) é um dos componentes mais críticos em sistemas digitais, pois sua eficiência e precisão impactam diretamente o desempenho geral do sistema (Patterson & Hennessy, 2017). Neste trabalho, propomos a implementação de uma ULA de 4 bits utilizando VHDL, uma linguagem poderosa para a modelagem e simulação de circuitos digitais (Ashenden, 2008).

Projetos como a implementação de uma ULA permitem aos estudantes aplicar conceitos teóricos de circuitos digitais em um contexto prático, preparando-os para desafios reais na área de engenharia de computação (Mano & Ciletti, 2013).

2. Objetivo

Projetar e implementar uma Unidade Lógica Aritmética (ULA) de 4 bits em VHDL, com a capacidade de realizar operações aritméticas e lógicas.

A ULA deve suportar pelo menos 8 operações, ter entradas A e B, F com 3 bits para seleção da operação e Saídas S de 14 bits, flags de overflow (V), zero (Z) e negativo (N).

3. Projeto Arquitetural

A ULA é composta por unidades funcionais que realizam operações aritméticas e lógicas. Um multiplexador que seleciona a operação com base no sinal de controle de F (3 bits).

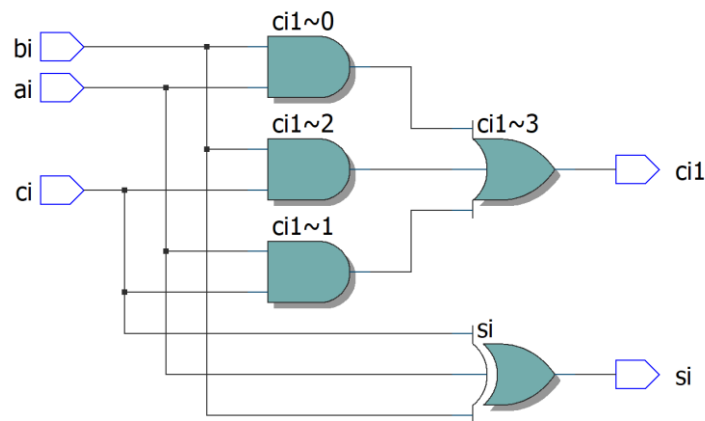
Operações implementadas:

- 1) OR (A or B)
- 2) AND (A and B)
- 3) NOT (not A)
- 4) XOR (A xor B)
- 5) NAND (A nand B)
- 6) NOR (A)
- 7) SOMADOR DE 4 BITS
- 8) DESLOCAMENTO A ESQUERDA

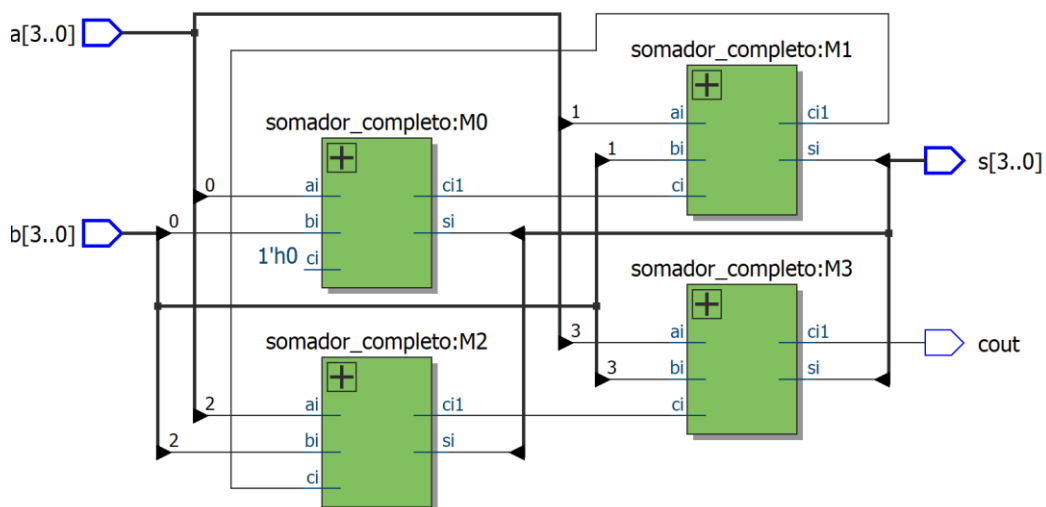
4. Implementação em VHDL

- a) **Somador Completo:** Realiza a soma de 1 bit com carry e carry out.
- b) **Somador de 4 bits:** Usa 4 somadores completos para realizar a soma de 4 bits.
- c) **Display de 14 segmentos:** Converte o resultado de 4 bits em um código para a exibição no display.
- d) **ULA de 4 bits:** Módulo principal que implementa as 8 operações e gera as flags.
- e) **Testbench:** Utilizado para fazer simulações.

Somador Completo:

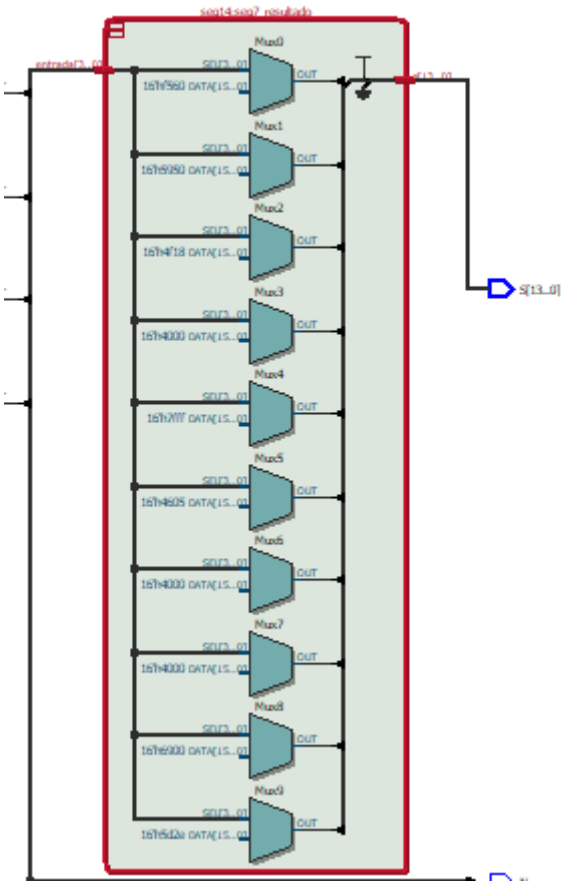


Somador de 4 bits:

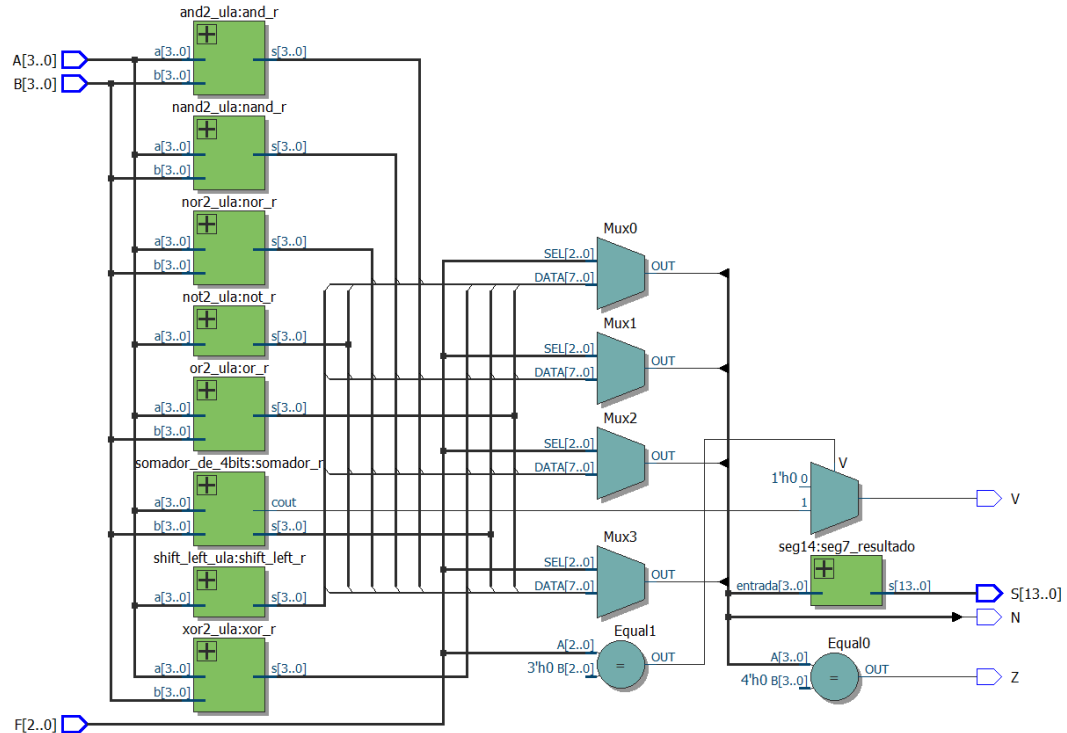


Display de 14 segmentos:

Seg14



ULA



5. Conclusão

O trabalho permitiu entender o funcionamento de uma ULA e sua implementação em VHDL. Foram desenvolvidas funcionalidades como soma, AND, OR, XOR, NOT, NAND, NOR e deslocamento à esquerda, utilizando uma abordagem modular. Além disso, o uso de um testbench para simulação garantiu que todas as operações fossem verificadas em diferentes cenários, assegurando a funcionalidade correta da ULA.

O projeto foi validado por meio de simulações, garantindo o correto funcionamento de cada operação. Essa experiência destacou a importância do planejamento e da organização no desenvolvimento de sistemas digitais, além de demonstrar a aplicabilidade prática dos conceitos estudados.

6. Referências

Patterson, D. A., & Hennessy, J. L. (2017). *Computer Organization and Design: The Hardware/Software Interface*. Morgan Kaufmann.

Ashenden, P. J. (2008). *The Designer's Guide to VHDL*. Morgan Kaufmann.

Mano, M. M., & Ciletti, M. D. (2013). *Digital Design: With an Introduction to the Verilog HDL*. Pearson.