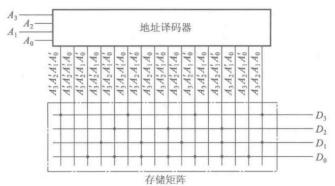
第八次作业答案

TA 滕子涵

题 5.35

如图是一个 16*4 位的 ROM, A₃A₂A₁A₀ 为地址输入, D₃D₂D₁D₀ 是数据输出, 将 D₃D₂D₁D₀视为 A₃A₂A₁A₀的逻辑函数, 写出 D₃D₂D₁D₀ 的表达式, 并画出它的存储矩阵表。



解:本题只需要找出每个输出信号对应的最小项求和化简即可

$$\begin{split} D_3 &= A_3{'}A_2{'}A_1{'}A_0{'} + A_3{'}A_2A_1{'}A_0 + A_3A_2{'}A_1A_0{'} + A_3A_2A_1A_0 \\ D_2 &= A_3{'}A_2A_1{'}A_0{'} + A_3A_2{'}A_1{'}A_0{'} + A_3A_2A_1{'}A_0{'} = A_2A_1{'}A_0{'} + A_3A_1{'}A_0{'} \\ D_1 &= A_3{'}A_2{'}A_1A_0 + A_3{'}A_2A_1A_0{'} + A_3A_2{'}A_1{'}A_0 + A_3A_2A_1{'}A_0{'} + A_3A_2A_1A_0 \\ D_0 &= A_3{'}A_2{'}A_1A_0{'} + A_3{'}A_2A_1{'}A_0{'} + A_3{'}A_2A_1A_0{'} + A_3A_2{'}A_1{'}A_0{'} + A_3A_2{'}A_1{'}A_0{'} + A_3A_2A_1{'}A_0{'} + A_3A_2A_1{'}A_0{'} \\ &= A_1A_0{'} + A_2A_0{'} + A_3A_0{'} \end{split}$$

其存储矩阵表如下:

A_3	A_2	A_1	A_0	D_3	D_2	D_1	D_0
0	0	0	0	1	0	0	0
0	0	0	1	0	0	0	0
0	0	1	0	0	0	0	1
0	0	1	1	0	0	1	0
0	1	0	0	0	1	0	1
0	1	0	1	1	0	0	0
0	1	1	0	0	0	1	1
0	1	1	1	0	0	0	0
1	0	0	0	0	1	0	1
1	0	0	1	0	0	1	0
1	0	1	0	1	0	0	1
1	0	1	1	0	0	0	0
1	1	0	0	0	1	1	1
1	1	0	1	0	0	0	0
1	1	1	0	0	0	0	1
1	1	1	1	1	0	1	0

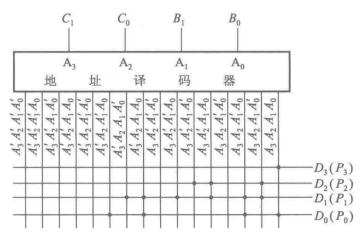
题 5.36

用 16*4 位的 ROM 设计一个将两个 2 位二进制数相乘的乘法器电路,列出 ROM 的数据表,画出存储矩阵的点阵图。

解: 16=24, 故地址线有 4 位, 分别取两位作为两个乘数, 将输出端作为相乘的结果, 列出真值表如下:

乘 数				乘积				
C_1	C_0	B_1	B_0	P_3	P_2	P_{1}	P_{0}	
0	0	0	0	0	0	0	0	
0	0	0	1	0	0	0	0	
0	0	1	0	0	0	0	0	
0	0	1	1	0	0	0	0	
0	1	0	0	0	0	0	0	
0	1	0	1	0	0	0	- 1	
0	1	1	0	0	0	1	0	
0	1	1	1	0	0	1	1	
1	0	0	0	0	0	0	0	
1	0	0	1	0	0	1	0	
1	0	1.	0	0	1	0	0	
1	0	1	1	0	1	1	0	
1	1	0	0	0	0	0	0	
1	1	0	1	0	0	1	1	
1	1	1	0	0	1	1	0	
1	1	1	1	1	0	0	1	
A_3	A_2	A_1	A_0	D_3	D_2	D_1	D_{0}	

根据真值表画出存储矩阵的点阵图如下:

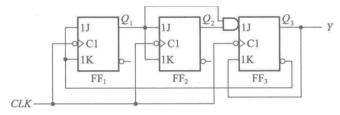


注:经过上面两题的练习,同学们可能已经发现存储电路其实就是用电路来表示真值表,鉴于真值表是逻辑表达方式之一,所以存储电路还可以用来实现逻辑功能,本题就是一个很好的例子。

实际上在 FPGA(一种可编程逻辑器件)中,就有大量的 LUT(查找表),通过配置 LUT 的不同的逻辑 函数和输入输出映射,使得 FPGA 具备了高度的灵活性和反复可编程性,配合 FPGA 内部其他元件可以实现非常复杂的逻辑。

题 6.3

分析下图时序电路的逻辑功能,写出电路的驱动方程、状态方程和输出方程,画出电路的状态转换头,说明电路能否自启动。



解:

第一步: 寻找每个触发器的输入, 写出驱动方程:

$$\begin{cases} J_1 = K_1 = Q_3' \\ J_2 = K_2 = Q_1 \\ J_3 = Q_1 Q_2; K_3 = Q_3 \end{cases}$$

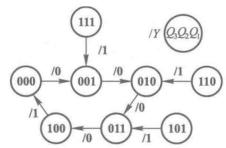
第二步:根据驱动方程以及触发器的类型写出状态方程,加*表示下一个状态:

$$\begin{cases} Q_1^* = Q_3'Q_1' + Q_3Q_1 = Q_3 \odot Q_1 \\ Q_2^* = Q_1Q_2' + Q_1'^{Q_2} = Q_2 \oplus Q_1 \\ Q_3^* = Q_1Q_2Q_3' \end{cases}$$

第三步:根据电路图写出输出方程:

$$Y = Q_3$$

第四步: 根据状态方程和输出方程画出状态转换图, 如下图:

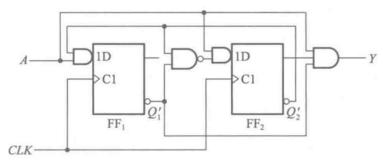


根据状态转换图可知,所有非工作状态能够经过有限次跳变后进入设定的工作状态,故电路可以自启动。注:

- 在写驱动状态方程时,可以不用写成最简与或是,因为⊙、⊕等更直观的符号可以方便我们画状态转换
 图;
- 2、这类题目很重要,而且很耗时,请同学们熟练掌握,考试必考(x;
- 3、画状态转换图时一个易错点是 $Q_1Q_2Q_3$ 的顺序,有时状态方程和转换图的 Q 的顺序不一样,容易写着写着错 Q 的高低次序。

题 6.5

分析下图时序电路的逻辑功能、写出电路的驱动方程、状态方程和输出方程、画出电路转换图。



解: 找触发器的输出, 写出驱动方程

$$\begin{cases}
D_1 = AQ_2' \\
D_2 = A(Q_1'Q_2')' = A(Q_1 + Q_2)
\end{cases}$$

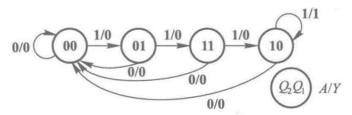
结合驱动方程和触发器类型写出状态方程

$$\begin{cases} Q_1^* = AQ_2' \\ Q_2^* = A(Q_1 + Q_2) \end{cases}$$

电路的输出方程为

$$Y = AQ_1'Q_2$$

根据状态方程和输出方程画出状态转换图



注:如果题目要求**分析**电路功能,一般来说列出方程画出转换图即可;如果题目附带要求**指出**电路功能,则需要从整体上说明电路的功能。本题不要求指出电路功能,如果非要说的话,本电路功能是实现一个两比特格雷码饱和计数器。