

随机访问存储器与快闪存储器

存储器：能用于存储大量数据或信号的器件。



EEPROM存储器芯片

M95M01采用128K×8

- **半导体存储器：**通过采用专门的电路结构，以满足大量数据存储要求的半导体器件。（触发器和寄存器虽然具有存储的功能，但触发器是小规模集成电路，寄存器为大规模集成电路，采用触发器或寄存器电路结构来存储大量数据是不可能的，也是得不偿失的。）

- **磁表面存储器**——硬盘、软盘等利用电磁特性的存储器

- **光存储器**——各种光盘，采用激光照射产生的高温使光盘的表面凹进去表示2进制的1，平滑的地方表示0。

（硬盘、软盘、光盘等。这些设备具有存储大量数据或信号的存储特点，但它的存储单元不属于电气部件，不可与电气设备直接联接，需要接口电路。）

半导体存储器的分类

从集成工艺的角度分：**MOS存储器**和**双极型存储器**。

- **双极型存储器**：速度快，功耗大，价格高。
例如：CPU中高速缓存。
- **MOS存储器**：集成度高，功耗小，价格低。
例如：内存。

从读写方式的角度分：只读存储器（ROM）、随机访问存储器（RAM）。

- **RAM** (Random Access Memory)可方便地读写数据，但当电源去掉后所存的信息立即消失。目前常用的RAM有SRAM（静态RAM）、DRAM（动态RAM）等。
- **ROM** (Read-Only Memory)从字面意思上看只可读，但现在的ROM芯片均可写。

ROM的分类

ROM 按信息的写入方式分为：

- **固定ROM**：在工厂制作时就将需要存储的信息用电路结构固定下来，使用时无法再更改。

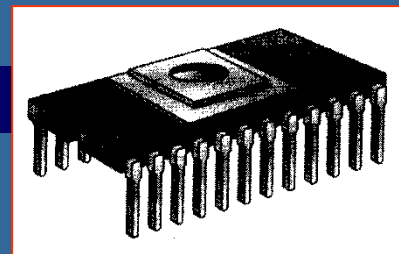
例如：早期的主板BIOS芯片采用的是固定ROM，它的Firmware代码是在芯片生产过程中固化的，并且永远无法修改。（Firmware是软件，但与普通软件完全不同，它是固化在集成电路内部的程序代码，集成电路的功能就是由这些程序决定的。）

- **可编程ROM（简称PROM）**：由用户按自己的需要写入信息，但只能写入一次，一经写入就不能修改。

例如：一般显卡上的ROM上多采用这种PROM，它的价格相对较低。

- **可擦可编程ROM（简称EPROM）**：由用户写入信息后若需要改动时，还可以擦去重写。它具有较大的使用灵活性，但这种改写需使用专门的擦写设备，不可在线改写，而且费时，所以实际使用时常只读不写。

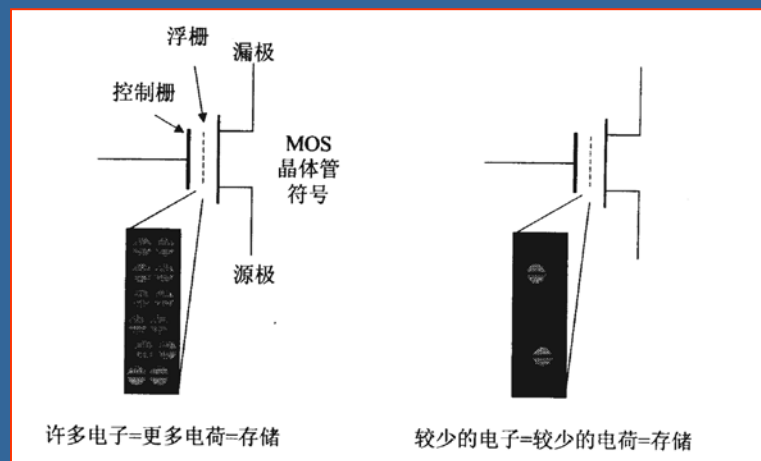
例如：带窗口的EPROM芯片，这种EPROM可以用紫外线来擦除原有的Firmware，并用专用的读写器更新它的Firmware。



- **可电改写ROM（简称EEPROM）**：由用户写入信息后若需要改动时可在线改写，无须专门的擦写设备。

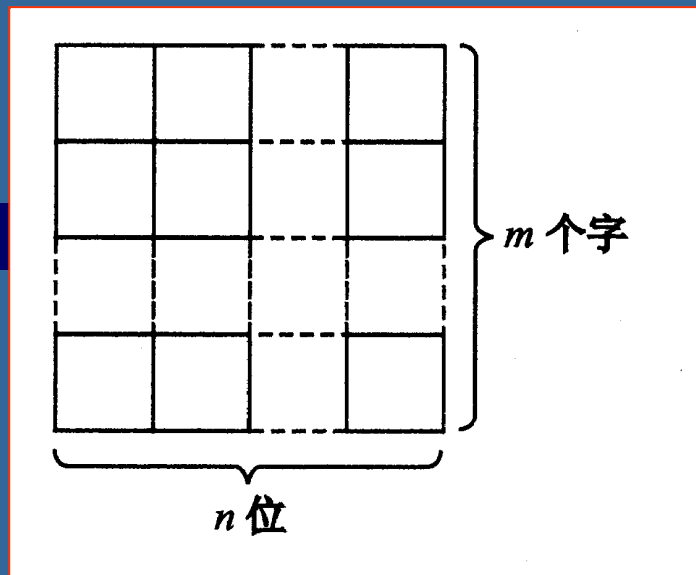
例如：现在的主板BIOS，它是一种在一定的电压、电流条件下，可对其Firmware进行更新的集成电路块。

- **快闪ROM（Flash ROM）**：它采用以数据块为单位的电改写方式，具有很高的写入速度。



随机访问存储器 (RAM)

存储器的内部结构



存储矩阵

存储矩阵是由基本存储单元（可存储 n 位二进制数据）构成的存储阵列。

● 存储器的字数

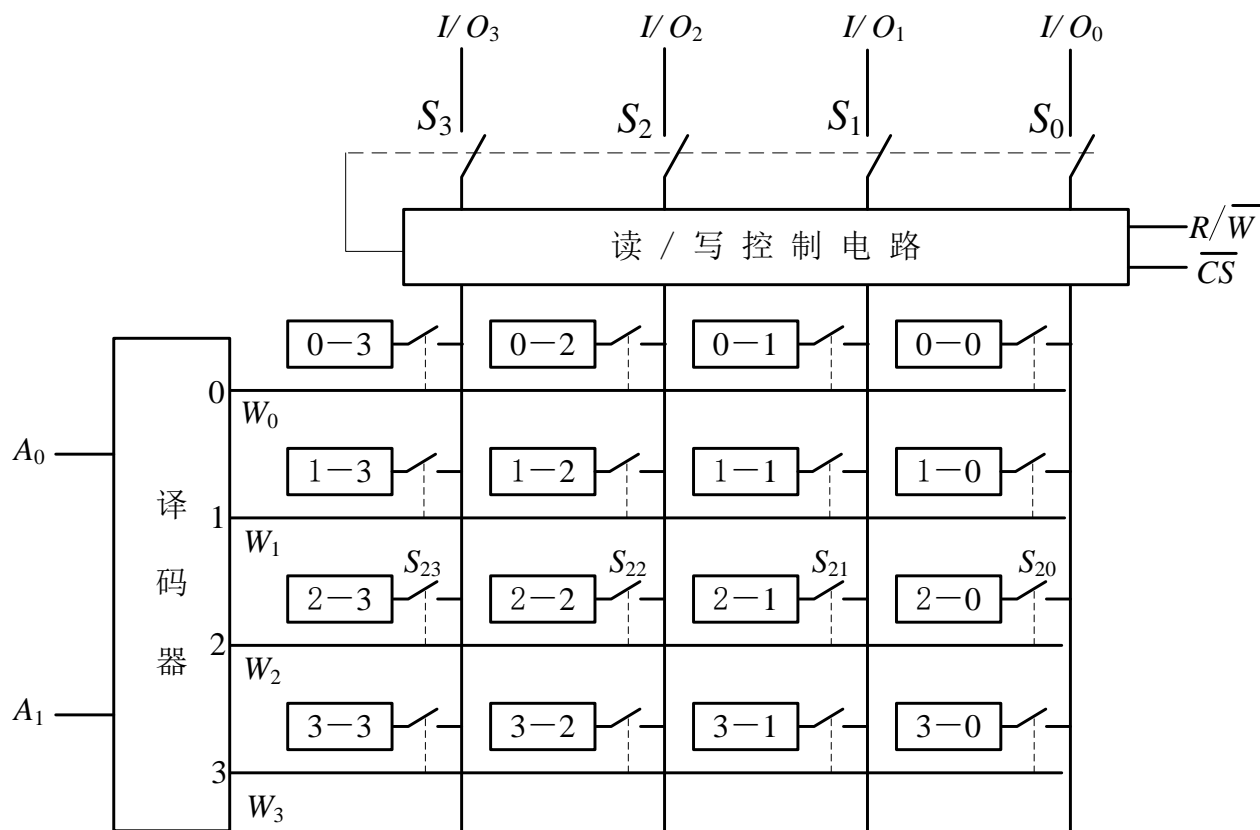
能存入一“0”或一个“1”（即1bit信息），称之一个记忆单元。由 n 个记忆单元组成的一条信息叫一个“字”。存储器的字数反映了存储器的存储信息的多少。

● 存储器的位数

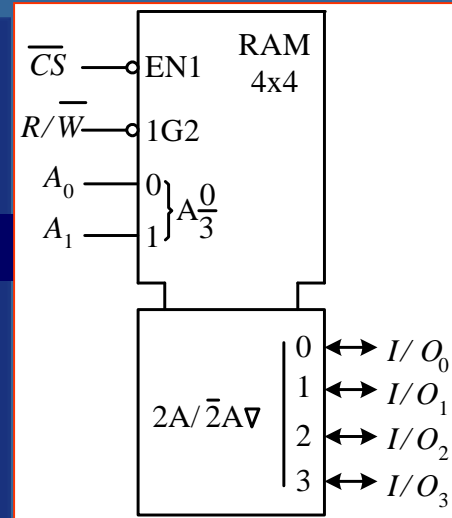
存储器每个“字”所具有的二进制位数称为存储器的位数。习惯上称之为字长。

“字数 \times 位数”称为存储器的存储容量

例：4×4RAM

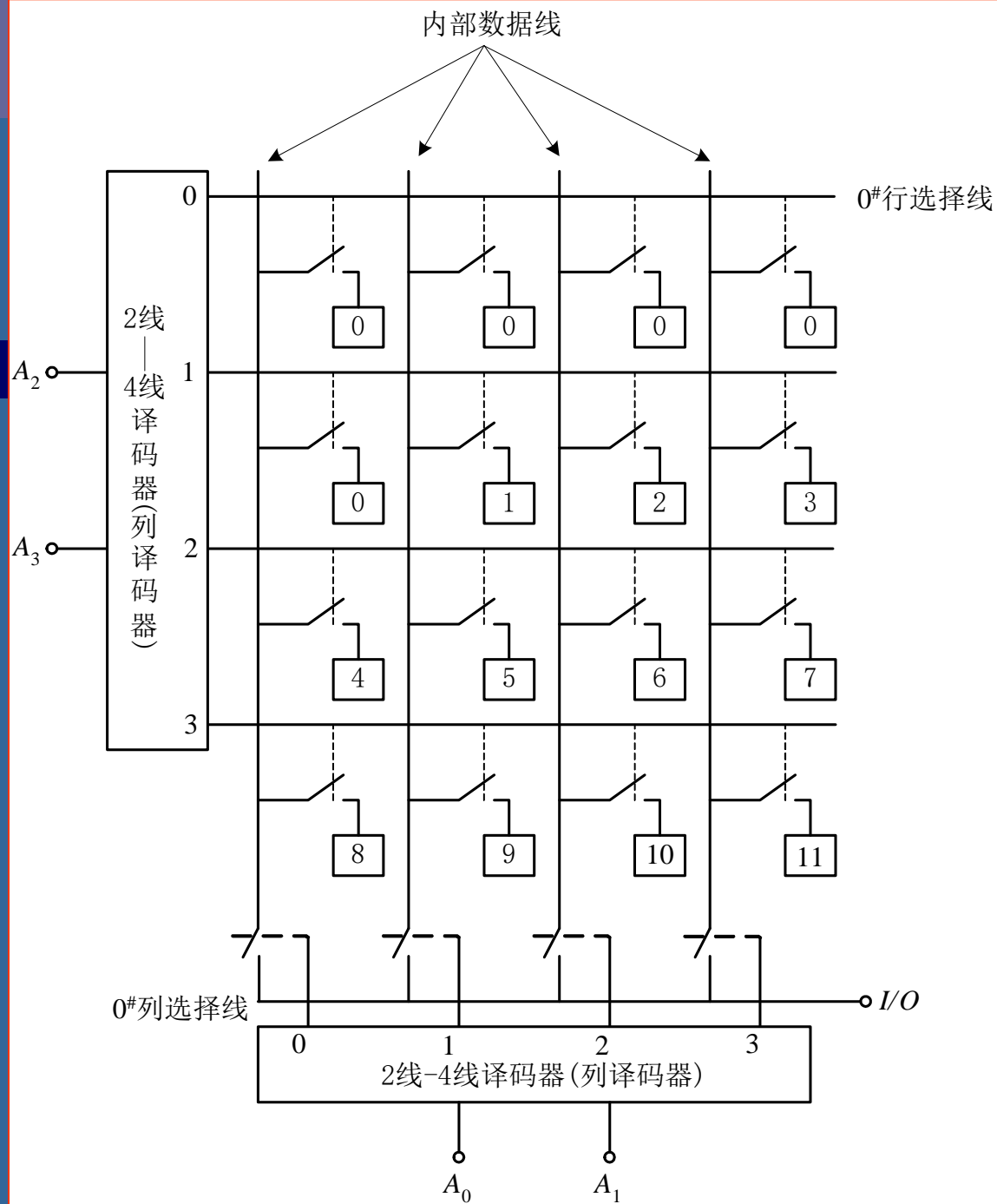


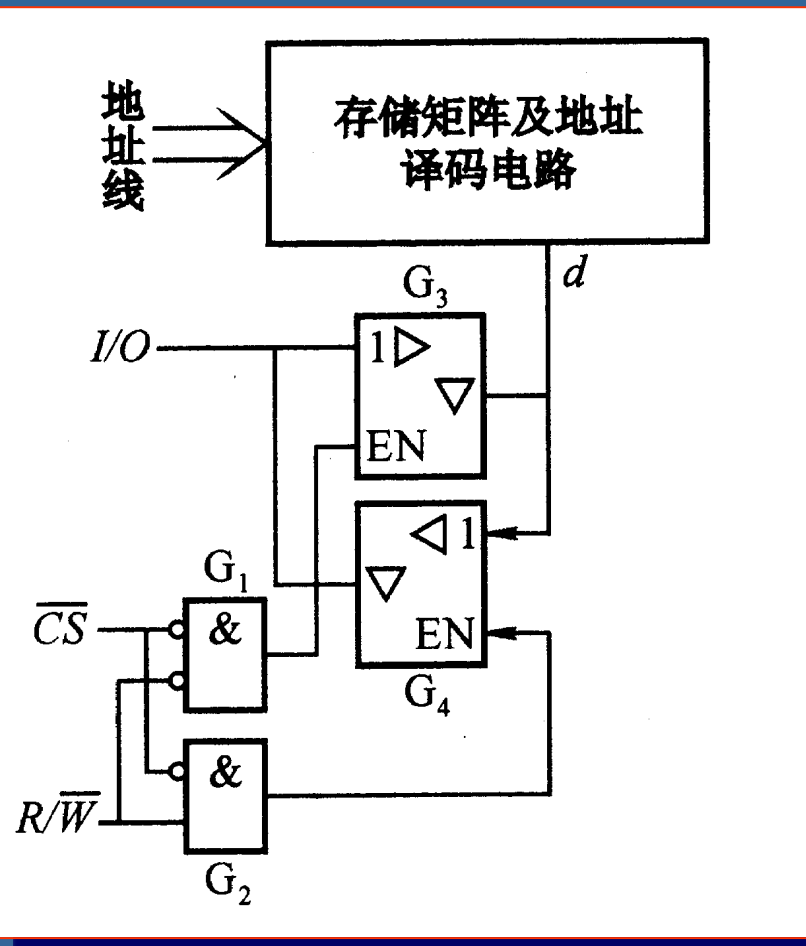
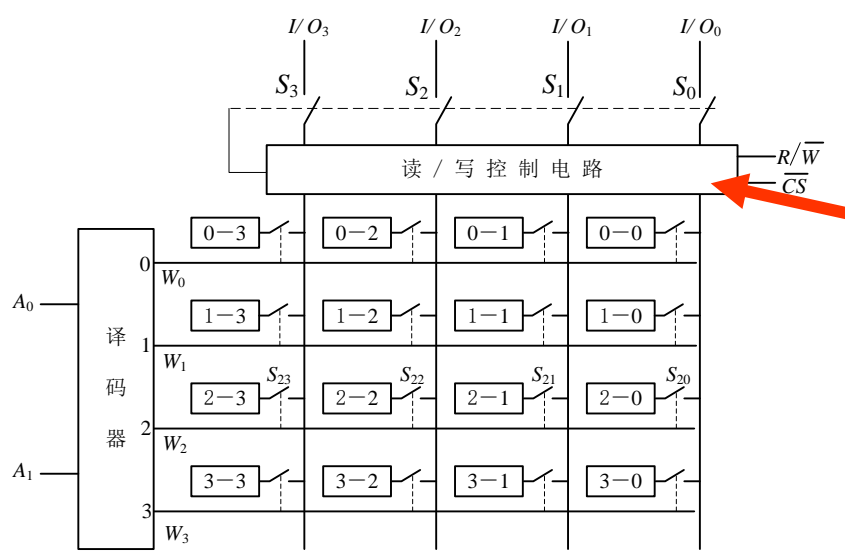
内部结构



逻辑符号

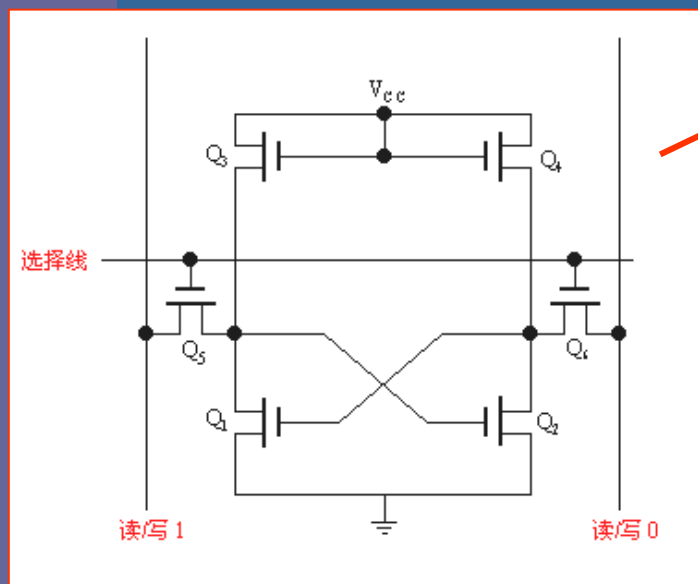
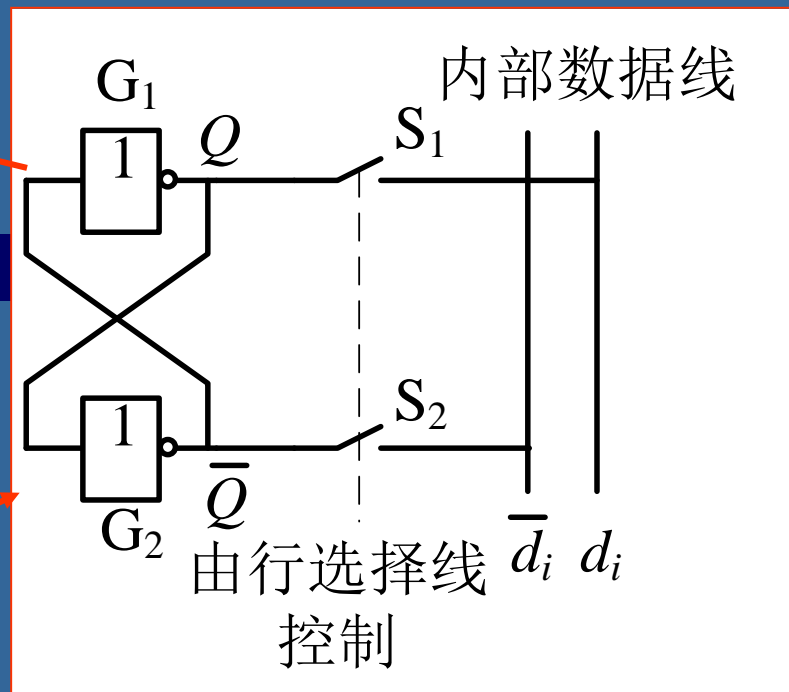
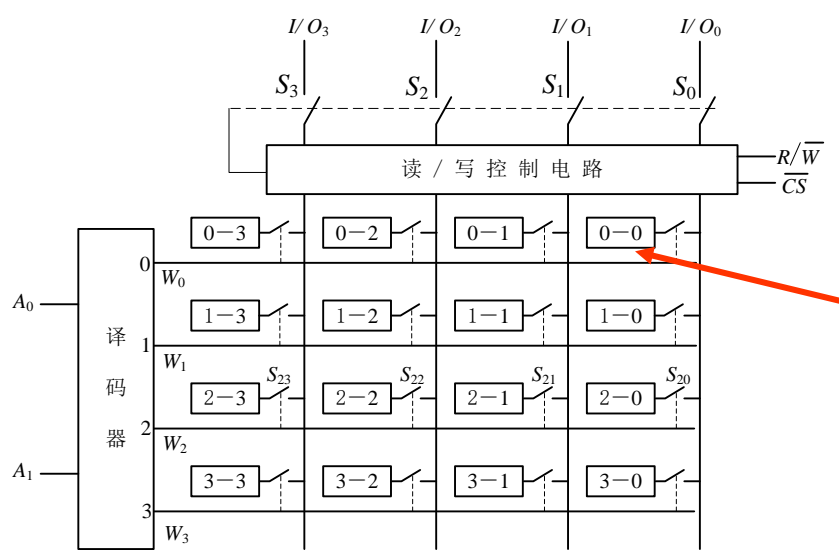
二元寻址的 16×1 RAM





读/写控制电路示意图

静态记忆单元示意图



静态RAM特点：
速度快，但容量小。

静态记忆单元实际电路图

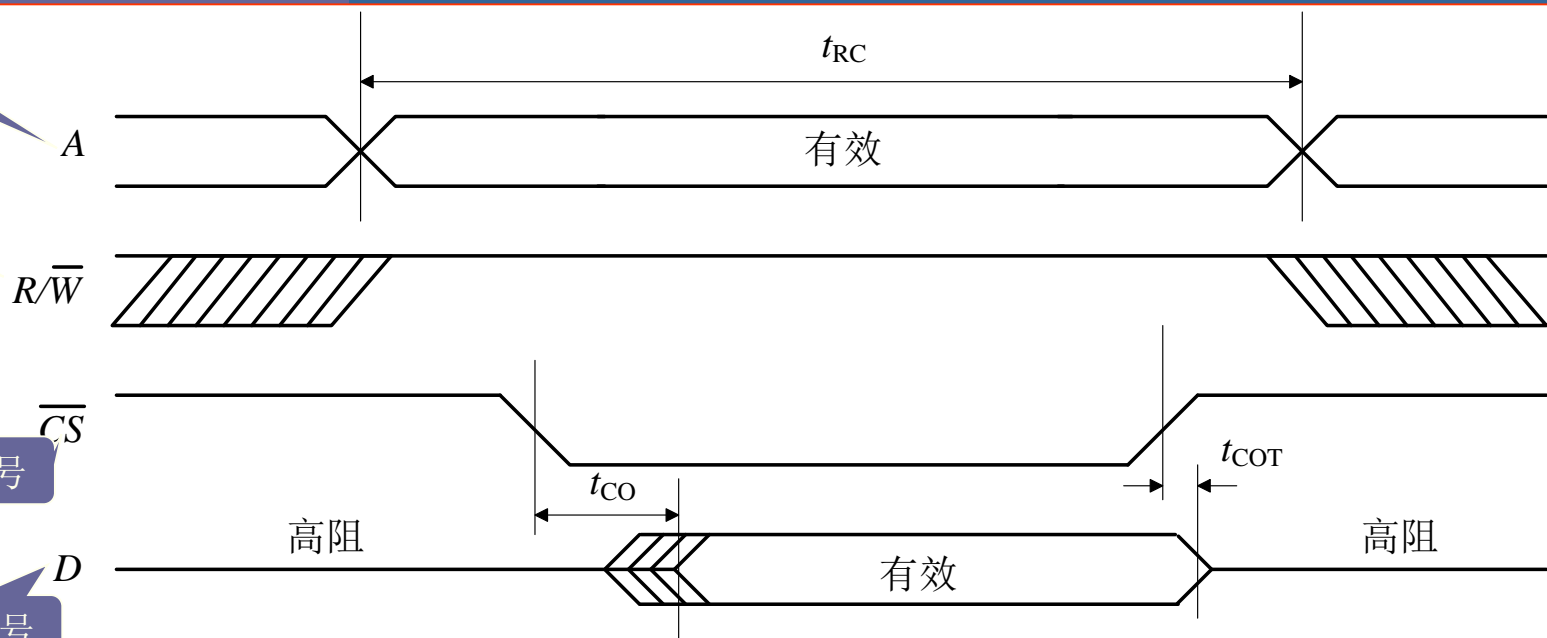
静态RAM读/写操作时序图

地址信号

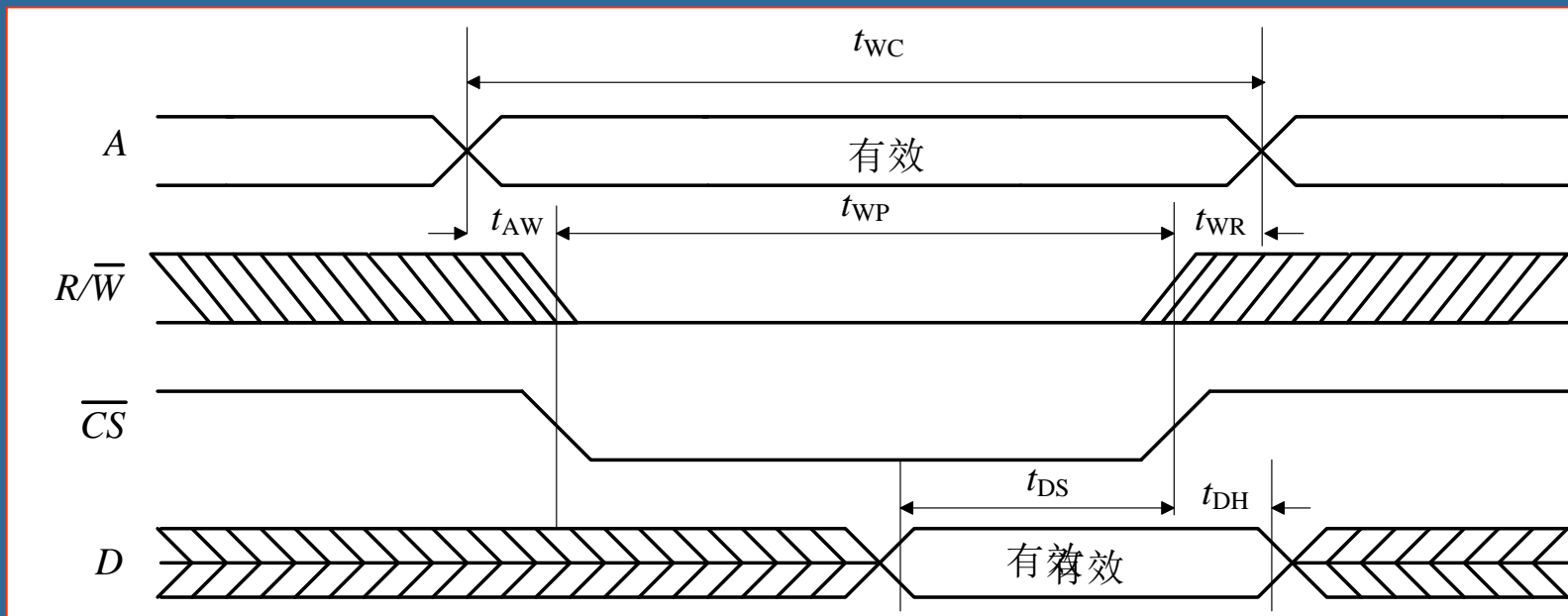
读写控制信号

片选信号

数据信号



读操作时各信号间的时序关系

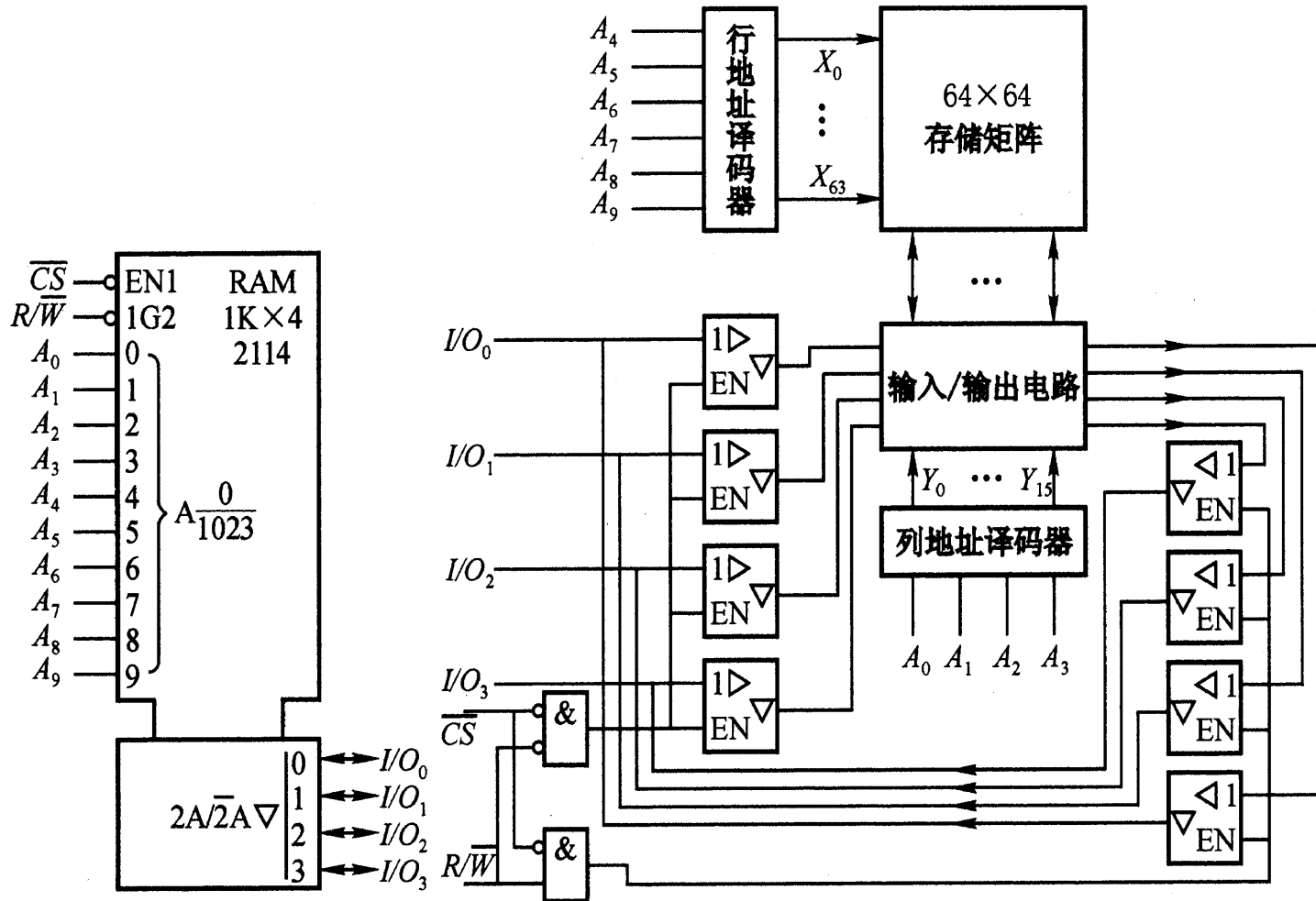


写操作时各信号间的时序关系

常用的静态RAM芯片

型 号	容量 (字×位)	型 号	容量 (字×位)
MB2114	1K×4	HM62256	32K×8
HM6116	2K×8	HM628128	128K×8
HM6264	8K×8		

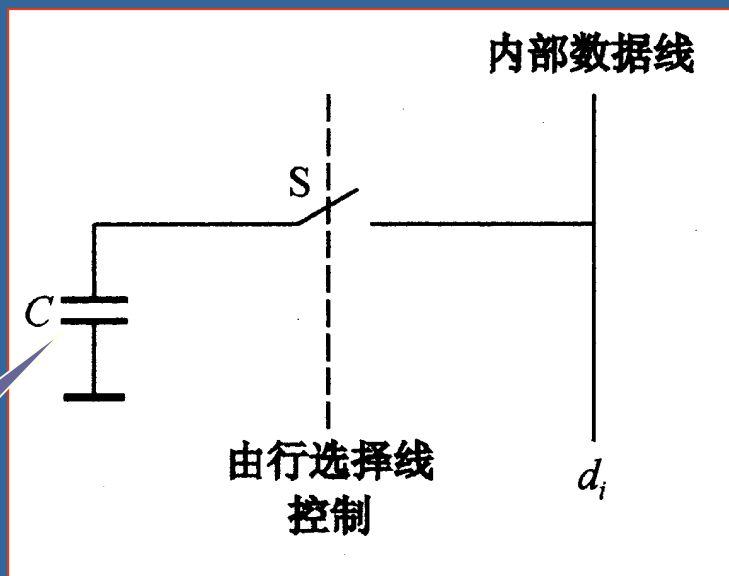
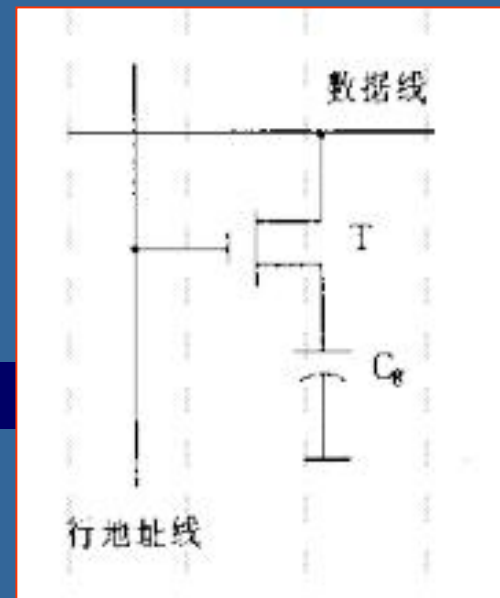
2114的逻辑符号及框图



动态记忆单元

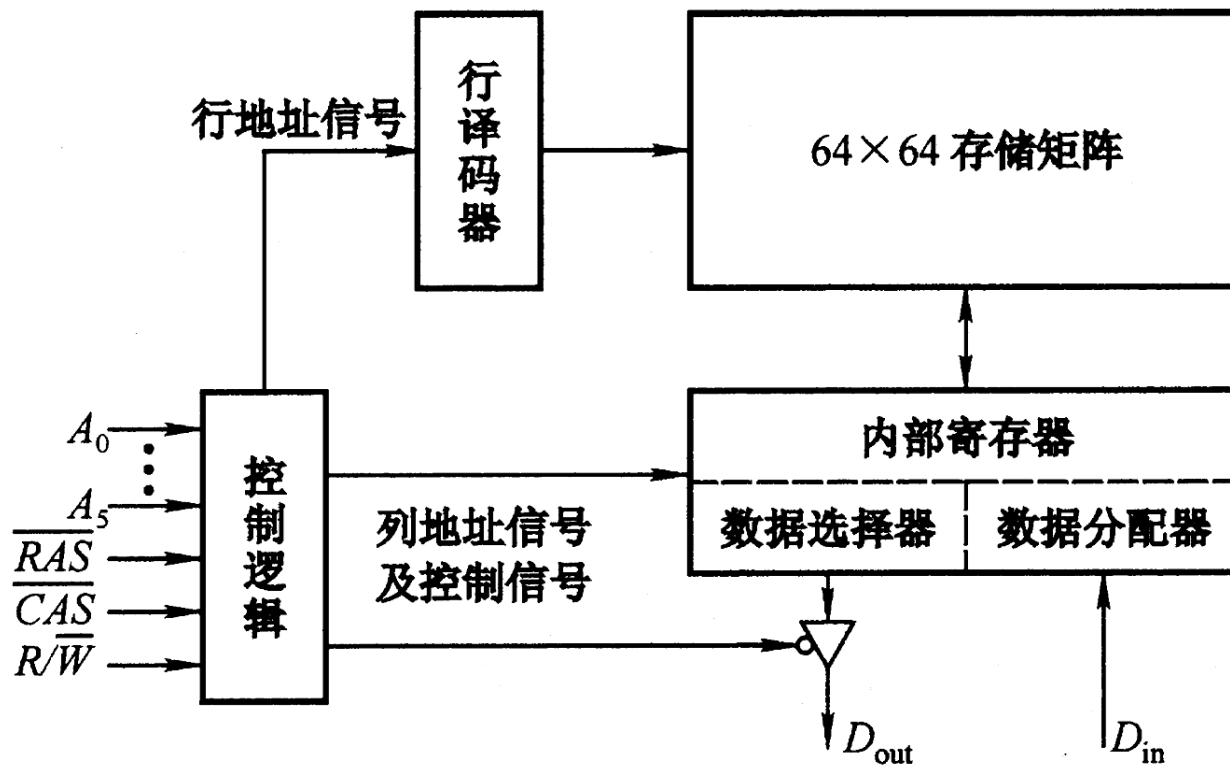
动态RAM特点：

容量大，但速度慢。

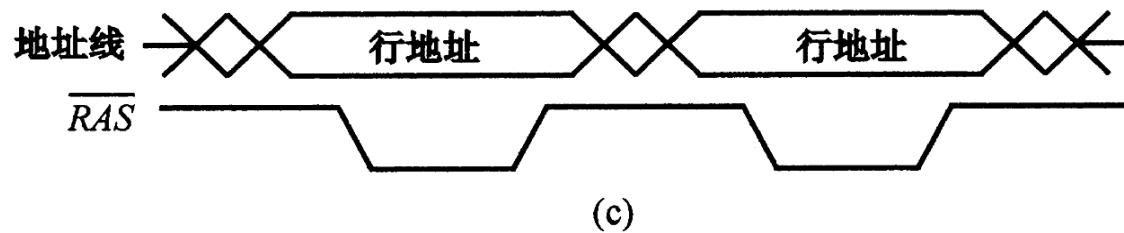
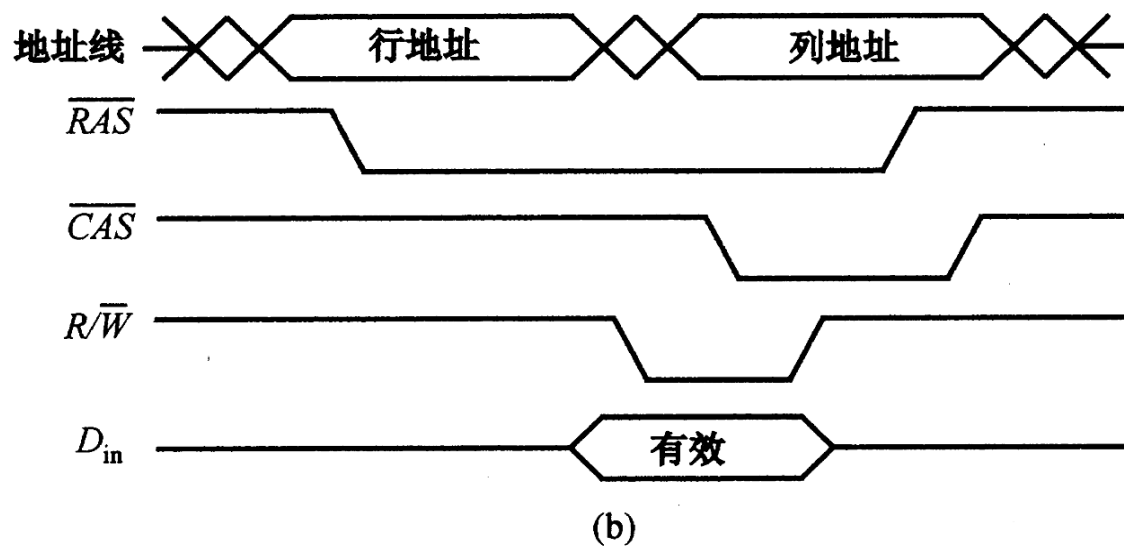
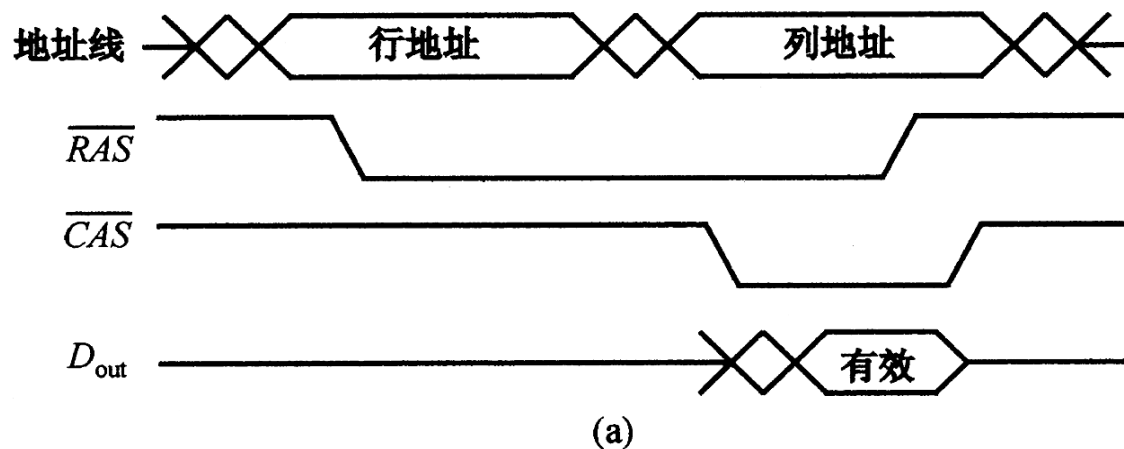


寄生
电容

4K×1动态RAM框图



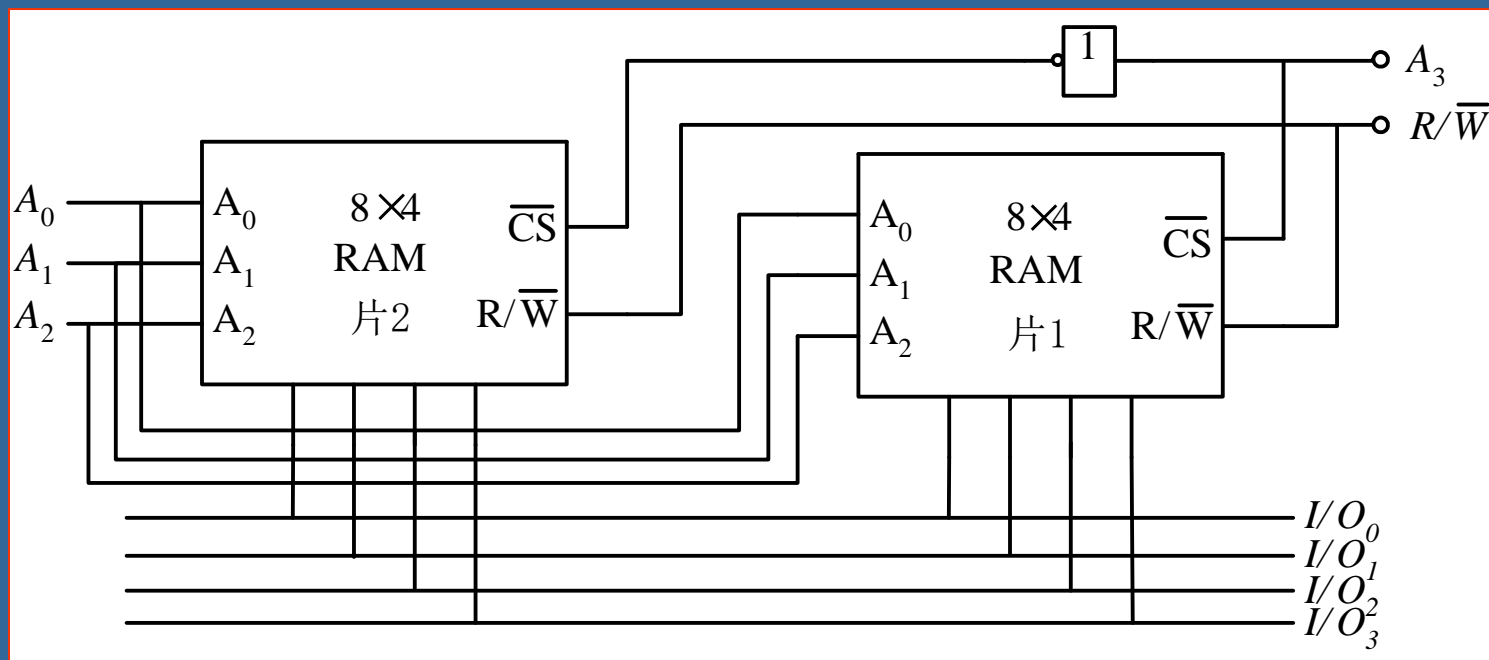
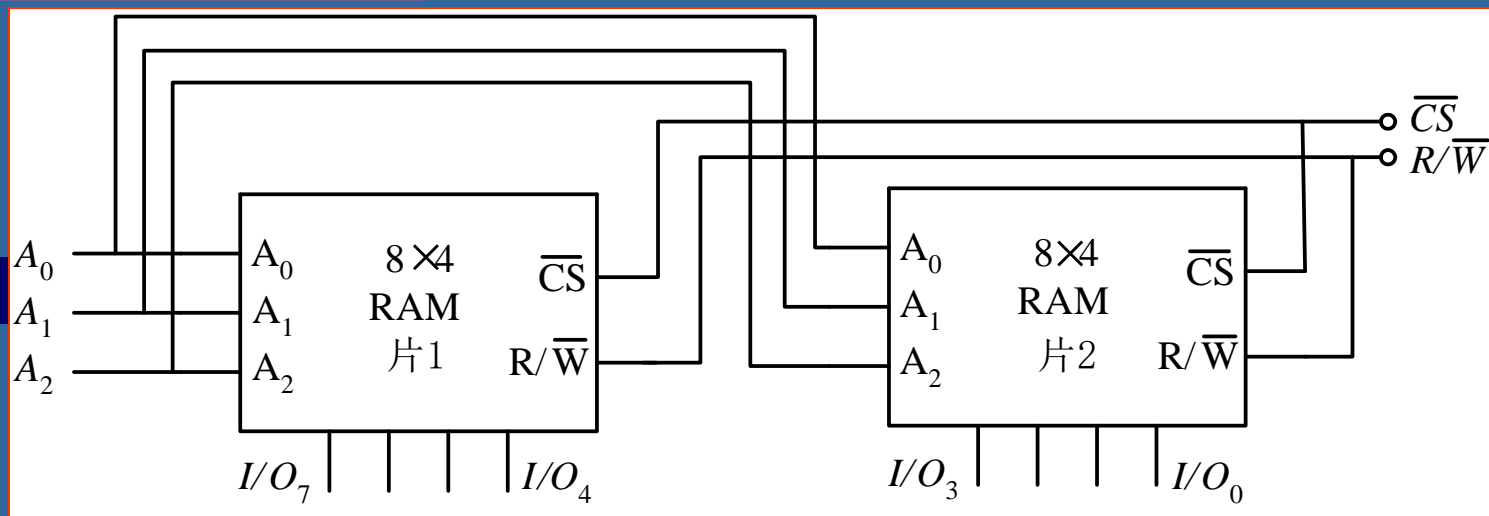
动态RAM读写及刷新操作时序图



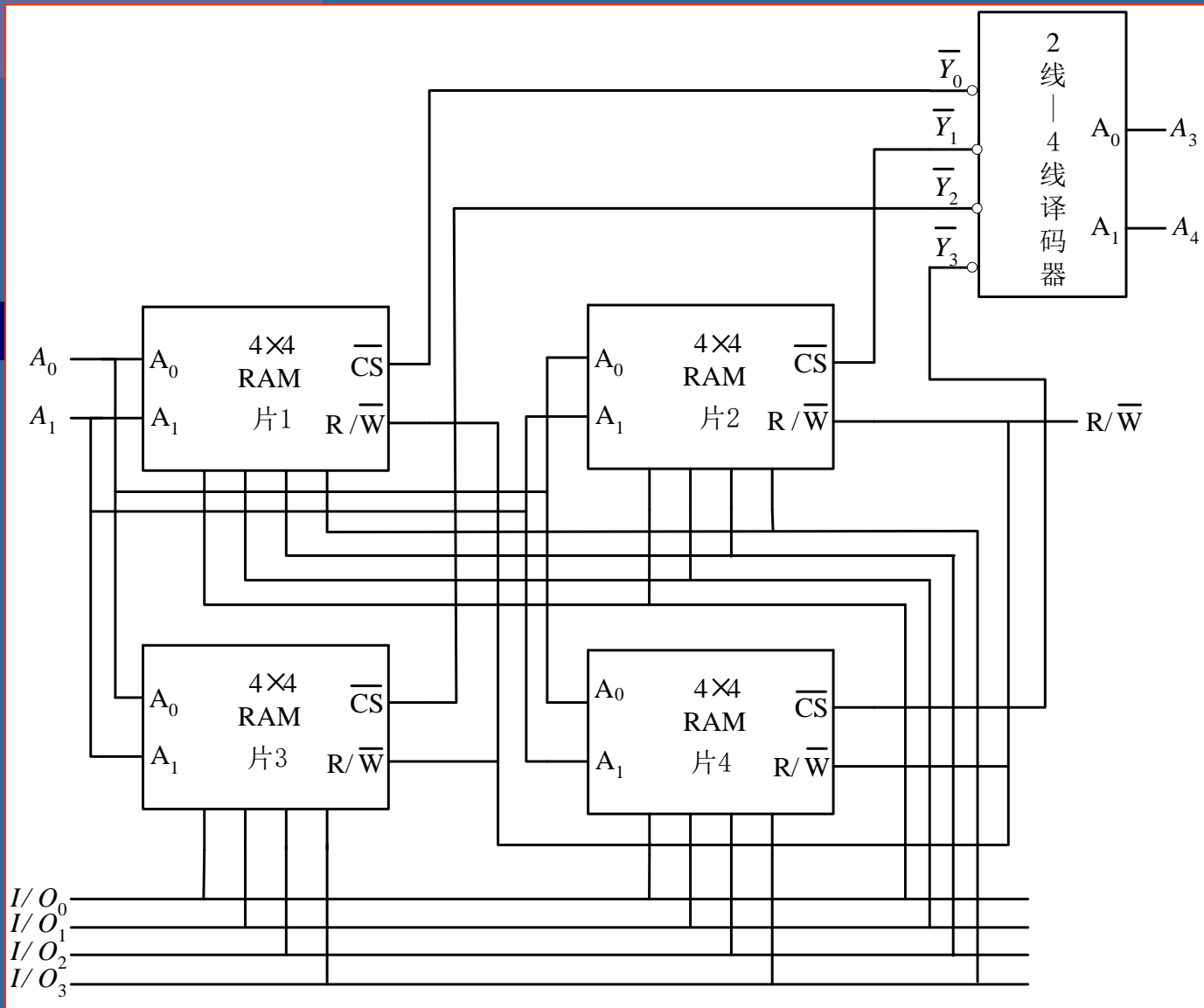
常用的动态RAM芯片

型 号	容量(字×位)	型 号	容量(字×位)
MB 2118	16K×1	MB 81C4256	256K×4
MB 81416	16K×4	MB 814101	4K×1
MB 81464	64K×4		

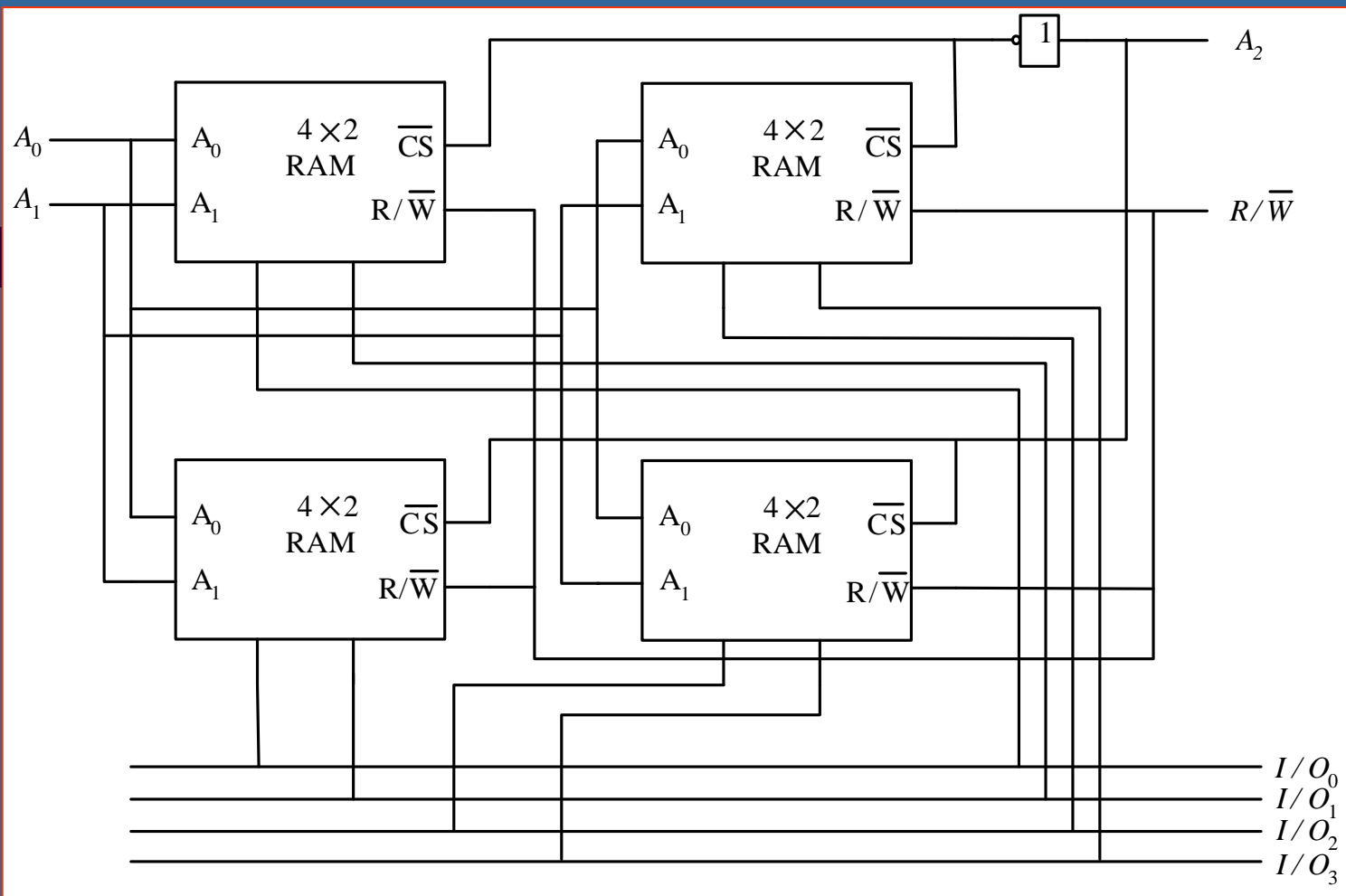
RAM的扩展



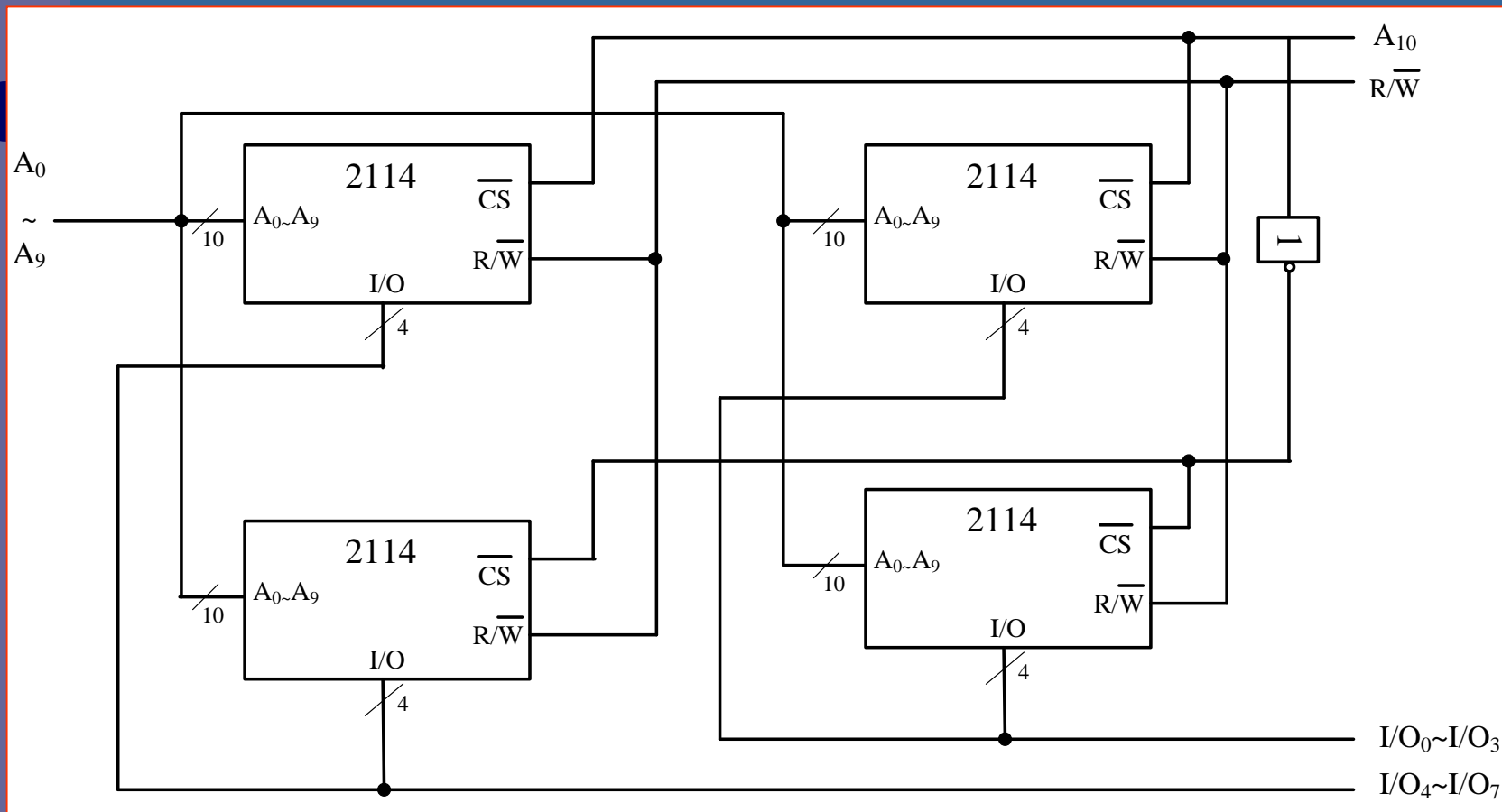
RAM的扩展(续)



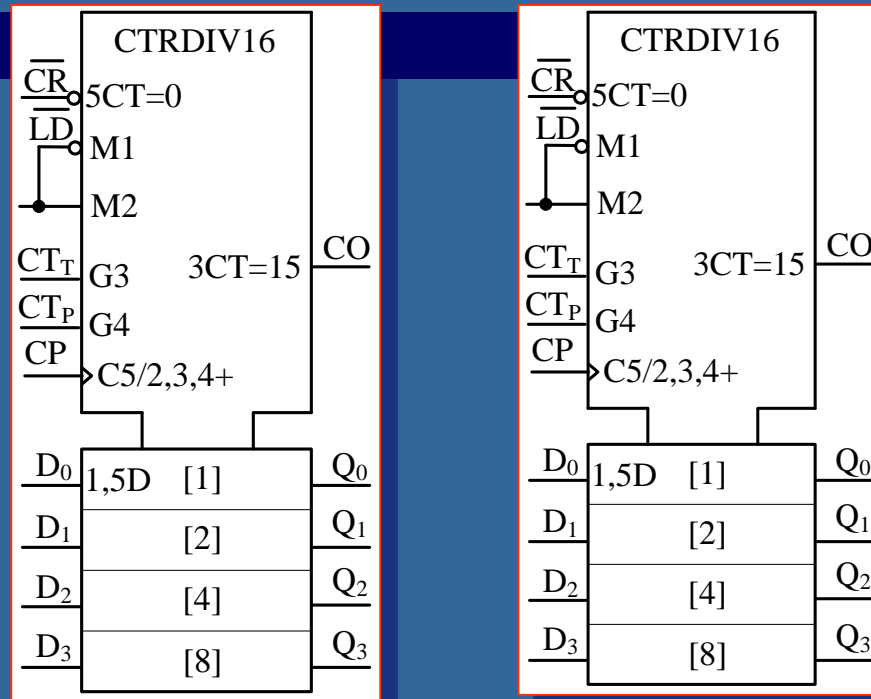
RAM的扩展(续)



例1 习题 4.47 现欲用2114构成2K8的静态存储器，试画出其逻辑图。



例2 试用集成计数器74163并辅以少量门电路设计一个8421BCD码的模24计数器，并简要说明其工作原理。

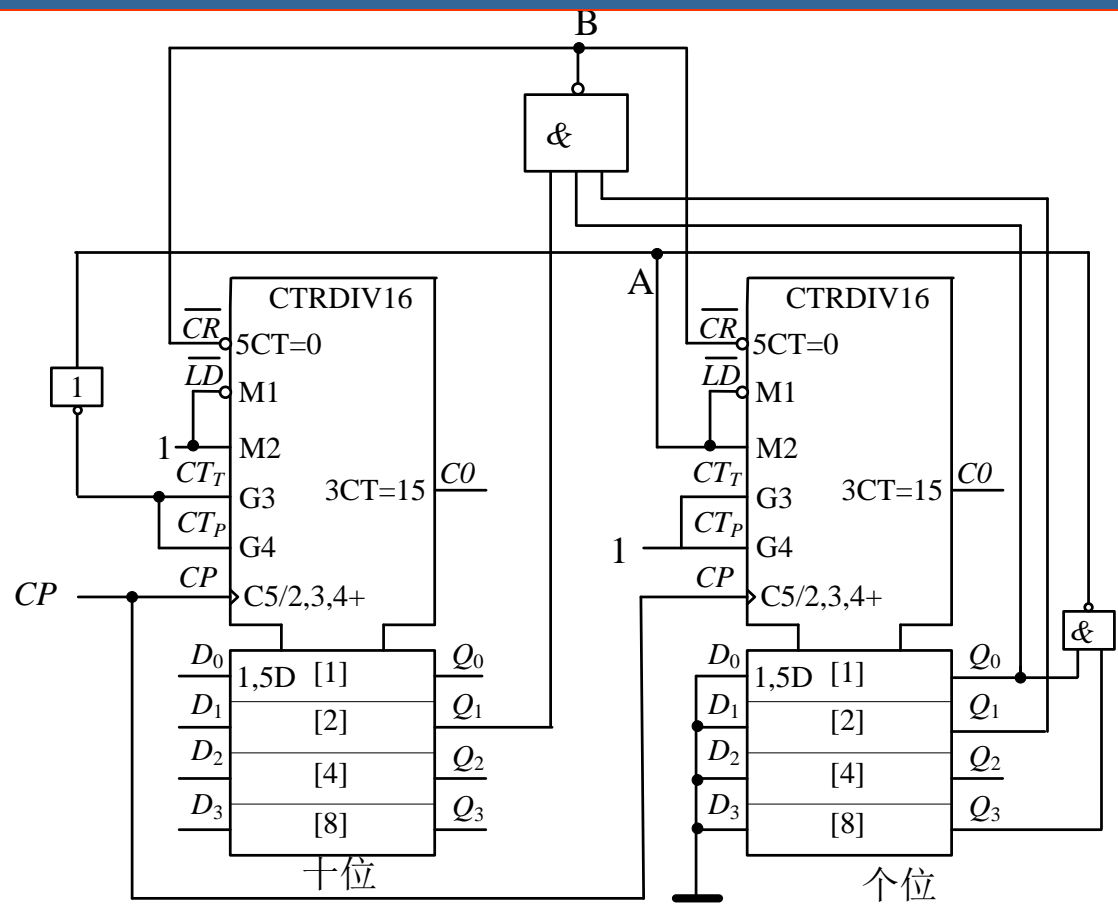


十位

个位

工作原理:

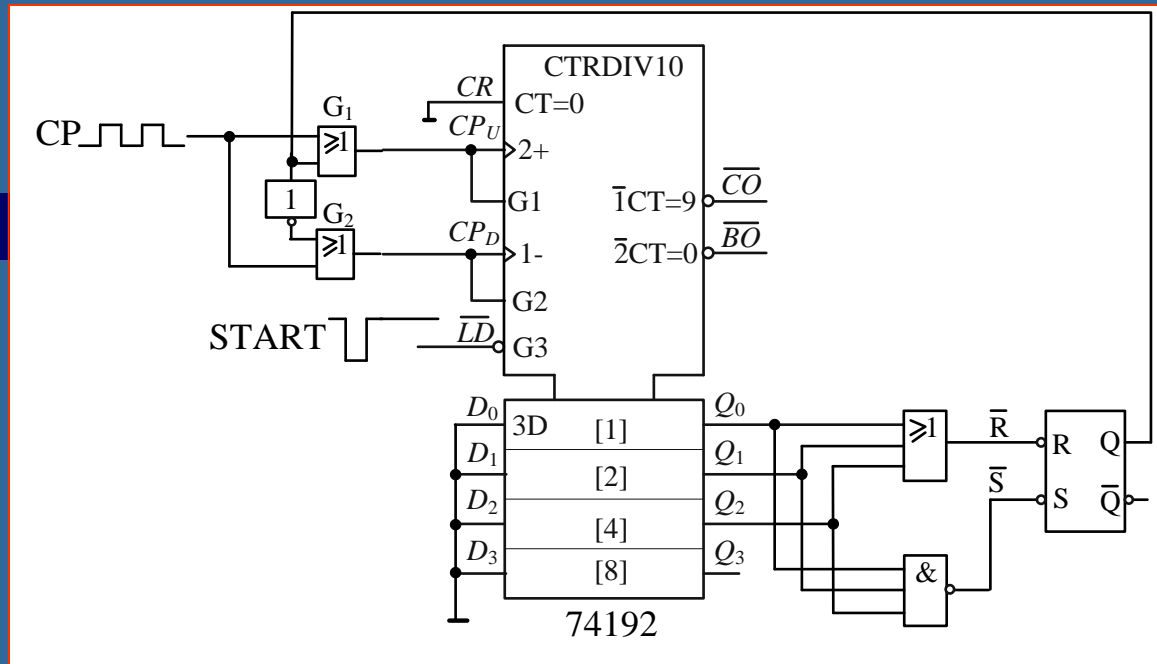
(1) 个位计数器当计数到9时（即1001） $\overline{LD}=0$ ，在下一个时钟脉冲到来时，将 $Q_3Q_2Q_1Q_0$ 清0，然后重新从0开始计数。同时，当个位计数器当计数到9时，A点信号经过一个非门加到上，使在下一个时钟脉冲到来时十位计数器计数一次，而其余时间，则保持十位Q状态端数值不变。



(2) 当个位计数器计数到3（即0011），而同时十位计数器计数到2时（即0010），使两计数器 $\overline{CR}=0$ ，等下一CP到来时，两计数器将全部清零。实现了模24（8421BCD码）的计数。

例3 用十进制可逆计数器74192为核心设计一个如下计数规律的计数器：0，1，2，3，4，5，6，7，6，5，4，3，2，1，0，1，

.....0



工作原理：

电路启动时，在START启动脉冲作用下， $Q_2Q_1Q_0$ 被预置为000，这时， $\bar{R}=0, \bar{S}=1$ RS触发器清零， $Q=0$ ，CP时钟通过G1“或门”进行加法计数（ $CP_D=1$ ）。当 $Q_2Q_1Q_0=001\sim110$ 时， $\bar{R}=1, \bar{S}=1$ ，Q端保持为0；而当 $Q_2Q_1Q_0=111$ 时， $\bar{R}=1, \bar{S}=0$ ，RS触发器置位， $Q=1$ ，CP时钟通过G2“或门”进行减法计数（ $CP_U=1$ ）。当 $Q_2Q_1Q_0=110\sim001$ 时， $\bar{R}=1, \bar{S}=1$ ，Q端仍保持为1；又当 $Q_2Q_1Q_0=000$ 时，74192重新进行加法计数。因此，该电路的计数规律为：0，1，2，3，4，5，6，7，6，5，4，3，2，1，0，1，.....。