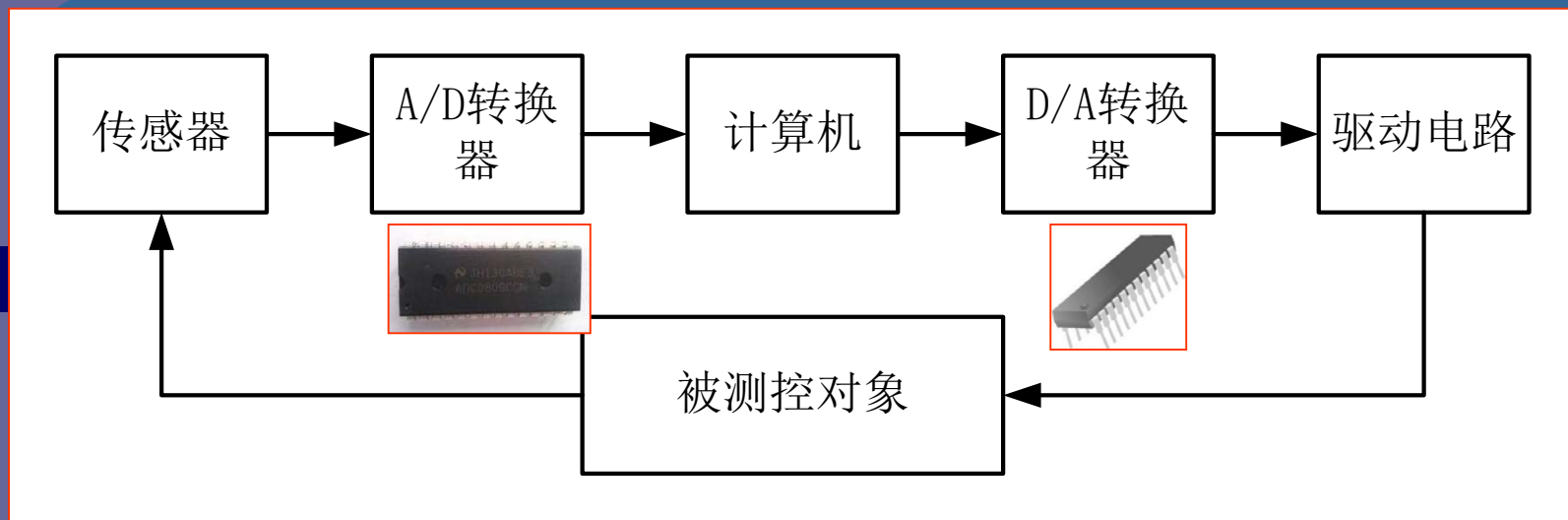


第9章 集成数/模和模/数转换器



数字系统处理模拟信号的框图

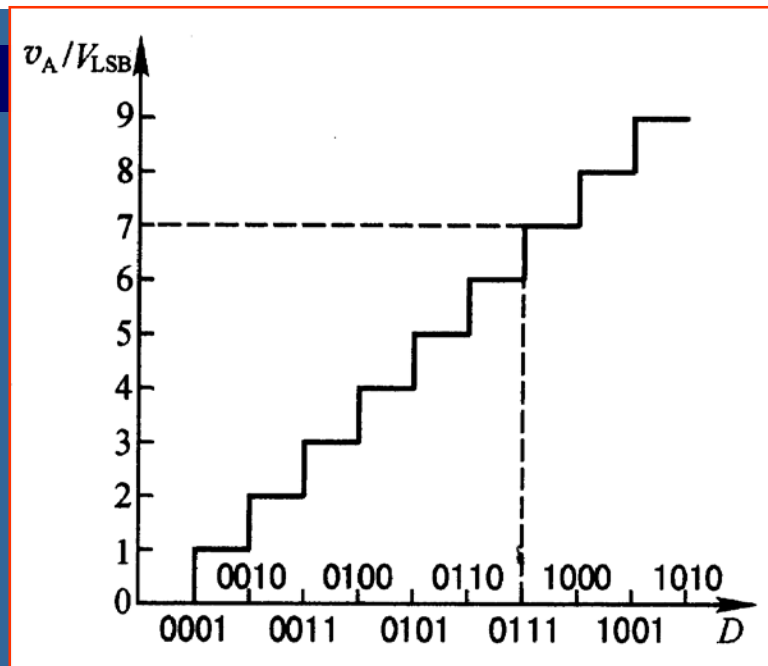
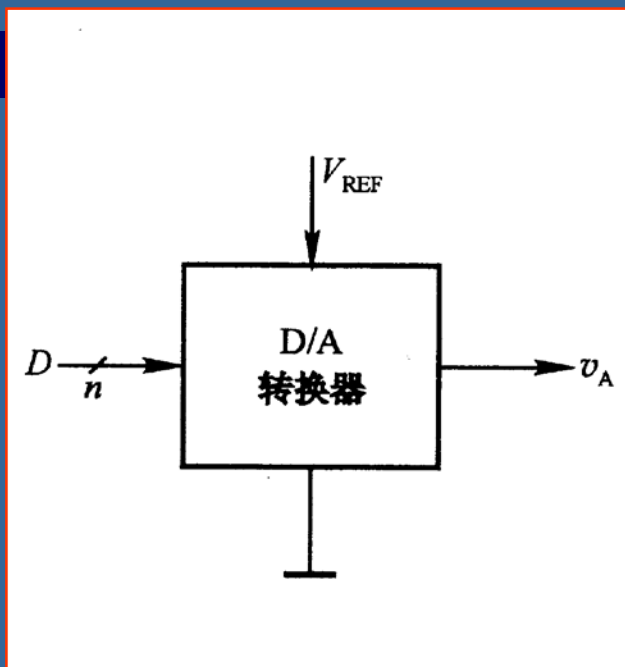


传感器（英文名称：transducer/sensor）是一种检测装置，能感受到被测量的信息，并能将检测感受到的信息，按一定规律变换成为电信号或其他所需形式的信息输出，以满足信息的传输、处理、存储、显示、记录和控制等要求。



一、集成数模转换器 (DAC)

DAC: 把输入的数字量变换成与之成一定比例的模拟量。



$$v_A = KDV_{REF} = KV_{REF} \sum_{i=0}^{n-1} D_i \times 2^i$$

D: n位数字量

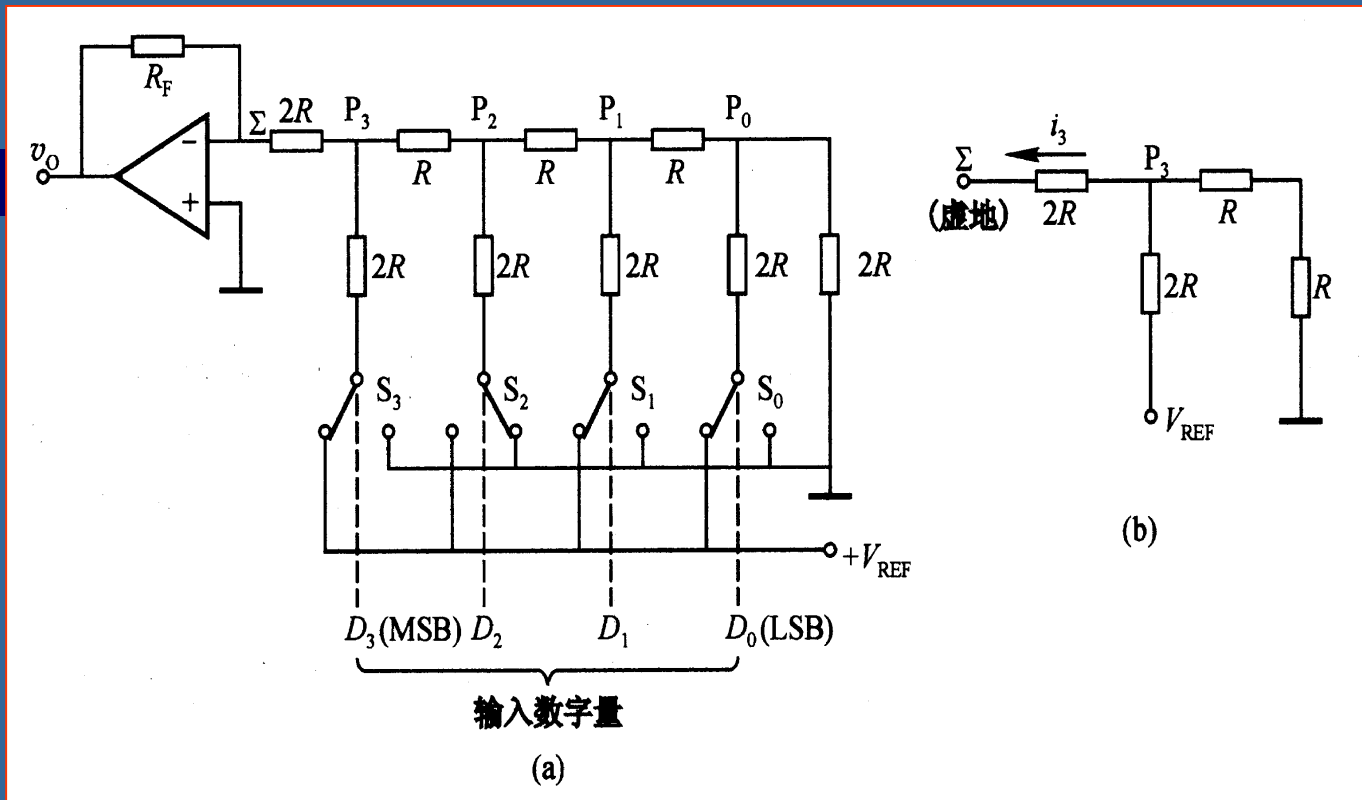
K: 比例常数

V_{REF} : 参考电压

V_{LSB} : 最小输出电压 (即 $D=001$ 时的输出电压)

常用D/A转换技术

(1) 电流相加型4位R-2R T型电阻网络DAC



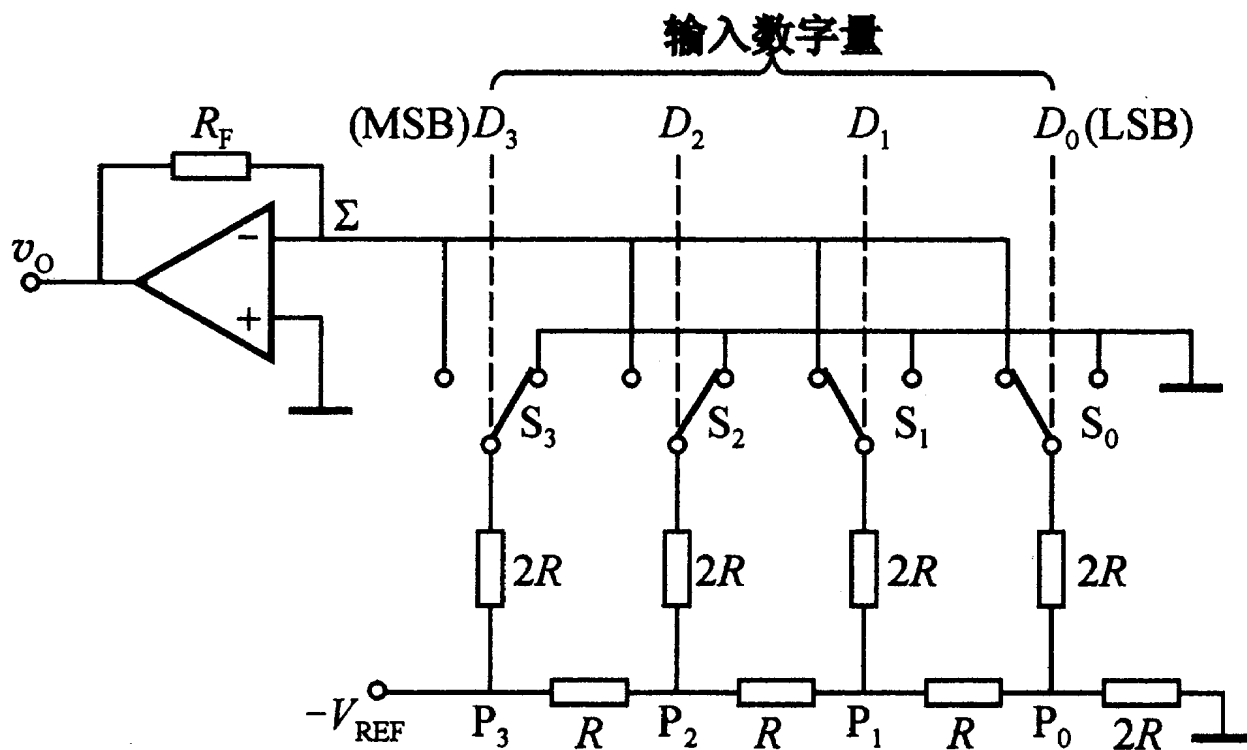
$$R_F = 3R$$

$$v_o = -\frac{V_{REF}}{2^n} \sum_{i=0}^{n-1} D_i \times 2^i$$

优点：电阻阻值少，便于集成

缺点：流过开关的电流变化较大，影响变换速度。

(2) 倒T形电阻网络DAC

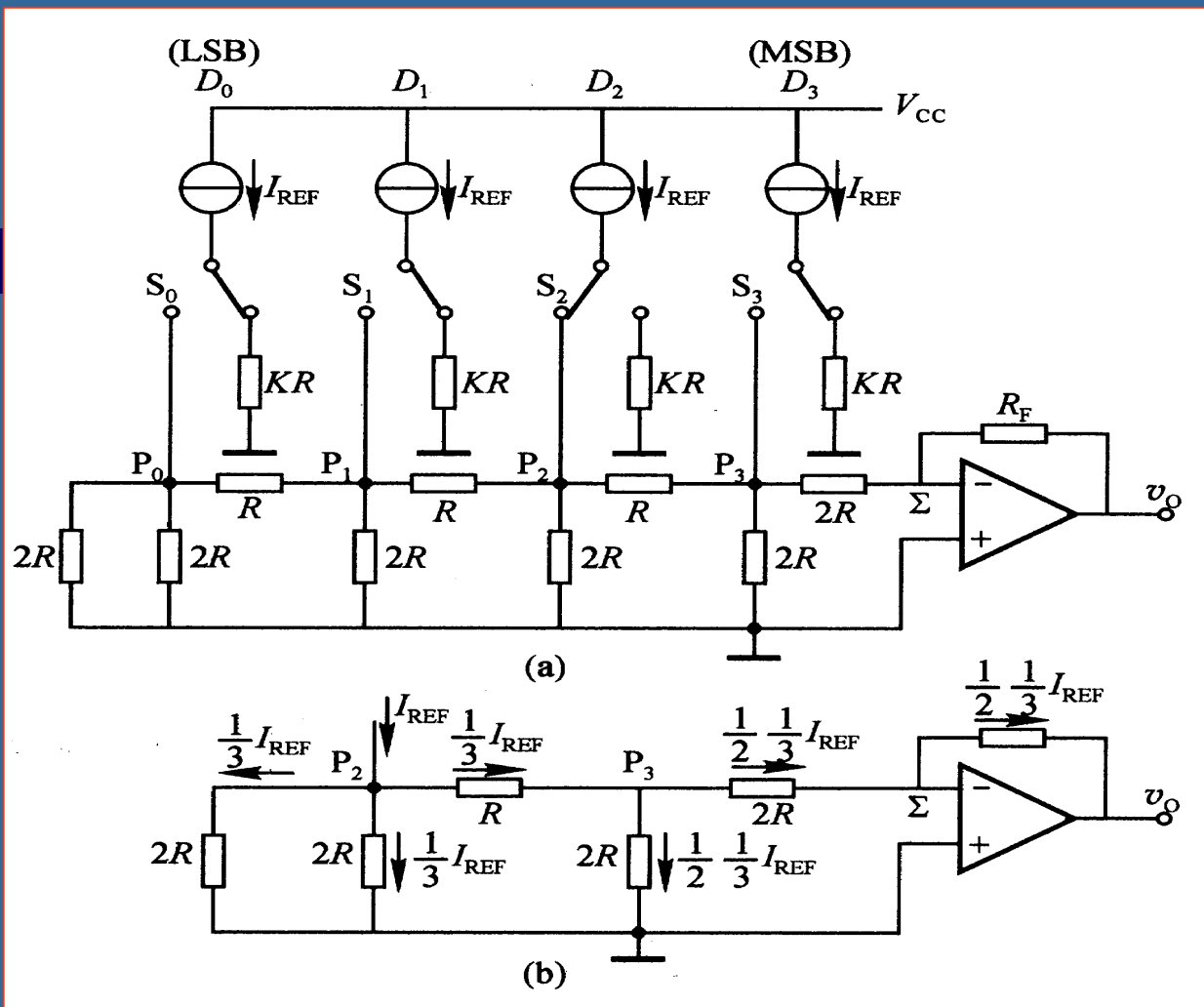


$$\text{当 } R_F = R \text{ 时 } v_o = \frac{V_{\text{REF}}}{2^n} \sum_{i=0}^{n-1} D_i \times 2^i$$

优点：流过电子开关的电流方向不变，转换速度快。

缺点：开关的接触电阻影响转换精度。

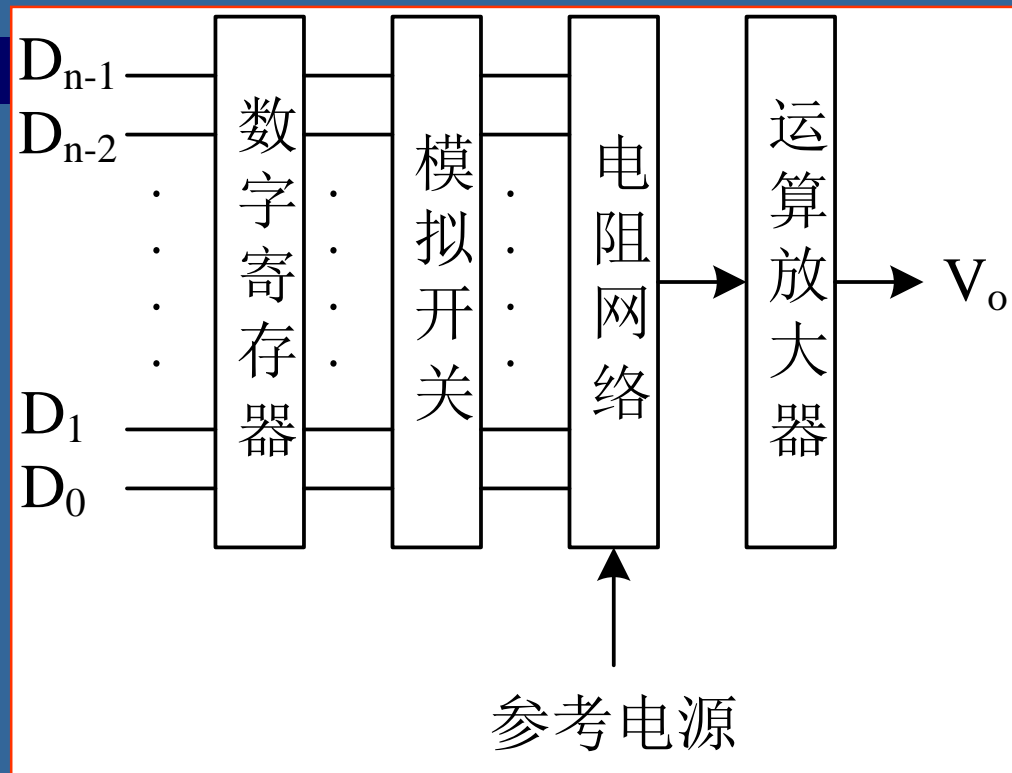
(3) 电流激励DAC



当 $R_F = 3R$ 时 $V_o = \frac{I_{REF} R}{2^{n-1}} \sum_{i=0}^{n-1} D_i \times 2^i$

特点：用恒流源 I_{REF} ，开关用差分放大器，速度高。

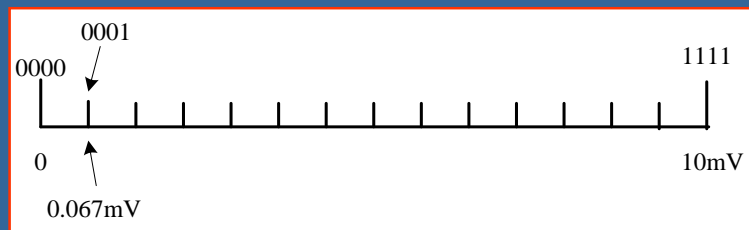
集成DAC的组成



DAC的主要技术指标

(1) 分辨率：能够分辨最小输出电压的能力。

例1 4位DAC，当D=1111时 $V_O = V_{FSR} = 10\text{mV}$



$$\text{分辨率} = \frac{V_{\text{LSB}}}{V_{\text{FSB}}} = \frac{1}{2^n - 1}$$

例2 如果要求转换精度小于1%，至少要用多少位的DAC？

解：

$$\text{分辨率} = \frac{1}{2^n - 1} \leq 1\% \quad , \quad \text{得} \quad n = 7$$

(2) **转换误差**: 理论上应达到的输出（模拟量）值与实际达到的输出值之差。

绝对误差:

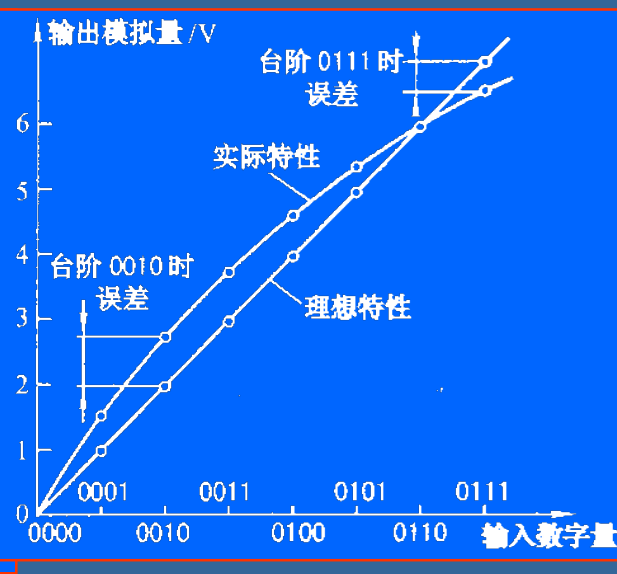
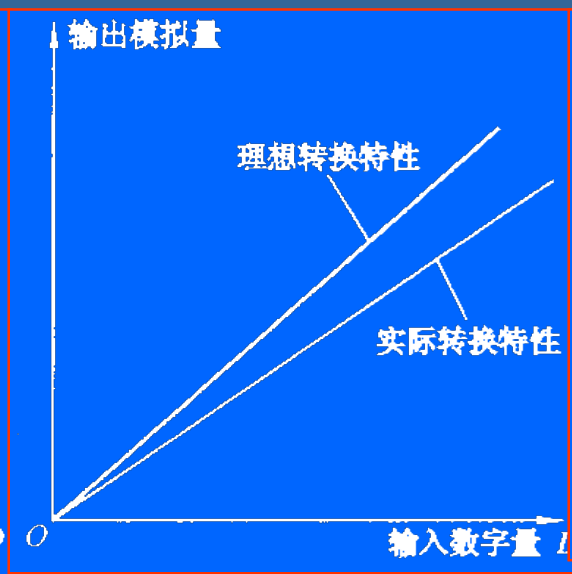
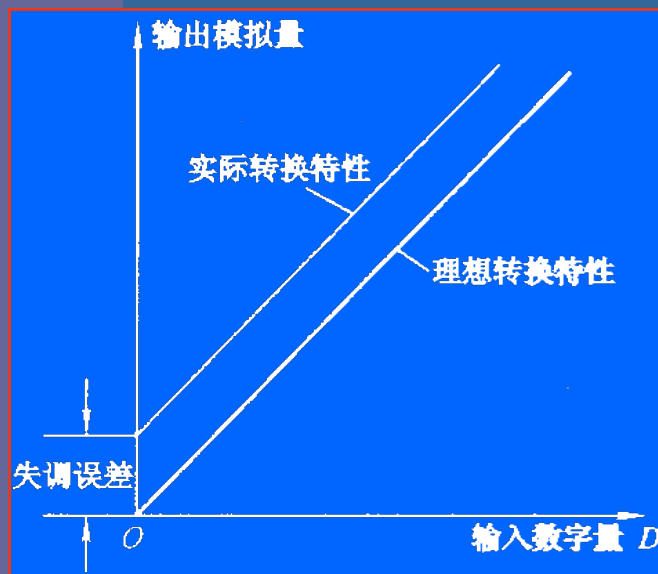
$$\frac{V_{\text{实}} - V_{\text{理}}}{V_{\text{LSB}}} = X \cdot V_{\text{LSB}}$$

相对误差:

$$\frac{X V_{\text{LSB}}}{V_{\text{FSR}}}$$

(用百分数表示)

误差产生的原因



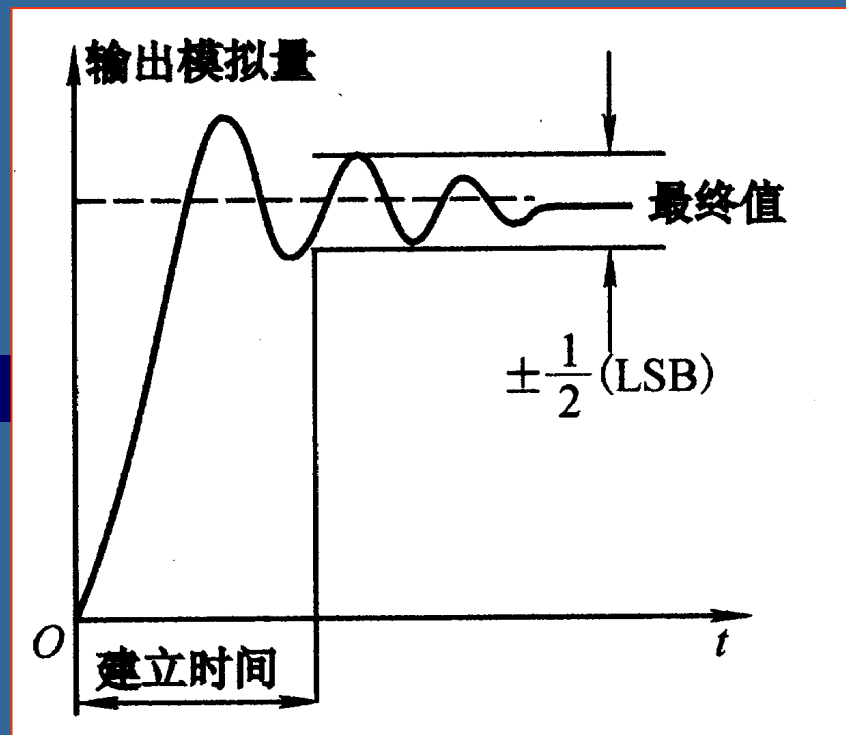
失调误差

增益误差

非线性误差

(3) 建立时间

D/A转换器输入发生阶跃到输出稳定在规定的误差范围内的最大时间。



低速：建立时间 $\geq 300\mu\text{s}$,

工作速度 $\leq 3.3\text{KHz}$

中速：建立时间 $10\sim 300\mu\text{s}$,

工作速度 $100\sim 3.3\text{kHz}$

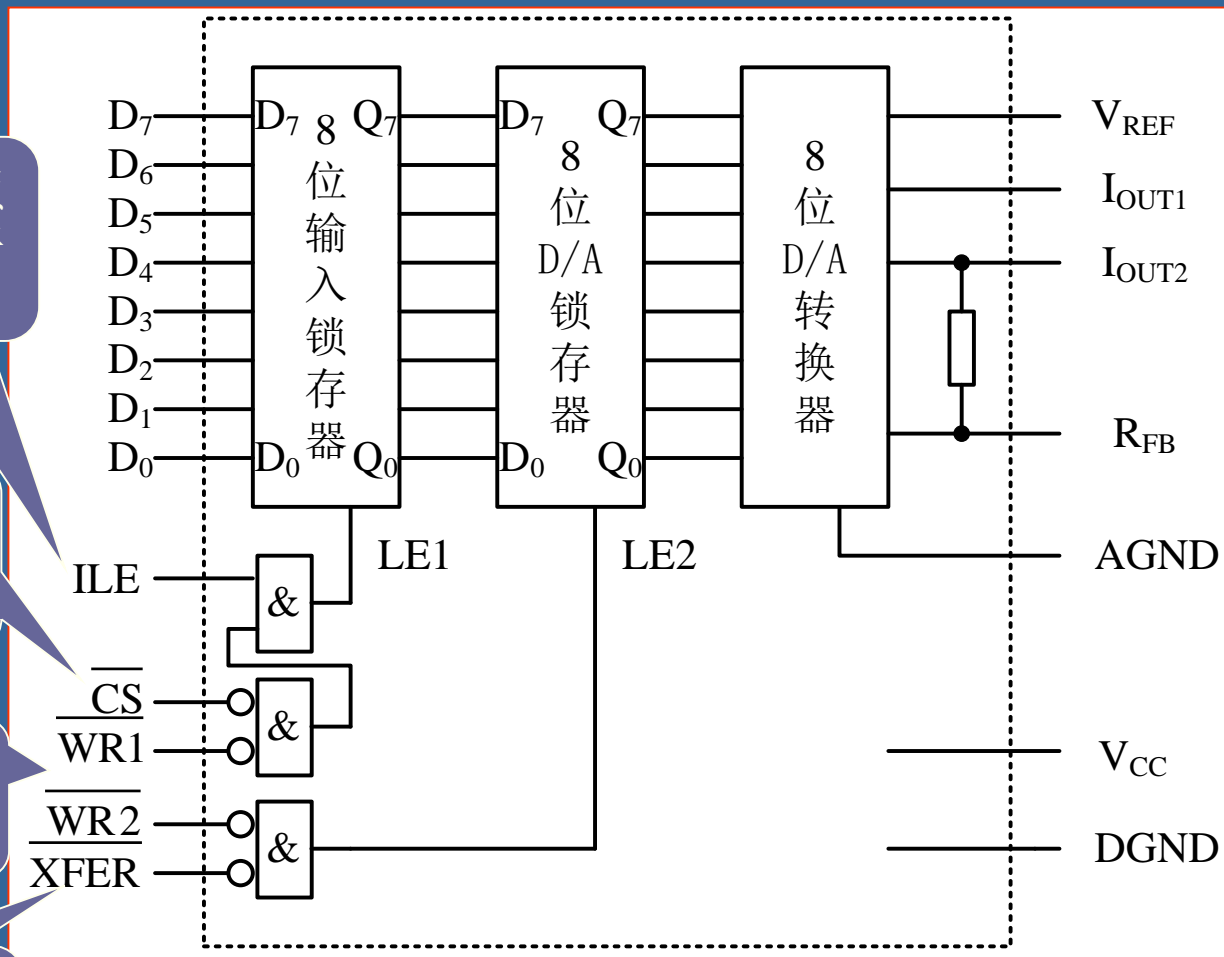
高速：建立时间 $0.01\sim 10\mu\text{s}$,

工作速度 $100\text{MHz}\sim 100\text{kHz}$

集成DAC芯片的选择 (文字参见P334)

型 号	位数	建立时间	相对精度	参考电压 Int/Ext	最大输出 (电流或电压)	制造工艺	说 明	制造厂
DAC 0832	8	1 μ s	0.2%FSR	外接 -10 V~+10 V	100 mA	CMOS	MDAC,中高速,与 TTL 电平兼容,外接放大器,低功耗	美 NSC
DAC-08	8	85 ns	$\pm 0.1\%$ FSR	外接	2 mA	TTL	MDAC,高速,与 CMOS、ECL 兼容	PMI DATEL
AD 9768	8	5 ns		内设 -1.26 V	20 mA	ECL	超高速	美 AD
AD 557	8	0.8 μ s		内设		I ² L	高速,内有放大器,最低功耗	美 AD
DAC-02	10	2.0 μ s	$\pm 0.1\%$ FSR	内设 6.7 V	± 10 V	CMOS	TTL 电平兼容,中速,内含放大器,R-2R 倒 T 形网络	PMI
AD 390	12	8 μ s	$\pm \frac{1}{2}$ LSB		-10 V~+10 V		4 组 DAC,中速	美 AD
AD 7848	12	2.5 μ s	$\pm 1\%$ FSR	外接	+10 V 或 -10 V	CMOS	中高速,TTL 电平兼容,内带 8 字节 FIFO	美 AD
AD 667	12	3.0 μ s	$\pm \frac{1}{4}$ LSB	内设 10 V	-2 mA 或 ± 1 mA		最高精度,中速	美 AD
AD 7542	12	0.25 μ s	$\pm 0.1\%$ FSR	外接	电流输出	CMOS	MDAC,高速,与 TTL 电平兼容,分段加载	美 AD
ZD 394MZ	14	3 μ s	$\pm 0.005\%$ FSR	外接	± 10 V	CMOS	高精度,高速	
DAC-16	16	0.5 μ s	$\pm 0.5\%$ FSR	外接 +10 V	电流输出 -2 mA	CMOS	MDAC,TTL 电平兼容	PMI
AD 766	16	1.5 μ s		内设	电压输出		带有输入数据串—并变换器,串行输入方式 DAC	美 AD
DAC73K	16	50 μ s	$\pm 0.00075\%$ FSR		± 2.5 V ± 5 V	CMOS	高精度,高分辨率	BB
PCM52JG	16	3 μ s	0.002%FSR		± 5 V		PCM 单频 DAC,动态范围 96 dB	BB
DAC1138	18	10 μ s	$\pm 0.0002\%$ FSR	内设 6 V	电压输出 ± 5 V ± 10 V		高分辨率,高精度	NSC
AD1862	20	0.35 μ s		内设			串行输入方式 DAC,带有串—并变换	美 AD

典型集成DAC应用举例



允许输入锁存，高电平有效

片选输入，低电平有效

写入信号，低电平有效

传送控制信号，低电平有效

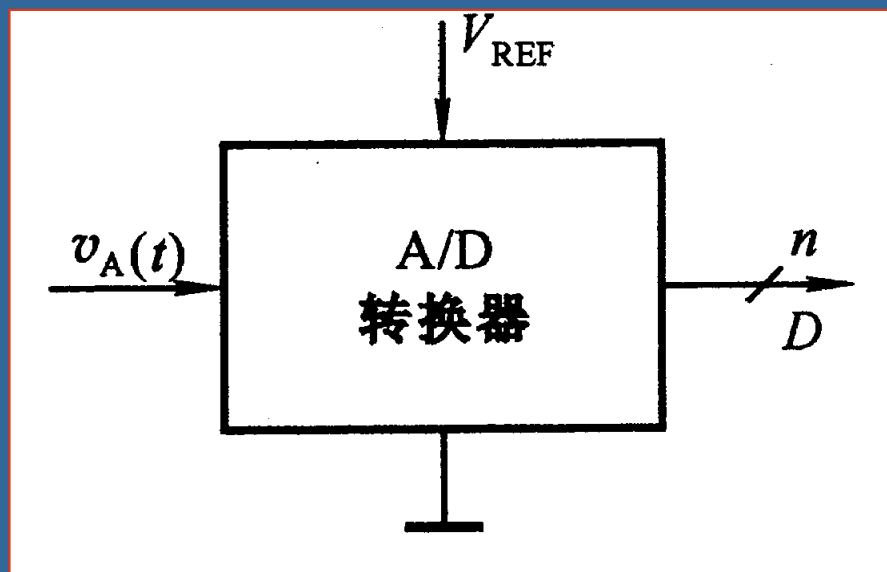
\overline{CS}	1	20	V _{CC}
$\overline{WR1}$	2	19	ILE
AGND	3	18	$\overline{WR2}$
D ₃	4	17	\overline{XFER}
D ₂	5	16	D ₄
D ₁	6	15	D ₅
D ₀	7	14	D ₆
V _{ref}	8	13	D ₇
R _{fb}	9	12	V _{OUT2}
DGND	10	11	V _{OUT1}

DAC0832原理图

二、集成模数转换器 (ADC)

ADC: 把模拟信号转换为一定格式的數字量。

$$D = v_A(t)/V_{\text{REF}}$$

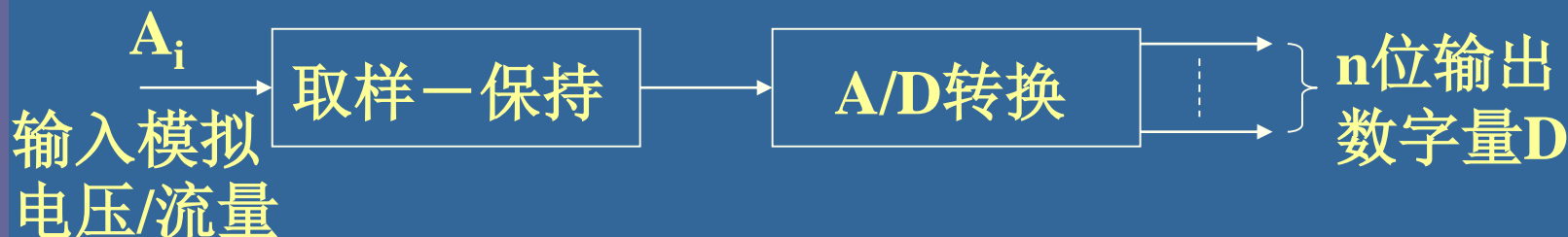


A/D转换的步骤

通常有四个步骤：

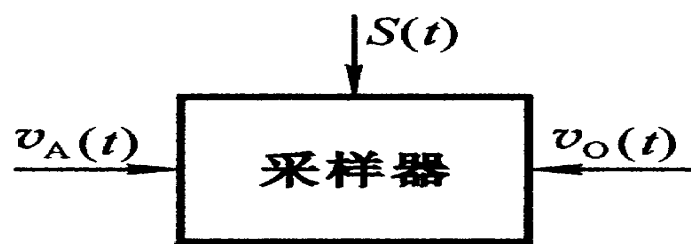
{	取样	一般合在一起完成，称为“取样—保持”， 在“取样—保持”电路内完成。
	保持	
	量化	也合在一起，由相应电路完成。
	编码	

模/数转换的原理框图：

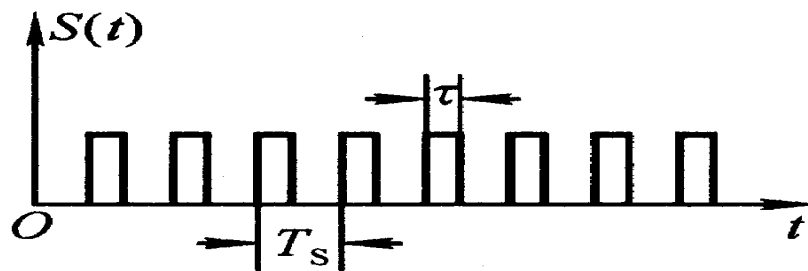


ADC的一般过程

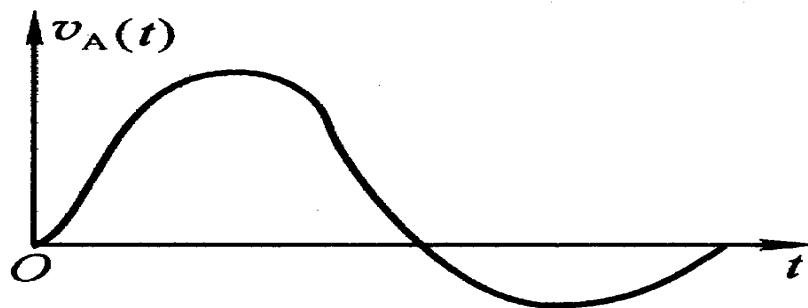
采样过程波形图



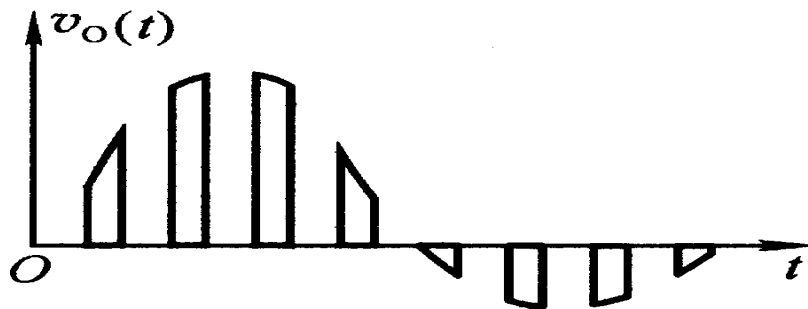
(a)



(b)

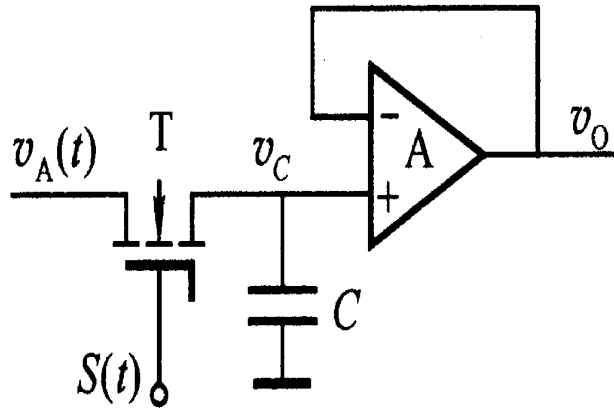


(c)

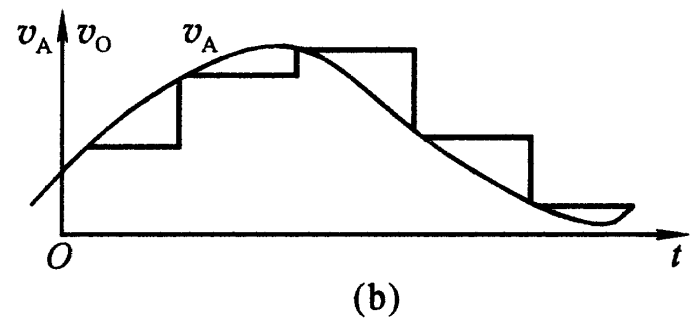
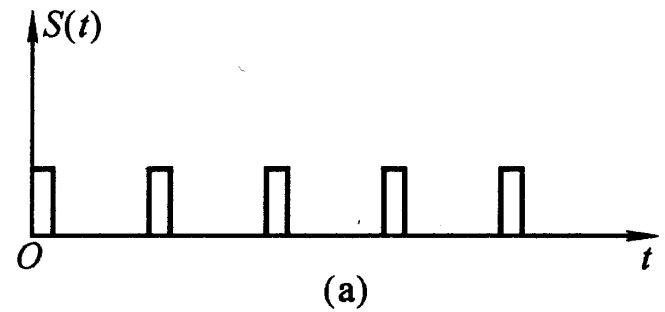


(d)

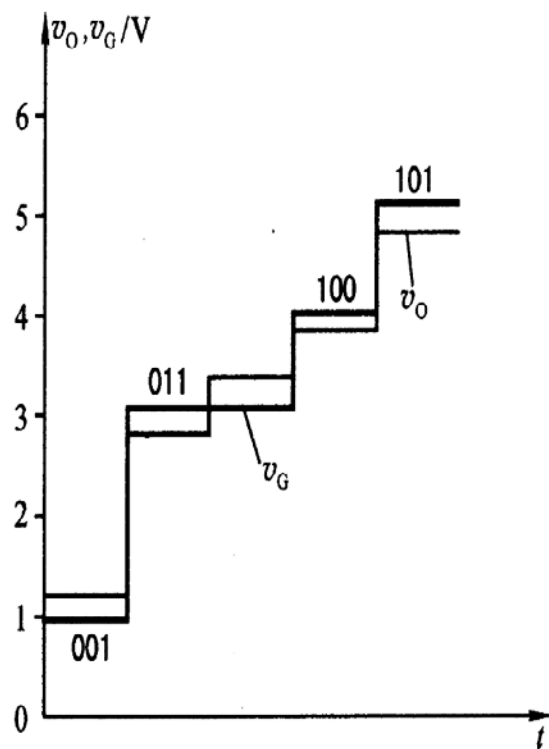
基本采样-保持电路



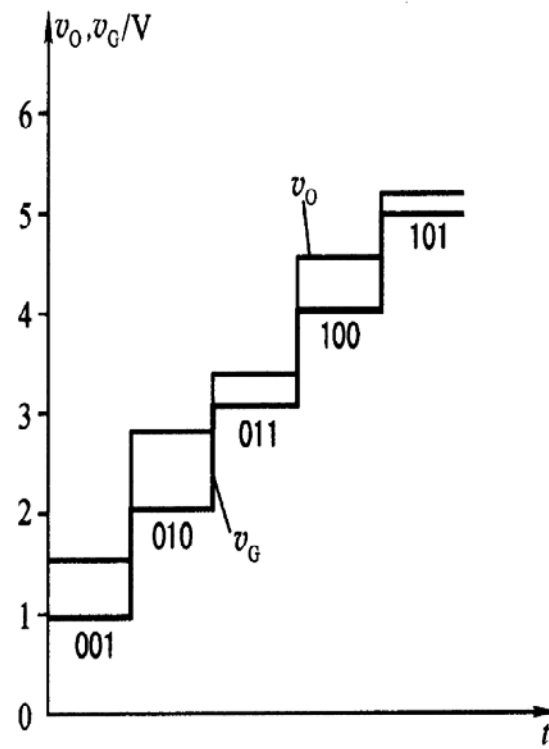
采样-保持电路的输出



量化及编码

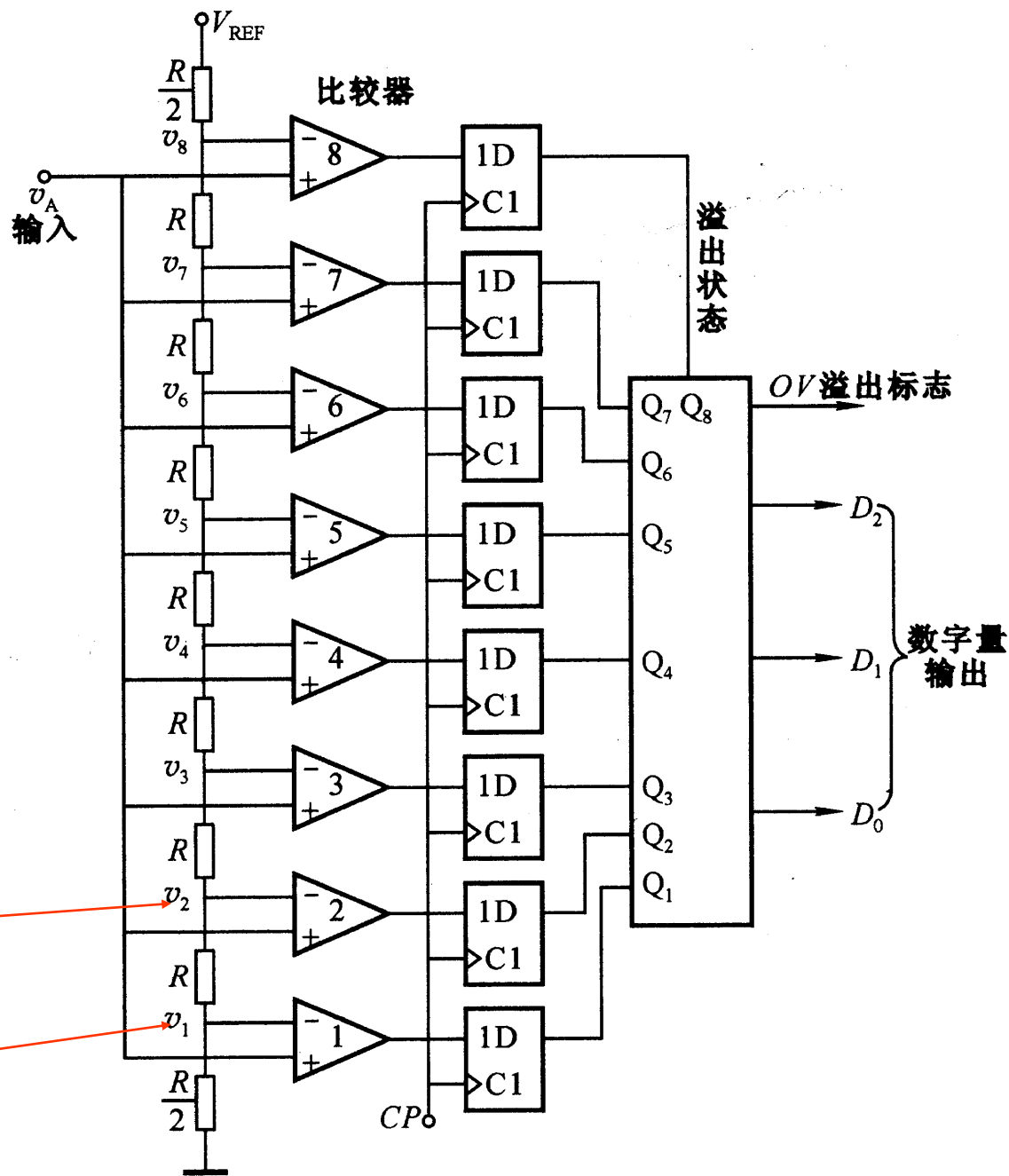


(a)



(b)

(1) 并行型A/D转换器



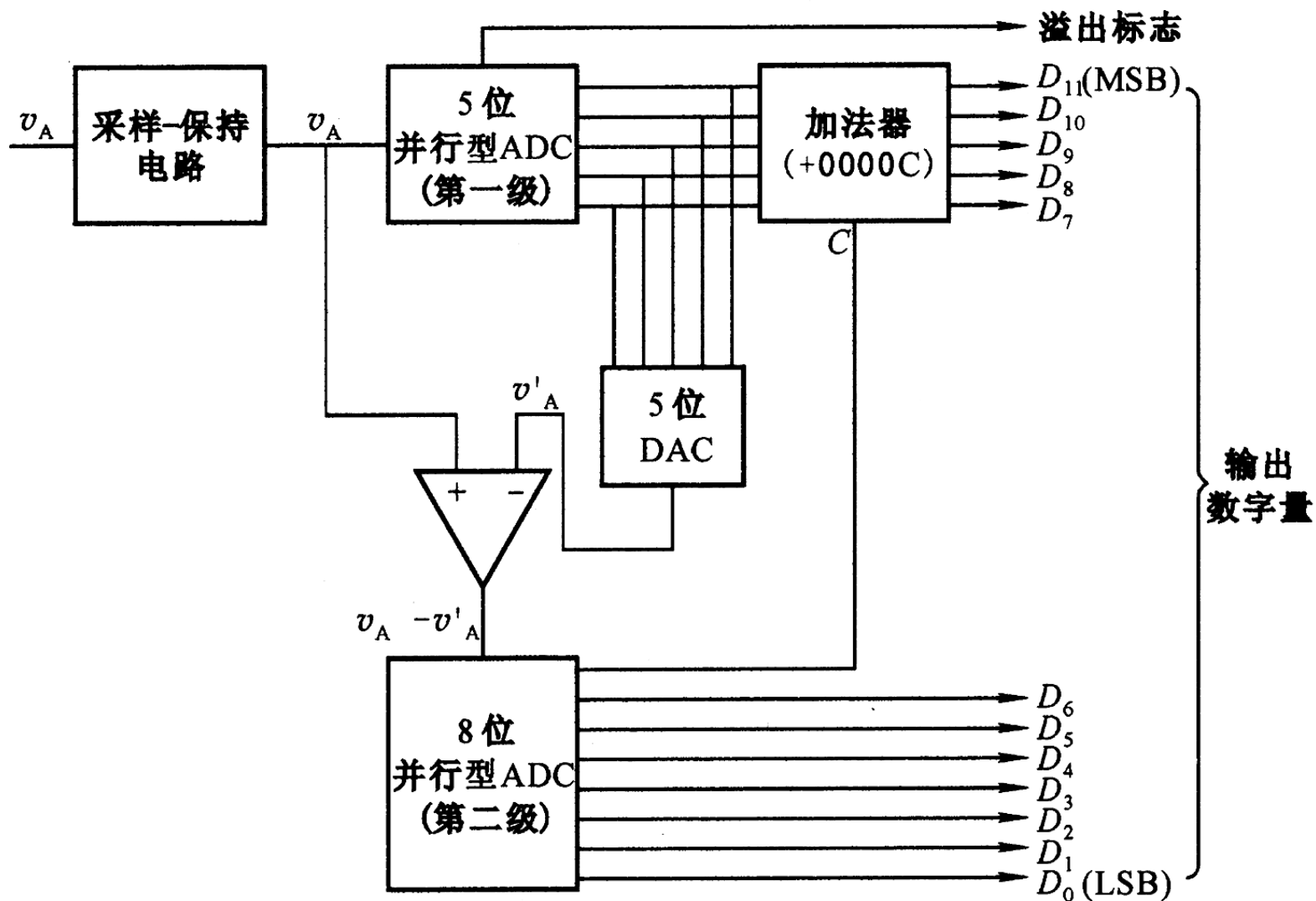
$$V_2 = \frac{3V_{REF}}{16}$$

$$V_1 = \frac{V_{REF}}{16}$$

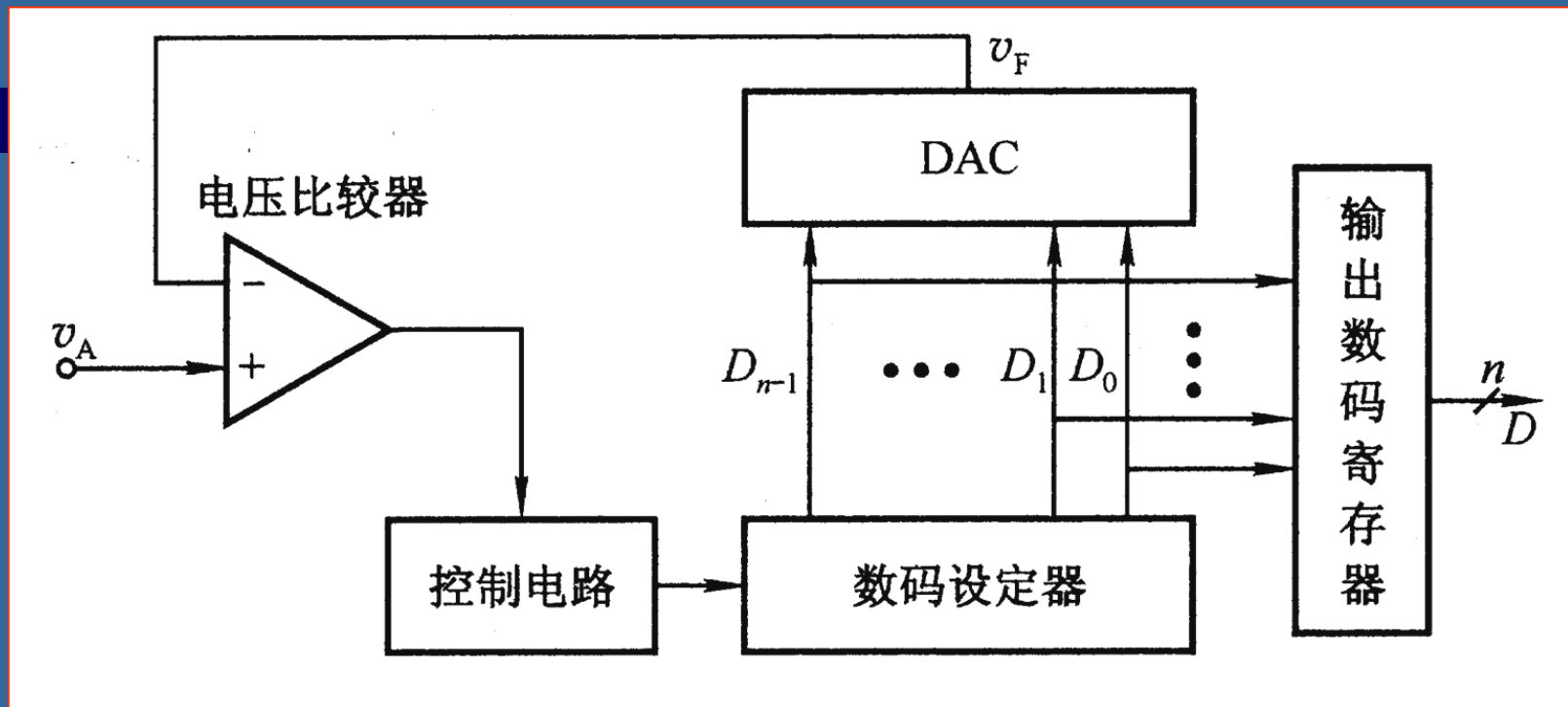
3位并行ADC模拟电压和输出状态关系

[illegible]

(2) 串/并型ADC原理图



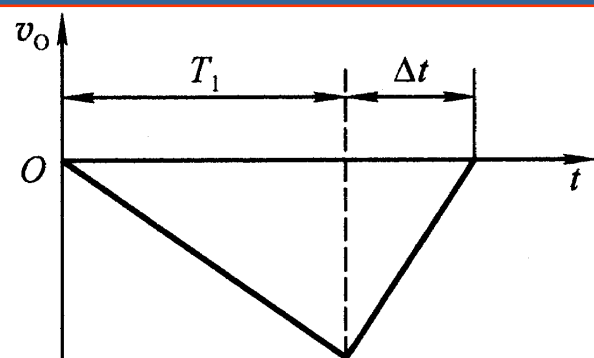
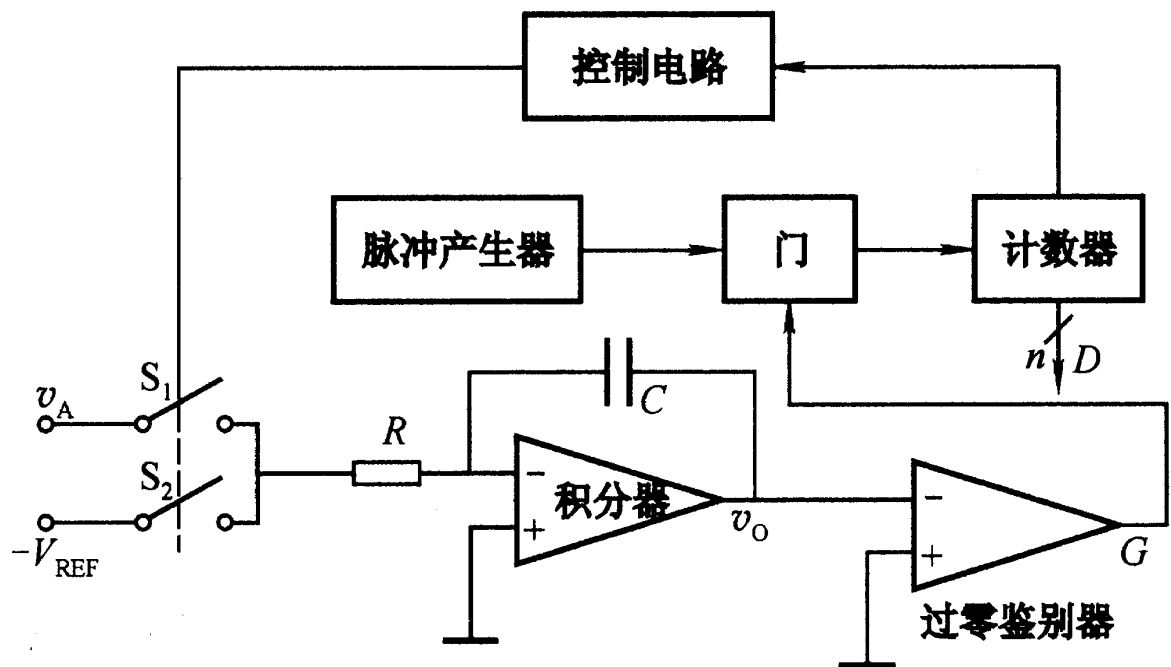
(3) 逐次比较型ADC原理图



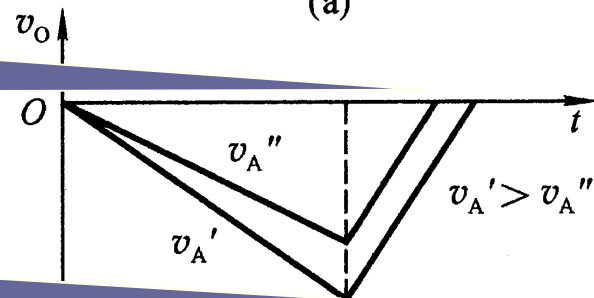
12位二进制A/D转换电压2865（量化单位）的比较过程

比较 步骤	数 码 设 定 器 内 容												DAC 产生 的电压 v_F	$v_F \leq v_A$	比较器 判别
	2 048	1 024	512	256	128	64	32	16	8	4	2	1			
1	1	0	0	0	0	0	0	0	0	0	0	0	2 048	是	加码
2	1	1	0	0	0	0	0	0	0	0	0	0	3 072	否	去码
3	1	0	1	0	0	0	0	0	0	0	0	0	2 560	是	加码
4	1	0	1	1	0	0	0	0	0	0	0	0	2 816	是	加码
5	1	0	1	1	1	0	0	0	0	0	0	0	2 944	否	去码
6	1	0	1	1	0	1	0	0	0	0	0	0	2 880	否	去码
7	1	0	1	1	0	0	1	0	0	0	0	0	2 848	是	加码
8	1	0	1	1	0	0	1	1	0	0	0	0	2 864	是	加码
9	1	0	1	1	0	0	1	1	1	0	0	0	2 872	否	去码
10	1	0	1	1	0	0	1	1	0	1	0	0	2 868	否	去码
11	1	0	1	1	0	0	1	1	0	0	1	0	2 866	否	去码
12	1	0	1	1	0	0	1	1	0	0	0	1	2 865	是	加码

(4) 双积分型ADC原理图



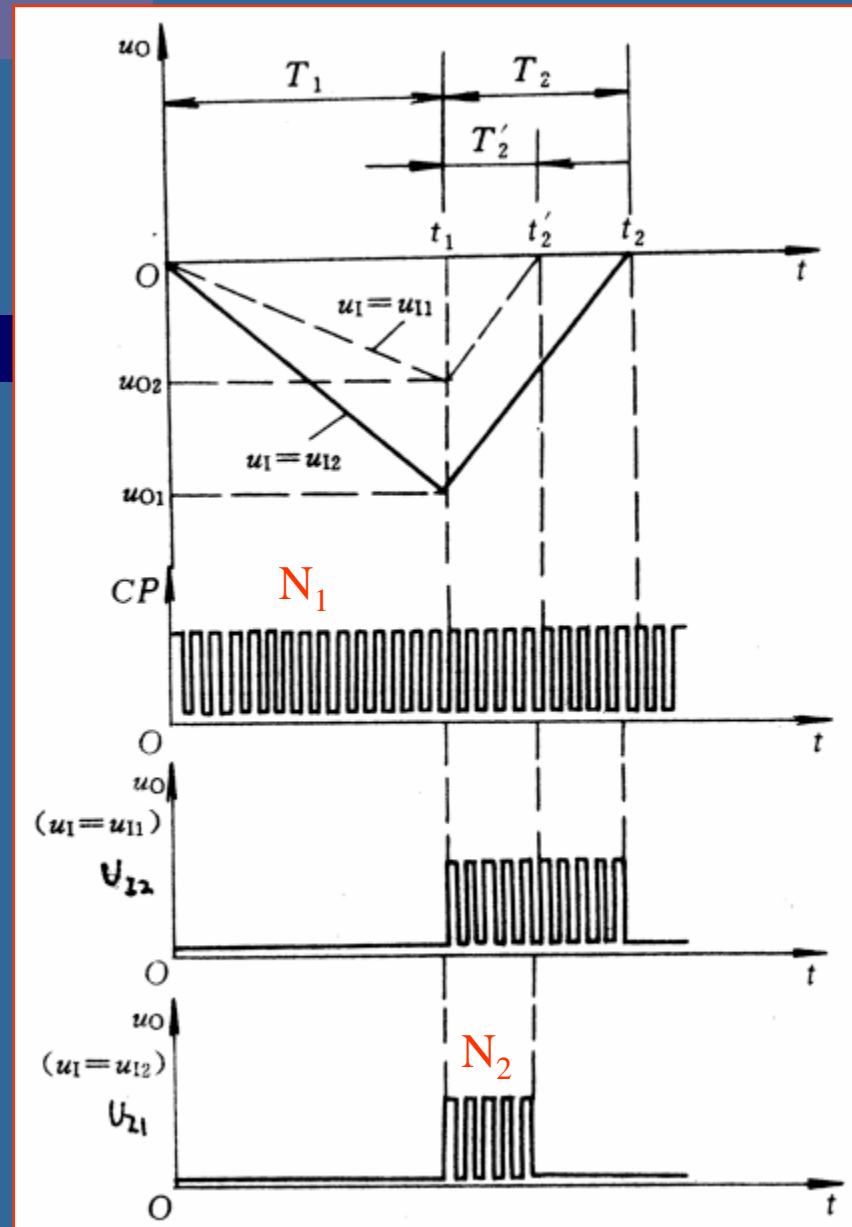
(a)



(b)

固定斜率积分，过零结束

固定时间积分，到时结束



$$N_2 = N_1 \frac{V_A}{V_{REF}}$$

集成ADC的组成

- 1、 仅集成量化编码器电路。
- 2、 集成了S-H电路和量化编码器电路。
- 3、 除上之外，还集成了外围接口电路。
 - ①、带有各种输出接口
 - ②、带有多路输入通道选择
 - ③、带有内部存储器
 - ④、带有输出分配电路
 - ⑤、带有微处理器的可编程ADC

ADC的主要技术参数

(1) 分辨率:

所能分辨的最小输入电压。

$$\text{分辨率} = \frac{1}{2^n} V_{A\max}$$

例：将0—1V的模拟电压转换成3位二进制数。

(2) 转换误差:

绝对误差：定义为输出数字量对应的理论模拟值与实际输入模拟值之间的差值（ $\pm 1/2\text{LSB}$, $\pm 1\text{LSB}$ ）。

相对误差：定义为上述差值与额定最大输入模拟值的百分数（ $\pm 0.05\%$, $\pm 0.1\%$ ）。

(3) 转换时间:

ADC完成一次转换所需的时间。

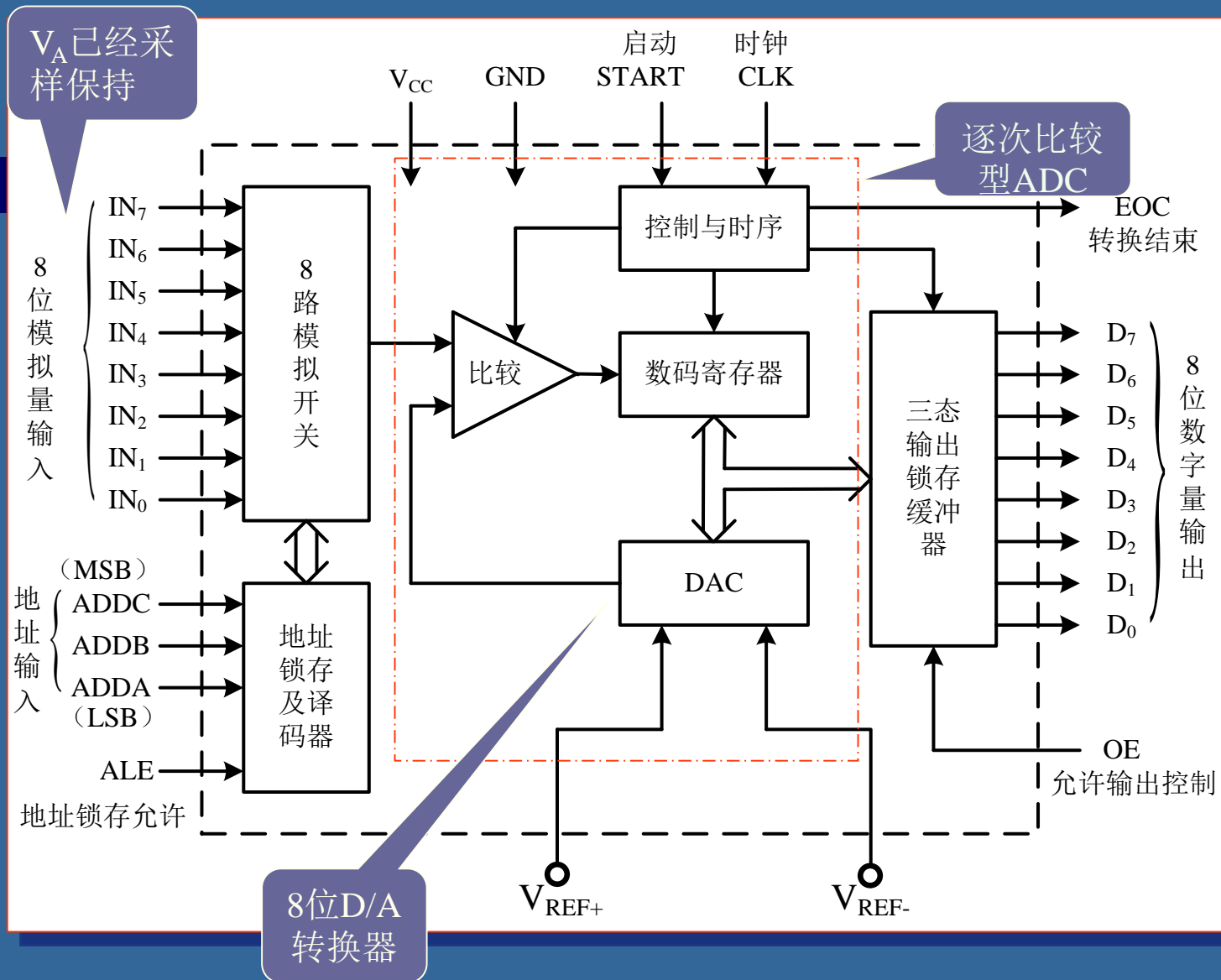
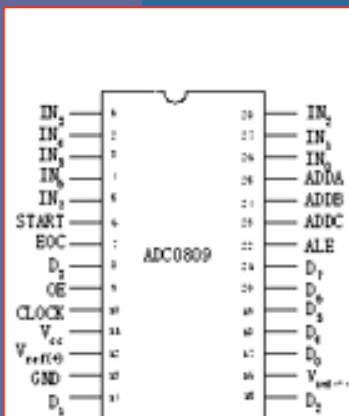
U_i (V) 输入信息	二进制 编码	代表的 模拟电平
1		
7/8	111	$7\Delta = 7/8V$
6/8	110	$6\Delta = 6/8V$
5/8	101	$5\Delta = 5/8V$
4/8	100	$4\Delta = 4/8V$
3/8	011	$3\Delta = 3/8V$
2/8	010	$2\Delta = 2/8V$
1/8	001	$1\Delta = 1/8V$
0	000	$0\Delta = 0V$

最大误差为 $1/8V$

ADC的集成芯片

型 号	输出 位数	转换时间 (速率)	转换精度	最大输入 电压/V	参考电压 V_{REF}/V	制造 工艺	说 明	生产厂家
ADC 0809	8	100 μ s	± 1 LSB	5	外接 ± 5	CMOS	逐次逼近型,中速,三态输出,直接与微机接口,8 输入通道	美 NSC
HA16613A	8	5.2 ms	0.39%FSR	2	内含 V_{REF}	I^2L	双积分型,低速,输出并行、串行均可,双通道输入,无 S-H	日立
AD 9002AD	8	125 MHz	1LSB/0.5LSB	-2	外接 -2	ECL	并行型,超高速,输出锁存,不用 S-H	美 AD
AD7824KN	8	2 μ s	± 1 LSB	+5	外接 +5	TTL	串/并行型,高速,CMOS 兼容,四通道输入	美 AD
AN6859	10	20 MHz	± 1 LSB	2	外接 -2	ECL	并行型,超高速,不必用 S-H 电路	松下
TSC7106AC	$3\frac{1}{2}$	3 rdg/s	± 1 字	$\pm 0.2, \pm 2$	外接	CMOS	双积分型,低速,内含时钟发生,直接驱动 LED,BCD 输出	TSC
ADC1210H	12	200 μ s	$\pm \frac{1}{2}$ LSB	$+5/\pm 2.5$ $+10/\pm 5$	外接	CMOS	逐次比较型,中速,双极性模拟输入	NSC
AD 650	自定	输出脉冲 f 最高 1 MHz	0.07%FSR	± 5	V_{REF} I_{REF} 内设	CMOS	V—F 转换器,外接积分电阻、电容、单稳定时电容,OC 输出,外加时基和计数器	美 AD
ADC521MC	12	800 ns	$\pm \frac{1}{2}$ LSB	$+5, \pm 2.5$	内设	TTL	串/并行型,高速,含输入放大,三态输出	DATEL
ICL7115	14	40 μ s	$\pm 0.1\%$ FSR	+5	-5	CMOS	逐次比较型,中速,三态输出,与微机接口	INTERSIL
ICL7135	$4\frac{1}{2}$	333 ms	± 1 字	± 2	外接 1	CMOS	双积分型,低速,BCD 码分时输出,直接与微机接口	INTERSIL
AK5326-VP	16	48 kHz	$\pm 5\%$ FSR	± 3.6	内设	CMOS	Σ — Δ 型,中速,64 倍过采样,串行输出,双通道	ASAHIKASEI
AD376	16	17 μ s	$\pm 0.006\%$ FSR		内设	LSTTL	逐次比较型,中高速,内含时钟	美 AD
AD1170	18	1 ms			内设 5	CMOS	比较型,中速,可编程 ADC,内含微处理器和 E^2 PROM	美 AD
AD7710	21	0.01~1 kHz		mV 级		CMOS	Σ — Δ 型,低速,适用于 mV 级输入(如热电偶等)	美 AD

ADC集成芯片—— 0809



例：一个12位的ADC，其输入满量程电压是10V，则该ADC能分辨的最小电压 V_{LSB} =？

解：

$$V_{\text{LSB}} = \frac{10\text{V}}{2^{12}} \approx 0.0024\text{V} = 2.4\text{mV}$$