

Técnicas Digitales I Ingeniería electrónica

17/02/2022

Final

Condiciones de entrega:

Horario y duración:

- a. La hora de inicio es 19.00hs y la de finalización es 21.00hs
- b. Todas las entregas realizadas fuera de término no serán tenidas en cuenta para su corrección
- c. Se utilizará una carpeta compartida previamente para la entrega del examen final

Condición de aprobación

0 a 4 puntos: Desaprueba5 puntos: Repechaje6 a 10 puntos: Aprueba

Parte práctica:

1. (3 Puntos)Realice una descripción en VHDL de un conversor binario a gray utilizando xor y for generate

```
entity binarioGray is
generic (N: integer := 4);
port ( gray          : out  std_logic_vector (N-1 downto 0);
          binario : in std_logic_vector (N-1 downto 0));
end binarioGray;
```

2. (3 Puntos)Realice una descripción en VHDL de un contador binario con enable (Habilita con '1'), salida paralelo y reset sincrónico (resetea con '1'). La entidad es la siguiente.

- 3. (2.5 Puntos)Explique que brevemente
 - a. ¿Qué entiende por slack de setup? Indique qué ocurre cuando es positivo o negativo. (Ayúdese con un diagrama temporal)
 - b. Qué entiende por metaestabilidad. ¿Cuándo ocurre?
 - c. ¿Qué es el skew?
- 4. (1.5 Puntos)Implemente un circuito que realice la conversión de un número de 3 bits signado en CA2 a uno representado en signo y magnitud
 - a. Indique la cantidad de bits de salida para que el resultado de la conversión sea correcto.
 - b. Realice la tabla de la verdad y escriba las funciones lógicas de cada salida.
 - c. Realice la tabla de la verdad reducida en una variable e implemente el circuito utilizando multiplexores de 4 a 1 (2 señales de control) y negadores.