姓名

倒

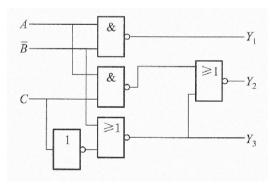
无 效

## 东南大学考试卷(卷)

课程名	课程名称 计算机结构与逻辑设计			考	试学期	2017-2018-2 第 1 <sup>~</sup> 6 章 阶段测试		得分		
适用专	<u>₩</u>	信息	考证	形式		闭卷	考试的	<b>村间长度</b>	100 分钟	
				-	1			_		
题目	_	=	三	四	五	六	七	八	总分	
得分										
批阅人										
将 (	进进换位7) 17 判面面舞函函制制是数 10 10 到断数数表数数数数数值的的11 码码码达::	55.23 转元系原原原加加式 —————————————————————————————————	3421BCD 换为二进 1110 的结 <u>五</u> <u>2</u> <u>2</u> <u>3</u> <u>3</u> , <i>C</i> , <i>D</i> ) =	. 、 补 ·	吗 码 + <u>D</u> ) +	, , , , , , , , , , ,	, + <i>BD</i> ) 生	); 	; 。 + ĀC <b>的</b>	
最大项	标准表达	式以及	最小项标	准表达	. 0					

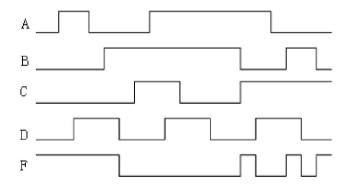
三、(10 分) 用卡诺图法化简逻辑函数,求出电路的最简 "与-或"式,并用与非门实现。  $F(A, B, C, D) = \prod M(0,2,5,7,8) \bullet \prod d(1,9,12,15)$ 

四、(10分)分析题图的组合逻辑电路,写出逻辑表达式和真值表。



五、(10 分) 用两个四选一数据选择器,构造一位二进制数的全加器电路。写出真值表、卡洛图、函数表达式以及电路图。

六、(10 分) 在输入信号 A、B、C、D 与输出信号 F 的波形如图所示。试用"与一非"门设计完成该功能的组合逻辑电路。写出真值表、卡洛图、函数表达式以及电路图。



七、(15分) 试用 74283 和少量门电路设计一个 4位十二进制全加器电路。

## 八、(15分) 试分析如题图所示的电路中

- (1)是否存在功能险象,判断在何种情况下出现险象,并取其中任一例, 画出它们的仿真波形。
- (2)是否存在逻辑险象,判断在何种情况下出现险象,并安排合适的测试顺序,画出它们的仿真波形。
  - (3) 试修改电路,消除逻辑险象。

