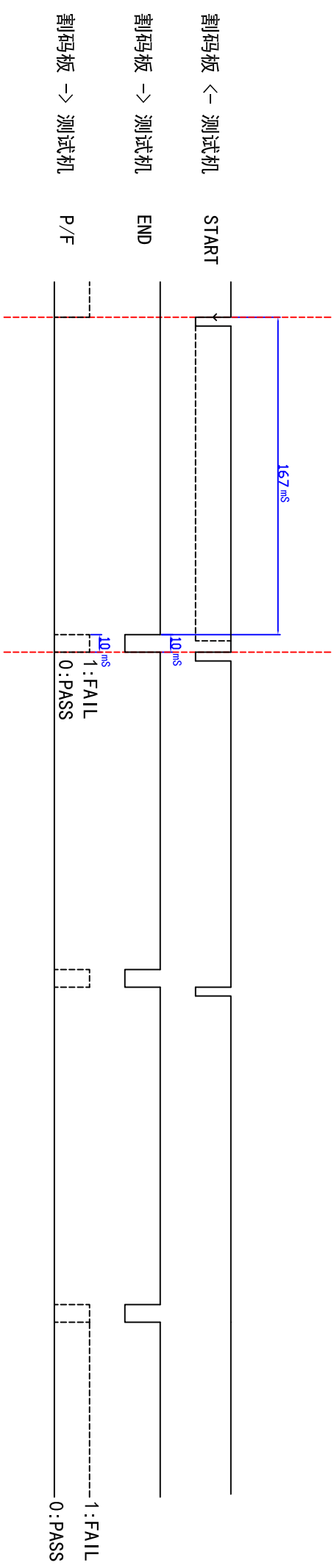


# 割码板控制时序



START 起始信号，下降沿触发，与低电平持续时间无关，一个割码周期内只认第一个下降沿为有效，在结束信号下降沿开始，可以接受下一次起始信号。

END 空闲状态和割码状态为高，割码完成发出10ms低电平。

P/F 割码过程为低电平，割码结束后【低电平PASS】【高电平FAIL】，维持电平到下一次起始信号。