# 举例：一位半加器的设计与实现

【**实验要求**】：

1. 利用“与门”、“或门”、“非门”设计并实现1位半加器电路。

【**实验目的**】

1. 掌握组合逻辑电路的设计方法；
2. 熟悉Vivado2014集成开发环境和Verilog编程语言；
3. 掌握1位半加器电路的设计与实现。

**前序步骤：**

安装Vivado硬件开发环境，选择开发版，安装完成之后，加载注册文件

1在vivado安装文件夹下运行xsetup快捷方式

2 接受所有的license agreements

3 安装版本选vivado design edition

4 其余选项按默认点next即可

5 安装完成后, vivado license manager界面会自动跳出(如没有跳出,也可以在开始菜单中运行), 在get license选项下选load license->copy license…, 之后跳出文件选择界面,选择安装文件中的license.lic即可完成license激活.

**步骤一：**

根据半加器的功能，假设半加器的输入为x、y，输出为c、s，列出真值表，求出c、s对应的逻辑表达式如下：

对应的电路图如下：



**步骤二：**

在浏览器端输入网址“http://192.168.246.236:8086/RemoteExp/login” 登录远程云端硬件实验平台，其中用户名为大家的学号，密码为“123456”，操作方法参加录屏视频“1远程云端平台建立模型.mp4”。

**步骤三：**

在Vivado集成开发环境中创建半加器工程，具体方法参加录屏视频“2在Vivado中编写半加器程序并编译生成可执行文件.mp4”。

电路图用Verilog语言来实现的代码如下：

module half\_addition(

input x,

input y,

output c,

output s

);

wire nx,xy,s1,s2;

and and1(c,x,y);

not not1(nx,x);

not not2(ny,y);

and and2(s1,x,ny);

and and3(s2,y,nx);

or or1(s,s1,s2);

endmodule

**步骤四：**

在浏览器端输入网址“http://192.168.246.236:8086/RemoteExp/login” 登录远程云端硬件实验平台，其中用户名为大家的学号，密码为“123456”，烧写并运行实验进行测试。具体参见录屏视频“3仿真平台烧写并运行.mp4”