RTL8762E Memory User Guide

V1_0

2022/06/01



修订历史(Revision History)

日期	版本	修改	作者	Reviewer
2021/06/11	V0.1	Draft 版	Grace	
2022/06/01	V1.0	Release 版	Arthur	Grace



目 录

修订历史(Revision History)	 2
目 录	 3
表目录	 5
图目录	 6
1 概述	 7
2 ROM	 8
3 RAM	
3.1 Data RAM	 9
3.2 Buffer RAM	10
3.3 APIs	 11
3.4 统计 RAM 使用情况	
3.4.1 统计 Data RAM 使用的静态区大小	12
3.4.2 统计 Cache Shared RAM 使用的静态区大小	 12
3.4.3 统计动态区剩余大小	
3.5 调整 APP 可使用 RAM 的总大小	 13
4 Cache	
5 External Flash	 15
5.1 Flash 布局	 15
5.1.1 High Level Flash Map	 15
5.1.2 OTA Bank Map	 16
5.1.3 配置 Flash 布局的方法	
5.1.4 Flash 布局示例	 22
5.2 Flash APIs	 24
5.3 FTL	 24
5.3.1 FTL 空间的功能划分	 24
5.3.2 调整 FTL 空间的大小	 25
6 设置代码执行位置	 28



7 eFuse	
参考文献	30



表目录

表	1-1 RTL8762E 内存布局	7
表	3-1 Data RAM 作用	9
	3-2 Buffer RAM 用途	
	4-1 配置 Cache 用途	
	5-1 Flash 空间分布和功能说明	
表	5-2 Upperstack Image 方案 OTA Bank 各 image 说明	. 17
表	5-3 不切 bank OTA 方案 flash 总大小为 512KB 的示例布局	. 22
表	5-4 切 bank OTA 方案 flash 总大小为 1MB 的示例布局	. 23



图目录

图	3-1 Data RAM 布局	9
图	3-2 调整 Data RAM 布局	10
图	3-3 Buffer RAM 布局	10
图	3-4 app.map 中实际使用的静态 ram 大小	12
图	3-5 app.map 中 Cache Shared RAM 的大小	12
图	3-6 修改 config 参数以增大 APP 可用 RAM 的总大小	13
图	5-1 High Level Flash Map	15
图	5-2 Upperstack Image 方案 OTA Bank 布局	17
图	5-3 MP Tool 中的 Flash Map Tool	18
	5-4 配置 Flash Map	
图	5-5 通过 MPTool 生成 config 文件	19
图	5-6 OTA Header bank0	20
	5-7 OTA Header 文件	
图	5-8 Flash 软件块保护	21
图	5-9 修改 flash map 配置文件	26
图	5-10 生成 config 文件	26
夂	5_11 调敕 FTI 逻辑空间大小	27



1 概述

本文主要介绍 RTL8762E 的内存系统以及各部分内存的使用方法。内存系统主要由 ROM、RAM、External Flash、Flash Cache 和 Efuse 构成,如表 1-1 所示。其中 Cache 具有专用 RAM,并且这个专用 RAM也可以被配置成通用 RAM。这种灵活的内存配置机制使得 RTL8762E 支持的应用更为广泛。

表 1-1 RTL8762E 内存布局

•			
内存类型	起始地址	结束地址	大小 (字节)
ROM	0x0	0x00044000	272K
Data RAM	0x00200000	0x00216000	88K
Cache (Shared as Data RAM)	0x00216000	0x00218000	8K
Buffer RAM	0x00280000	0x00284000	16K
SPIC Flash (Cacheable)	0x00800000	0x01000000	8M
SPIC Flash (Non Cacheable)	0x01800000	0x02000000	8M



2 ROM

RTL8762E 的 ROM 地址空间为[0x0, 0x44000),总大小 272KB,固化了 OS、BT stack 中 controller、Flash Driver 及 Platform features 等程序。RTL8762E 为 APP 开放了一些模块,如 RTOS、flash driver。并且 SDK 中包含这些 ROM 模块的头文件,用户可以访问内置的 ROM 函数,减少应用程序代码和所需 RAM 的大小。



3 RAM

RTL8762E 的 RAM 空间分为两部分,地址空间为[0x00200000, 0x00216000),总大小 88KB 的 Data RAM 和地址空间为[0x00280000, 0x00284000),总大小 16KB 的 Buffer RAM。两块 RAM 空间都可以用来存储数据和执行代码。目前,RTL8762E SDK 中默认支持在 Data RAM 上存储数据和执行代码,而 Buffer RAM 留给 APP 可用的是默认用作 buffer heap。

3.1 Data RAM

在 RTL8762E SDK 中,Data RAM 按其作用默认分为 6 个部分,如图 3-1 所示。每个部分都有固定的排布顺序和作用,如表 3-1 所示。

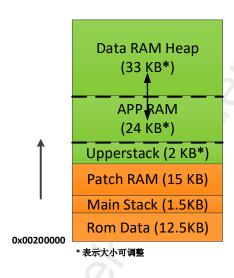


图 3-1 Data RAM 布局

表 3-1 Data RAM 作用

内存类型	内存作用	内存 (是否可变)
ROM data	存放 ROM Code 中全局变量和静态变量	否
Main Stack	启动和中断服务例程中使用该 stack	否
Patch RAM	存放 Patch 全局变量和静态变量,以及在 RAM 上执行的 code	否
Upperstack RAM	存放 Upperstack 全局变量和静态变量,以及在 RAM 上执行的 code	是
APP RAM	存放 APP 中全局变量和静态变量,以及在 RAM 上执行的 code	是
Data RAM Heap	供 ROM code、Patch code 和 APP code 动态申请空间,其中总大小33K 中的 25.4K 空间(默认 stack 配置:链路数量 1, master link 0, slave link 1, 使能 advertising extension 和 PSD, 以下所有数据均是在此 config 参数下)已经被 rom code 使用,所以按照上述配置剩余 7.6K 空间给 APP 用户使用	是



其中 Upperstack RAM、APP RAM 和 Data RAM Heap 区域的大小可变,但是总大小固定为 59KB。Upperstack RAM、APP RAM 和 Data RAM Heap 三个区域的大小可以通过调整 mem_config.h 中的宏UPPERSTACK_GLOBAL_SIZE 、 APP_GLOBAL_SIZE 的 大 小 修 改 , 如 图 3-2 所 示 。UPPERSTACK_GLOBAL_SIZE 必须根据使用的 upperstack image 的版本对应设定。不同的 upperstack 占用不同大小的 Data RAM,注意查看 upperstack 发布文件及说明。根据应用需要调整 APP_GLOBAL_SIZE 的大小,最后剩余的是 DATA Heap 的大小。值得注意的是,DATA Heap 是整个系统共用的,包括 ROM、Patch 和 APP,初步统计系统默认使用了 25.4KB 的 DATA Heap,因此需要保证 HEAP_DATA_ON_SIZE 的 值不少于 25.4KB。

```
* - - - · · · · configuration
/* Data RAM layout: · · · · · · · · 88K
 example:
                                 - 2K (adjustable, depend on used upperstack version)
/** @brief data ram size for upperstack global variables and code */
#define UPPERSTACK_GLOBAL_SIZE
                            .....(2 * 1024)
   @brief data ram size for app global variables and code, could be changed */
#define APP_GLOBAL_SIZE · · · · · · · · · · (6 * 1024)
/** @brief data ram size for heap, could be changed, but (UPPERSTACK GLOBAL SIZE + APP GLOBAL S
#define HEAP DATA ON SIZE
                              (59 * 1024 - APP GLOBAL SIZE - UPPERSTACK GLOBAL SIZE)
/** @brief shared cache ram size (adjustable, config SHARE_CACHE_RAM_SIZE: 0/4KB/8KB) */
#define SHARE CACHE RAM SIZE
                              ************
```

图 3-2 调整 Data RAM 布局

3.2 Buffer RAM

Buffer RAM 的地址空间为[0x00280000, 0x00284000), 总大小 16KB, 其布局如图 3-3 所示。前 1.9KB 已经用于 ROM Global Data, 剩余 14.1KB 用作 Heap。其中 ROM 大概使用了 13.5KB 的动态空间, 剩余 0.6KB 给 APP 用, 如表 3-2 所示。

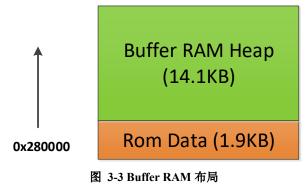




表 3-2 Buffer RAM 用途

内存类型	内存用途	内存 (是否可变)
ROM data	存放 ROM Code 中全局变量和静态变量	否
Buffer RAM Heap	供 ROM code、Patch code 和 APP code 动态申请空间,其中总大小 14.1K 中的 13.5K 空间已经被 rom code 使用,目前剩余 0.6K 空间给 APP 用户使用	否

3.3 APIs

通过调用 API: os_mem_alloc,可从 Data RAM Heap 或者 Buffer RAM heap 上动态申请内存,由参数 ram type 指定申请的类型,具体代码如下:

```
1. typedef enum
2. {
     RAM_TYPE_DATA_ON
                                   = 0,
3.
     RAM_TYPE_BUFFER_ON
                                   = 1,
FAM_TYPE;
6. /**
7.
     * @brief Allocate memory dynamically from Data RAM Heap or Buffer RAM heap
     * @param ram_type : specify which heap to allocate memory from
     * @param size: memory size in bytes to be allocated
     * @retval pointer to the allocated memory
10.
11. */
12.#define os_mem_alloc(ram_type, size) os_mem_alloc_intern(ram_type, size, __fun
c___, __LINE___)
```

其他动态申请内存的 APIs 如下: (详细信息请参考 os mem.h)

- 1. os mem zalloc: 申请的内存被初始化为 0。
- 2. os mem aligned alloc: 申请的内存按照指定的方式对齐。
- 3. os_mem_free: 释放从 data ram heap 或者 buffer ram heap 上申请到的内存。
- 4. os mem aligned free: 释放按指定方式对齐申请的内存。
- 5. os mem peek: 统计指定 RAM 类型的未使用的内存大小。

3.4 统计 RAM 使用情况

RTL8762E的 RAM 空间是两块不连续的空间,为了 APP 使用 RAM 更方便,对内存管理做以下优化:

- 1. 调用 os_mem_alloc 等 API , ram_type 为 RAM_TYPE_DATA_ON 时,优先从 Data RAM 申请, Data RAM 不够再去申请 Buffer RAM;
- 2. ram_type 为 RAM_TYPE_BUFFER_ON 时,从 Buffer RAM 上申请,如果此时 Buffer RAM 上空间不足将会出错。



3.4.1 统计 Data RAM 使用的静态区大小

查找 Build 生成的 app.map 文件找到 Data RAM 中分配的首地址、结束地址以及使用的大小。如图 3-4 所示,通过查找加载区 "RAM_DATA_ON"的 map 图,可以确定 APP DATA RAM 的首地址。Execution Region OVERLAY_C 决定着 Data RAM 的结束地址。如下示例中,Data RAM 实际使用大小为 0x1080,而在 "mem_config.h"中配置的 APP_GLOBAL_SIZE 的值是 0x6000(24KB)。通过 map 图可以进一步优化 APP 配置 Data RAM 的布局。

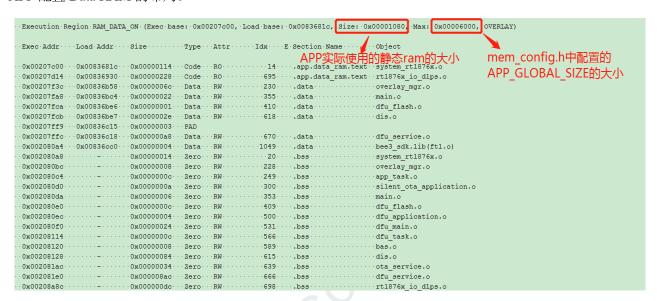


图 3-4 app.map 中实际使用的静态 ram 大小

3.4.2 统计 Cache Shared RAM 使用的静态区大小

通过 SHARE_CACHE_RAM_SECTION 修饰可以指定函数或者静态、全局变量到 SHARE CACHE RAM 上。如图 3-所示,通过查找 Build 生成的 app.map 文件来找到 Cache Shared RAM 中分配的首地址(固定是 0x00216000)和结束地址,如下示例中,SHARE CACHE RAM 实际使用大小为 0x15c,而在"mem_config.h"中配置的 SHARE_CACHE_RAM_SIZE 的值是 4KB,通过 map 图可以进一步优化 APP 配置 Cache Shared RAM 的布局。

```
      ... Execution Region CACHE_DATA_ON (Exec base: 0x00216000, Load base: 0x00836c48, Size: 0x0000015c
      Max: 0x00001000, OVERLAY)

      ... Exec Addr ... Load Addr ... Size ... Type ... Attr ... Idx ... E Section Name ... Object

      ... 0x00216000 ... 0x00836c48 ... 0x00000158 ... Code ... RO ... ... 351 ... ... ram. sharecacheram.text ... main.o

      ... 0x00216158 ... 0x00836da0 ... 0x00000004 ... Data ... RW ... ... ... 357 ... ... ram. sharecacheram.text ... main.o
```

图 3-5 app.map 中 Cache Shared RAM 的大小

3.4.3 统计动态区剩余大小

通过 os mem peek 函数可以获取指定 RAM 类型的剩余 heap size。



3.5 调整 APP 可使用 RAM 的总大小

在默认 config(最大链路数目为 1, master 为 0, slave 为 1) 配置下,对于 APP 开发可使用的 RAM 总大小为 24(Data RAM Global)+7.5 (Data RAM Heap)+0.6 (Buffer RAM Heap)+8(Cache share ram)=40.1 KB。如果想进一步增加 APP 可使用的 RAM 的总大小,可通过以下两种方式:

- 1. 设置蓝牙支持的最大链路数目为 1,同时关闭 AE 和 PSD 功能:通过 MP Tool 中 Config Set 选项中的"stack"页面修改如图 3-配置,可增加 5.5KB Data RAM Heap 和 3KB Buffer RAM Heap。因此,APP 开发可使用的 RAM 总大小增大到 24(Data RAM Global)+ 13(Data RAM Heap)+ 3.6(Buffer RAM Heap)+ 8(Cache share ram)= 48.6KB。
- 2. 关闭 log: 在 APP 工程头文件 platform_autoconf.h 中打开宏 "RELEASE_VERSION" 将会关闭 log 的打印,还可以额外增加 1.5KB 的 Buffer RAM Heap。

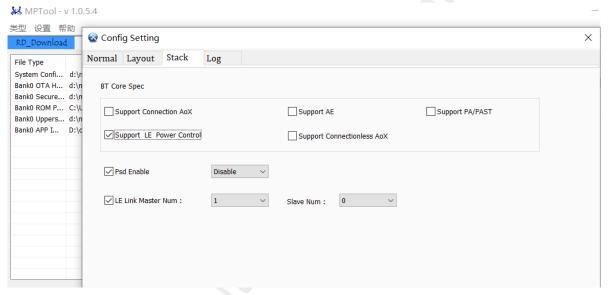


图 3-6 修改 config 参数以增大 APP 可用 RAM 的总大小



4 Cache

RTL8762E 有一个 8K 大小的 cache,对应地址空间为[0x00216000, 0x00218000),配合 SPI Flash 控制器(SPIC)来加速 flash 的读写访问。同时,该部分空间也可以配置成 Data RAM 使用,用于存储数据和执行代码。用户可通过 mem_config.h 中的宏 SHARE_CACHE_RAM_SIZE 来控制 cache 配置成 Data RAM 的大小,如表 4-1 所示。

表 4-1 配置 Cache 用途

SHARE_CACHE_ RAM_SIZE	Flash Cache 大小	Data RAM 大小	适用场景
0 KB	8 KB	0 KB	跑大量的 flash code
4 KB	4 KB	4 KB	跑部分 Flash code,且对 flash code 运行效率有要求
8 KB	0 KB	8 KB	基本不需要运行 flash code,或对 flash code 的运行效率无要求。



5 External Flash

RTL8762E 支持外挂的 SPI Flash 并且集成了 SPI Flash 控制器 (SPIC)。Realtek 提供底层的 Flash driver 接口和 FTL 接口给用户。SPIC 支持最大的地址映射空间为 16M bytes,并且有两组地址空间,对应 cache 地址空间 [0x00800000, 0x01000000)和 non-cache 地址空间[0x01800000, 0x02000000)。当使能 cache 时,CPU 访问 cache 地址空间,将提升数据读取效率和代码执行效率。

5.1 Flash 布局

Flash 布局是分两级来设置,其中 High Level Flash Map 是由 config file 文件决定,而 OTA Bank Map 是由 OTA Header 文件决定。

5.1.1 High Level Flash Map

RTL8762E SDK 中,High Level Flash Map 都是由 7 部分组成,包括 Reserved,OEM Header(config file 的存储空间),OTA Bank 0,OTA Bank 1,FTL,OTA Tmp 和 APP Defined Section,具体如图 5-1 所示。Flash 布局中各个部分功能介绍如表 5-1 所示。

	_
Reserved	Starting Address: 0x800000
OEM Header	Starting Address: 0x801000
OTA Bank 0	
OTA Bank 1	
FTL	
OTA Tmp (Reserved for legacy)	
APP Defined Section	

图 5-1 High Level Flash Map



表 5-1 Flash 空间分布和功能说明

内存段	起始地址	大小 (字节)	作用
Reserved	0x800000	0x1000	系统保留区域
OEM Header	0x801000	0x1000	config 信息存储区域,包括蓝牙地址,AES Key,和客户 可修改的 Flash 布局等
OTA Bank0	可变的 (由 OEM Header 决定)	可变的 (由 OEM Header 决定)	存储数据和代码运行区,进一步细分为 OTA Header, Secure boot, Patch, Upperstack, APP, APP Data1, APP Data2, APP Data3, APP Data4, APP Data5, APP Data6。 如果选择不切换 bank 的 OTA 方案,OTA_TMP 区用作 Ota 备份区;相反,如果选择切换 bank 的 OTA 方案, OTA bank0 和 OTA bank1 作用相同,互为备份区。
OTA Bank1	可变的	可变的	选择切换 bank 的 OTA 方案时才存在,假设 Ota Bank0 为运行区,则 Ota Bank1 为备份区;相反,如果 Ota Bank1 为运行区,则 Ota Bank0 为备份区。其大小必须和 OTA Bank 0 一致。
FTL	可变的	可变的	该区域空间支持以逻辑地址访问 flash,用户可以最小以 4bytes 为单位读写 flash。
ОТА ТМР	可变的	可变的	不切换 bank 方式下, 作为 OTA 备份区使用,大小必须 不小于 OTA bank0 最大的 image 大小。
APP Defined Section	可变的	可变的	Flash 剩余未划分区域, 客户可以自由使用。但不可以 进行 OTA 升级。

5.1.2 OTA Bank Map

RTL8762E SDK 中,OTA Bank 有 11 种类型的 image,分别是 OTA Header,Secure boot,Patch,APP,Upperstack,APP Data1,APP Data2,APP Data3,APP Data4,APP Data5 和 APP Data6,各个部分的说明如图 5-2 所示。各部分描述说明如表 5-2 所示。OTA Bank 这一级的布局是由其中的 OTA header 决定,通过 MP Tool 中的 Flash Map Tool 可以生成不同 OTA Bank 布局的 OTA header,如图 5-3 所示。



OTA Header

Patch

Secure Boot Loader

Upperstack

App

App Data1

App Data2

App Data3

App Data4

App Data5

App Data6

Low Address

High Address

图 5-2 Upperstack Image 方案 OTA Bank 布局

表 5-2 Upperstack Image 方案 OTA Bank 各 image 说明

内存段	起始地址	大小	作用
OTA Header	由 OEM header 决 定	4KB	存储 OTA Header 的版本信息、Bank 中各 image 的起始地址和大小。
Secure Boot Loader	由 OTA header 决定	可变的	启动过程中对代码安全级别检查的代码。
Patch	由 OTA header 决定	可变的	对 rom 中蓝牙协议栈,系统的优化和扩展代码。
Upperstack	由 OTA header 决定	可变的	实现 HCI 及以上蓝牙协议栈部分代码
App	由 OTA header 决定	可变的	开发方案的运行代码
App Data1	由 OTA header 决定	可变的	开发方案中需要升级的数据区.
App Data2	由 OTA header 决定	可变的	开发方案中需要升级的数据区.
App Data3	由 OTA header 决定	可变的	开发方案中需要升级的数据区.
App Data4	由 OTA header 决定	可变的	开发方案中需要升级的数据区.
App Data5	由 OTA header 决定	可变的	开发方案中需要升级的数据区.
App Data6	由 OTA header 决定	可变的	开发方案中需要升级的数据区.



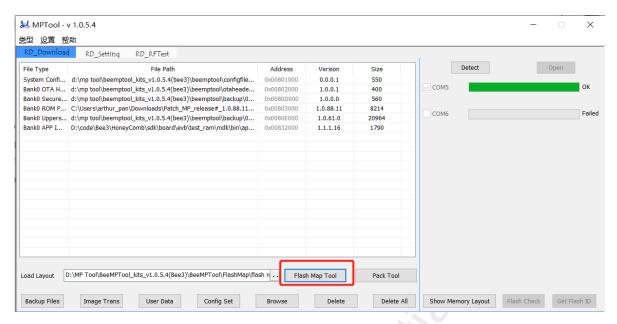


图 5-3 MP Tool 中的 Flash Map Tool

5.1.3 配置 Flash 布局的方法

Flash 布局是分两级来设置,其中 High Level Flash Map 是由 config file 文件决定,而 OTA Bank Map 是由 OTA Header 文件决定。

RTL8762E 提供了非常灵活的 flash 布局设置机制,为了方便用户灵活设置 flash map,Realtek 发布的BeeMPTool_kits 中包含的 FlashMapGenerateTool可用于方便快捷的设置自定义的 flash map 并生成两份 flash map 配置文件——"flash map.ini"和"flash_map.h"文件(BeeMPTool_kits_v1.0.x.x\BeeMPTool\FlashMap),并同时生成 OTA BANK0 的 OTA Header 文件(BeeMPTool_kits_v1.0.x.x\BeeMPTool\OTAHeader),如图 5-4 所示。而"flash_map.h"文件则需要拷贝到 APP 工程路径下(sdk/evb/board/xxx)用来生成正确加载地址的 APP image。



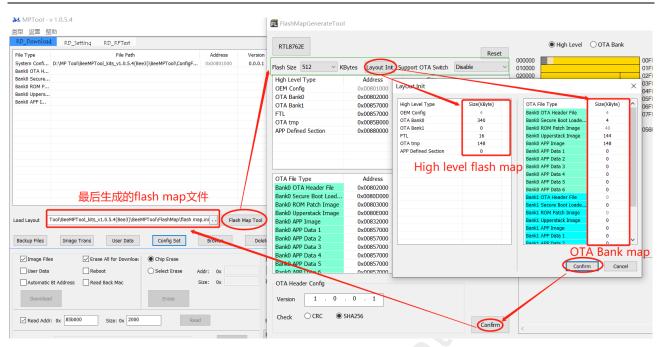


图 5-4 配置 Flash Map

在配置完 flash map 之后,通过 flash_map.ini 文件生成 config file 烧录到 flash 上来配置 High level Flash map,如图 5-5 所示。加载生成的 OTA Header 文件来配置 OTA Bank map,如图 5-7 所示。

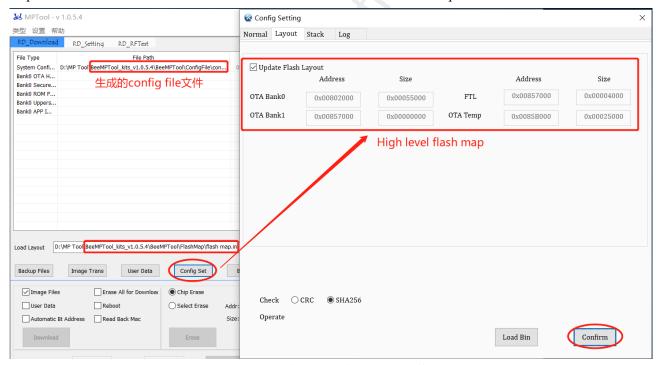


图 5-5 通过 MPTool 生成 config 文件





图 5-6 OTA Header bank0

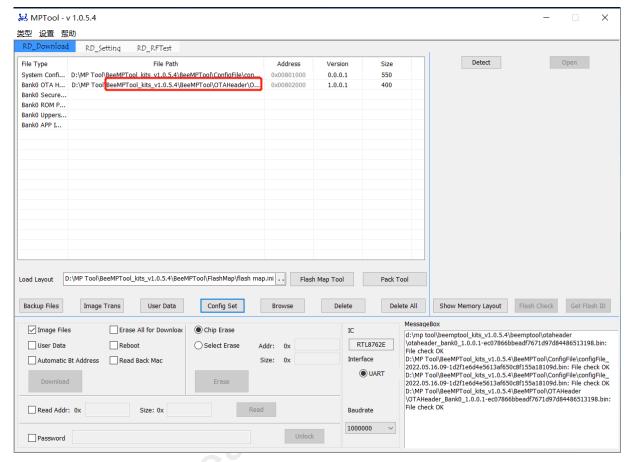


图 5-7 OTA Header 文件

与此同时,必须遵从以下原则来调整 flash 布局:

- 1. 如果选择支持 bank 切换的 OTA 方案,保证 OTA bank0 的大小等于 OTA bank1 的大小,并且将 OTA tmp 区域的大小设置为 0;
- 2. 如果选择支持 bank 切换的 OTA 方案,可以使用不同的 OTA bank 布局来生成 OTA header0 和 OTA header1,但是 OTA bank0 和 OTA bank1 的大小不可变,并且不小于 OTA bank 内各个 image 大小的总和;
- 3. 如果选择不支持 bank 切换的 OTA 方案,将 OTA bank1 的大小设置为 0,OTA tmp 区域的大小不小于 OTA bank0 中最大的 image 的大小;
- 4. 如果选择不支持 bank 切换的 OTA 方案,除 OTA Header、patch、Upperstack、app 外,还必须烧录 secure boot image,其烧录地址固定为 0x80D0000,大小至少为 4KB。支持 bank 切换的 OTA 方案



也需要烧录 bank1 的 secure boot image, 其烧录地址根据 flash_map 决定, 大小至少为 4KB。secure boot image 由 Realtek 发布;

- 5. 原始的 APP Data bin 文件需要经过 RTL8762E SDK 中提供的 App Data tool 处理之后才可以通过 MPTool 烧录和 MPPackTool 打包。该工具路径在 sdk/tool/AppData, 处理之后会添加一个满足特定 格式的 1KB 的 image header。需注意,OTA bank 内的 APP Data1、APP Data2、APP Data3、APP Data4、APP Data5 或 APP Data6 区域是存储需要进行 OTA 的 App Data,如果数据无需升级,应当 放在"APP Defined Section"区域:
- 6. 尽可能地将 OTA bank1 结束地址相对于 flash 起始地址(0x800000)的偏移对齐到实际所选用的 flash 所支持的某个保护级别对应的范围,如 64KB、128KB、256KB、512KB等,目的是将所有的 code 区域都上锁,以防止非预期的 flash 写入和擦除操作;
- 7. 因为存放在 OTA bank 内的 APP Data1、APP Data2、APP Data3、APP Data4、APP Data5 或 APP Data6 区域的数据是有可能落在 flash 上锁范围内的,所以该区域内一般是存储只读的数据。如果需要存储需要改写的数据应该放在"APP Defined Section"区域。

针对上述原则中的第 6 点,以下简述其原因。RTL8762E 支持一种名为 Flash 软件块保护的机制来锁定 Flash,以防止非预期的写入和擦除操作。其原理是根据 Flash 状态寄存器中的一些 BP 位来选择级别(范围)来保护,如图 5-8 所示。

STATUS REGISTER ⁽¹⁾)	W25Q16DV (16M-BIT) MEMORY PROTECTION(3)				
SEC	ТВ	BP2	BP1	BP0	PROTECTED BLOCK(S)	PROTECTED ADDRESSES	PROTECTED DENSITY	PROTECTED PORTION ⁽²⁾	
Х	X	0	0	0	NONE	NONE	NONE	NONE	
0	0	0	0	1	31	1F0000h – 1FFFFFh	64KB	Upper 1/32	
0	0	0	1	0	30 and 31	1E0000h – 1FFFFFh	128KB	Upper 1/16	
0	0	0	1	1	28 thru 31	1C0000h - 1FFFFFh	256KB	Upper 1/8	
0	0	1	0	0	24 thru 31	180000h – 1FFFFFh	512KB	Upper 1/4	
0	0	1	0	1	16 thru 31	100000h – 1FFFFFh	1MB	Upper 1/2	
0	1	0	0	1	0	000000h – 00FFFFh	64KB	Lower 1/32	
0	1	0	1	0	0 and 1	000000h – 01FFFFh	128KB	Lower 1/16	
0	1	0	1	1	0 thru 3	000000h – 03FFFFh	256KB	Lower 1/8	
0	1	1	0	0	0 thru 7	000000h – 07FFFFh	512KB	Lower 1/4	
0	1	1	0	1	0 thru 15	000000h – 0FFFFFh	1MB	Lower 1/2	
Х	Χ	1	1	Х	0 thru 31	000000h – 1FFFFFh	2MB	ALL	

图 5-8 Flash 软件块保护

Flash 使用状态寄存器中的 BP(X)位来识别要锁定的块的数量,以及 TB 位来决定锁定的方向。但是,RTL8762E 的 flash 布局是从地址开始存放配置的数据和执行代码,因此 RTL8762E 上只支持了从低地址锁定 Flash。为了更好地支持这一特性,Realtek 同步发布一个合格的适配 RTL8762E Flash 的供应商列表(AVL),



以保证外接的 flash 支持软件块保护的特性。AVL 中的大多数 flash 都支持按级别保护 Flash,如包含前 64KB、128KB、256KB、512KB 等不同大小的区域。

因此, 当划分 Flash 布局时, 需要确保尽可能地将 OTA bank1 结束地址偏移对齐到实际所选用的 flash 所支持的某个保护级别对应的范围。这样做的目的是,将重要数据区和代码区完全上锁,且不影响紧随其 后的存放需要改写的数据区,如 "FTL"、"OTATmp"区。一旦 Flash 布局确定之后,RTL8762E 将自动解 析 Flash 布局配置参数并查询所选 Flash 信息设置 BP 保护级别。

被保护的区域无法直接执行写和擦的操作。如果需要,先做解锁 flash,再执行写或者擦除访问,最后 将 flash 锁回原来的级别。但是,这样的操作并不推荐,因为 flash 的状态寄存器是 NVRAM 方式访问时, 具有 100K 的编程次数限制,频繁解锁将有可能导致 flash 不可用。

表 5-3 不切 bank OTA 方案 flash 总大小为 512KB 的示例布局

5.1.4 Flash 布局示例

基于上文所述的调整 flash 布局的规则,本节提供两种 OTA 方案下的 Flash 布局示例。

flash 总大小为 512KB 的示例布局 大小 (字节) BP 保护的大小 起始地址

Hash Jeyy(1.73 SIZIED HJXJVJ4)HJ	7(1, (1, 1))	MC MINERIL	DI NA HINCA	
1) Reserved	4K	0x00800000		
2) OEM Header	4K	0x00801000		
3) OTA Bank0	340K	0x00802000		
a) OTA Header	4K	0x00802000		
b) Secure boot loader	4K	0x0080D000	从 flash 低地址开始的 前 256KB(OTA Bank1 结束地址的偏線	
c) Patch code	40K	0x00803000		
d) Upperstack code	144K	0x0080E000		
e) APP code	148K	0x00832000	为 348KB, 因此在这	
f) APP data1	0K	0x00857000	种布局下依然有部分 OTA Bank0 区域未被 上锁)	
g) APP data2	0K	0x00857000		
h) APP data3	0K	0x00857000		
i) APP data4	0K	0x00857000		
j) APP data5	0K	0x00857000		
k) APP data6	0K	0x00857000		
4) OTA Bank1	0K	0x00857000		
5) FTL	16K	0x00857000		
6) OTA Temp	148K	0x0085B000	未上锁区域	
7) APP Defined Section	0K	0x00880000		



表 5-4 切 bank OTA 方案 flash 总大小为 1MB 的示例布局

flash 总大小为 1MB 的示例布局	大小 (字节)	起始地址	BP 保护的大小
1) Reserved	4K	0x00800000	
2) OEM Header	4K	0x00801000	
3) OTA Bank0	424K	0x00802000	
a) OTA Header	4K	0x00802000	
b) Secure boot loader	4K	0x0080D000	
c) Patch code	40K	0x00803000	
d) Upperstack code	144K	0x0080E000	
e) APP code	232K	0x00832000	
f) APP data1	0K	0x0086C000	
g) APP data2	0K	0x0086C000	
h) APP data3	0K	0x0086C000	
i) APP data4	0K	0x0086C000	从 flash 低地址开
j) APP data5	0K	0x0086C000	始的前 512KB (OTA Bank1 结束
k) APP data6	0K	0x0086C000	地址的偏移对齐在
4) OTA Bank1 (大小必须和 OTA Bank0 相同)	424K	0x0086C000	856KB,一部分的 代码未加锁)
a) OTA Header	4K	0x0086C000	
b) Secure boot loader	4K	0x00877000	
c) Patch code	40K	0x0086D000	
d) Upperstack code	144K	0x00878000	
e) APP code	232K	0x0089C000	
f) APP data1	0K	0x008D6000	
g) APP data2	0K	0x008D6000	
h) APP data3	0K	0x008D6000	
i) APP data4	0K	0x008D6000	
j) APP data5	0K	0x008D6000	
k) APP data6	0K	0x008D6000	
5) FTL	16K	0x008D6000	
6) OTA Temp	0K	0x008DA000	未上锁区域
7) APP Defined Section	152K	0x008DA000	



5.2 Flash APIs

操作 flash 的 APIs 如下,其中带有"auto"字样的表示以 auto mode 访问 flash,其他则是通过 user mode 访问 flash。详细信息可以参考 RTL8762E -SDK.chm 和《RTL8762E Flash User Guide》。

1. 基本操作 APIs

- 1) bool flash_auto_read_locked(uint32_t addr, uint32_t *data);
- 2) bool flash read locked(uint32 t start addr, uint32 t data len, uint8 t *data);
- 3) bool flash auto write locked(uint32 t start addr, uint32 t data);
- 4) bool flash auto write buffer locked(uint32 t start addr, uint32 t *data, uint32 t len);
- 5) bool flash write locked(uint32 t start addr, uint32 t data len, uint8 t *data);
- 6) bool flash erase locked(T ERASE TYPE type, uint32 t addr);

2. Flash 高速读取的 APIs

- 1) bool flash_auto_dma_read_locked(T_FLASH_DMA_TYPE dma_type, FlashCB flash_cb,uint32_t src_addr, uint32_t dst_addr, uint32_t data_len);
- 2) bool flash_auto_seq_trans_dma_read_locked(T_FLASH_DMA_TYPE dma_type, FlashCB flash cb,uint32 t src addr, uint32 t dst addr, uint32 t data len);
- 3) bool flash split read locked(uint32 t start addr, uint32 t data len, uint8 t *data, uint32 t *counter);

注意: 如果需要使用以上三个高速读取 flash 的接口函数,需要包含头文件 "flash device.h"。

5.3 FTL

FTL 是提供给 BT stack 和 APP 用户直接读写 flash 上数据的抽象层,将 flash 的物理空间转换成 FTL 存储的逻辑空间,而无需关心 flash driver 使用的约束。通过 FTL 接口可以通过逻辑地址直接读写 flash 上分配出 FTL 空间的数据,操作更为简便。

通常 FTL 空间更适用于存储需要频繁改写的少量数据,一方面使用 FTL 接口更为简单,另一方面 FTL 操作实际上会在分配的物理空间上循环使用从而不会对某一个 flash sector 擦写多次而影响 flash 的寿命,并且由于物理空间到逻辑空间的转换,损失大概一半的 flash 空间,不适合存储大量的数据。如果需要存储数据量比较大并且只是偶尔需要改写,或者是存储只读数据但不需要升级,可以在 "APP Defined Section" 区域调用 flash APIs 来进行管理。如果需要存储只读数据并且需要升级,放在 OTA bank 内的 App Data1、App Data2、App Data3、App Data4、App Data5、App Data6 区域。

5.3.1 FTL 空间的功能划分

目前,FTL 空间按照其功能划分为以下两块存储空间,以默认设置 FTL 的物理空间大小为 16K 为例。



- 1. BT 存储空间
 - 1) 逻辑地址范围[0x0000, 0x0400), 但是这部分空间的大小可通过 otp 参数调整;
 - 2) 用于存储 BT 相关的信息,如蓝牙设备地址、配对密钥等;
 - 3) 更多的详细信息可以参考《RTL8762E BLE Stack User Manual》。
- 2. APP 存储空间
 - 1) 逻辑地址起始为 0x0400, 结束地址和 otp 配置有关,默认 FTL_REAL_LOGIC_ADDR_SIZE 为 3K。
 - 2) APP 可以使用这部分空间存储自定义的信息;
 - 3) 调用以下两个API(参考 ftl.h)可以读写这部分空间的数据,更多详细信息参考 Bee3-SDK.chm。 注意,在调用 ftl_save 或者 ftl_load 时,底层已经封装了一个 offset,默认是 0x0400。
 - 1. uint32_t ftl_save(void * p_data, uint16_t offset, uint16_t size)
 - 2. uint32_t ftl_load(void * p_data, uint16_t offset, uint16_t size)

5.3.2 调整 FTL 空间的大小

FTL 的物理空间和逻辑空间大小都是可配置的,通过修改 config 文件的配置参数来调整 FTL 的物理空间,通过调整 otp 配置来调整 FTL 的逻辑空间大小,并且逻辑空间的大小调整受限于配置的物理空间大小。

- 1. 物理空间调整的操作步骤如下:
 - 1) 首先利用 FlashMapGenerateTool (随着 MPTool 一起发布) 来生成 flash_map.ini 和 flash_map.h 文件;
 - 2)将 flash_map.h 文件拷贝到 APP 工程目录下,例如: \sdk\board\evb\silent_ota, 这样 APP 编译 的时候可以获取正确的加载地址;
 - 3) 将第一步生成的 flash_map.ini 加载到 MPTool 中生成 config 文件用于烧录,如图 5-9 所示将 会将 FTL 的物理空间大小调整到 32K。



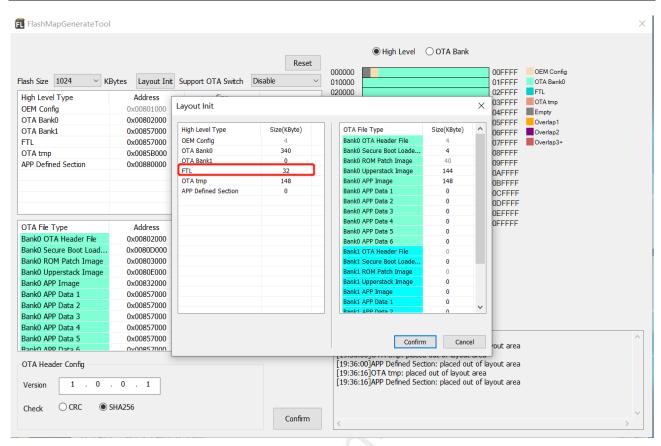


图 5-9 修改 flash map 配置文件

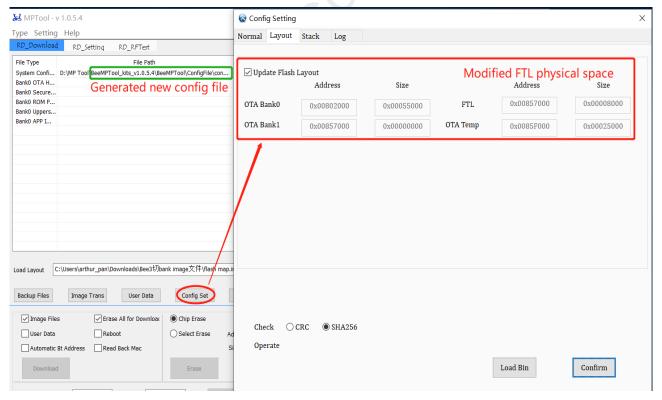


图 5-10 生成 config 文件



- 2. 逻辑空间的调整方法如下:
 - 1) 修改 otp_config.h 中宏 "FTL_REAL_LOGIC_ADDR_SIZE"的大小, 该值默认是 3KB, FTL 映射表占用 RAM 资源 1248bytes。
 - 2) 在默认设置 FTL 物理空间大小为 16K 情况下, 最大的逻辑空间大小为 0x17f0。

```
/** @brief support for puran flash*/
#define FTL_APP_CALLBACK_ENABLE 0

2/** @brief modify ftl logic space size to adjust the RAM footprint of the ftl Mapping Table

... * PAGE_ELEMENT_DATA_NUM = ((FMC_PAGE_SIZE / 8) - 1).

... * MAX_LOGICAL_ADDR_SIZE = (((PAGE_ELEMENT_DATA_NUM * (g_page_num - 1)) - 1) << 2)

... * if sector size is 4KB, PAGE_ELEMENT_DATA_NUM equal 511.

... * g_page_num = ftl physical size / FMC_PAGE_SIZE. so if ftl size is 16KB, g_page_num is 4.

... * example: default ftl size in flash layout is 16KB, MAX_LOGICAL_ADDR_SIZE = 0x17F0 = 6128

... * FTL_REAL_LOGIC_ADDR_SIZE must be less or equal MAX_LOGICAL_ADDR_SIZE, otherwise will init ftl fail

*/

#define FTL_REAL_LOGIC_ADDR_SIZE (3 * 1024)

/** @brief enable BP, set lock level depend on flash layout and selected flash id */
#define FLASH_BLOCK_PROTECT_ENABLE 0

/** @brief modify delay time for wakeup flash from power down mode to standby mode*/
#define AFTER_TOGGLE_CS_DELAY 6
```

图 5-11 调整 FTL 逻辑空间大小

注意事项:

- 1. 当调整 FTL 物理空间大小时, APP 可使用的最大逻辑空间也会对应改变。假设实际 FTL 的物理空间大小设置的 mK(m 是 4 的整数倍),对应 APP 可使用的最大逻辑空间等于((511*(m-4) 4) 1024) bytes;
- 2. 为了提升 FTL 读取的效率,底层做了一套物理地址和逻辑地址的映射机制,这个映射表会占用一定的 RAM 空间。在默认设置 FTL 物理空间大小为 16K 情况下,这个映射表占用 2298byte 的 RAM HEAP 空间。假设实际 FTL 的物理空间大小设置的 mK (m 是 4 的整数倍),其映射表占用的 RAM 空间等于 ((511 * (m-4) 4) * 0.375) bytes;
- 3. 用户在调整 FTL 空间大小需要依据具体的应用场景来合理调整,如果调至过大将会浪费一部分 RAM 资源。另一方面,如果对于选用的比较小的 flash 并且想压缩 FTL 的占用的空间,必须保证 FTL 的物理空间不比 12K 小;
- 4. 由于映射表中每个逻辑地址对应的物理地址默认使用 12 个 bit 来表示, FTL 的物理空间最大可以调整到 36K。如果物理空间 36KB 不足以满足应用需求,还可以将表示物理地址的 bit 数设置到 16bit,同时因为 flash 中存储的逻辑地址是 16bit 表示,那么对应 FTL 的物理空间最大可以调整到 132K。



6 设置代码执行位置

代码可以放在 Flash 上运行,也可以放在 RAM 上运行。本节将介绍如何把代码放到特定的内存位置运行。具体操作如下:

- 1. 修改宏 FEATURE RAM CODE 定义:
 - 1) 1表示默认不加任何 section 的代码是放到 RAM 运行;
 - 2) 0表示默认不加任何 section 的代码是放到 Flash 运行。
- 2. 如果需要特别指定某个函数是放到特定的内存位置上,使用 app section.h 中的 section 宏定义:
 - 1) APP FLASH TEXT SECTION 表示把函数放到 Flash 运行;
 - 2) DATA_RAM_FUNCTION 表示把函数放到 RAM 运行;
 - 3) SHARE_CACHE_RAM_SECTION 表示把函数和全局、静态变量放到 SHARE CACHE RAM 上运行。



7 eFuse

eFuse 是一个一次性存储程序块,用于存储重要的和固定的信息,如 UUID、安全密钥和其他一次性编程配置。eFuse 的单个位不能从 0 变为 1,并且没有擦除操作,所以要小心更新 eFuse。Realtek 提供 MP Tool 工具来更新某些 eFuse 部分。



参考文献

- [1] RTL8762E BLE Stack User Manual
- [2] Bee3-SDK.chm
- [3] RTL8762E Flash User Guide