

中国地质大学（武汉）课程考核试卷

教务处制 版本：2011.5

试卷类别

A √

使用学期

2011 秋

命题人签字

审题人签字

审定人签字

考生学号

考生姓名

所在班级

课程名称： 计算机组成原理

学时： 64

考核方式： 笔试开卷□ 笔试闭卷√ 口试□ 其它

辅助工具： 可用□ 工具名称： 不可用□

考核内容：

一、选择题：（每题 2 分，共计 30 分）

- 下列不属于计算机科学奠基人冯·诺伊曼思想的是（ ）
A. 存储程序 B. 二进制运算 C. 流水线 D. 将指令从存储器中逐条取出并执行
- 浮点数的表示范围和精度取决于（ ）
A. 阶码的位数和尾数的机器数形式 B. 阶码的机器数形式和尾数的位数
C. 阶码的位数和尾数的位数 D. 阶码的机器数形式和尾数的机器数形式
- 在机器数（ ）中，零的表示形式是唯一的。
A 原码 B 补码 C 移码 D 反码
- 某十进制负数（-8.25）₁₀ 转换成 IEEE 754 标准的浮点数格式为（ ）
A. C104 0000H B. C242 0000H C. C184 0000H D. C1C2 0000H
- EEPROM 是指（ ）
A. 读写存储器 B. 只读存储器 C. 闪速存储器 D. 电擦除可编程只读存储器
- 一个 16K×32 位的存储器，其地址线和数据线的总和是（ ）
A. 48 B. 46 C. 36 D. 32
- 下列各类存储器中，不采用随机存储方式的是（ ）
A. EPROM B. CDROM C. DRAM D. SRAM
- 某计算机存储器按照字节编址，主存地址空间为 64MB，现采用 4M×8 位的 RAM 芯片组成 32MB 的存储器，则存储器地址寄存器的位数至少为（ ）
A. 22 位 B. 23 位 C. 25 位 D. 26 位
- 某计算机的 Cache 共有 8 块，采用 2 路组相联映射方式（即每组 2 块）。主存 22 号块应装入到的 Cache 组号是（ ）
A. 0 B. 1 C. 2 D. 3
- 通过将某个寄存器内容与一个形式地址相加生成有效地址的方式称为偏移寻址。则下列寻址方式中，不属于偏移寻址方式的是（ ）
A. 间接寻址 B. 基址寻址 C. 相对寻址 D. 变址寻址
- 在集中式总线仲裁中，（ ）方式响应时间最快。
A 独立请求 B 计数器定时查询 C 菊花链式查询 D 异步应答查询
- DMA 访问主存时，让 CPU 处于等待状态，等 DMA 的一批数据访问结束后，CPU 再恢复工作，这种情况称作（ ）
A. 停止 CPU 访问主存 B. 周期挪用 C. DMA 与 CPU 交替访问 D. DMA
- 中断向量可提供（ ）的地址
A. 被选中设备 B. 传送数据 C. 中断服务程序入口 D. 主程序的断点
- 以下不属于通道类型的是（ ）
A. 选择通道 B. 分时多路通道 C. 数组多路通道 D. 字节多路通道

15、下列选项中的英文缩写均为总线标准的是 ()

A. PCI、CRT、EISA B. ISA、CPI、VESA C. SCSI、RAM、MIPS D. ISA、EISA、PCI-Express

二、简答题：（每题 5 分，共计 10 分）

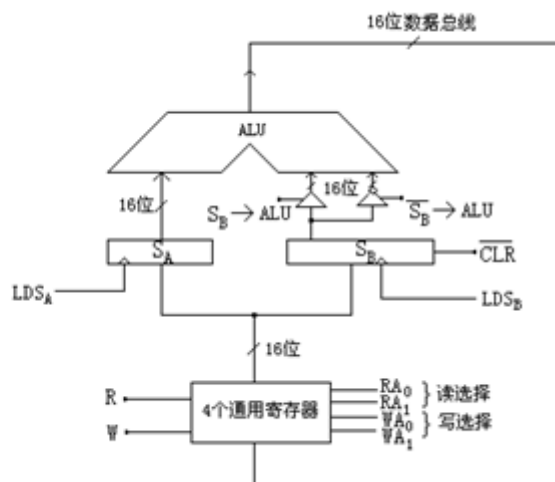
- 1、比较段式存储管理和页式存储管理的优缺点？
- 2、什么是机器指令和微指令？两者有何关系？

三、计算题（共计 60 分）

- 1、（5 分）已知 $X = 0.11011$, $Y = -0.10011$ ，用变形补码计算 $X - Y$ 。（要求：给出运算过程和结果，并判断是否溢出？）
- 2、（10 分）已知 $x = 0.11000$, $y = -0.11111$ ，用不恢复余数阵列除法器求 $x / y = ?$
- 3、（15 分）假设主存只有 a, b, c 三个页面，进程访问页面的序列是 0, 1, 2, 3, 2, 3, 0, 2, 3, 1, 3, 2 号，若采用（1）FIFO 算法，（2）LRU 算法，用列表法分别求对应替换策略下的命中率。
- 4、（15 分）设 CPU 共有 16 根地址线，8 根数据线，并用 MREQ 作访存控制信号（低电平有效），用 WR 作读写控制信号（高电平为读，低电平为写）。现有下列芯片及各种门电路（门电路自定），ROM：2K×8 位，4K×8 位，8K×8 位；RAM：1K×4 位，4K×4 位，2K×8 位，8K×8 位。要求：最小 4K 地址空间为系统程序区，相邻的 4K 地址空间为系统程序工作区，与系统程序工作区相邻的是 24K 用户程序区。
（1）给出主存地址空间分配方案。
（2）指出选用的存储芯片类型及数量。
（3）画出 CPU 与存储器的连接图（包括详细的片选逻辑）。
- 5、（15 分）假设某计算机的控存容量为 64×20 位，运算器框图和读写控制如下图所示，其中 ALU 为 16 位的加法器， S_A 、 S_B 为 16 位暂存器，4 个通用寄存器由 D 触发器组成，Q 端输出。

| 读控制 | | | |
|-------|--------|--------|-------|
| R_0 | RA_0 | RA_1 | 选择 |
| 1 | 0 | 0 | R_0 |
| 1 | 0 | 1 | R_1 |
| 1 | 1 | 0 | R_2 |
| 1 | 1 | 1 | R_3 |
| 0 | x | x | 不读出 |

| 写控制 | | | |
|-----|--------|--------|-------|
| W | WA_0 | WA_1 | 选择 |
| 1 | 0 | 0 | R_0 |
| 1 | 0 | 1 | R_1 |
| 1 | 1 | 0 | R_2 |
| 1 | 1 | 1 | R_3 |
| 0 | x | x | 不写入 |



- 要求：（1）设计微指令格式。
（2）画出 ADD, SUB 两条指令微程序流程图。