
目录

描述.....	3
产品特征.....	3
立体声多媒体数字信号编译码器:	3
麦克风前置放大:	3
其他特征:	3
应用.....	4
引脚结构.....	8
引脚描述.....	8
绝对最大额定值.....	9
推荐的工作条件.....	10
信号的时序要求.....	10
系统时钟时序.....	10
音频接口时序——主模式.....	11
音频接口时序——从属模式.....	11
控制接口时序——3 线模式.....	12
控制接口时序——2 线模式.....	13
芯片描述.....	14
绪论.....	14
特征.....	14
麦克风输入.....	15
PGA 和 ALC 操作.....	15
线输入 (AUXL、AUXR)	15
ADC.....	15
HI-FI DAC.....	15
输出混合器.....	15
音频接口.....	15
控制接口.....	16
时钟配置.....	16
电源控制.....	16
信号输入路线.....	16
麦克风输入.....	16
输入 PGA 音量控制.....	18
辅助输入.....	19
输入 BOOST	19
麦克风偏置电路.....	21
模数转换 (ADC)	22
ADC 数字滤波.....	22
可选的高通滤波器.....	23
可调陷波滤波器.....	23
数字 ADC 音量控制.....	24

输入限幅器/电平自动控制 (ALC)	25
ALC 芯片保护	29
噪声门.....	29
输出信号线路.....	30
数字重放 (DAC) 线路.....	30
数字 Hi-Fi DAC 音量 (增益) 控制.....	31
DAC 5 路均衡器	32
DAC 3D 放大	32
音量推动.....	32
5 路图表均衡器	34
3D 立体声放大	36
模拟输出.....	36
左和右通道混合器.....	36
耳机输出 (LOUT1 和 ROUT1)	39
扬声器输出 (LOUT2 和 ROUT2)	41
零交叉间歇时间.....	44
OUT3/OUT4 混合和输出	44
输出使能.....	48
过热保护.....	48
未使用的模拟输入/输出.....	48
数字音频接口.....	51
主属和从属操作模式.....	51
音频数据模式.....	51
音频接口控制.....	54
环回.....	54
压缩.....	54
音频采样率.....	55
主时钟和锁相环 (PLL)	56
通用的输入/输出.....	57
输出开关选择 (插座检测)	58
控制接口.....	59
控制模式选择和 2 线模式地址.....	59
3 线串行控制模式	59
2 线串行控制模式	59
芯片复位.....	60
电源.....	60
推荐的上电/断电顺序.....	60
电源管理.....	61
通过减少过采样率节省电能.....	61
VMID.....	61
BIASEN.....	61
源电流估算.....	61
推荐应用.....	62
封装图.....	63

WM8978

带扬声器驱动的立体声多媒体数字信号编译码器

描述

WM8978 是一个低功耗、高质量的立体声多媒体数字信号编译码器。它主要应用于便携式应用，比如数码照相机、可携式数码摄像机。

它结合了立体声差分麦克风的前置放大与扬声器、耳机和差分、立体声线输出的驱动，减少了应用时必需的外部组件，比如不需要单独的麦克风或者耳机的放大器。

高级的片上数字信号处理功能，包含一个 5 路均衡功能，一个用于 ADC 和麦克风或者线路输入之间的混合信号的电平自动控制功能，一个纯粹的录音或者重放的数字限幅功能。另外在 ADC 的线路上提供了一个数字滤波的功能，可以更好的应用滤波，比如“减少风噪声”。

WM8978 可以被应用为一个主机或者一个从机。基于共同的参考时钟频率，比如 12MHz 和 13MHz，内部的 PLL 可以为编译码器提供所有需要的音频时钟。

WM8978 工作在模拟电源电压 2.5V 到 3.3V，尽管它的数字核心部分为了节省电能可以把工作电压下降到 1.62V。如果需要增大输出功率，扬声器和 OUT3/4 线输出可以在 5V 电源运行。芯片的个别部分也可以通过软件进行断电控制。

产品特征

立体声多媒体数字信号编译码器：

- DAC 的信噪比为 98dB，总谐波失真为-84dB（‘A’ 加权@48kHz）
- ADC 的信噪比为 90dB，总谐波失真为-80dB（‘A’ 加权@48kHz）
- 带“无电容”项的片上耳机驱动
- 在 16 Ω /3.3V SPKVDD 的条件下输出功率为 40mW
- 在 8 Ω BTL 扬声器/3.3V SPKVDD 的条件下输出功率为 0.9W
- 能够驱动压电扬声器
- 立体声扬声器驱动

麦克风前置放大：

- 立体声差分或者单声道麦克风接口
- 可调的运放增益
- 带共模抑制的伪差分输入
- ADC 线路上可调的 ALC/噪声门
- 为驻极体麦克风提供低噪音偏置

其他特征：

- 增强的 3D 功能用于提高立体声分离
- 数字重放限幅器
- 5 路均衡器（录音或者重放）
- 可调的 ADC 高通滤波器（减少风噪声）

-
- 可调的 ADC 陷波滤波器
 - AUX 输入用于立体声模拟输入信号或者提供“哔哔声”
 - 片上 PLL 提供 12、13、19.2MHz 和其他时钟
 - 低功耗、低电压
- 2.5V 至 3.6V（数字核心：1.62V 至 3.6V）
- 在 2.5V 的电源下总功耗<30mW
- 5*5mm 的 32 引脚的 QFN 封装

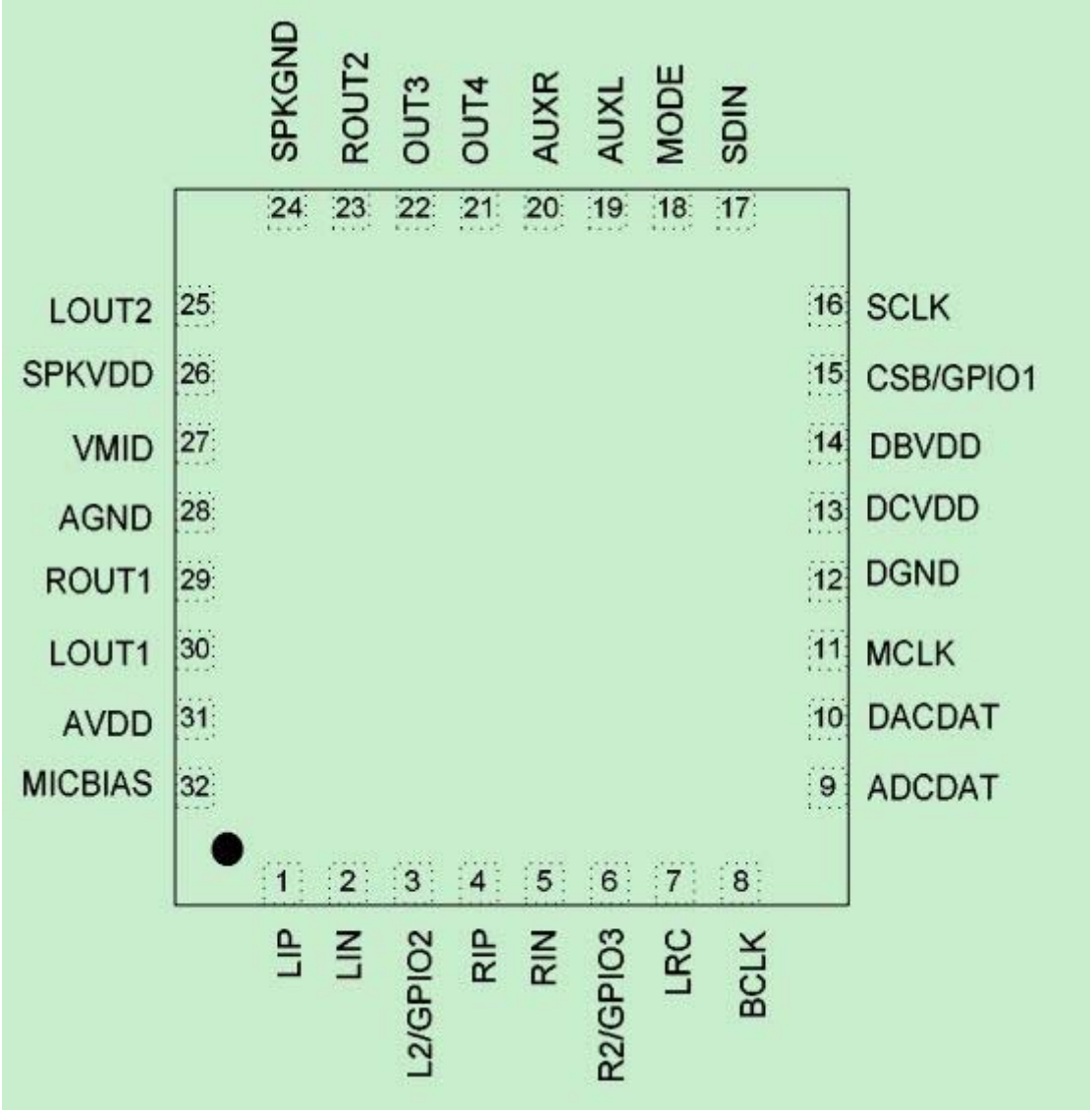
应用

注释：

- 1、由 R44 第 1 位 LIN2INPPGA 控制，为 0 时开关打开，为 1 时开关闭合；
- 2、由 R44 第 0 位 LIP2INPPGA 控制，为 0 时开关打开，为 1 时开关闭合；
- 3、由 R44 第 2 位 L2_2INPPGA 控制，为 0 时开关打开，为 1 时开关闭合；
- 4、由内部或门控制，或门的两个输入引脚是 LIP2INPPGA 和 L2_2INPPGA, 或输出值为 0 时开关打开，为 1 是开关闭合；
- 5、由 R44 第 5 位 RIN2INPPGA 控制，为 0 时开关打开，为 1 时开关闭合；
- 6、由 R44 第 4 位 RIP2INPPGA 控制，为 0 时开关打开，为 1 时开关闭合；
- 7、由 R44 第 6 位 R2_2INPPGA 控制，为 0 时开关打开，为 1 时开关闭合；
- 8、由内部或门控制，或门的两个输入引脚是 RIP2INPPGA 和 R2_2INPPGA, 或输出值为 0 时开关打开，为 1 是开关闭合；
- 9、由 R45 第[5:0]位 INPPGAVOLL 控制，具体参照第 18 页；
- 10、由 R46 第[5:0]位 INPPGAVOLR 控制，具体参照第 19 页；
- 11、由 R47 第[2:0]位 AUXL2B00STVOL 控制，具体参照第 21 页；
- 12、由 R47 第 8 位 PGABOOSTL 控制，为 0 时增益为 0dB，为 1 时增益为 20dB；
- 13、由 R47 第[6:4]位 L2_2B00STVOL 控制，具体参照第 21 页；
- 14、由 R48 第[2:0]位 AUXR2B00STVOL 控制，具体参照第 21 页；
- 15、由 R48 第 8 位 PGABOOSTR 控制，为 0 时增益为 0dB，为 1 时增益为 20dB；
- 16、由 R48 第[6:4]位 R2_2B00STVOL 控制，具体参照第 21 页；
- 17、由 R47 第[2:0]位 AUXL2B00STVOL 控制，为 000 时开关打开，其余值开关闭合；
- 18、由 R45 第 6 位 INPPGAMUTEL 控制，为 0 时开关闭合，为 1 时开关打开；
- 19、由 R47 第[6:4]位 L2_2B00STVOL 控制，为 000 时开关打开，其余值开关闭合；
- 20、由 R48 第[2:0]位 AUXR2B00STVOL 控制，为 000 时开关打开，其余值开关闭合；
- 21、由 R46 第 6 位 INPPGAMUTER 控制，为 0 时开关闭合，为 1 时开关打开；
- 22、由 R48 第[6:4]位 R2_2B00STVOL 控制，为 000 时开关打开，其余值开关闭合；
- 23、由 R2 第 0 位控制，为 0 时不使能，为 1 时使能；
- 24、由 R2 第 1 位控制，为 0 时不使能，为 1 时使能；
- 25、由 R2 第 4 位 BOOSTENL 控制，为 0 时关，为 1 时开；
- 26、由 R2 第 5 位 BOOSTENR 控制，为 0 时关，为 1 时开；
- 27、由 R1 第 4 位 MICBEN 控制，为 0 时关，为 1 时开；
- 28、由 R4 第 8 位 MBVSEL 控制，为 0 时偏置电压为 $0.9 \times AVDD$ ，为 1 时偏置电压为 $0.6 \times AVDD$ ；
- 29、由 R3 第 0 位控制，为 0 时不使能，为 1 时使能；
- 30、由 R3 第 1 位控制，为 0 时不使能，为 1 时使能；
- 31、由 R49 第 5 位 DACR2LMIX 控制，为 0 时开关打开，为 1 时开关闭合；
- 32、由 R49 第 6 位 DACL2RMIX 控制，为 0 时开关打开，为 1 时开关闭合；
- 33、由 R50 第 0 位 DACL2LMIX 控制，为 0 时开关打开，为 1 时开关闭合；
- 34、由 R50 第 1 位 BYPL2LMIX 控制，为 0 时开关打开，为 1 时开关闭合；
- 35、由 R50 第[4:2]位 BYPLMIXVOL 控制，具体参照第 38 页；
- 36、由 R50 第 5 位 AUXL2LMIX 控制，为 0 时开关打开，为 1 时开关闭合；

-
- 37、 由 R50 第[8:6]位 AUXLMIXVOL 控制，具体参照第 38 页；
 - 38、 由 R51 第 0 位 DACR2RMIX 控制，为 0 时开关打开，为 1 时开关闭合；
 - 39、 由 R51 第 1 位 BYPR2RMIX 控制，为 0 时开关打开，为 1 时开关闭合；
 - 40、 由 R51 第[4:2]位 BYPRMIXVOL 控制，具体参照第 38 页；
 - 41、 由 R51 第 5 位 AUXR2RMIX 控制，为 0 时开关打开，为 1 时开关闭合；
 - 42、 由 R51 第[8:6]位 AUXRMIXVOL 控制，具体参照第 39 页；
 - 43、 由 R3 第 2 位 LMIXEN 控制，为 0 时不使能，为 1 时使能；
 - 44、 由 R3 第 3 位 RMIXEN 控制，为 0 时不使能，为 1 时使能；
 - 45、 由 R52 第[5:0]位 LOUT1VOL 控制，具体参照第 40 页；
 - 46、 由 R53 第[5:0]位 ROUT1VOL 控制，具体参照第 40 页；
 - 47、 由 R43 第 4 位 INVROUT2 控制，为 0 时 ROUT2 不反转，为 1 时 ROUT2 反转；
 - 48、 由 R43 第[3:1]位 BEEPVOL 控制，具体参照第 43 页；
 - 49、 由 R54 第[5:0]位 LOUT2VOL 控制，具体参照第 43 页；
 - 50、 由 R55 第[5:0]位 ROUT2VOL 控制，具体参照第 44 页；
 - 51、 由 R57 第 4 位 LMIX2OUT4 控制，为 0 时开关打开，为 1 时开关闭合；
 - 52、 由 R57 第 3 位 LDAC2OUT4 控制，为 0 时开关打开，为 1 时开关闭合；
 - 53、 由 R57 第 1 位 RMIX2OUT4 控制，为 0 时开关打开，为 1 时开关闭合；
 - 54、 由 R57 第 0 位 RDAC2OUT4 控制，为 0 时开关打开，为 1 时开关闭合；
 - 55、 由 R57 第 2 位 BYPR2OUT4 控制，为 0 时开关打开，为 1 时开关闭合；
 - 56、 由 R57 第 6 位 OUT4MUTE 控制，为 0 时输出正常，为 1 时其他输入无效而
强迫输出 VMID；
 - 57、 由 R56 第 3 位 OUT4_2OUT3 控制，为 0 时开关打开，为 1 时开关闭合；
 - 58、 由 R56 第 2 位 BYPL2OUT3 控制，为 0 时开关打开，为 1 时开关闭合；
 - 59、 由 R56 第 1 位 LMIX2OUT3 控制，为 0 时开关打开，为 1 时开关闭合；
 - 60、 由 R56 第 0 位 LDAC2OUT3 控制，为 0 时开关打开，为 1 时开关闭合；
 - 61、 由 R56 第 6 位 OUT3MUTE 控制，为 0 时输出正常，为 1 时其他输入无效而
强迫输出 VMID；
 - 62、 由 R1 第 7 位 OUT4MIXEN 控制，为 0 时关，为 1 时开；
 - 63、 由 R1 第 6 位 OUT3MIXEN 控制，为 0 时关，为 1 时开；
 - 64、 由 R6 第 8 位 CLKSEL 控制，为 0 时选择 MCLK，为 1 时选择 PLL 输出；
 - 65、 由 R1 第 5 位 PLEN 控制，为 0 时关，为 1 时开；
 - 66、 由 R1 第[1:0]位 VMIDSEL 控制，为 00 时开关打开，其他值时开关闭合；
 - 67、 由 R3 第 8 位 OUT4EN 控制，为 0 时关，为 1 时开；
 - 68、 由 R3 第 7 位 OUT3EN 控制，为 0 时关，为 1 时开；
 - 69、 由 R1 第[1:0]位 VMIDSEL 控制， 具体参照第 61 页；
 - 70、 由 R1 第[1:0]位 VMIDSEL 控制， 具体参照第 61 页；

引脚结构



引脚描述

引脚	引脚名	引脚类型	引脚描述
1	LIP	模拟输入	左麦克风前置放大同相输入
2	LIN		左麦克风前置放大反相输入
3	L2/GPIO2		左通道线输入/次要的麦克风前置放大同相输入/GPIO 引脚
4	RIP	模拟输入	右麦克风前置放大同相输入
5	RIN		右麦克风前置放大反相输入
6	R2/GPIO3		右通道线输入/次要的麦克风前置放大同相输入/GPIO 引脚
7	LRC	数字输入 /输出	DAC 和 ADC 的采样率时钟
8	BCLK		数字音频位时钟
9	ADCDAT	数字输出	ADC 数字音频数据输出

10	DACDAT	数字输入	DAC 数字音频数据输入
11	MCLK		主时钟输入
12	DGND	电源	数字地
13	DCVDD		数字核心逻辑电源
14	DBVDD		数字缓冲器电源
15	CSB/GPIO1	数字输入	3 线微处理器片选/通用输入/输出 1
16	SCLK	/输出	3 线/2 线微处理器时钟输入
17	SDIN		3 线/2 线微处理器数据输入
18	MODE	数字输入	控制接口选择
19	AUXL	模拟输入	左辅助输入
20	AUXR		右辅助输入
21	OUT4	模拟输出	中轨耳机伪地缓冲或者右线输出或者单声道混合输出
22	OUT3		中轨耳机伪地缓冲或者左线输出
23	ROUT2		第二右输出或者 BTL 扬声器同相输出驱动
24	SPKGND	电源	扬声器地（供给扬声器放大器和 OUT3/OUT4）
25	LOUT2	模拟输出	第二左输出或者 BTL 扬声器反相输出
26	SPKVDD	电源	扬声器电源（只供给扬声器放大器）
27	VMID	参考	解耦 ADC 和 DAC 的参考电压
28	AGND	电源	模拟地（供给 ADC 和 DAC）
29	ROUT1	模拟输出	耳机右输出
30	LOUT1		耳机左输出
31	AVDD	电源	模拟电源（供给 ADC 和 DAC）
32	MICBIAS	模拟输出	麦克风偏置

注意：当电路板应用时建议 QFN 上地的焊盘连接到模拟地

绝对最大额定值

绝对最大额定值仅仅是极限参数，连续在它的极限或者超过它的极限工作会对器件一直造成损害。器件功能操作极限和性能保证说明是根据电气特性在特定条件下测试给出的。

静电敏感器件，这个器件是用 CMOS 制造的，所以它比较容易受到静电的损坏，接触或者存贮器件时必须做好适当的静电预防。

Wolfson 在外观装配前是根据关于湿度灵敏度的 IPC/JEDEC J-STD-020B 协议对其封装类型进行测试的，便于确定适当的存贮条件。这些级别是：

MSL1=在小于 30° C/85%的相对湿度下无限的最低使用寿命，可以不存贮在防潮袋中。

MSL2=在小于 30° C/60%的相对湿度下不用袋子存贮一年，应该存贮在防潮袋中。

MSL3=在小于 30° C/60%的相对湿度下不用袋子存贮 168 小时，应该存贮在防潮袋中。

极限条件	最小	最大
DBVDD, DCVDD, AVDD 电源电压	-0.3V	+3.63V
SPKVDD 电源电压	-0.3V	+7V
数字输入电压范围	DGND-0.3V	DVDD+0.3V
模拟输入电压范围	AGND-0.3V	AVDD+0.3V
焊接前的存贮温度	30° C max/85% RH max	
焊接后的存贮温度	-65° C	150° C

注意

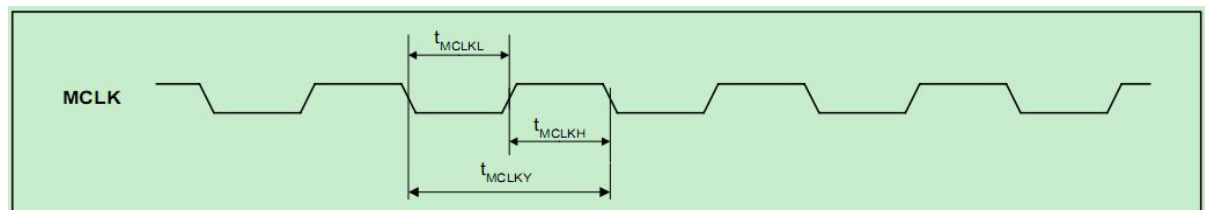
- 1、模拟地和数字地相差必须在 0.3V 之内。
- 2、模拟电源和数字电源相互间完成没有限制。

推荐的工作条件

参数	符号	最小	典型	最大	单位
数字电源范围（核心）	DCVDD	1.62		3.6	V
数字电源范围（缓冲器）	DBVDD	1.8		3.6	V
模拟核心电源范围	AVDD	1.8		3.6	V
模拟输出电源范围	SPKVDD	2.5		5	V
电源地	DGND、AGND、SPKGND	2.5	0		V

信号的时序要求

系统时钟时序

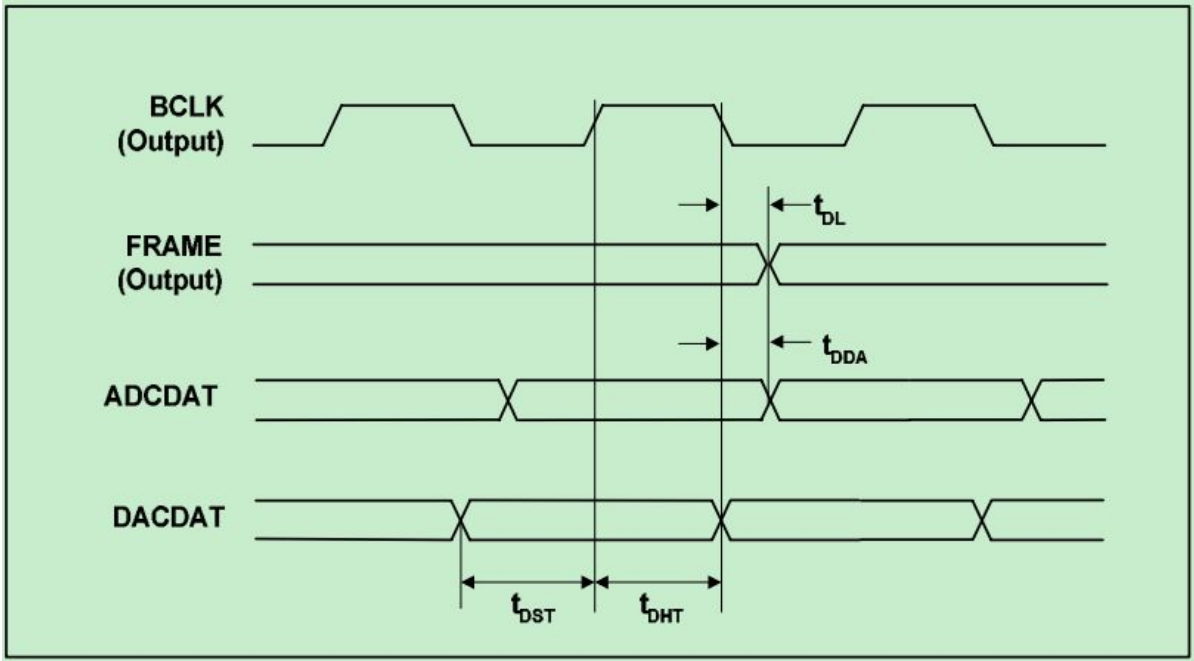


测试条件

DCVDD=1.8V, DBVDD=AVDD=SPKVDD=3.3V, DGND=AGND=SPKGND=0V, +25° C, 从属模式, $f_s=48\text{kHz}$, MCLK=256fs, 24 位数据, 除非另作说明。

参数	符号	最小	最大	单位
MCLK 系统时钟周期	T_{MCLKY}	待定		ns
MCLK 占空因数	T_{MCLKDS}	60: 40	40: 60	

音频接口时序——主模式

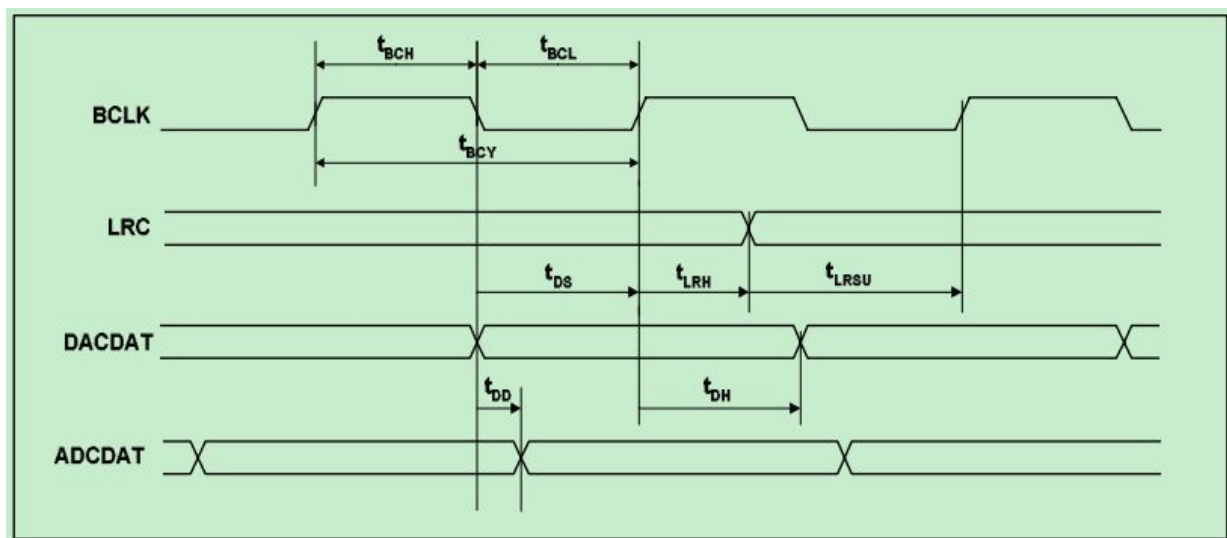


测试条件

DCVDD=1.8V, DBVDD=AVDD=SPKVDD=3.3V, DGND=AGND=SPKGND=0V, +25° C, 从属模式, $f_s=48\text{kHz}$, $MCLK=256f_s$, 24 位数据, 除非另作说明。

参数	符号	最小	最大	单位
FRAME 从 BCLK 下降沿开始的传播延迟时间	t_{DL}		10	ns
ADCDATA 从 BCLK 下降沿开始的传播延迟时间	t_{DDA}		10	ns
DACDATA 到 BCLK 上升沿的调整时间	t_{DST}	10		ns
DACDATA 从 BCLK 上升沿的开始保持时间	t_{DHT}	10		ns

音频接口时序——从属模式



测试条件

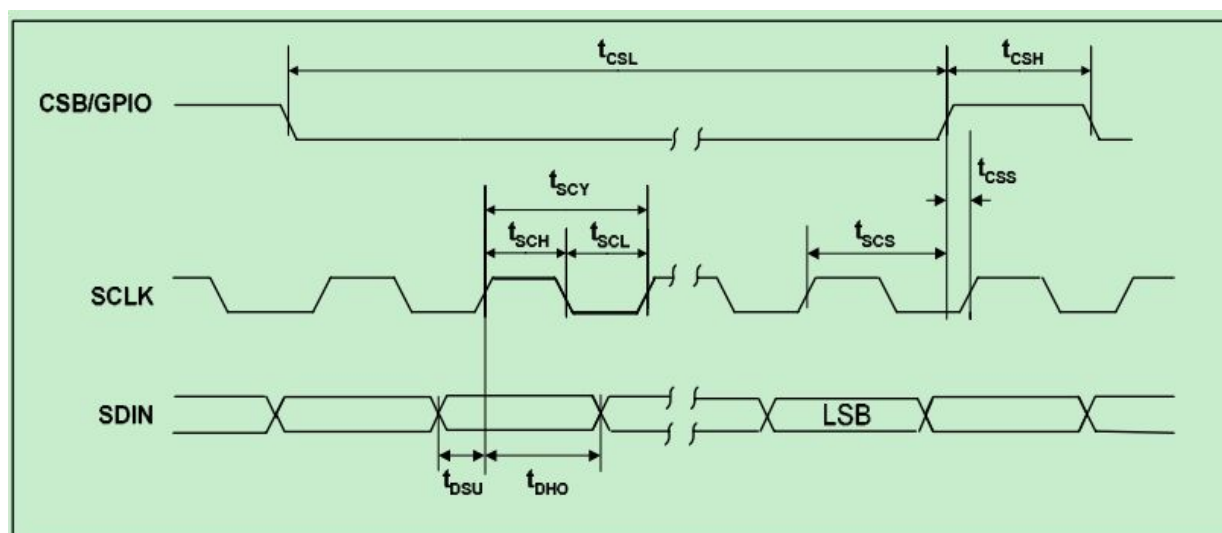
DCVDD=1.8V, DBVDD=AVDD=SPKVDD=3.3V, DGND=AGND=SPKGND=0V, +25° C, 从属模式, $f_s=48\text{kHz}$, MCLK=256fs, 24 位数据, 除非另作说明。

参数	符号	最小	最大	单位
BCLK 周期	t_{BCY}	50		ns
BCLK 高电平脉冲宽度	t_{BCH}	20		ns
BCLK 低电平脉冲宽度	t_{BCL}	20		ns
FRAME 到 BCLK 上升沿调整时间	t_{LRSU}	10		ns
FRAME 从 BCLK 上升沿开始保持时间	t_{LRH}	10		ns
DACDATA 从 BCLK 上升沿开始保持时间	t_{DH}	10		ns
ADCDATA 从 BCLK 下降沿开始传播延迟时间	t_{DD}		10	ns

注意:

BCLK 周期应该大于或者等于 MCLK 周期

控制接口时序——3 线模式

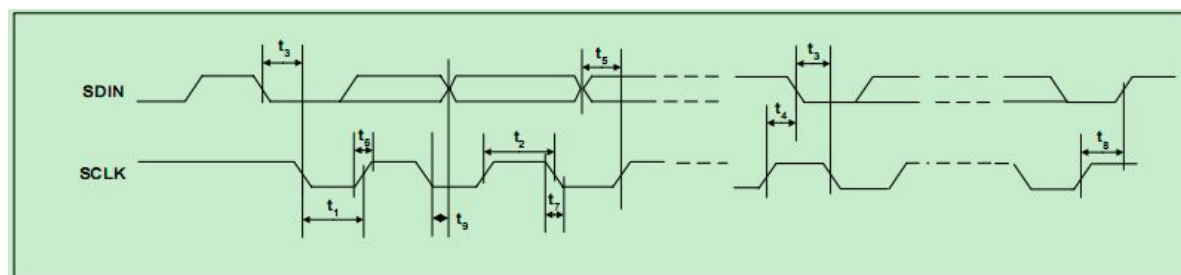


测试条件

DCVDD=1.8V, DBVDD=AVDD=SPKVDD=3.3V, DGND=AGND=SPKGND=0V, +25° C, 从属模式, $f_s=48\text{kHz}$, MCLK=256fs, 24 位数据, 除非另作说明。

参数	符号	最小	最大	单位
SCLK 上升沿到 CSB 上升沿	t_{SCS}	80		ns
SCLK 周期脉冲时间	t_{SCY}	200		ns
SCLK 低电平脉冲宽度	t_{SCL}	80		ns
SCLK 高电平脉冲宽度	t_{SCH}	80		ns
SDIN 到 SCLK 的调整时间	t_{DSU}	40		ns
SCLK 到 SDIN 的保持时间	t_{DHO}	40		ns
CSB 低电平脉冲宽度	t_{CSL}	40		ns
CSB 高电平脉冲宽度	t_{CSH}	40		ns
CSB 上升沿到 SCLK 上升沿	t_{CSS}	40		ns
被抑制的尖锐的脉冲宽度	t_{ps}	0	5	ns

控制接口时序——2 线模式



测试条件

DCVDD=1.8V, DBVDD=AVDD=SPKVDD=3.3V, DGND=AGND=SPKGND=0V, +25° C, 从属模式, $f_s=48\text{kHz}$, MCLK=256fs, 24 位数据, 除非另作说明。

参数	符号	最小	最大	单位
SCLK 时钟频率		0	400	kHz
SCLK 低电平脉冲宽度	t_1	1.3		us
SCLK 高电平脉冲宽度	t_2	600		ns
保持时间（开始条件）	t_3	600		ns
调整时间（开始条件）	t_4	600		ns
数据调整时间	t_5	100		ns
SDIN、SCLK 上升时间	t_6		300	ns
SDIN、SCLK 下降时间	t_7		300	ns
调整时间（结束条件）	t_8	600		ns
数据保持时间	t_9		900	ns
被抑制的尖锐的脉冲宽度	t_{ps}	0	5	ns

芯片描述

绪论

WM8978 是一个低功耗的音频多媒体数字编译码器, 它结合了一个高质量的立体声音频 DAC 和 ADC, 带有灵活的线输入、麦克风输入和输出处理。这个芯片可以应用到可携式立体声数码摄像机和带单声道或者立体声录音和重放的数码照相机。

特征

这个芯片在应用上有强大的灵活性，所以可以提供很多不同的应用模式，如下：

麦克风输入

提供两对立体声麦克风输入，允许一对立体声麦克风连接成伪差分模式，其中带有用户通过内部寄存器自定义的增益。规定立体声的共模输入引脚在麦克风输入时可以抑制共模噪声（级别由增益设置决定）。由芯片输出的麦克风偏置信号可以用在两个麦克风上。信号传输可以设置为能够人为调整麦克风的电平或者麦克风信号传输时 ALC 环节可以控制信号电平。麦克风线路的总增益最大可以选择到 +55.25dB。

PGA 和 ALC 操作

在输入端和 ADC 之间提供了一个可调增益的放大器，使用时可以手动操作或者联合一个保持录音音量不变的混合模拟/数字信号的自动电平调节(ALC)功能实现。

线输入 (AUXL、AUXR)

AUXL 和 AUXR 输入可以用作一个立体声线输入或者一个用来传输告警声(或者“哔哔声”)的输入等等。这些输入可以与麦克风前置放大器的输出一起输入到录音路线，所以如果需要可以用来混合带背景音的音频信号。

ADC

立体声 ADC 使用多位高阶过采样结构，以低功耗的方式提供最佳性能。

HI-FI DAC

Hi-fi DAC 为所有便携式音频 hi-fi 类型的应用提供高质量的音频重放，包含所有类型的 MP3 和便携式唱片机。

输出混合器

芯片的输出提供了灵活的混合器。一个立体声混合器提供给立体声耳机或者线输出，LOUT1/ROUT1，另外 OUT3/OUT4 输出的混合器允许输出一个可选的差分或者立体声线输出信号。可调增益的 PGA 可以提供给 LOOUT1/ROUT1 和 LOOUT2/ROUT2 输出，信号的开关选择提供了所有可能的信号组合。输出的缓冲器可以通过几种方法设置，最多允许支持 3 套外部设备，如可同时支持立体声耳机，BTL 扬声器，BTL 听筒。在所有输出尝试全功率运行之前应该考虑热影响。

作为一个选择，如果没有规定作为扬声器输出，LOUT2 和 ROUT2 引脚可以作为立体声耳机驱动。在这种情况下可以驱动两套耳机，或者 LOOUT2 和 ROUT2 引脚可以作为线输出的驱动。

OUT3 和 OUT4 可以配置成 DAC 输出的一个额外的以混合器或者耳机推动的形式输出的立体声线输出。作为一个选择 OUT4 可以被配置成左和右 DAC 或者混合器的单声道混合，或者作为芯片中轨参考电压的缓冲器。OUT3 也可以被配置成 VMID 输出的缓冲，这些电压可以用作耳机的伪地，以便去掉用于输出线路的大交流耦合电容。

音频接口

WM8978 有一个标准的音频接口，用于传输立体声数据到芯片，或者从芯片传输

立体声数据出去。接口是标准的 3 线音频接口，提供了许多的音频数据格式，包含 I2S、DSP/PCM 模式（与 LRC 同步地传输 2 个数据包的字触发模式）、MSB 开头的左对齐和 MSB 开头的右对齐，可以操作在主模式或者从属模式。

控制接口

为了允许可以完全由软件控制，WM8978 提供了一个可选的 2 线或者 3 线微处理器控制接口。它与大范围的工业标准的微处理器、控制器和 DSP 完全兼容，可以成为完美的组合。通过 MODE 引脚选择模式，当 2 线模式时，芯片的地址固定为 0011010。

时钟配置

WM8978 提供标准的音频 DAC 时钟配置，提供 256fs 的 MCLK 给 DAC 和 ADC。

当系统控制器不能提供一些时钟时可以用 PLL 来产生时钟。PLL 使用一个输入的时钟，典型的是 12MHz 的 USB 或者留讯时钟，产生一个高质量的音频时钟。如果 PLL 不需要产生这些时钟，它可以被配置成产生可选的时钟，这个时钟可以从 GPIO 口输出然后用到系统的任何地方。

电源控制

WM8978 的设计必须认真考虑它的功耗以确保没有损害系统性能。它运行在很低的电压下，包括在软件的控制下关闭电路中未使用的部分，包括待机和关机模式。

信号输入路线

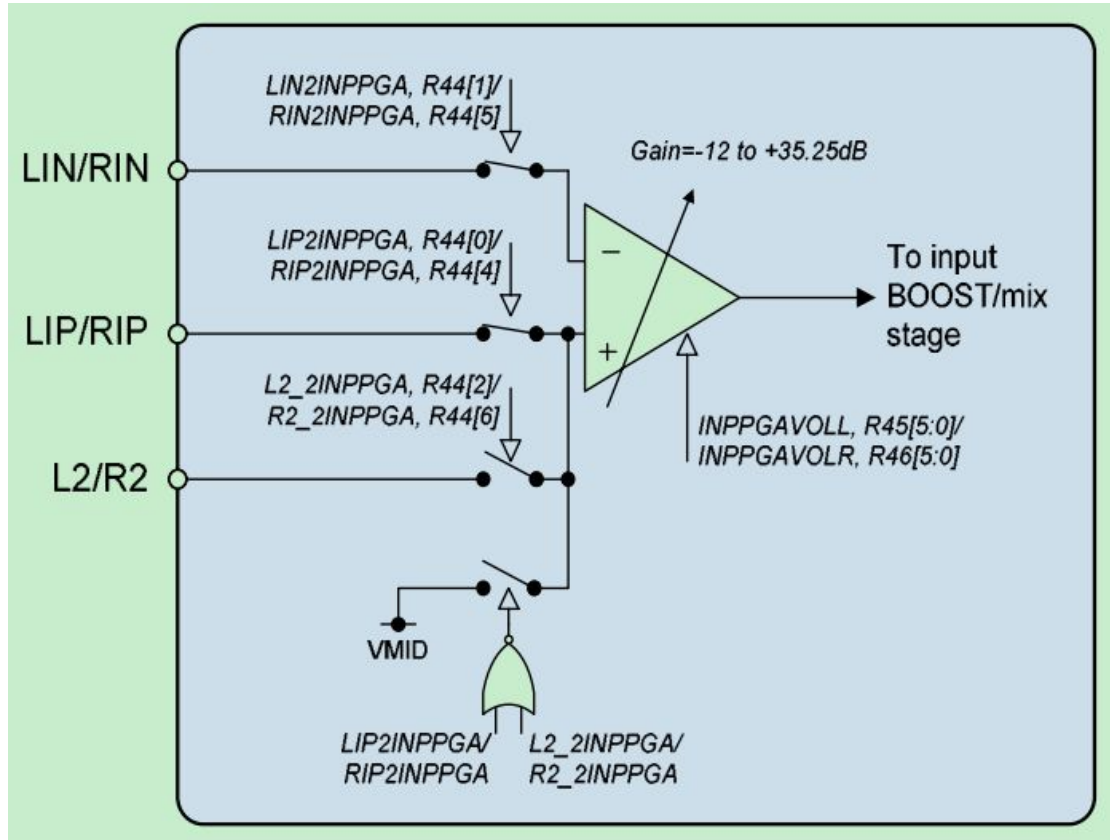
WM8978 包含很多灵活的模拟输入。有左和右两个输入通道，每个都包含一个输入的 PGA，然后都跟着一个连接到 hi-fi ADC 的推动/混合器。每一个输入路线都有三个输入引脚，可以被配置成多种路线适应单端，差分或者双重差分麦克风。有两个辅助输入引脚，可以连接到输入的推动/混合器，也可以连接到输出路线。存在一个从推动/混合器的输出连接到输出的左/右混合器的旁路。

麦克风输入

WM8978 提供许多麦克风配置，包含差分 and 单端输入。连接到左差分输入 PGA 的输入端口是 LIN、LIP 和 L2，连接到右差分输入 PGA 的输入端口是 RIN、RIP 和 R2。

在单端的麦克风输入配置中，麦克风信号应该输入到 LIN 或者 RIN，同时内部的或非门使输入 PGA 的同相输入端与 VMID 连接。

麦克风输入的输入电阻：当增益为 35.25dB，输入电阻为 1.6k Ω ，当增益为 0dB，输入电阻为 47k Ω ，当增益为 -12dB，输入电阻为 75k Ω 。麦克风 PGA 输入电阻：当 2INPPGA=1，输入电阻为 94k Ω 。麦克风输入电容为 10pF，推荐的耦合电容为 220pF。信号的电平的输入满度为 1V。



输入 PGA 通过寄存器 INPPGAENL/R 位使能

寄存器地址	位	标志	默认值	描述
R2 Power Management 2	2	INPPGAENL	0	左通道输入 PGA 使能 0=不使能 1=使能
	3	INPPGAENR	0	右通道输入 PGA 使能 0=不使能 1=使能

寄存器地址	位	标志	默认值	描述
R44 Input Control	0	LIP2INPPGA	1	连接 LIP 引脚到左通道的输入 PGA 放大器同相接线端 0=LIP 不连接到输入 PGA 1=LIP 连接到输入 PGA 放大器同相接线端（恒定的输入电阻）
	1	LIN2INPPGA	1	连接 LIN 引脚到左通道的输入 PGA 反相接线端 0=LIP 不连接到输入 PGA 1=LIP 连接到输入 PGA 放大器反相接线端

	2	L2_2INPPGA	0	连接 L2 引脚到左通道的输入 PGA 放大器同相接线端 0=L2 不连接到输入 PGA 1=L2 连接到输入 PGA 放大器同相接线端（恒定的输入电阻）
	4	RIP2INPPGA	1	连接 RIP 引脚到右通道的输入 PGA 放大器同相接线端 0=RIP 不连接到输入 PGA 1=RIP 连接到输入 PGA 放大器同相接线端（恒定的输入电阻）
	5	RIN2INPPGA	1	连接 RIN 引脚到右通道的输入 PGA 放大器反相接线端 0=RIN 不连接到输入 PGA 1=RIN 连接到输入 PGA 放大器反相接线端
	6	R2_2INPPGA	0	连接 R2 引脚到右通道的输入 PGA 放大器同相接线端 0=R2 不连接到输入 PGA 1=R2 连接到输入 PGA 放大器同相接线端（恒定的输入电阻）

输入 PGA 音量控制

输入麦克风的 PGA 的增益范围是-12dB 到+35.25dB, 步调是 0.75dB。LIN/RIN 的输入到 PGA 的输出的增益和 L2/R2 放大器到 PGA 输出的增益都是始终由寄存器 INPPGAVOLL/R[0:5] 共同控制。当 LIP2INPPGA=1 这些寄存器也影响 LIP 引脚, 当 L2_2INPPGA=1 时影响 L2 引脚, 当 RIP2INPPGA=1 时影响 RIP 引脚, 当 R2_2INPPGA=1 时影响 R2 引脚。

当电平自动控制 (ALC) 功能使能, 输出 PGA 增益自动控制同时 INPPGAVOLL/R 位无效。

寄存器地址	位	标志	默认值	描述
R45 Left channel input PGA volume control	5: 0	INPPGAVOLL	01000	左通道输入 PGA 音量 000000=-12dB 000001=-11.25dB . 010000=0dB . 111111=35.25dB
	6	INPPGAMUTEL	0	左通道输入 PGA 消声控制 0=输入 PGA 有声, 正常操作 1=输入 PGA 消声（与后面的输入 BOOST 不相连）

	7	INPPGAZCL	0	左通道输入 PGA 零交叉使能 0=当增益寄存器改变时更新增益 1=增益寄存器被写入后更新增益在第一零交叉
	8	INPPGAUPDATE	不锁存	直到写入 1 才更新 INPPGAVOLL 和 INPPGAVOLR 的音量
R46 Right channel input PGA volume control	5: 0	INPPGAVOLR	01000	右通道输入 PGA 音量 000000=-12dB 000001=-11.25dB . 010000=0dB . 111111=35.25dB
	6	INPPGAMUTER	0	右通道输入 PGA 消声控制 0=输入 PGA 有声，正常操作 1=输入 PGA 消声（与后面的输入 BOOST 不相连）
	7	INPPGAZCR	0	右通道输入 PGA 零交叉使能 0=当增益寄存器改变时更新增益 1=增益寄存器被写入后更新增益在第一零交叉
	8	INPPGAUPDATE	不锁存	直到写入 1 才更新 INPPGAVOLL 和 INPPGAVOLR 的音量
R32 ALC control 1	8: 7	ALCSEL	00	ALC 功能选择 00=关 ALC 01=右 ALC 有效 10=左 ALC 有效 11=两边 ALC 有效

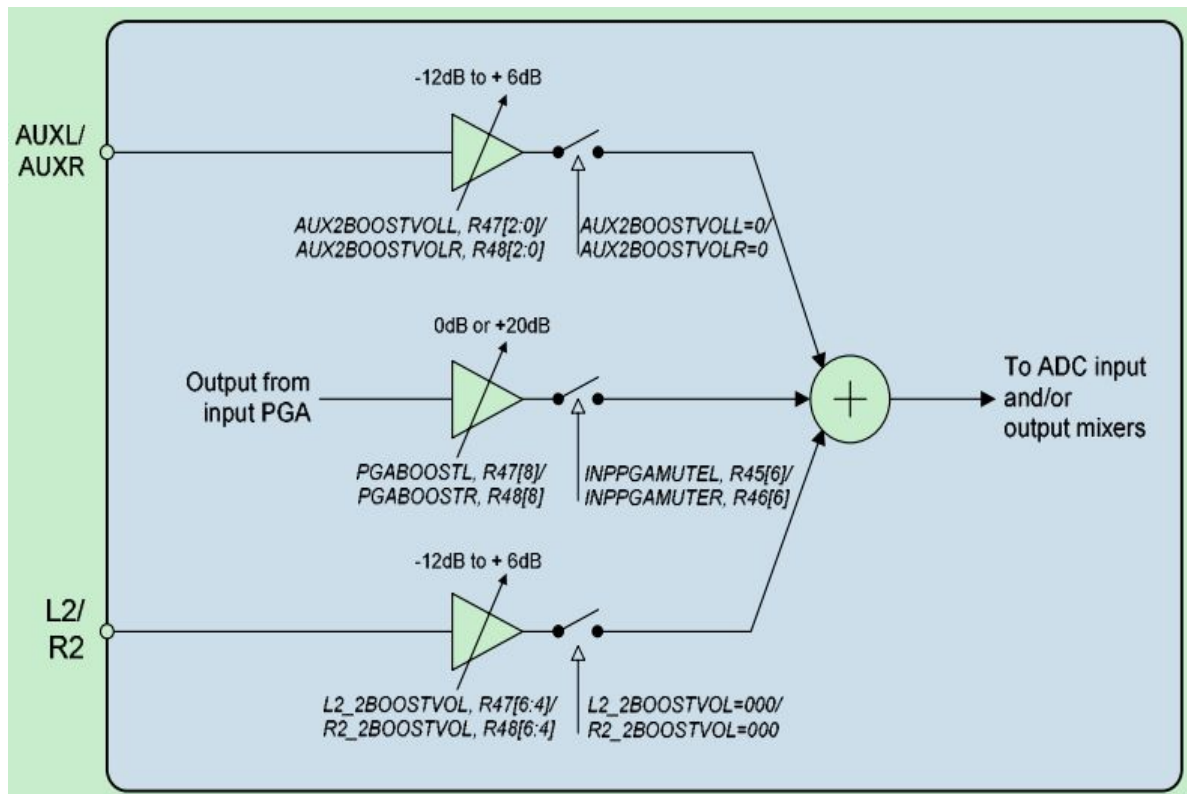
辅助输入

两个辅助输入 AUXL 和 AUXR 有很多的用途，比如立体声线输入，或者输入和输出混合的“哔哔声”输入信号。

AUXL/R 输入可以用作连接到输入 BOOST 的线输入，它的增益可以以 3dB 的步调从-12dB 调整到+6dB。AUXL/R 也可以混合到输出通道的混合器，它的增益范围是-15dB 到+6dB。另外，AUXR 输入可以加到右扬声器输出线路（ROUT2），增益范围是-15 到+6dB。允许一个“哔哔声”输入被输出到扬声器输出而对耳机或者线输出信号没影响。

输入 BOOST

每个立体声输入 PGA 都跟着一个输入 BOOST 电路。输入 BOOST 电路有三个可选的输入：输入麦克风 PGA 的输出，辅助放大器输出和 L2/R2 输入（可用作线输入，输入 PGA 的旁路）。这三个输入可以混合在一起，都有单独的推动增益。



输入 PGA 有 +20dB 的推动 (PGABOOSTL/R=1), 0dB 通过 (PGABOOSTL/R=0) 或者完全和输入推动电路隔离 (INPPGAMUTEL/R=1)。

寄存器地址	位	标志	默认值	描述
R47 Left Input BOOST control	8	PGABOOSTL	1	左通道输入 PGA 推动使能 0=PGA 输出以+0dB 增益通过输入 BOOST 1=PGA 输出以+20dB 增益通过输入 BOOST
R48 Right Input BOOST control	8	PGABOOSTR	1	右通道输入 PGA 推动使能 0=PGA 输出以+0dB 增益通过输入 BOOST 1=PGA 输出以+20dB 增益通过输入 BOOST

辅助放大器的线路连接到 BOOST 是由寄存器的 AUXL2BOOSTVOL[2:0]和 AUXR2BOOSTVOL[2:0]位控制。当 AUXL2BOOSTVOL[2:0]/AUXR2BOOSTVOL[2:0]=000, 线路与 BOOST 完全不连接。通过设置寄存器从 001 到 111 以便控制增益以 3dB 的步调从-12dB 到+6dB。

L2/R2 的线路连接到 BOOST 是由寄存器的 L2_2BOOSTVOL[2:0]和 R2_2BOOSTVOL[2:0]位控制。当 L2_2BOOSTVOL[2:0]/R2_2BOOSTVOL[2:0]=000, 线路与 BOOST 完全不连接。通过设置寄存器从 001 到 111 以便控制增益以 3dB 的步调从-12dB 到+6dB。

寄存器地址	位	标志	默认值	描述
R47 Left channel Input BOOST control	2: 0	AUXL2BOOSTVOL	000	控制辅助放大器与左通道输入推动之间的连接 000=线路不使能（不连接） 001=-12dB 增益通过推动 010=-9dB 增益通过推动 ... 111=+6dB 增益通过推动
	6: 4	L2_2BOOSTVOL	000	控制 L2 引脚与左通道输入推动之间的连接 000=线路不使能（不连接） 001=-12dB 增益通过推动 010=-9dB 增益通过推动 ... 111=+6dB 增益通过推动
R48 Right channel Input BOOST control	2: 0	AUXR2BOOSTVOL	000	控制辅助放大器与右通道输入推动之间的连接 000=线路不使能（不连接） 001=-12dB 增益通过推动 010=-9dB 增益通过推动 ... 111=+6dB 增益通过推动
	6: 4	R2_2BOOSTVOL	000	控制 R2 引脚与右通道输入推动之间的连接 000=线路不使能（不连接） 001=-12dB 增益通过推动 010=-9dB 增益通过推动 ... 111=+6dB 增益通过推动

BOOST 的使能是通过控制寄存器 BOOSTEN 位进行。

寄存器地址	位	标志	默认值	描述
R2 Power management 2	4	BOOSTENL	0	左通道输入 BOOST 使能 0=推动关 1=推动开
	5	BOOSTENR	0	右通道输入 BOOST 使能 0=推动关 1=推动开

麦克风偏置电路

MICBIAS 输出和外部关联的电阻构成的偏置网络的低噪声参考电压，适合偏置驻极体麦克风。MICBIAS 电压可以通过设置寄存器 MBVSEL 改变，当 MBVSEL=0, MICBIAS=0.9*AVDD 和当 MBVSEL=1, MICBIAS=0.6*AVDD。输出的使能可以通过 MICBEN 控制。

寄存器地址	位	标志	默认值	描述
R1 Power management 1	4	MICBEN	0	麦克风偏置使能 0=关（输出高阻抗） 1=开

寄存器地址	位	标志	默认值	描述
R44 Input control	8	MBVSEL	0	麦克风偏置电压控制 0=0.9*AVDD 1=0.6*AVDD

MICBIAS 能接受的最大源电流是 3mA，所以外部的偏置电阻必须足够大以限制 MICBIAS 的电流。

模数转换（ADC）

WM8978 使用立体声的多位过采样 $\sigma - \delta$ ADC，多位反馈和高过采样率可以减少脉冲跳动和高频噪声的影响。ADC 输入电平的满度和 AVDD 成比例关系，如果是 3.3V 的供电电压，满度是 1Vrms。任何大于满度的电压都会使 ADC 超负荷并造成失真。

ADC 数字滤波

ADC 滤波器进行真 24 位信号处理，以正确的采样频率转换来自 ADC 过采样的多位原始数据，然后从数字音频接口输出。

ADC 通过寄存器的 ADCENL/R 位进行使能。

寄存器地址	位	标志	默认值	描述
R2 Power management 2	0	ADCENL	0	左通道 ADC 使能 0=ADC 不使能 1=ADC 使能
	1	ADCENR	0	右通道 ADC 使能 0=ADC 不使能 1=ADC 使能

输出信号的极性也可以通过软件控制寄存器的 ADCPOLL/ADCPOLR 位进行改变。ADC 的过采样率可以通过寄存器的 ADCOSR 位进行调整，当 ADCOSR=0 时，过采样率是 64x，工作在最低功耗；当 ADCOSR=1 时，过采样率是 128x，工作在最佳性能。

寄存器地址	位	标志	默认值	描述
R14 ADC Control	0	ADCPOLL	0	左通道 ADC 极性调整 0=正常 1=反转
	1	ADCPOLR	0	右通道 ADC 极性调整 0=正常 1=反转

	3	ADCOSR	0	ADC 过采样率选择 0=64x（低功耗） 1=128x（最好的性能）
--	---	--------	---	---

可选的高通滤波器

提供一个可选的高通滤波器，这个滤波器通过设置 HPFEN=0 不使能。它通过 HPFAPP 控制可以有两种模式，第一顺序是音频模式（HPFAPP=0），截止频率是 3.7Hz；第二顺序是应用模式（HPFAPP=1），截止频率通过 HPFCUT 寄存器控制。

寄存器地址	位	标志	默认值	描述
R14 ADC Control	8	HPFEN	1	高通滤波器使能 0=不使能 1=使能
	7	HPFAPP	0	选择音频模式或者应用模式 0=音频模式（第一顺序， $f_c \approx 3.7\text{Hz}$ ） 1=应用模式（第二顺序， $f_c = \text{HPFCUT}$ ）
	6: 4	HPFCUT	000	应用模式截止频率，具体如下表

HPFCUT	FS (KHZ)								
	SR=101/100			SR=011/010			SR=001/000		
	8	11.025	12	16	22.05	24	32	44.1	48
000	82	113	122	82	113	122	82	113	122
001	102	141	153	102	141	153	102	141	153
010	131	180	156	131	180	156	131	180	156
011	163	225	245	163	225	245	163	225	245
100	204	281	306	204	281	306	204	281	306
101	261	360	392	261	360	392	261	360	392
110	327	450	490	327	450	490	327	450	490
111	408	563	612	408	563	612	408	563	612

可调陷波滤波器

提供一个可调的陷波滤波器，它有一个可变的中心频率和带宽，由 a0 和 a1 两个系数调节，a0 和 a1 由寄存器 NFA0[13:0]和 NFA1[13:0]表现。由于这些系数的值需要四个寄存器同时写入去设置，所以 NFU 标志应该当所有四个寄存器都被设置时才有效。

寄存器地址	位	标志	默认值	描述
R27 Notch	6: 0	NFA0[6:0]	0	陷波滤波器 a0 系数，位[6:0]

Filter 1	7	NFEN	0	陷波滤波器使能 0=不使能 1=使能
	8	NFU	0	陷波滤波器更新，陷波滤波器的值仅供内部更新使用当 NFU 位只有一个设置为高
R28 Notch Filter 2	6: 0	NFA0[13:7]	0	陷波滤波器 a0 系数,位[13:7]
	8	NFU	0	陷波滤波器更新，陷波滤波器的值仅供内部使用更新当 NFU 位只有一个设置为高
R29 Notch Filter 3	6: 0	NFA1[6:0]	0	陷波滤波器 a1 系数,位[6:0]
	8	NFU	0	陷波滤波器更新，陷波滤波器的值仅供内部使用更新当 NFU 位只有一个设置为高
R30 Notch Filter 4	6: 0	NFA1[13:7]	0	陷波滤波器 a1 系数,位[13:7]
	8	NFU	0	陷波滤波器更新，陷波滤波器的值仅供内部使用更新当 NFU 位只有一个设置为高

系数计算如下：

$$a_0 = (1 - \tan(wb/2)) / (1 + \tan(wb/2))$$

$$a_1 = -(1 + a_0) \cos(w_0)$$

而

$$w_0 = 2\pi f_c / f_s$$

$$wb = 2\pi f_b / f_s$$

f_c =中心频率 (Hz)， f_b =-3dB 带宽 (Hz)， f_s =采样频率 (Hz)

寄存器的实际值可以由系数决定：

$$NFA0 = -a_0 \text{ 乘以 } 2 \text{ 的 } 13 \text{ 次方}$$

$$NFA1 = -a_1 \text{ 乘以 } 2 \text{ 的 } 12 \text{ 次方}$$

数字 ADC 音量控制

ADC 的输出会被以 0.5dB 的步调从-127dB 到 0dB 的范围进行数码衰减。

增益与 8 位数的转换关系如下：

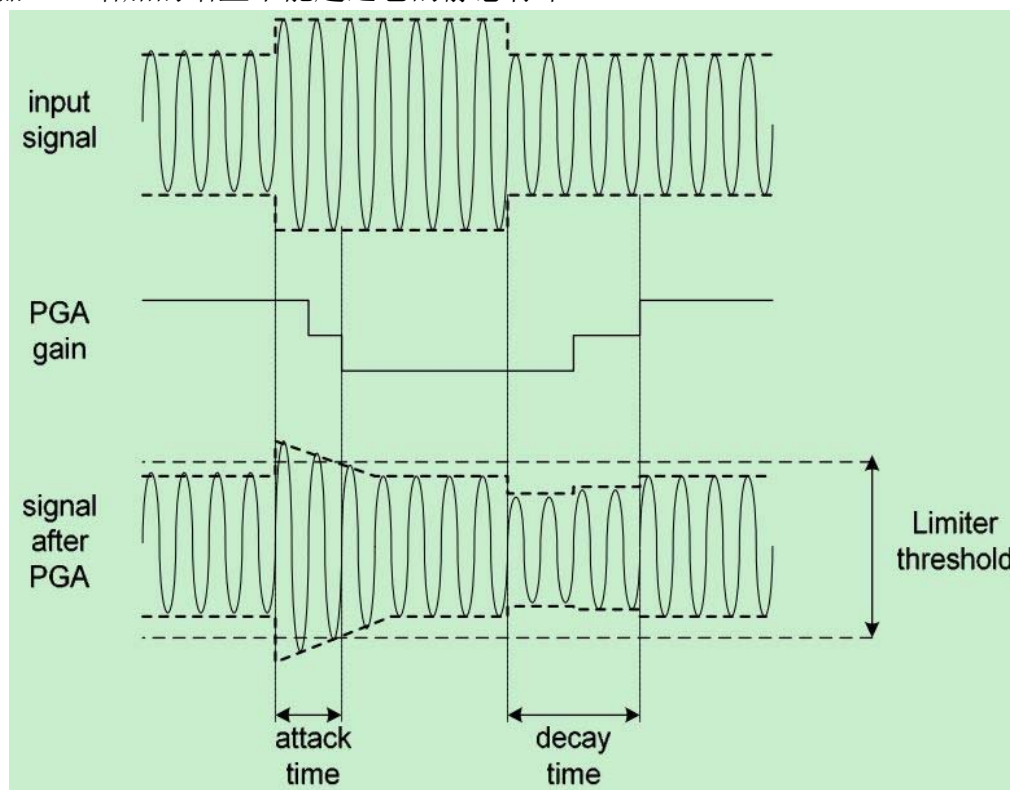
$$\text{Gain} = 0.5 * (G - 255) \text{ dB}, \text{ 其中 } 1 \leq G \leq 255, G=0 \text{ 时消声}$$

寄存器地址	位	标志	默认值	描述
R15 Left channel ADC Digital Volume	7: 0	ADCVOLL[7:0]	11111111	左 ADC 数字音量控制 0000 0000=数字消声 0000 0001=-127dB 0000 0010=-126.5dB ...0.5dB 的步调增加 1111 1111=0dB
	8	ADCVU	不锁存	直到一个1写到ADCVU才更新 ADC 的左右音量
R16 Right channel ADC Digital Volume	7: 0	ADCVOLR[7:0]	11111111	右 ADC 数字音量控制 0000 0000=数字消声 0000 0001=-127dB 0000 0010=-126.5dB ...0.5dB 的步调增加 1111 1111=0dB
	8	ADCVU	不锁存	直到一个1写到ADCVU才更新 ADC 的左右音量

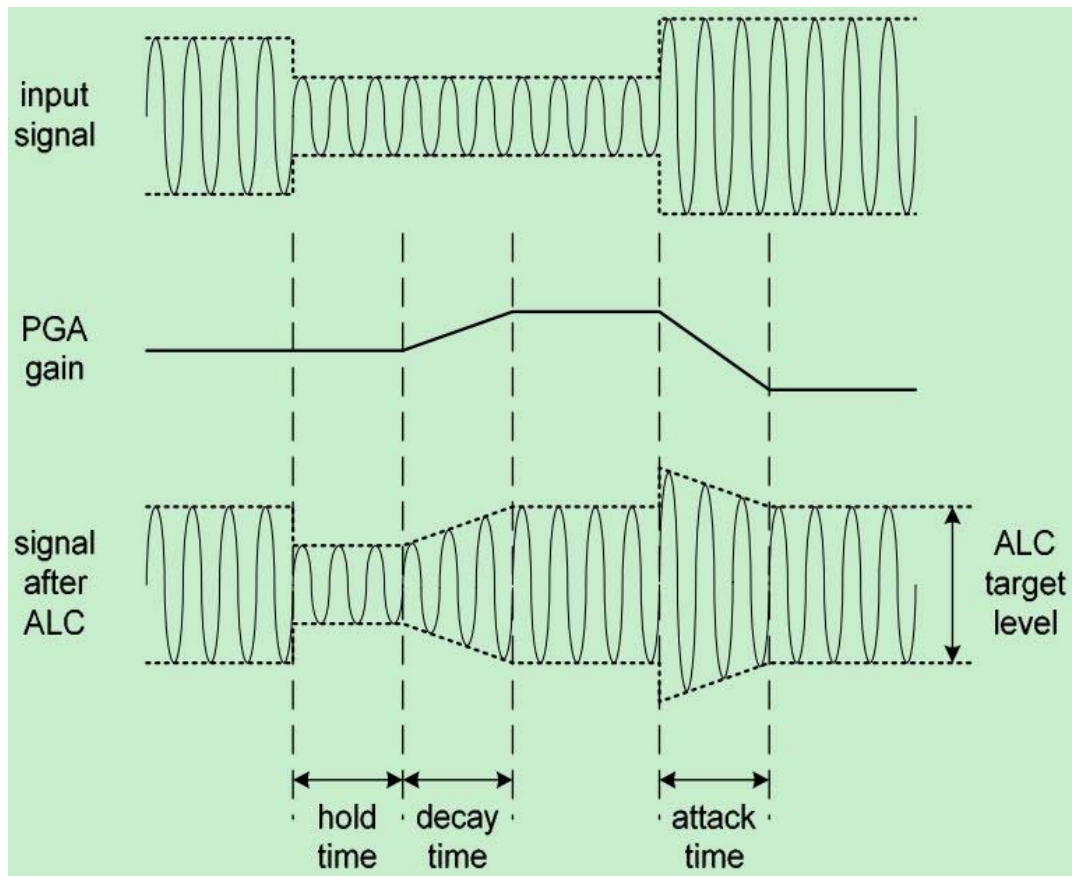
输入限幅器/电平自动控制（ALC）

WM8978 有一个 PGA 增益自动控制电路，可以作为一个输入峰值限制器或者电平自动控制（ALC）。

在输入峰值限制器模式（ALCMODE 位=1），有一个峰值探测器进行探测，当输入信号超过预先确定的电平就会拉低 PGA 增益以防止通过 ADC 的信号过大，当信号恢复到极限下的电平时，PGA 增益就会慢慢的恢复到它开始的水平。峰值限制器 PGA 增加的增益不能超过它的静态标准。



在 ALC 模式 (ALCMODE 位=0)，电路旨在保持一个不变的录音声音无论输入信号的电平如何。通过不断的调整 PGA 的增益可以达到这个要求，所以 ADC 输入的信号电平保持不变。一个数字峰值探测器探测 ADC 的输出从而改变 PGA 的增益。



ALC/限幅功能通过设置寄存器 ALCSEL 进行使能。当它使能时录音的音量可以通过 ALCLVL 寄存器调节在-6dB 到-28.5dB 范围（与 ADC 的满度成比例）。PGA 的上限增益可以通过寄存器 ALCMAX 进行设定，PGA 的下限增益可以通过寄存器 ALCMIN 进行设定。

保持、衰减和上升时间可以通过 ALCHLD、ALCDCY 和 ALCATK 进行控制，分别如下：

保持时间是探测器探测到信号峰值低于目标的时间与 PGA 增益开始上升之间的延迟时间。它可以以 2 的 n 次幂为步调进行调整，比如 2.67ms, 5.33ms, 10.67ms 等等，直到 43.7s，作为另一个选择，保持时间也可以设置成 0。保持时间在限幅模式无效，它仅仅在增益上升有效，当信号超过目标而增益下降时没有延迟时间。

衰减时间（增益上升）是 PGA 增益上升所消耗的时间，增益每改变 6dB 对应一次时间直到时间上升达到它的范围的 90%。它可以以 2 的 n 次幂为步调进行调整，比如 3.3ms/6dB, 6.6ms/6dB, 13.1ms/6dB 等等，直到 3.36s/6dB。

上升时间（增益衰减）是 PGA 增益衰减所消耗的时间，增益每改变 6dB 对应一次时间直到时间下降达到它的范围的 90%。它可以以 2 的 n 次幂为步调进行调整，比如 832us/6dB, 1.66ms/6dB, 3.328ms/6dB 等等，直到 852ms/6dB。

注意，在峰值限制模式增益控制电路以大约 4x 速度运行去削减快速的峰值。

只要 SR 为设置正确，保持、衰减和上升时间相对采样率是不变的。举例来说，当 SR 位设置成 000 时只有以 48kHz 进行采样才是正确的，如果实际的采样率是 44.1kHz，保持、衰减和上升时间会被按 44.1/48 的比例减少。

寄存器地址	位	标志	默认值	描述
R32 ACL Control 1	8: 7	ALCSEL	00	ALC 运行选择 00=ALC 不使能 01=右通道 ALC 使能 10=左通道 ALC 使能 11=两个通道 ALC 使能
	5: 3	ALCMAXGAIN [2:0]	111 (+35.25dB)	设置 PGA 最大增益 111=+35.25dB 110=+29.25dB 101=+23.25dB 100=+17.25dB 011=+11.25dB 010=+5.25dB 001=-0.75dB 000=-6.75dB
	2: 0	ALCMINGAIN [2:0]	000 (-12dB)	设置 PGA 最小增益 111=+30dB 110=+24dB 101=+18dB 100=+12dB 011=+6dB 010=0dB 001=-6dB 000=-12dB
R33 ACL Control 2	7: 4	ALCHLD [3:0]	0000 (0ms)	增益增加前的 ALC 保持时间 0000=0ms 0001=2.67ms 0010=5.33ms … (每一个步调时间加倍) 1111=43.691s
	3: 0	ALCLVL [3:0]	1011 (-12dB)	ALC 目标——ADC 输入信号的标准 0000=-28.5dB FS 0001=-27.0dB FS … (步调为 1.5dB) 1110=-7.5dB FS 1111=-6dB FS
	8	ALCZC	0 (零交叉关)	ALC 使用零交叉探测电路

R34 ALC Control 3	8	ALCMODE	0	确定运行的 ALC 模式 0=ALC 模式 1=限幅模式			
	7: 4	ALCDCY [3:0]	0011 (13ms/6dB)	衰减时间 (增益增加) (ALCMODE==0)			
					每步调	每 6dB	范围的 90%
				0000	410us	3. 3ms	24ms
				0001	820us	6. 6ms	48ms
				0010	1. 64ms	13. 1ms	192ms
				... (每步调时间加倍)			
				1010 或者更高	420ms	3. 36ms	24. 576s
			0011 (2. 9ms/6dB)	衰减时间 (增益增加) (ALCMODE==1)			
					每步调	每 6dB	范围的 90%
				0000	90. 8us	726. 4us	5. 26ms
				0001	181. 6us	1. 453ms	10. 53ms
				0010	363. 2us	2. 905ms	21. 06ms
				... (每步调时间加倍)			
				1010	93ms	744ms	5. 39s
	3: 0	ALCATK [3:0]	0010 (832us/6dB)	ALC 上升时间 (增益减少) (ALCMODE==0)			
					每步调	每 6dB	范围的 90%
				0000	104us	832us	6ms
				0001	208us	1. 664ms	12ms
				0010	416us	3. 328ms	24. 1ms
				... (每步调时间加倍)			
				1010 或者更高	106ms	852ms	6. 18s

			0010 (182us/6dB)	ALC 上升时间 (增益减少) (ALCMODE==1)			
					每步 调	每 6dB	范围的 90%
				0000	22.7u s	182.4 us	1.31ms
				0001	25.4u s	363.2 us	2.62ms
				0010	90.8u s	726.4 us	5.26ms
				... (每步调时间加倍)			
				1010	23.2m s	186ms	1.348s

ALC 芯片保护

ALC 芯片保护功能当一个大信号跟在一个安静的周期后保护芯片。如果 ADC 输入信号越过满度 (-1.16dB) 的 87.5%，PGA 的增益会以最大的上升率（如 ALCATK=0000）减少，直到信号电平低于满度的 87.5%，当 ALC 使能后这个功能会自动的使能。

注意：如果 ATK=0000，芯片保护功能和 ALC 没区别，当用到一个长的上升时间它用来保护芯片。

噪声门

当信号十分安静且包含大量的噪声，ALC 功能会引起“充气噪声”，也就是在寂静期间发出响亮的嘶嘶声。WM8978 有一个噪声门的功能，通过与输入引脚的噪声门槛比较防止充气噪声。噪声门作用当：

ADC 信号电平[dB] < NGTH[dB] + PGA 增益[dB] + 麦克风推动增益[dB]

等于：

输入引脚信号电平[dB] < NGTH[dB]

PGA 的增益保持不变（防止信号安静时它被拉高）。

NGTH 位根据 ADC 满度范围设置噪声门槛，极限可以以 6dB 的步调调整，电平范围的极端会引起不正常的操作，所以设置这个功能是必须小心。注意噪声门功能必须和 ALC 功能同时使用。

寄存器地址	位	标志	默认值	描述
R35 ALC Noise Gate Control	2: 0	NGTH	000	噪声门极限 000=-39dB 001=-45dB 010=-51dB ... (步调为 6dB) 111=-81dB
	3	NGATEN	0	噪声门功能使能 0=不使能 1=使能

输出信号线路

WM8978 输出信号路线包含数字应用滤波器，注册采样滤波器，立体声 Hi-Fi DAC，模拟混合器，扬声器、立体声耳机和立体声线/单声道/中轨输出驱动。数字滤波器和 DAC 通过寄存器 DACENL 和 DACENR 使能，混合器和输出驱动可以通过单独的控制位分别使能，所以无论 DAC 是否运行都可以利用 WM8978 提供的模拟混合和放大。

WM8978 DAC 通过 DACDAT 引脚接收数字输入，数字滤波模块使用下面的功能处理这个数据：

- ✧ 数字音量控制
- ✧ 图解均衡器
- ✧ 数字峰值限制器
- ✧ $\sigma - \delta$ 调制

高性能的 $\sigma - \delta$ 音频 DAC 转换数字信号成模拟信号。

DAC 的模拟输出可以与辅助模拟输入和 ADC 的模拟输入混合，混合的信号可以驱动耳机 (LOUT1/ROUT1)，扬声器 (LOUT2/ROUT2) 或者线输出 (OUT3/OUT4)。OUT3 和 OUT4 有另外的混合器，允许它们输出不同的信号给耳机和扬声器。

数字重放 (DAC) 线路

数字数据通过灵活的音频接口进入 WM8978，然后通过很多高级的滤波器送到 Hi-Fi DAC, DAC 通过寄存器 DACENL/DACENR 使能。

寄存器地址	位	标志	默认值	描述
R3 Power Management 3	0	DACENL	0	左通道 DAC 使能 0=DAC 不使能 1=DAC 使能
	1	DACENR	0	右通道 DAC 使能 0=DAC 不使能 1=DAC 使能

WM8978 也有软件弱声功能，可以慢慢的削弱信号的音量直到零。如果停用这个功能，增益会慢慢恢复到数字增益的设定。

寄存器地址	位	标志	默认值	描述
R10 DAC Control	0	DACPOLL	0	左 DAC 输出极性 0=同相 1=反相 (180 度相位转移)
	1	DACPOLR	0	右 DAC 输出极性 0=同相 1=反相 (180 度相位转移)
	2	AMUTE	0	音频弱声使能 0=不使能 1=使能

	3	DACOSR	0	DAC 过采样率 0=64x（低功耗） 1=128x（最高性能）
	6	SOFTMUTE	0	软件弱声使能 0=不使能 1=使能

数字音频数据通过芯片中的真 24 位数字转换滤波器转换成过采样比特流。比特流数据经过多位 $\sigma - \delta$ DAC，然后转换成高质量的模拟音频信号。多位 DAC 结构可以减少高频噪声和时钟跳动，它也使用了一个动态元件匹配技术，保证高线性和低失真。

DAC 输出默认值为正相，可以通过设置 DACPOLL 反转左通道 DAC 输出相位和通过设置 DACPOLR 反转右通道 DAC 输出相位。

音频弱声

DAC 有一个音频弱声功能，当检测到 1024 个连续的零时启动模拟弱声。当检测到一个非零的采样时弱声功能立即关闭，音频弱声可以通过 AMUTE 控制位使能。

数字 Hi-Fi DAC 音量（增益）控制

每一个 Hi-Fi DAC 的信号音量都可以通过数位控制，增益和衰减范围是以 0.5dB 的步调从-127dB 到 0dB。衰减等级可以由八位代码转换：

$0.5 * (X - 255)$ dB 其中 $1 \leq X \leq 255$ ，当 $X=0$ 时消声

寄存器地址	位	标志	默认值	描述
R11 Left DAC Digital Volume	7: 0	DACVOLL[7:0]	1111111 1 (0dB)	左 DAC 数字音量控制 0000 0000=数字消声 0000 0001=-127dB 0000 0010=-126.5dB ...以 0.5dB 的步调增加 1111 1111=0dB
	8	DACVU	不锁存	直到 DACVU 写入一个 1 左右 DAC 才更新音量
R12 Right DAC Digital Volume	7: 0	DACVOLR[7:0]	1111111 1 (0dB)	右 DAC 数字音量控制 0000 0000=数字消声 0000 0001=-127dB 0000 0010=-126.5dB ...以 0.5dB 的步调增加 1111 1111=0dB
	8	DACVU	不锁存	直到 DACVU 写入一个 1 左右 DAC 才更新音量

注意：一个最大+12dB 的额外的增益可以通过数字峰值限制器电路的增益植入模块加入。

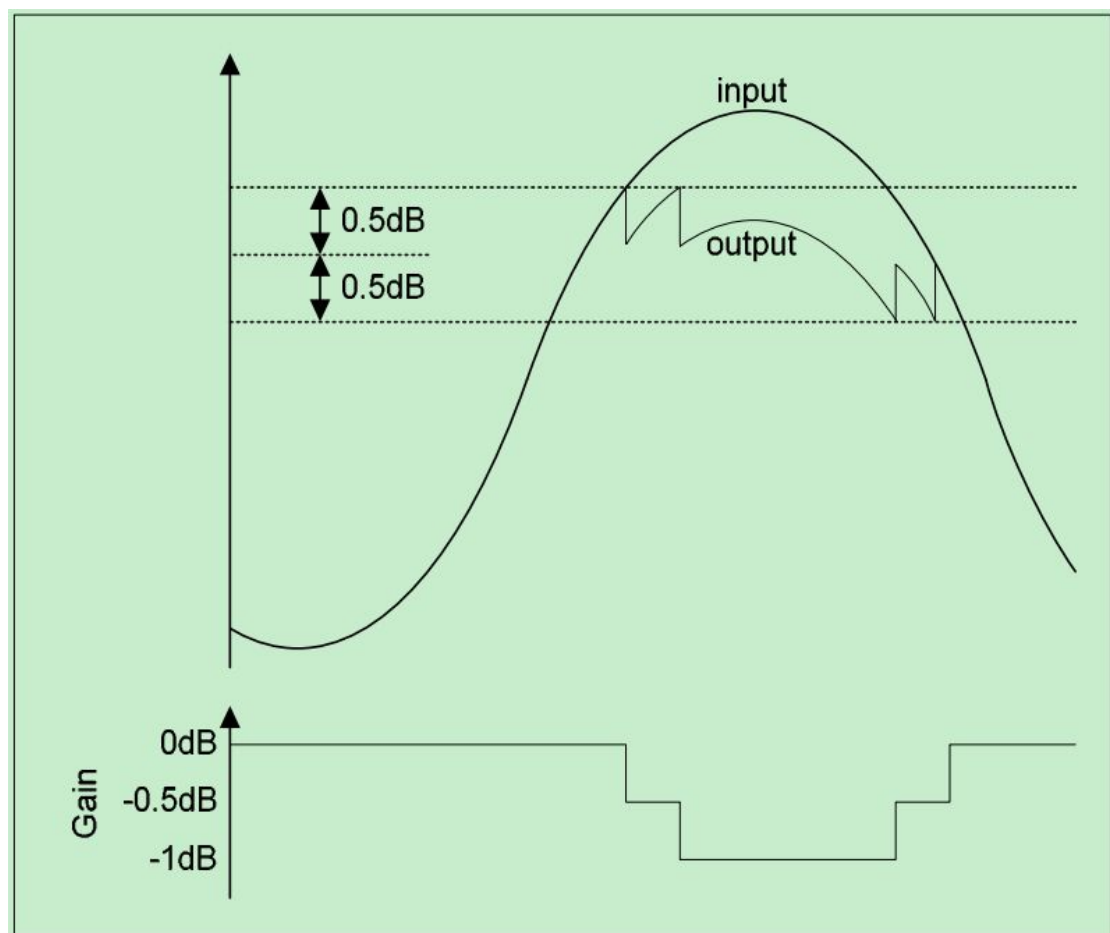
DAC 5 路均衡器

5 路图标均衡器功能可以用来改变输出频率以适应外部应用，它可以用在 DAC 或者 ADC 线路。

DAC 3D 放大

WM8978 有一个先进的 3D 放大功能，可以用来改变左右声道立体声区分的感觉。和 5 路均衡器一样，这个功能可以用到录音线路或者重放线路但不能同时使用。

DAC 输出数字限幅



限幅器有接近 0dB 的可调的上限增益，正常操作时信号低于这个极限所以不受限幅器影响。如果信号超过这个极限就会被以一个特定衰减率进行削弱直到信号低于上限。这个限幅器还有一个低于上限 1dB 的下限，当信号低于这个下限时信号就会以一个特定的放大率放大直到增益达到 0dB。这两个限制都是由寄存器 LIMLVL 控制，上限比 LIMLVL 的可调值大 0.5dB 而下限比这个值小 0.5dB。

音量推动

限幅器有一个可调的增益上限，在低于这个极限下推动信号以便压缩信号的动态范围和增加它的感知响度，就像带限制推动能力的 ALC 功能。音量推动通过寄存器 LIMBOOST 以 1dB 的步调从 0dB 到 12dB 控制。

当限制器不使能输入限制音量推动也可以用作一个孤立的数字增益推动。

寄存器地址	位	标志	默认值	描述
R24 DAC digital limiter control 1	3: 0	LIMATK	0010	44. 1kHz 采样限制器上升时间 (每 6dB 增益改变一次), 与采样率成比例 0000=94us 0001=188s 0010=375us 0011=750us 0100=1. 5ms 0101=3ms 0110=6ms 0111=12ms 1000=24ms 1001=48ms 1010=96ms 1011 到 1111=192ms
	7: 4	LIMDCY	0011	44. 1kHz 采样限制器衰减时间 (每 6dB 增益改变一次), 与采样率成比例 0000=750us 0001=1. 5ms 0010=3ms 0011=6ms 0100=12ms 0101=24ms 0110=48ms 0111=96ms 1000=192ms 1001=384ms 1010=768ms 1011 到 1111=1. 536s
	8	LIMEN	0	DAC 数字限幅器使能 0=不使能 1=使能
R25 DAC digital limiter control 2	3: 0	LIMBOOST	0000	限幅器音量推动 (当 LIMEN=0 可以用作一个孤立的音量推动) 0000=0dB 0001=+1dB 0010=+2dB ... (步调为 1dB) 1011=+11dB 1100=+12dB 1101 到 1111=保留

	6: 4	LIMLVL	000	可调信号上限（在限幅器开始前确定电平） 000=-1dB 001=-2dB 010=-3dB 011=-4dB 100=-5dB 101 到 111=-6dB
--	------	--------	-----	---

5 路图表均衡器

提供了一个 5 路图表均衡器，可以应用于 ADC 或者 DAC 线路，和 3D 增进一起通过寄存器 EQ3DMODE 控制。

寄存器地址	位	标志	默认值	描述
R18 EQ Control 1	8	EQ3DMODE	1	0=均衡器和 3D 增进应用于 ADC 1=均衡器和 3D 增进应用于 DAC

均衡器包含低频和高频斜坡滤波器（Band 1 和 Band 5）和三个用于中心频带的带通滤波器。每个都有可调的截止频率或者中心频率，可选的推动（+/-12dB，步调为 1dB），带通滤波器有可选的带宽。

寄存器地址	位	标志	默认值	描述
R18 EQ Band 1 Control	4: 0	EQ1G	01100 (0dB)	Band 1 增益控制，见表 28
	6: 5	EQ1C	01	Band 1 截止频率 00=80Hz 01=105Hz 10=135Hz 11=175Hz

寄存器地址	位	标志	默认值	描述
R19 EQ Band 2 Control	4: 0	EQ2G	01100 (0dB)	Band 2 增益控制，见表 28
	6: 5	EQ2C	01	Band 2 截止频率 00=230Hz 01=300Hz 10=385Hz 11=500Hz
	8	EQ2WB	0	Band 2 带宽控制 0=窄带宽 1=宽带宽

寄存器地址	位	标志	默认值	描述
R20 EQ Band 3 Control	4: 0	EQ3G	01100 (0dB)	Band 3 增益控制, 见表 28
	6: 5	EQ3C	01	Band 3 截止频率 00=650Hz 01=850Hz 10=1.1kHz 11=1.4kHz
	8	EQ3WB	0	Band 3 带宽控制 0=窄带宽 1=宽带宽

寄存器地址	位	标志	默认值	描述
R21 EQ Band 4 Control	4: 0	EQ4G	01100 (0dB)	Band 4 增益控制, 见表 28
	6: 5	EQ4C	01	Band 4 截止频率 00=1.8kHz 01=2.4kHz 10=3.2kHz 11=4.1kHz
	8	EQ4WB	0	Band 4 带宽控制 0=窄带宽 1=宽带宽

寄存器地址	位	标志	默认值	描述
R21 EQ Band 4 Control	4: 0	EQ5G	01100 (0dB)	Band 5 增益控制, 见表 28
	6: 5	EQ5C	01	Band 5 截止频率 00=5.3kHz 01=6.9kHz 10=9kHz 11=11.7kHz

增益寄存器	增益
00000	+12dB
00001	+11dB
00010	+10dB
... (步调为 1dB)	
01100	0dB
01101	-1dB
11000 到 11111	-12dB

表 28

3D 立体声放大

WM8978 有一个数字 3D 放大功能，可以人为地增加左右声道的分离。3D 可以通过控制寄存器 EQ3DMODE 选择应用于录用或者重放，只有 DAC 或者 ADC 不使能时，选择这个位从录音到重放或者从重放到录音。当 ADC 和 DAC 不使能 WM8978 控制界面仅仅允许改变 EQ3DMODE。

DEPTH3D 设置可以控制立体声扩张的深度。

当使用 3D 放大时，需要削弱信号 6dB 以避免限幅。

寄存器地址	位	标志	默认值	描述
R41 3D	3:0	DEPTH3D [3:0]	0000	立体声深度 0000: 0% (最小 3D 影响) 0001: 6.67% ... 1110: 93.3% 1111: 100% (最大 3D 影响)

模拟输出

WM8978 有三套立体声模拟输出，他们是：

- LOUT1/ROUT1, 通常用于耳机驱动
- LOUT2/ROUT2, 通常用于 8Ω BTL 扬声器驱动
- OUT3/OUT4, 可以配置成立体声线输出 (OUT3 是左输出而 OUT4 是右输出), OUT4 也可以用于提供一个左右声道的单声道混合。

LOUT2, ROUT2, OUT3 和 OUT4 通过 SPKVDD 供电，能够提供 1.5V 的驱动。LOUT1 和 ROUT1 通过 AVDD 供电，只能提供 1V 的驱动信号。

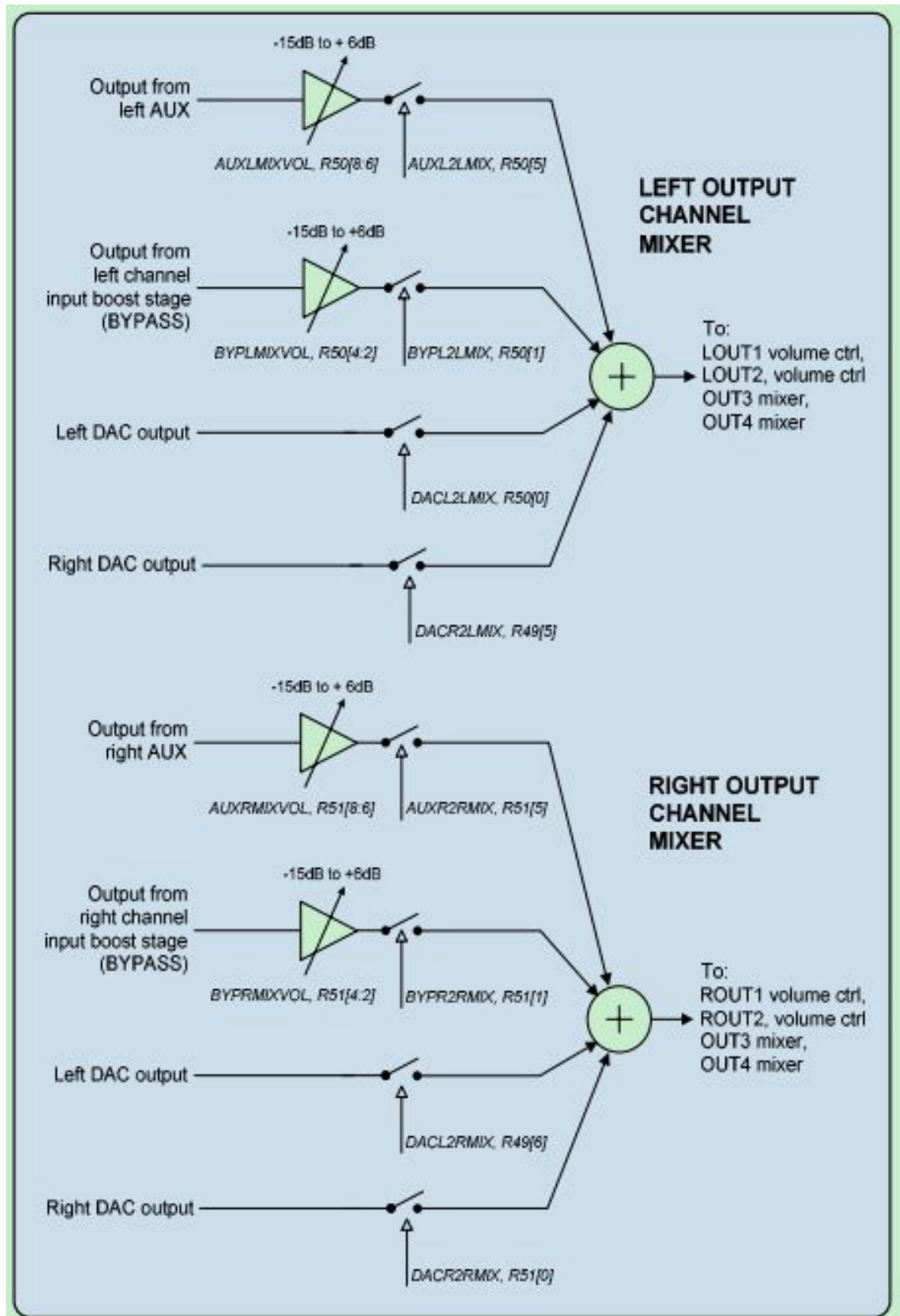
LOUT1, ROUT1, LOUT2 和 ROUT2 有单独的模拟音量，范围是-57dB 到+6dB。

输出路线有四个输出混合器，左和右通道混合器控制扬声器和耳机信号，还有 OUT3 和 OUT4 专用混合器。

左和右通道混合器

这些混合器允许辅助输入，ADC 旁路和 DAC 左右通道组合。允许一个 DAC 通道和 AUX 外部线输入或者输入旁路的语音进行单声道混合。

AUX 和输入旁路有单独的从-15dB 到+6dB 的音量控制同时 DAC 音量可以在数字域中调整。这些混合器的输出可以驱动耳机 (LOUT1 和 ROUT1) 和扬声器 (LOUT2 和 ROUT2) 同时可以送到 OUT3/OUT4 混合器。

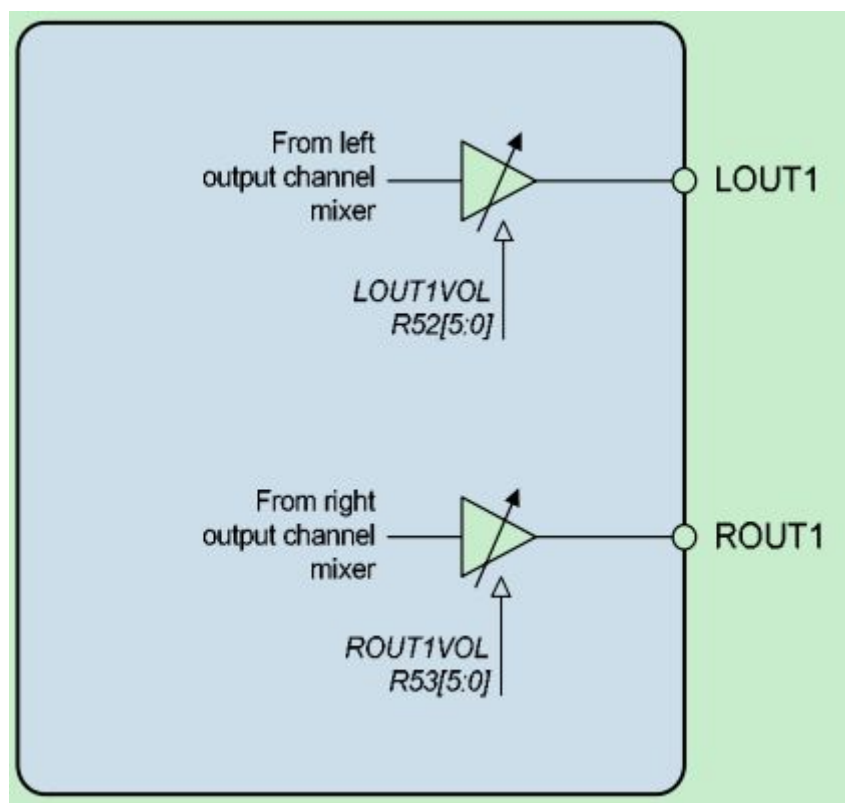


寄存器地址	位	标志	默认值	描述
R49 Output mixer control	5	DACR2LMIX	0	右 DAC 输出到左输出混合器 0=不选通 1=选通
	6	DACL2RMIX	0	左 DAC 输出到右输出混合器 0=不选通 1=选通
R50 Left channel output mixer control	0	DACL2LMIX	1	左 DAC 输出到左输出混合器 0=不选通 1=选通
	1	BYPL2LMIX	0	左旁路到左输出混合器 0=不选通 1=选通
	4: 2	BYPLMIXVOL	000	左旁路音量控制到输出通道混合器 000=-15dB 001=-12dB ... 110=+3dB 111=+6dB
	5	AUXL2LMIX	0	左辅助输入到左输出混合器 0=不选通 1=选通
	8: 6	AUXLMIXVOL	000	辅助左通道输入到左混合器音量控制 000=-15dB 001=-12dB ... 110=+3dB 111=+6dB
R51 Right channel output mixer control	0	DACR2RMIX	1	右 DAC 输出到右输出混合器 0=不选通 1=选通
	1	BYPR2RMIX	0	右旁路到右输出混合器 0=不选通 1=选通
	4: 2	BYPRMIXVOL	000	右旁路音量控制到输出通道混合器 000=-15dB 001=-12dB ... 101=0dB 110=+3dB 111=+6dB

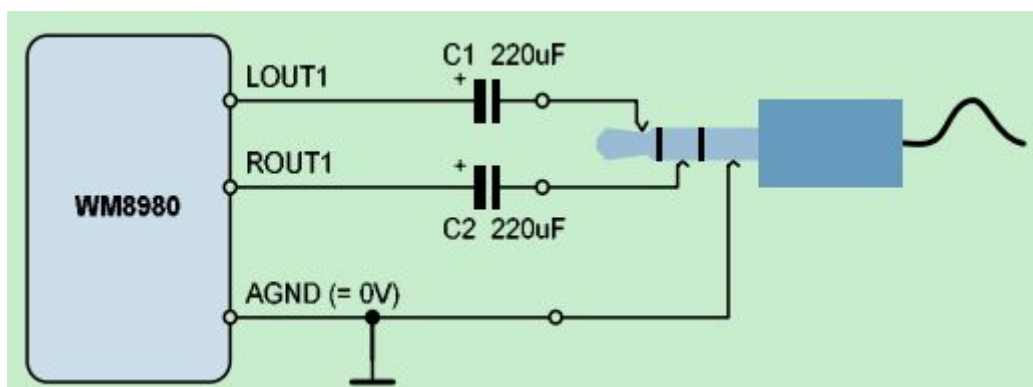
	5	AUXR2RMIX	0	右辅助输入到右输出混合器 0=不选通 1=选通
	8: 6	AUXRMIXVOL	000	辅助右通道输入到右混合器 音量控制 000=-15dB 001=-12dB ... 101=0dB 110=+3dB 111=+6dB
R3 Power management 3	2	LMIXEN	0	左输出通道混合器使能 0=不使能 1=使能
	3	RMIXEN	0	右输出通道混合器使能 0=不使能 1=使能

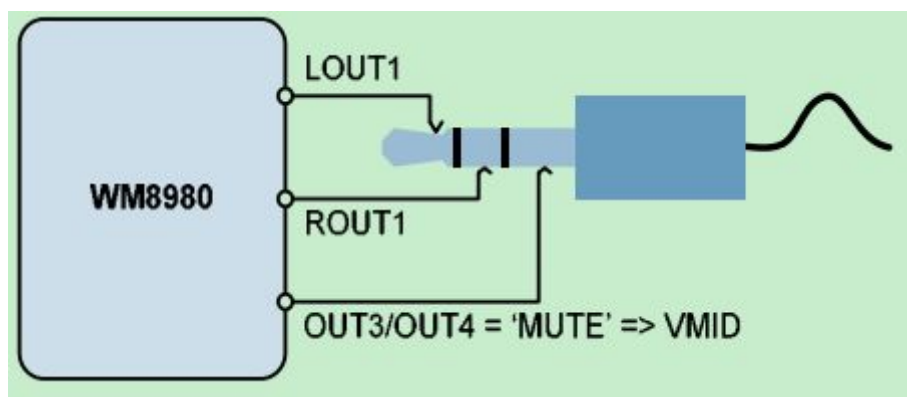
耳机输出（LOUT1 和 ROUT1）

耳机输出 LOUT1 和 ROUT1 可以驱动 32 Ω 或者 16 Ω 的耳机，可以通过 DC 直流耦合电容或者 DC 直连方式连接。每个耳机输出有一个模拟音量控制 PGA，增益范围是-57dB 到+6dB。



寄存器地址	位	标志	默认值	描述
R52 LOUT1 Volume control	7	LOUT1ZC	0	耳机音量零交叉使能 0=仅仅在零交叉时改变增益 1=立即改变增益
	6	LOUT1MUTE	0	左耳机输出消声 0=正常操作 1=消声
	5:0	LOUT1VOL	111001	左耳机输出驱动 000000=-57dB ... 111001=0dB ... 111111=+6dB
	8	HPVU	不锁存	直到一个 1 写入到 HPVU 才更新 LOUT1 和 ROUT1 音量
R53 ROUT1 Volume control	7	ROUT1ZC	0	耳机音量零交叉使能 0=仅仅在零交叉时改变增益 1=立即改变增益
	6	ROUT1MUTE	0	右耳机输出消声 0=正常操作 1=消声
	5: 0	ROUT1VOL	111001	右耳机输出驱动 000000=-57dB ... 111001=0dB ... 111111=+6dB
	8	HPVU	不锁存	直到一个 1 写入到 HPVU 才更新 LOUT1 和 ROUT1 音量





当使用直流耦合电容时，他们的电容和负载电阻一起确定低频截止频率 f_c 。电容增加就会减少 f_c ，提高低音响应；反之减少电容值就会减少低音响应。假设负载是 $16\ \Omega$ ，耦合电容是 $220\mu\text{F}$ ：

$$f_c = 1 / (2 \pi R_1 C_1) = 1 / (2 \pi * 16\ \Omega * 220\mu\text{F}) = 45\text{Hz}$$

在直连模式，耳机“地”连接到 VMID 引脚。通过设置 OUT3MUTE 和 OUT4MUTE 寄存器 OUT3/4 可以被配置成一个直流输出驱动。在这个配置中 VMID 的直流电压等于 LOUT1 和 ROUT1 引脚的 DC 偏移量所以不需要耦合电容。在便携应用中这可以节省空间和材料花费。

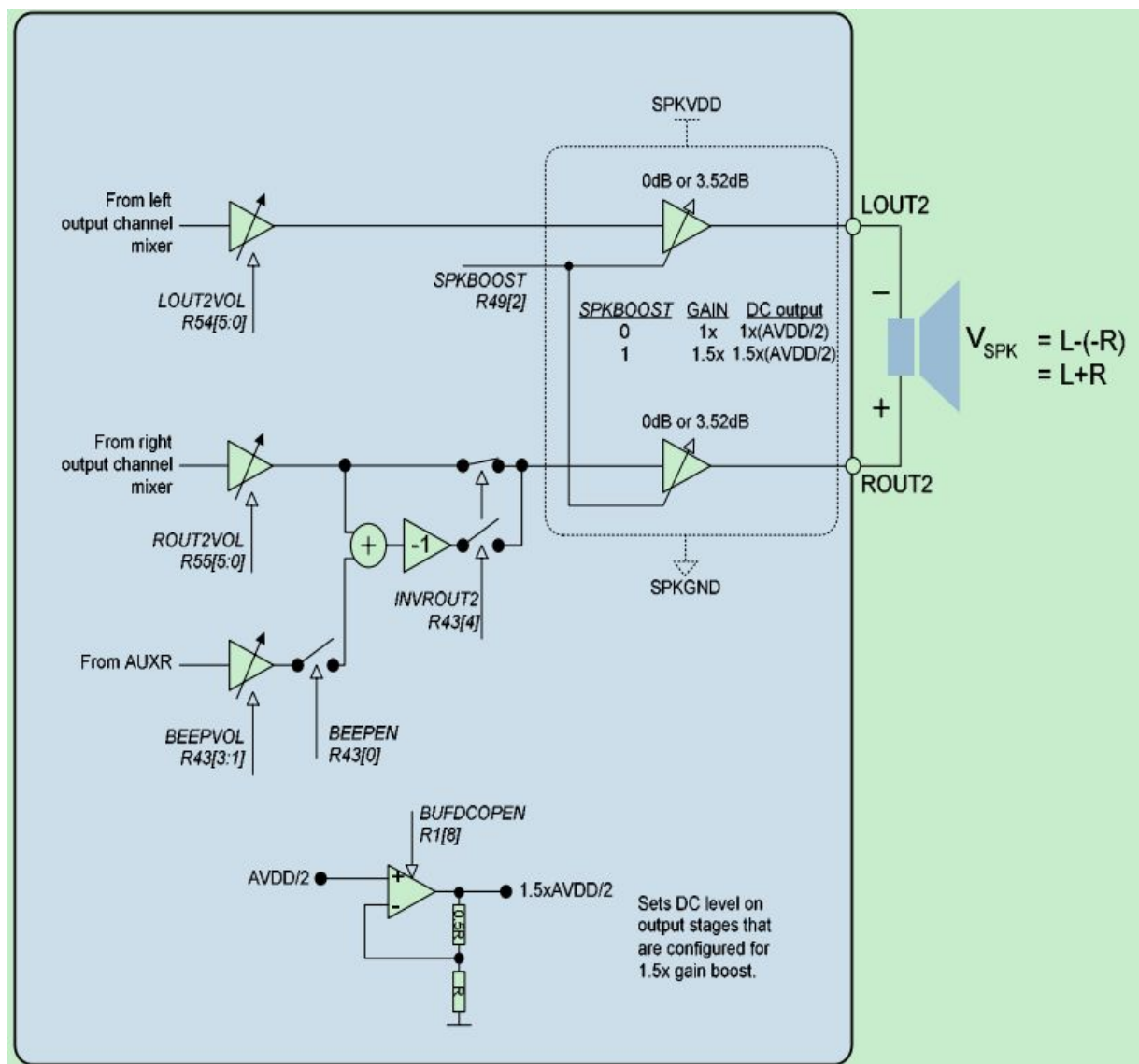
注意 OUT3 和 OUT4 有一个可选的 $1.5\times$ 输出推动，当配置成输出推动模式，这些输出的 VMID 值等于 $1.5\times AVDD/2$ ，和耳机驱动的 VMID 不匹配。在这种结构不用 DC 直流输出模式。

建议仅仅在耳机时使用 DC 直连模式，连接另一设备的输入时不使用，尽管内置的短路保护会防止任何的对耳机输出的损坏，这种连接会导致噪声，如果另外的设备接地时会导致功能不正常。

扬声器输出（LOUT2 和 ROUT2）

LOUT2 和 ROUT2 设计用于驱动一个 $8\ \Omega$ 的扬声器，但也可以驱动两个 $16\ \Omega/32\ \Omega$ 的耳机或者一个线输出。每个输出都有一个单独的音量控制 PGA，一个输出推动/电平转换位，一个消声和一个使能。LOUT2/ROUT2 分别输出左通道和右通道混合器的输出。

ROUT2 信号线路也有一个可选的反转，用于反转的放大器可以用来混合 AUXR 信号，可调的范围是 -15dB 到 $+6\text{dB}$ ，允许操作一个仅仅应用于扬声器输出的“哔哔声”信号而对耳机或者线输出没影响。



LOUT2/ROUT2 的输出信号是由左/右混合器电路提供,DAC 输出,旁路线路(输入推动的输出)和 AUX 输入等信号以任何方式混合。LOUT2/ROUT2 音量可以通过寄存器 LOUT2VOL/ROUT2VOL 进行控制。注意当信号过大增益超过 0dB 会导致信号被截断。LOUT2MUTE/ROUT2MUTE 寄存器可以使扬声器输出无声。因为输出引脚保持同样的直流电平,所以消声或者有声都不会产生“咔哒”噪声。

扬声器输出也有一个可选的 1.5X (3.52dB) 的增益推动。当这个推动使能时防止信号被截断输出的直流电平进行电平转换(从 AVDD/2 到 1.5xAVDD/2),一个专用的放大器 BUFDCOP 用来执行直流电平转换功能,在这个模式下这个缓冲器必须通过寄存器 BUFDCOPEN 进行使能。注意如果 SPKVDD 不等于或者大于 1.5xAVDD,推动模式会导致信号截止。

寄存器地址	位	标志	默认值	描述
R49 Output control	2	SPKBOOST	0	0=扬声器增益=-1; DC=AVDD/2 1=扬声器增益=+1.5; DC=1.5xAVDD/2

R1 Power management 1	8	BUFDCOPEN	0	1.5x 增益推动配置下直流电平移位 输出专用缓冲器 0=缓冲器不使能 1=缓冲器使能（规定用于 1.5x 增益推动）
-----------------------	---	-----------	---	--

SPKB00ST	输出增益	输出直流电平	输出形式
0	1x (0dB)	AVDD/2	反转
1	1.5x (3.52dB)	1.5xAVDD/2	不反转

寄存器地址	位	标志	默认值	描述
R43 Beep control	5	MUTERPGA2INV	0	INVR0UT2 混合器输入消声
	4	INVR0UT2	0	反转 R0UT2 输出
	3: 1	BEEPVOL	000	AUXR 输入到 R0UT2 反转增益 000=-15dB ... 111=+6dB
	0	BEEPEN	0	0=AUXR 哔哔声输入消声 1=AUXR 哔哔声输入使能

寄存器地址	位	标志	默认值	描述
R54 LOUT2 (SPK) Volume control	7	LOUT2ZC	0	扬声器音量零交叉使能 0=仅仅在零交叉时更新增益 1=立即更新增益
	6	LOUT2MUTE	0	左扬声器输出消声 0=正常 1=消声
	5: 0	LOUT2VOL	110001	左扬声器输出音量 000000=-57dB ... 111001=0dB ... 111111=+6dB
	8	SPKVU	不锁存	直到一个 1 写到 SPKVU 才更新 LOUT2 和 R0UT2 的音量
R55 R0UT2 (SPK) Volume control	7	R0UT2ZC	0	扬声器音量零交叉使能 0=仅仅在零交叉时更新增益 1=立即更新增益
	6	R0UT2MUTE	0	右扬声器输出消声 0=正常 1=消声

	5: 0	ROUT2VOL	110001	右扬声器输出音量 000000=-57dB ... 111001=0dB ... 111111=+6dB
	8	SPKVU	不锁存	直到一个 1 写到 SPKVU 才更新 LOUT2 和 ROUT2 的音量

零交叉间歇时间

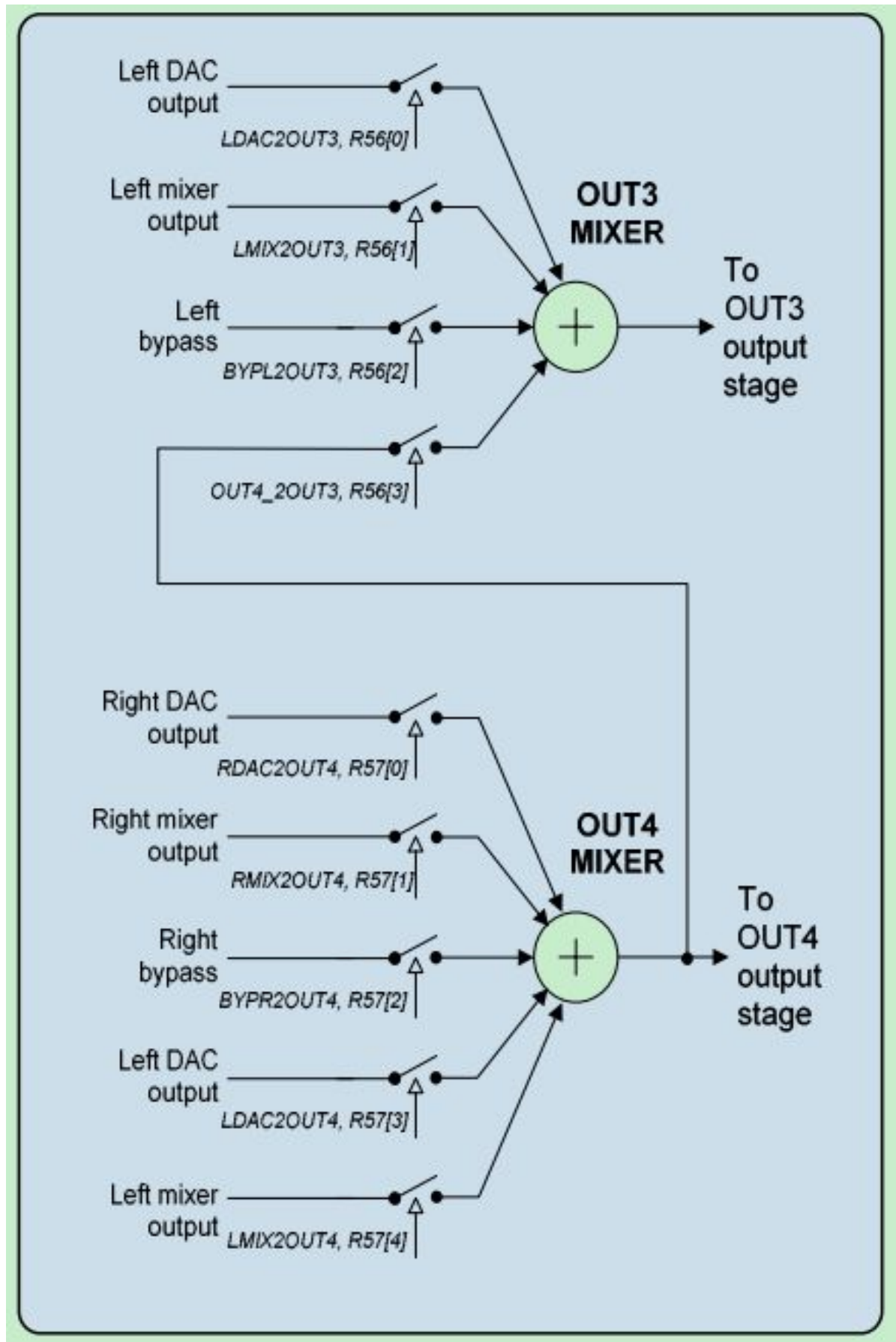
提供一个零交叉间歇时间功能，如果零交叉使能而且在一个间歇周期后零交叉没发生那么输出或者输入的 PGA 增益会立即更新。通过设置 SLOWCLKEN 使能，间歇周期依赖数字时钟输入和等于 2 的 21 次方输入时钟周期。

寄存器地址	位	标志	默认值	描述
R7 Additional Control	0	SLOWCLKEN	0	减速时钟使能，用于插座插入检测反跳电路和零交叉暂停 0=减速时钟不使能 1=减速时钟使能

OUT3/OUT4 混合和输出

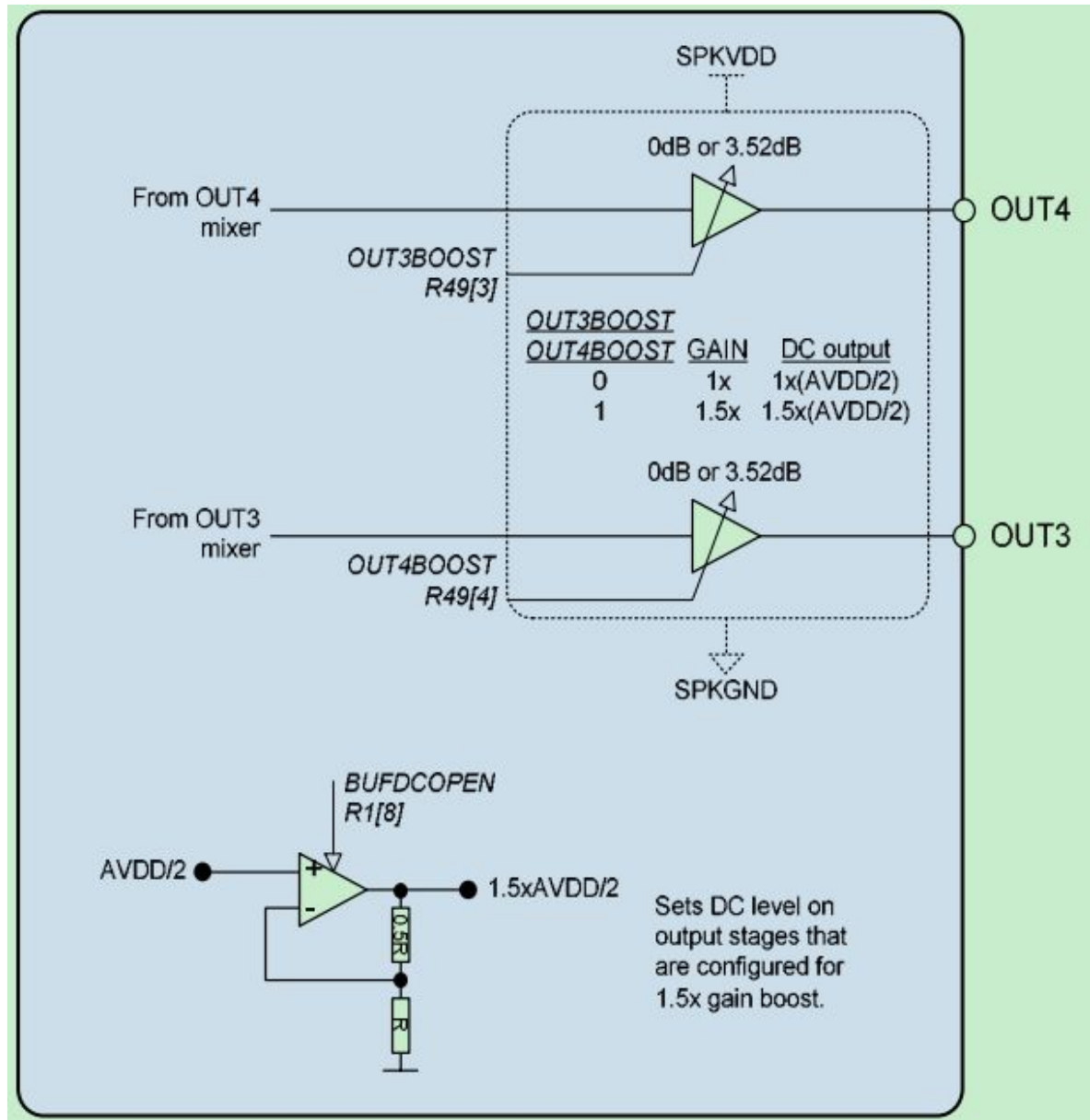
OUT3/OUT4 引脚可以提供一个额外的立体声线输出，一个单声道输出，或者一个连接耳机的伪地。OUT4 和 OUT3 有专用的混合器。

OUT3 和 OUT4 是通过 SPKVDD 和 SPKGND 供电，分别地控制输出，也包含一个可选的 1.5x 推动和电平移位。



寄存器地址	位	标志	默认值	描述
R56 OUT3 mixer control	6	OUT3MUTE	0	0=OUT3 混合器的输出正常 1=输出消声，输出 VMID。可以用作 VMID 的缓冲器
	3	OUT4_2OUT3	0	OUT4 混合器输出连接 OUT3 0=不使能 1=使能
	2	BYPL2OUT3	0	左 ADC 输入连接 OUT3 0=不使能 1=使能
	1	LMIX2OUT3	0	左 DAC 混合器连接 OUT3 0=不使能 1=使能
	0	LDAC2OUT3	1	左 DAC 输出连接 OUT3 0=不使能 1=使能
R57 OUT4 mixer control	6	OUT4MUTE	0	0=OUT4 混合器的输出正常 1=输出消声，输出 VMID。可以用作 VMID 的缓冲器
	5	HALFSIG	0	0=OUT4 正常输出 1=OUT4 衰减 6dB
	4	LIMX2OUT4	0	左 DAC 混合器连接 OUT4 0=不使能 1=使能
	3	LDAC2OUT4	0	左 DAC 连接 OUT4 0=不使能 1=使能
	2	BYPL2OUT4	0	右 ADC 输入连接 OUT4 0=不使能 1=使能
	1	RMIX2OUT4	0	右 DAC 混合器连接 OUT4 0=不使能 1=使能
	0	RDAC2OUT4	1	右 DAC 输出连接 OUT4 0=不使能 1=使能

OUT3 和 OUT4 输出都有一个可选 1.5x (3.52dB) 的增益推动，当这个推动使能时防止信号被截断输出的直流电平进行电平转换（从 AVDD/2 到 1.5xAVDD/2），一个专用的放大器 BUFDCOP 用来执行直流电平转换功能，在这个模式下这个缓冲器必须通过寄存器 BUFDCOPEN 进行使能。注意如果 SPKVDD 不等于或者大于 1.5xAVDD，推动模式会导致信号截止。



寄存器地址	位	标志	默认值	描述
R49 Output control	3	OUT3BOOST	0	0=OUT3 输出增益=-1; DC=AVDD/2 1=扬声器增益=+1.5; DC=1.5xAVDD/2
	4	OUT4BOOST	0	0=OUT4 输出增益=-1; DC=AVDD/2 1=扬声器增益=+1.5; DC=1.5xAVDD/2
R1 Power management 1	8	BUFDCOPEN	0	1.5x 增益推动配置下直流电平移位输出专用缓冲器 0=缓冲器不使能 1=缓冲器使能（规定用于 1.5x 增益推动）

OUT3B00ST/OUT4B00ST	输出增益	输出直流电平	输出形式
0	1x	AVDD/2	反转
1	1.5x	1.5xAVDD/2	不反转

输出使能

WM8978 的每一个模拟输出都可以单独的使能或者不使能，联合到模拟混合器的每一个输出可以单独的使能，所有输出都是默认不使能。为了节省电能，WM8978 不用的部分应该保留不使能。

输出可以在任何时间被使能，但当配置为推动模式时如果 BUFIO 被禁用或者 BUFDCOP 被停用不推荐这样做，因为这可能会导致弹出式噪音。

寄存器地址	位	标志	默认值	描述
R1 Power Management 1	2	BUFIOEN	0	未用的输入/输出打结使能
	6	OUT3MIXEN	0	OUT3 混合器使能
	7	OUT4MIXEN	0	OUT4 混合器使能
	8	BUFDCOPEN	0	1.5xAVDD/2 输出驱动使能
R2 Power Management 2	8	ROUT1EN	0	ROUT1 输出使能
	7	LOUT1EN	0	LOUT1 输出使能
	6	SLEEP	0	0=正常芯片操作 1=待机模式减少剩余电流
R3 Power Management 3	2	LMIXEN	0	左混合器使能
	3	RMIXEN	0	右混合器使能
	5	ROUT2EN	0	ROUT2 输出使能
	6	LOUT2EN	0	LOUT2 输出使能
	7	OUT3EN	0	OUT3 使能
	8	OUT4EN	0	OUT4 使能
注意：所有使能位都是 1=开，0=关				

过热保护

扬声器输出可以有很大的驱动电流，为了防止 WM8978 过热，包含了一个过热保护电路。如果芯片的温度达到将近 125° C 且过热保护电路使能，当 TSDEN 设置了，扬声器放大器会被禁止。过热保护可以被配置为产生一个中断。

寄存器地址	位	标志	默认值	描述
R49 Output Control	1	TSDEN	1	过热保护使能 0：过热保护不使能 1：过热保护使能

未使用的模拟输入/输出

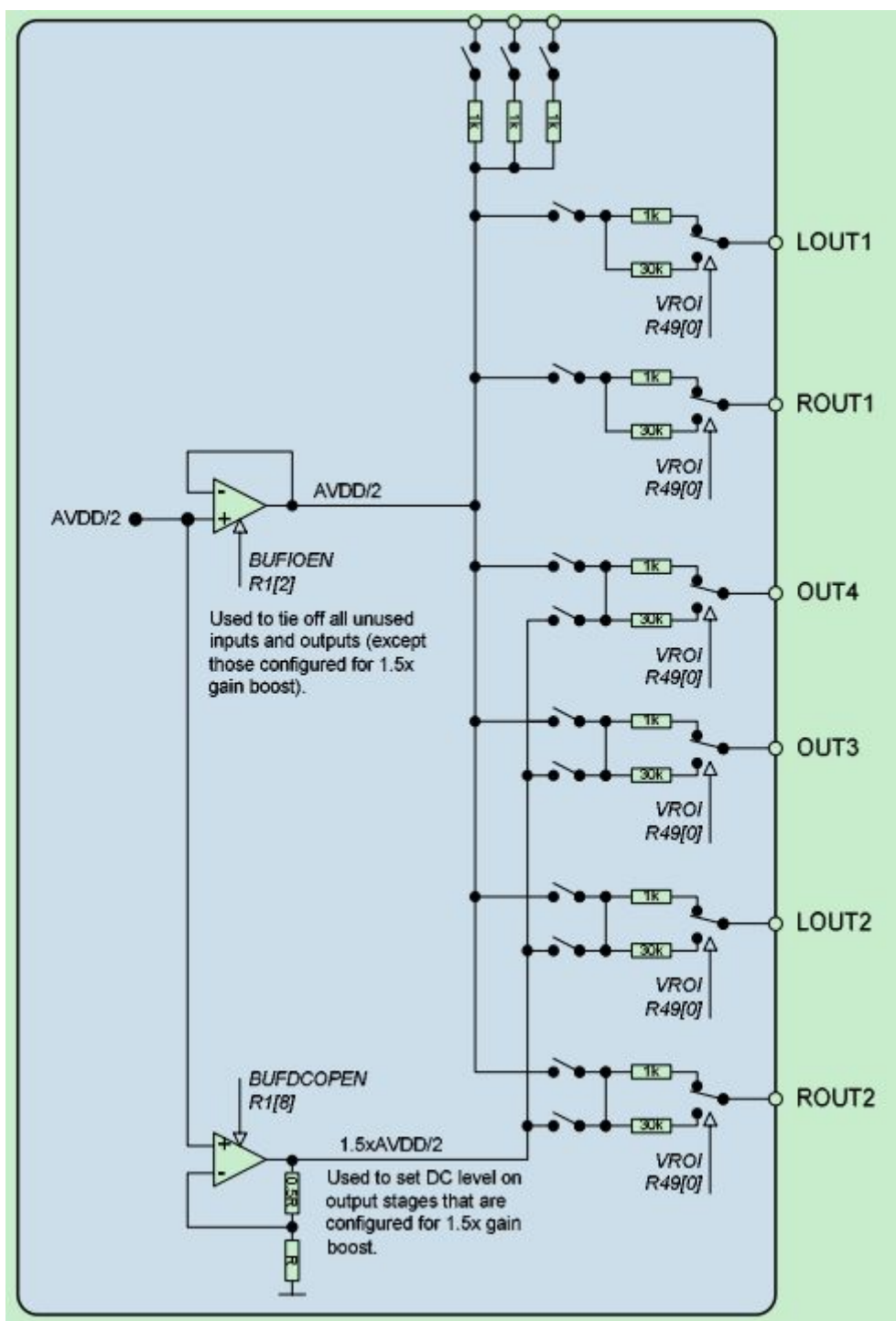
每当一个模拟输入/输出不使能，它保持通过一个电阻连接到一个电压源（适当的选择 AVDD/2 或者 1.5xAVDD/2）。这样可以帮助防止当输出重新使能时导致弹出式噪音。电压缓冲器与输出引脚之间的电阻可以用 VROI 控制位控制，默认的

阻抗是低的，所以输出的任何电容在开始时都可以快速的充电。如果需要一个高阻抗去禁用输出，VR0I 可以设置成 1，阻抗增加到 30k Ω 。

寄存器地址	位	标志	默认值	描述
R49	0	VR0I	0	VREF (AVDD/2 或者 1.5xAVDD/2) 到模拟输出的阻抗 0: 大约 1k Ω 1: 大约 30k Ω

提供一个专用的缓冲器，用来打结未用的模拟 I/O 引脚，这些缓冲器可以通过寄存器 BUFIOEN 进行使能。

如果 SPKB00ST, OUT3B00ST 或者 OUT4B00ST 位已经设置，有关的输出不使能时会被以 1.5xAVDD/2 打结到直流电平移位缓冲器的输出。



L/ROUT2EN/OUT3/4EN	OUT3BOOST/OUT4BOOST/SPKBBOOST	VROI	输出形式
0	0	0	1k Ω 打结到 AVDD/2
0	0	1	30k Ω 打结到 AVDD/2
0	1	0	1k Ω 打结到 1.5xAVDD/2
0	1	1	30k Ω 打结到 1.5xAVDD/2
1	0	x	输出使能 (直流电平=AVDD/2)
1	1	x	输出使能 (直流电平=1.5xAVDD/2)

数字音频接口

音频接口有 4 个引脚：

- ◆ ADCDAT: ADC 数据输出
- ◆ DACDAT: DAC 数据输入
- ◆ LRC: 数据左/右对齐时钟
- ◆ BCLK: 位时钟，用于同步

当 WM8978 作为一个主机，时钟信号 BCLK 和 LRC 可以被输出；当 WM8978 作为一个从机，时钟信号和 LRC 可以输入。

提供 5 种不同的音频数据模式：

- 左对齐
- 右对齐
- I2S
- DSP 模式 A
- DSP 模式 B

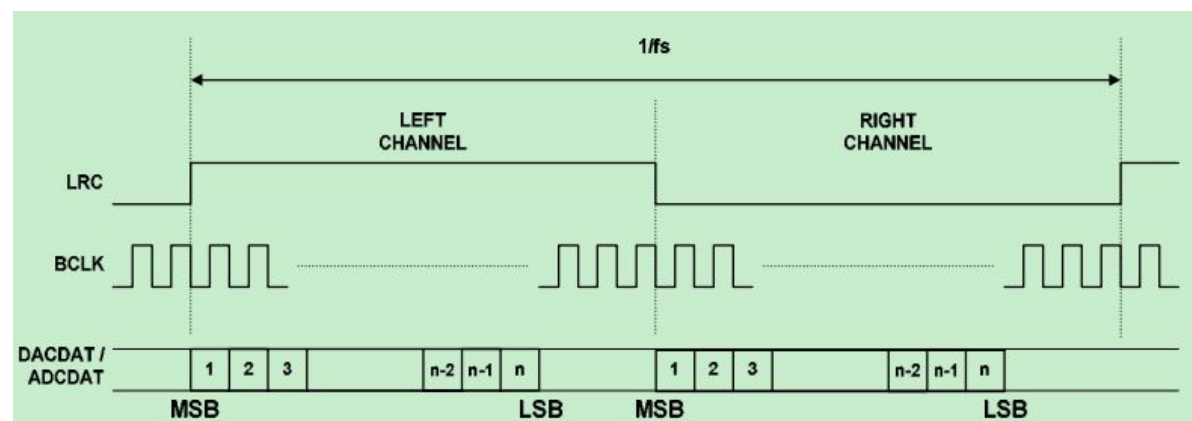
所有的模式都是 MSB 开头的。

主属和从属操作模式

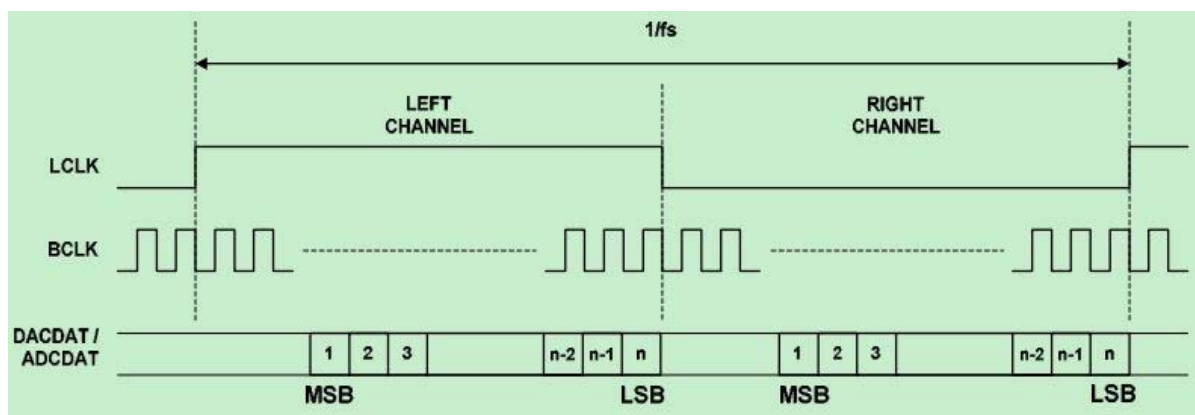
WM8978 音频接口可以被配置为主机或者从机，作为主机时 WM8978 接口产生 BCLK 和 LRC 而且控制 ADCDAT 和 DACADT 上的数据传输的先后顺序。如果要设置 WM8978 为主属模式，寄存器 MS 应该被设置为高。在从属模式 (MS=0)，WM8978 通过数据响应它数字音频接口接收到的时钟。

音频数据模式

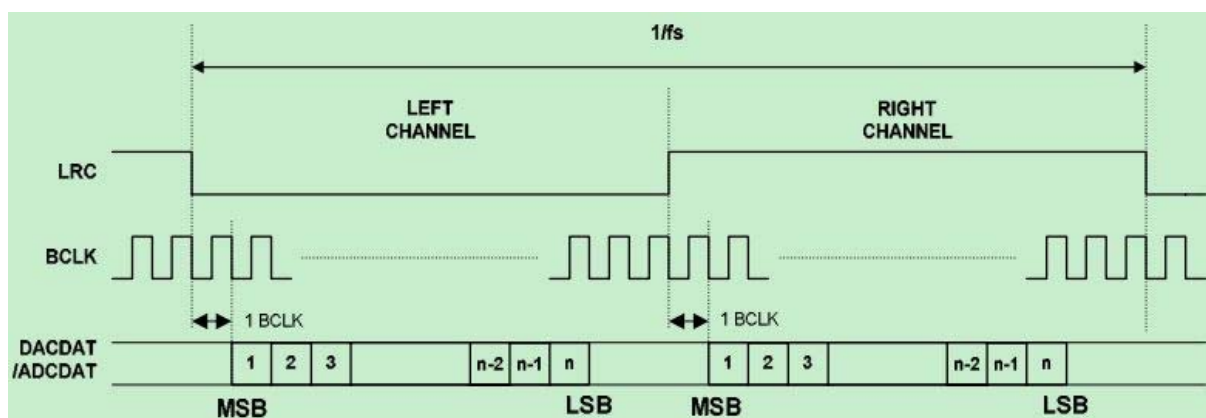
在左对齐模式，在跟随 LRC 传输的 BCLK 的第一个上升沿时传输 MSB，其他位一直到 LSB 按顺序传输。传输依赖于字长、BCLK 频率和采样率，每个 LRC 传输前都应该有未用的 BCLK 周期。



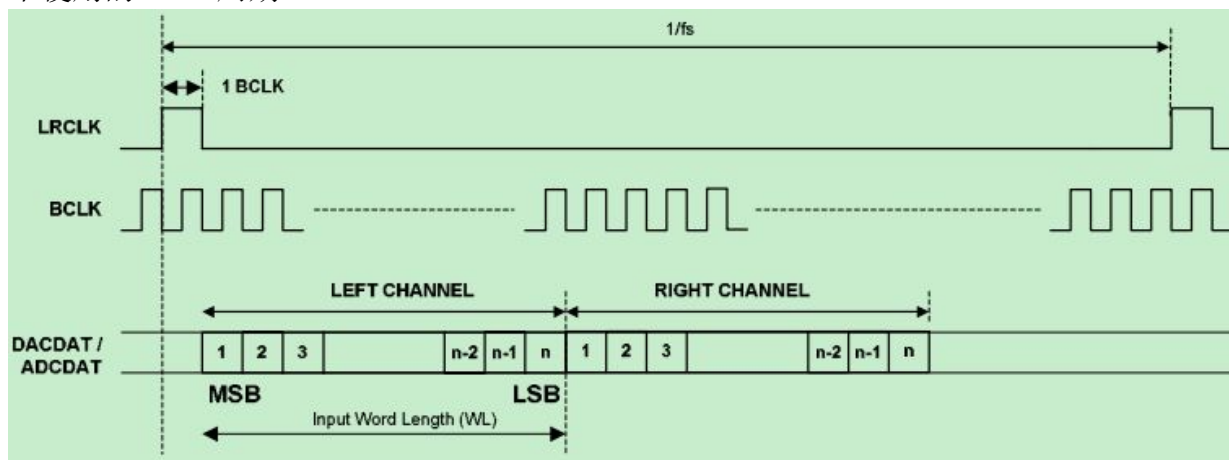
在右对齐模式，在跟随 LRC 传输的 BCLK 的最后一个上升沿时传输 LSB，其他位在前面传输。传输依赖于字长、BCLK 频率和采样率，每个 LRC 传输后都应该有未用的 BCLK 周期。



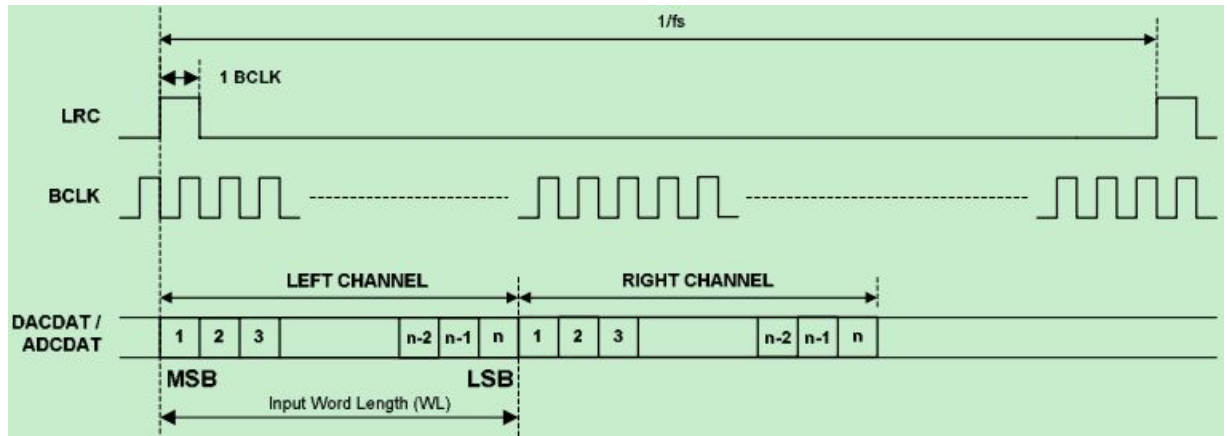
在 I2S 模式，在跟随 LRC 传输的 BCLK 的第二个上升沿时传输 MSB，其他位一直到 LSB 按顺序传输。传输依赖于字长、BCLK 频率和采样率，在每个采样的 LSB 和下一个采样的 MSB 之间都应该有未用的 BCLK 周期。



在 DSP/PCM 模式，左通道的 MSB 在尾随 LRC 的一个上升沿的 BCLK 的第一个 (mode B) 或者第二个 (mode A) 上升沿传输，右通道数据紧跟着左通道数据。传输依赖于字长、BCLK 频率和采样率，在右通道数据的 LSB 和下一个采样之间应该有不使用的 BCLK 周期。



mode A



mode B

寄存器地址	位	标志	默认值	描述
R4 Audio Interface Control	0	MONO	0	选择芯片立体声和单声道操作 0=立体声 1=单声道，数据在 LRC 的“左”相出现
	1	ADCLRSWAP	0	控制 ADC 数据出现在 LRC 时钟的“左”或者“右”相 0=左 1=右
	2	DACLRSWAP	0	控制 DAC 数据出现在 LRC 时钟的“左”或者“右”相 0=左 1=右
	4: 3	FMT	10	音频接口数据模式选择 00=右对齐 01=左对齐 10=I2S 11=DSP/PCM
	6: 5	WL	10	字长 00=16 位 01=20 位 10=24 位 11=32 位
	7	LRCP		LRC 时钟极性 0=正常 1=反转
	8	BCP		BCLK 时钟极性 0=正常 1=反转

注意：右对齐模式最大只能操作在 24 位。

音频接口控制

寄存器 MS 选择音频接口操作为主属模式或者从属模式，在主属模式 BCLK 和 LRC 都是输出，BCLK 的频率通过 BCLKDIV 控制，它对主时钟进行分频，如果 BCLKs 和 LRC 时钟的比例不是一个整数，这可能会导致在 LRC 的后面出现 BCLK 的短脉冲。

寄存器地址	位	标志	默认值	描述
R6 Clock Generation Control	0	MS	0	设置 LRC 和 BCLK 的控制芯片 0=BCLK 和 LRC 是输出 1=BCLK 和 LRC 是输入, 由 WM8978 产生
	4: 2	BCLKDIV	000	当 BCLK 由芯片控制时配置 BCLK 的输出频率 000=1 分频 (BCLK=MCLK) 001=2 分频 (BCLK=MCLK/2) 010=4 分频 011=8 分频 100=16 分频 101=32 分频 110=保留 111=保留
	7: 5	MCLKDIV	010	设置 MCLK 或者 PLL 时钟输出(在 CLKSEL 控制下) 的缩放比例 000=1 分频 001=1.5 分频 010=2 分频 011=3 分频 100=4 分频 101=6 分频 110=8 分频 111=12 分频
	8	CLKSEL	1	控制所有内部操作的时钟源 0=MCLK 1=PLL 输出

环回

设置 LOOPBACK 寄存器使能数字回环，当该位被设置，从 ADC 音频进口输出的数据被直接的送入 DAC 的数据输入。

压缩

WM8978 都支持 A 律和 μ 律压缩和线性模式传输和接收。压缩可以通过分别写适当值到 DAC_COMP 或者 ADC_COMP 寄存器选择在 DAC 或者 ADC 音频接口使能。

寄存器地址	位	标志	默认值	描述
R5 Companding Control	0	LOOPBACK	0	数字环回功能 0=不环回 1=环回使能, ADC 数据输出直接送到 DAC 数据输入
	2: 1	ADC_COMP	0	ADC 压缩 00=关 (线性模式) 01=保留 10=μ 律 11=A 律
	4: 3	DAC_COMP	0	DAC 压缩 00=关 (线性模式) 01=保留 10=μ 律 11=A 律
	5	WL8	0	0=关 1=芯片以 8 位模式操作

压缩利用下面方程式的折线法去进行数据压缩:

μ 律

$$F(x) = \ln(1 + \mu |x|) / \ln(1 + \mu)$$

A 律

$$F(x) = A|x| / (1 + \ln A)$$

$$F(x) = (1 + \ln A |x|) / (1 + \ln A)$$

G. 711 标准 (μ 律 8 位全部反转, A 律偶数位反转) 推荐压缩的数据反转。数据会被像开始的 8 位的 MSB 一样传送。

利用非线性的量化压缩转换 13 位 (μ 律) 或者 12 位 (A 律) 的数据成 8 位。输入数据范围被分成 8 级, 低振幅的信号比高振幅的信号具有更好的精度。为了开拓人的听觉系统, 响亮的声音不用和安静的声音一样的分辨率。压缩的信号是一个 8 位的字, 包括标志 (1 位), 指数 (3 位) 和尾数 (4 位)。

设置 WL8 寄存器允许芯片以 8 位的数据操作。在这个模式每个 LRC 使用 8 个 BCLK。当使用 DSP 模式 B 时, 每 8 个 BCLK 允许 8 位的数据字连续的输出和以 8 位数据字的形式使用 μ 律和 A 律压缩功能。

BIT8	BIT[7:4]	BIT[3:0]
标志	指数	尾数

音频采样率

WM8978 的 ADC 和 DAC 采样率通过寄存器 SR 设置, 数字滤波器的截止和 ALC 的上升/衰减时间也是由这个值和采取的 256fs 的主时钟决定。

如果采样率没有通过 SR 寄存器明确的支持, 那么最接近采样率的 SR 的值会被选择, 滤波器特性和 ALC 上升、衰减和保持时间会按比例适当的决定。

寄存器地址	位	标志	默认值	描述
R7 Additional Control	3: 1	SR	000	大约的采样率（配置内部数字滤波器的系数） 000=48kHz 001=32kHz 010=24kHz 011=16kHz 100=12kHz 101=8kHz 110 到 111=保留

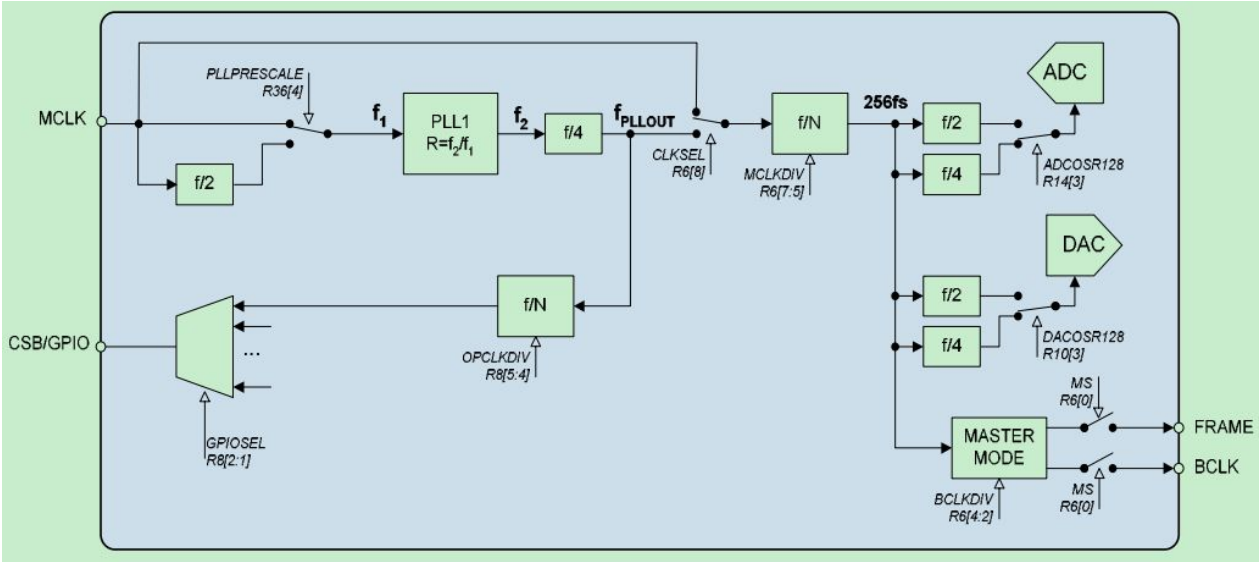
主时钟和锁相环（PLL）

WM8978 有一个片上锁相环(PLL)电路，可以用于：

通过一个外部的时钟生成用于 WM8978 音频功能的主时钟，举例来说，通信的应用。

通过一个现有的音频主时钟生成和输出（CSB/GPIO1 引脚）一个时钟用于系统不同部分的时钟。

寄存器地址	位	标志	默认值	描述
R1 Power management 1	5	PLLEN	0	PLL 使能 0=PLL 关 1=PLL 开



PLL 频率比率 $R=f_2/f_1$ 可以通过寄存器 PLLK 和 PLLN 设置：

$PLLN=int\ R$

$PLLK=int\ (2\ 的\ 24\ 次方\ (R-PLLN))$

寄存器地址	位	标志	默认值	描述
R36 PLL N value	4	PLLRESCALE	0	输入到 PLL 前 MCLK 除以 2
	3: 0	PLL N	1000	PLL 输入/输出频率比率整数部分，值大于 5 小于 13
R37 PLL K value 1	5: 0	PLL K[23:18]	0Ch	PLL 输入/输出频率比率小数部分（视为一个 24 位的二进制数码）
R38 PLL K value 2	8: 0	PLL K[17:9]	093h	
R39 PLL K value 3	8: 0	PLL K[8:0]	0E9h	

当 f2 在 90MHz 附近时 PLL 的性能最好，它的稳定性峰值 N=8。

通用的输入/输出

WM8978 有三个两用的输入/输出引脚：

- ✓ CSB/GPIO1:CSB/GPIO 引脚
- ✓ L2/GPIO2: 左通道线输入/耳机检测输入
- ✓ R2/GPIO3:右通道线输入/耳机检测输入

GPIO2 和 GPIO3 功能是用来作插座检测输入。

GPIO1 的功能是用来作一个插座检测输入或者通用输出。

CSB/GPIO1 的默认值是作为一个输入。

当设置为一个输入时,CSB/GPIO1 引脚可以用作 CSB 或者插座检测,这依赖于 MODE 引脚的设置。

寄存器地址	位	标志	默认值	描述
R8 GPIO Control	2: 0	GPIO1SEL	000	CSB/GPIO1 引脚功能选择： 000=输入（CSB/插座检测：依赖于 MODE 设置） 001=保留 010=温度可以 011=模拟消声有效 100=PLL 时钟输出 101=PLL 锁定 110=逻辑 1 111=逻辑 0
	3	GPIO1POL	0	GPIO 极性反转 0=不反转 1=反转
	5: 4	OPCLKDIV	00	PLL 输出时钟标度比 00=除以 1 01=除以 2 10=除以 3 11=除以 4

注意：如果模式时 3 线模式，CSB/GPIO 应该用作一个 CSB 输入无论 GPIO1SEL 位如何。

输出开关选择（插座检测）

当芯片被配置成 2 线模式，CSB/GPIO1 引脚可以用作一个开关的控制输入，自动的禁止一个输出设备而使能另一个。L2/GPIO2 和 R2/GPIO3 引脚也可以用作这样目的。比如，当一个耳机插入一个插座孔，它会禁用扬声器（举例来说，当检测到耳机插入时开关从与另一个设备连接转换到耳机插孔）。

GPIO 引脚有一个内部的反跳电路，这种模式可以防止由于输入干扰输出被多次使能。这个反跳电路的时钟是周期为 2 的 21 次方的 MCLK 的缓慢时钟。

注意 GPIOPOL 位与插座检测无关，它是用来检测那个引脚被使用。

输出开关的开/关是完全由控制者控制。每一个输出，OUT1、OUT2、OUT3 和 OUT4 都有两个联合的使能，OUT1_EN_0、OUT2_EN_0、OUT3_EN_0 和 OUT4_EN_0 是输出使能信号，当插座检测选择引脚是逻辑 0 时使用；OUT1_EN_1、OUT2_EN_1、OUT3_EN_1 和 OUT4_EN_1 是输出使能信号，当插座检测选择引脚是逻辑 1 时使用。

与输出使能类似，VMID 也可以通过 OUT3 驱动。VMID 输出可以被配置成开/关依赖于 VMID_EN_0 和 VMID_EN_1 插座检测输入的极性。

插座检测使能如下：

所有 OUT_EN 信号都有一个与门的功能，它们和正常的使能信号一起作用。当输出信号正常的使能，选择插座检测使能设置为 0，它会改变输出为关。如果正常的使能是关的，选择插座检测对与门没影响。

在插座检测期间，如果使用者想无论插座是否有插入输出都不改变，那么两个 JD_EN 也就是 JD_EN0 和 JD_EN1 都应该设置为 0000。

VMID_EN 信号有一个或门的功能，它和正常的使能一起作用。如果当插座检测使能而 VMID_EN 信号对正常的性能没影响，JD_EN0 和 JD_EN1 应该设置为 0。

如果插座检测不使能，输出使能的默认值全是 1，允许输出通过正常的输出使能如正常一样控制。类似地 VMID_EN 信号默认值是 0，允许 VMID 通过正常的使能控制驱动。

寄存器地址	位	标志	默认值	描述
R9 GPIO control	5: 4	JD_SEL	00	插座检测引脚选择 00=GPIO1 01=GPIO2 10=GPIO3 11=保留
	6	JD_EN	0	插座检测使能 0=不使能 1=使能
	8: 7	JD_VMID	00	[7]VMID_EN_0 [8]VMID_EN_1
R13	3: 0	JD_EN0	0	当选择插座检测输入为 0 时输出使能 [0]=OUT1_EN_0 [1]=OUT2_EN_0 [2]=OUT3_EN_0 [3]=OUT4_EN_0

	7: 4	JD_EN1	0	当选择插座检测输入为 1 时输出使能 [4]=OUT1_EN_1 [5]=OUT2_EN_1 [6]=OUT3_EN_1 [7]=OUT4_EN_1
--	------	--------	---	--

控制接口

控制模式选择和 2 线模式地址

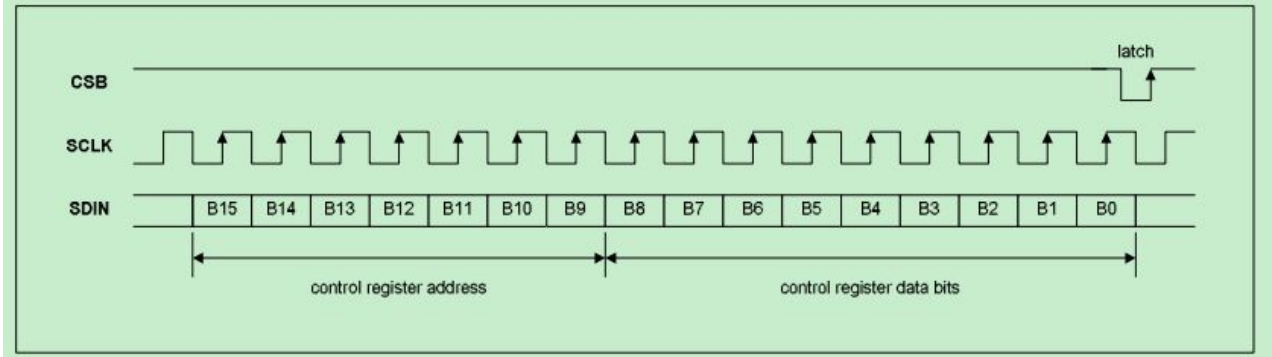
控制接口可以操作为 3 线或者 2 线微处理器接口，MODE 引脚确定 2 线或者 3 线模式。

WM8978 通过一个串行控制接口写入寄存器控制。一个控制字包括 16 位，开始的 7 位是地址位，用来选择存取的寄存器；剩下的 9 位是寄存器数据，每个不同的寄存器控制都有相应的 9 位。

MODE	寄存器模式
低	2 线
高	3 线

3 线串行控制模式

在 3 线模式，SCLK 时钟的每一个上升沿与 SDIN 引脚的数据位成为一体。CSB/GPIO1 引脚的一个上升沿锁存由最近的 16 位组成的完整的控制字。



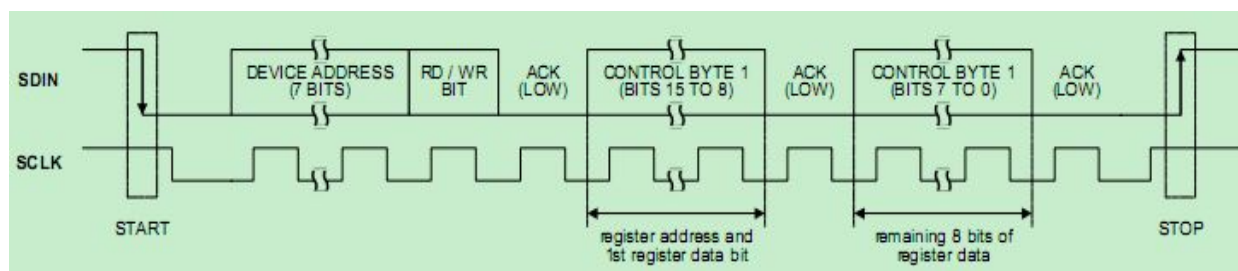
2 线串行控制模式

WM8978 支持通过 2 线串行总线实行软件控制，许多的设备都可以通过同样的总线控制，每一个设备都有唯一的 7 位的设备地址（WM8978 每一个寄存器都有不同的地址）。

WM8978 的 2 线模式只能操作在从属模式，当 SCLK 为高电平时操作者通过发送 SDIN 由高转低的转换预示数据传送的开始，它预示着一个设备地址和一个数据会跟在后面。作用于 2 线总线的所有设备都响应这个开始条件同时接下来的 8 位数据（7 位地址+读/写位，MSB 开头）在 SDIN 上移位。如果接收到的地址与 WM8978 的地址匹配，那么 WM8978 在下一个时钟脉冲拉低 SDIN。如果该地址无法识别，或者 R/W 位为“1”，仅仅运行在写模式，WM8978 恢复到闲置状态并等待下一个开始条件和有效地址。

在写期间，一旦 WM8978 接收到公认的正确地址，操作者就会送控制数据开始的字节（B15 到 B8，也就是 WM8978 寄存器地址加上寄存器数据的第一位）。WM8978 通过在下一个时钟脉冲拉低 SDIN 以承认开始数据字节。操作者发送控制数据的第二部分字节组（B7 到 B0，也就是寄存器数据剩下的 8 位），WM8978 再次拉低 SDIN 承认。

当 SCLK 为高电平时 SDIN 由低到高的转换预示着重发送已完成。在一个完整的次序后 WM8978 恢复到闲置状态并等待下一个开始条件。如果在数据传送期间次序外的任何一点检测到一个开始或者结束条件（也就是当 SCLK 为高电平时改变 SDIN），芯片跳到闲置状态。



2 线模式下，WM8978 的固定地址为 0011010。

芯片复位

WM8978 可以通过写一个任何的值到软件复位寄存器（地址为 0 hex）被复位，这会导致所有的寄存器值都会被复位到它们的默认值。另外有一个 Power-On Reset（POR）电路，当这个设备上电时保证寄存器被复位到它们的默认值。

电源

WM8978 用到 4 个单独的电源：

AVDD 和 AGND：模拟电源，为除了扬声器输出和单声道输出驱动外的所以模拟功能供电。AVDD 的范围是 2.5V 到 3.6V，对总功耗（除了耳机的功耗）影响最大。一个大的 AVDD 可以轻微的改善音频质量。

SPKVDD 和 SPKGND：耳机和扬声器电源，为扬声器和单声道输出驱动供电。SPKVDD 的范围是 2.5V 到 5V，SPKVDD 可以依赖 AVDD，但它需要单独布线和需要耦合电容去抑制谐波失真。通过一个大的 SPKVDD，可以以轻度失真达到耳机和扬声器高声输出效果。如果 SPKVDD 低于 AVDD，输出信号可能会被省略。

DCVDD：数字核心电源，为除了音频和控制接口外的所有数字功能供电。它的范围是 1.62V 到 3.6V，并且对音频质量没影响。DCVDD 的回路是 DGND，是和 DBVDD 共用的。

DBVDD 的范围是 1.8V 到 3.6V。

4 个电源可以用一个相同的电源电压，不管如何数字和模拟电源在电路板上应该单独的布线和退耦，以确保数字开关的噪声对模拟信号的线路没影响。

推荐的上电/断电顺序

为了尽可能的减少输出的弹出式噪声和“滴答”噪声，推荐芯片以一个控制序列上电。

除此之外，当改变 PGA 音量时推荐使用零交叉功能。

电源管理

通过减少过采样率节省电能

ADC 和 DAC 数字滤波器操作的默认模式是 64x 的过采样模式。在 ADCOSR 和 DACOSR 的控制下，过采样率可以被加倍。与 128x 相比 64x 过采样会导致轻微地减弱声音的性能，但芯片的功耗会减少

寄存器地址	位	标志	默认值	描述
R10 DAC control	3	DACOSR128	0	DAC 过采样率选择 0=64x（最低功耗） 1=128x（最好的信噪比）
R14 ADC control	3	ADCOSR128	0	ADC 过采样率选择 0=64x（最低功耗） 1=128x（最好的信噪比）

VMID

除非 VMID 使能，否则模拟部分不会工作。VMID 串联的电阻的阻值和 VMID 引脚上退耦电容可以确定 VMID 电路的启动时间。

寄存器地址	位	标志	默认值	描述
R1 Power management 1	1: 0	VMIDSEL	00	参考串联到 VMID 引脚的阻值（确定启动时间） 00=关（开路） 01=75k Ω 10=300k Ω 11=5k Ω （最快的启动时间）

BIASEN

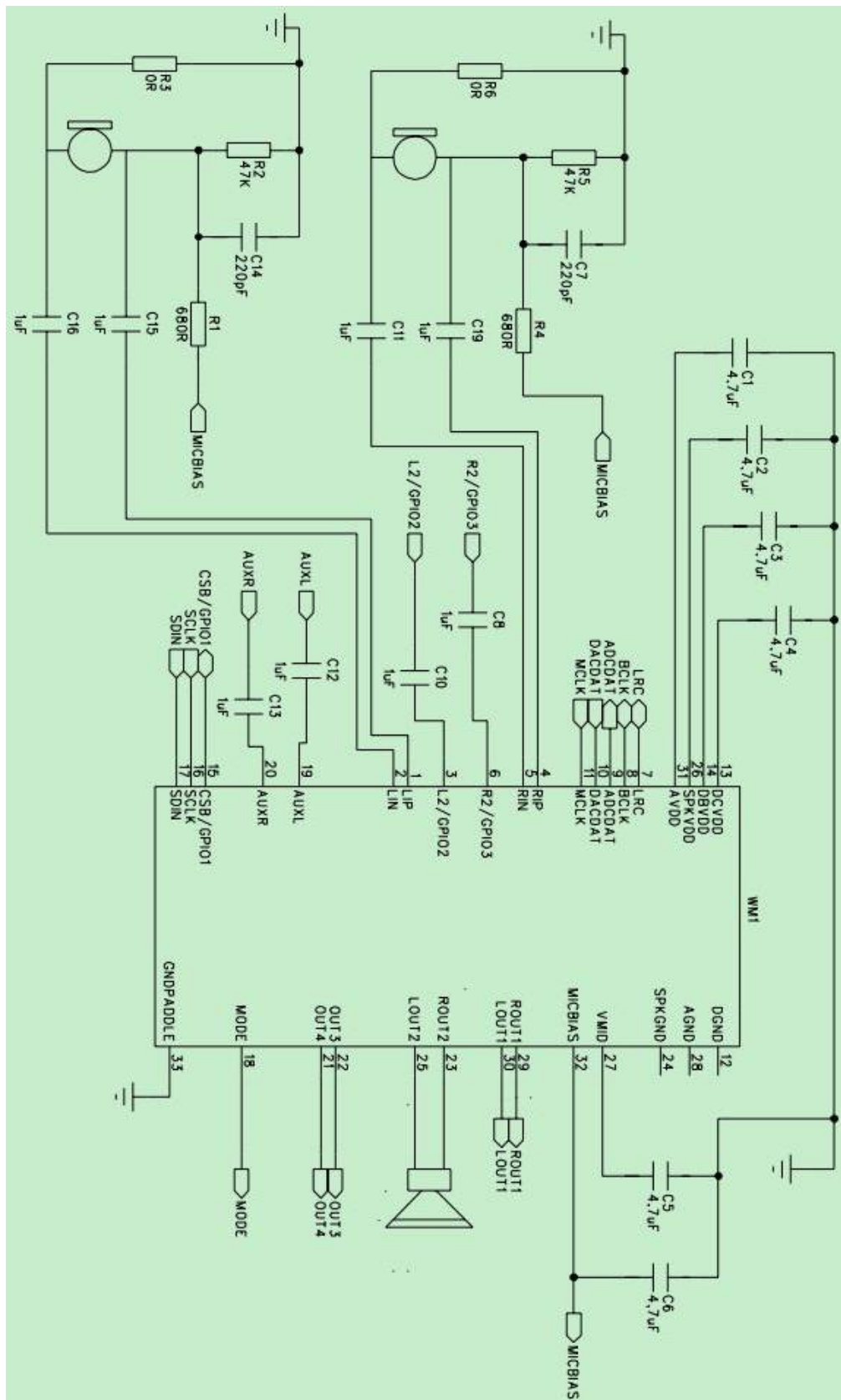
除非 BIASEN 使能，否则模拟放大器不工作。

寄存器地址	位	标志	默认值	描述
R1 Power management 1	3	BIASEN	0	模拟放大器偏置控制

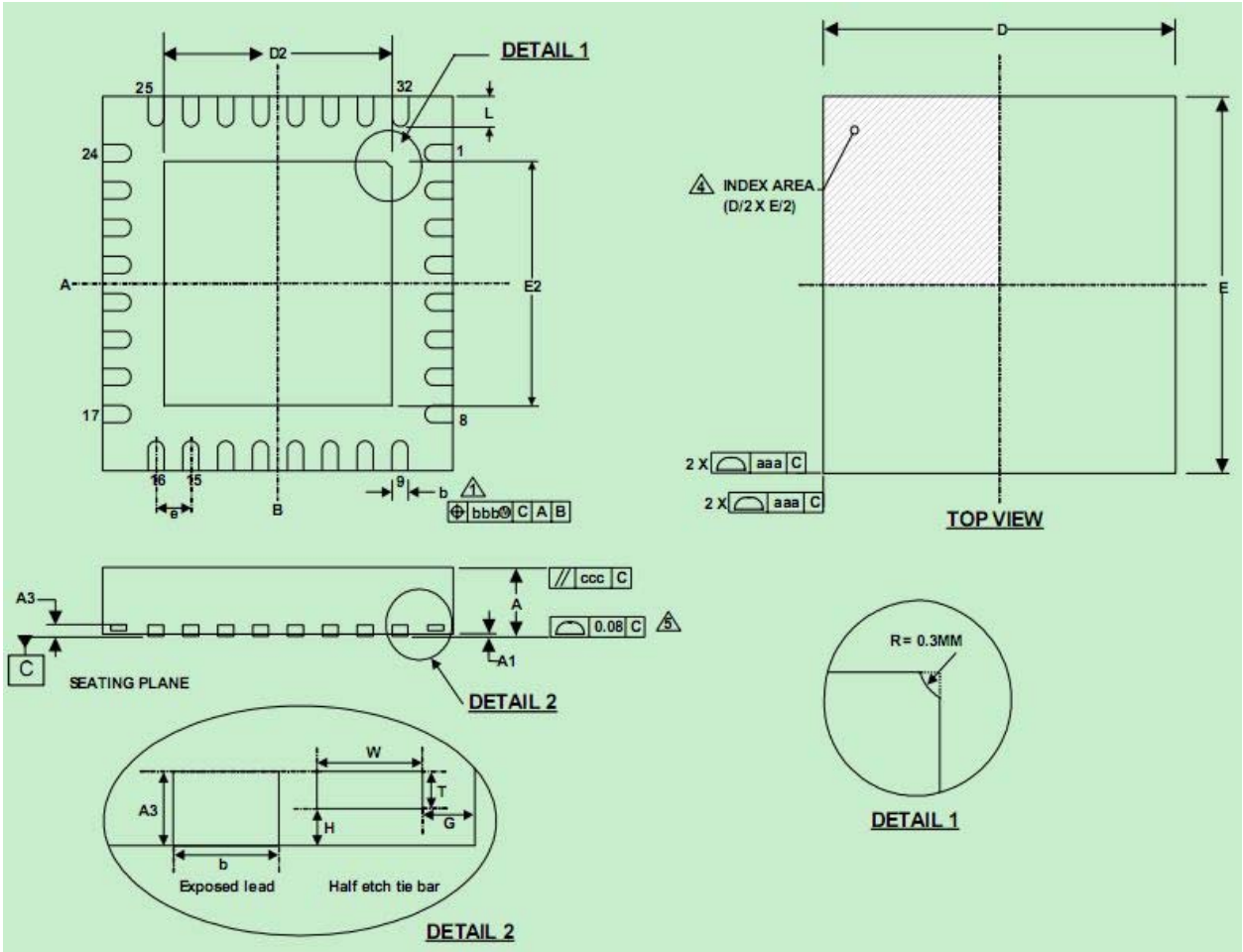
源电流估算

当 DAC 或者 ADC 使能，在 $f_s=48\text{kHz}$ （会被减弱在低采样率）时 DCVDD 的源电流估计大约是 4mA。当 PLL 使能时，额外的 DCVDD 会有 700 微安的源电流。

推荐应用



封装图



标志	尺寸 (mm)			
	最小	正常	最大	注意
A	0.8	0.9	1	
A1	0	0.02	0.05	
A3		参考 0.2		
b	0.18	0.25	0.3	1
D		5		
D2	3.3	3.45	3.55	2
E		0.5		
E2	3.3	3.45	3.55	2
e		0.5		
G		0.213		
H		0.1		
L	0.3	0.4	0.5	
T		0.1		
W		0.2		

整形公差和位置		
aaa	0.15	
bbb	0.1	
ccc	0.1	
参考	JEDEC, MO-220, VARIATION VHHD-5	

注意：

- 1、尺寸 b 应用于金属端口和端口尖端的标准是从 0.15mm 到 0.3mm。
- 2、适合 JEDEC, MO-220, VARIATION VHHD-5。
- 3、所有尺寸都是毫米级的。
- 4、端口 1 标示符和端口编号方式遵循 JEDEC 95-1 SPP-0 02. 协议。
- 5、暴露的散热片金属和端口共面。