

# 同济大学实验报告纸

学号: 2250420

软件工程专业2026届 5班 姓名 陈君 第 组 同组人员

课程名称 计算机组成原理 实验名称 总线基本实验

实验日期 2023 年 12 月 14 日

## 一、实验目的

1. 理解系统总线的工作方式
2. 掌握控制总线的功能和应用

## 二、实验设备

1. PC机一台

2.

## 三、实验原理

总线的概念: 总线是计算机各部件之间进行数据传输的公共通路。

计算机各部件挂接在外部总线发送信息, 但以上, 通过三态门控制

外部总线和CPU内总线之间通过三态门连接, 实现了内外总线的分

离和数据流向的控制。同一时刻只能有一个部件占用总线发送信息, 但

可以有多个部件通过总线接收信息。

### 总线连接方式

#### 单总线连接方式

CPU、主存和I/O设备同挂接在一条总线上。

结构简单, 易于扩展

高速的存储器与低速的I/O接口竞争总线, 影响存储器的读写速度, 数据传输效率受限制。

#### 双总线连接方式

单总线基础上增加一条CPU和主存之间的高速存储总线, 减轻系统总线负担

内存和外设之间仍然通过系统总线实现DMA操作, 必须经过CPU



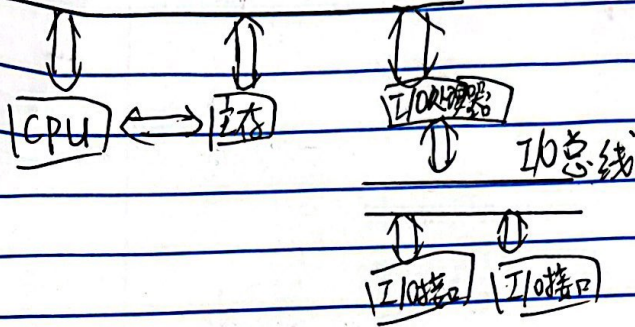
扫描全能王 创建



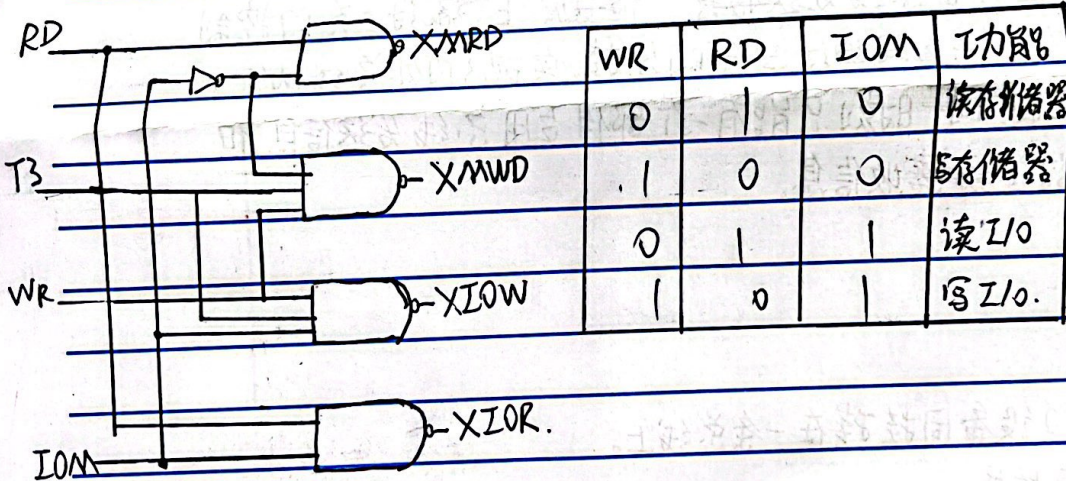
### 三总线连接方式

在双总线结构基础上, 增加 I/O 处理器  
统一管理各 I/O 接口, 大大提高传输效率。

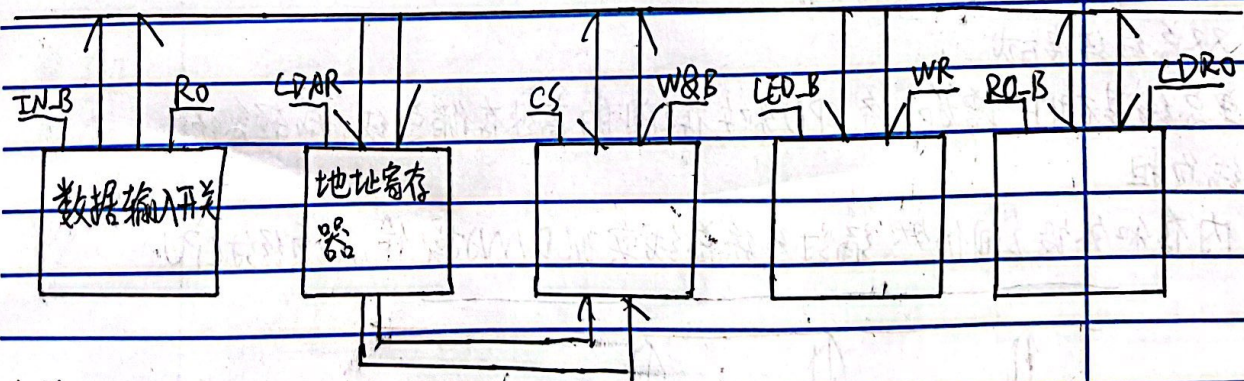
系统总线



### 读写控制逻辑原理图



### 总线实验原理图



文字描述在下一页





# 学号: 2250420. 同济大学实验报告纸

软件工程 专业 2026 届 5 班 陈君 姓名 第 组 同组人员

课程名称 计算机组成原理实验 实验名称 总线基本实验 实验日期 2023 年 12 月 14 日

## 一、文字描述

将数据输入开关、地址寄存器 AR, 存储器 RAM, 数码管显示 LED R0 寄存器这些设备挂至总线上。这些设备都需要有三态输出控制, 有各种控制信号比如 IN-B, RD, LDAR, CS, WB&R 等信号控制设备到总线的输出与读取

## 二、控制信号

### 四、实验步骤

R0-B: 置 1 时, R0 寄存器输出关闭

置 0 时 R0 寄存器输出打开

LDRO: 置 1 时, R0 寄存器输出关闭

置 0 时, R0 寄存器输出打开

LDAR: 置 1 时 允许访问地址寄存器

置 0 时 不允许访问地址寄存器

## 四、实验步骤

1. 按照 PPT 上的接线连接。

2. 对 MEM 进行读操作 (WR=0, RD=1, IOM=0)

① 对 MEM 进行写操作 (WR=1, RD=0, IOM=0)

② 对 I/O 进行读操作 (WR=0, RD=0, IOM=1)

④ 对 I/O 进行写操作 (WR=1, RD=0, IOM=1)

3. 基本输入输出功能的总线接口实验

具体流程:

IN 单元 R0-B LDRO WR RD ZOM LDAR

① 输入设备将一个数打入 R0 寄存器

011H 1 1 0 1 1 0

② 输入设备将另一个数打入地址寄存器

01H 1 0 0 1 1 1



扫描全能王 创建



IN ROB LPRO WR RD ZOM LDAR

③ 将 R0 寄存器中的数写入当前地址的存储器中  $\rightarrow 00110000$

④ 将当前地址的存储器中的数用LED数码管显示。

① INPUT 01H → AR

在电脑上显示的图像为:

① IN单元的IH数据流入R<sub>n</sub>

② IN单元的01H数据流入AR.

③ AR地址添入MEM, MEM显示11H

④ MEM 中的 11H 流入 OUT. 数码管显示数字.

思考题:

不能直接交换, 因为 I/O 信号的存在一次只能对 I/O 设备或 MM 中的一个进行读写操作。

### 实验小结:

这次的单片机组成原理课我收获颇丰,我理解了系统总线的工作方式,掌握了控制总线的功能和应用。在实验课的理论部分我学到了多种总线架构方式,由于不同设备读取、写输出数据的速度不同,增加多条总线可以提高数据传输的效率。在实验的实践环节,我通过电脑软件看到了数据的具体流向,印象深刻。在进行单节拍运行时,我手动调整各个控制信号,加深了我对各个信号的理解,总的来说这次实验课收获颇丰。

