

同济大学实验报告纸

软件工程 专业 2026 届 5 班 陈君 姓名 第 组 同组人员
课程名称 计算机组成原理 实验名称 计数器实验 实验日期 2023 年 10 月 26 日

一、实验目的.

1. 理解掌握集成计数器工作原理.
2. 掌握任意进制计数器的设计方法.

二、实验设备.

1. 数字逻辑实验系统
2. 74LS00-2 输入端四与非门
3. 74LS90-异步二-五-十进制计数器
4. 74LS161-同步四位二进制计数器

三、实验原理.

计数器是用来累计电路输入脉冲个数的时序电路. 在计数功能的基础上计数器还可以实现计时、定时、分频等多种功能. 计数器的电路结构中包含有触发器.

计数器按照脉冲的输入方式可分为同步计数器和异步计数器.

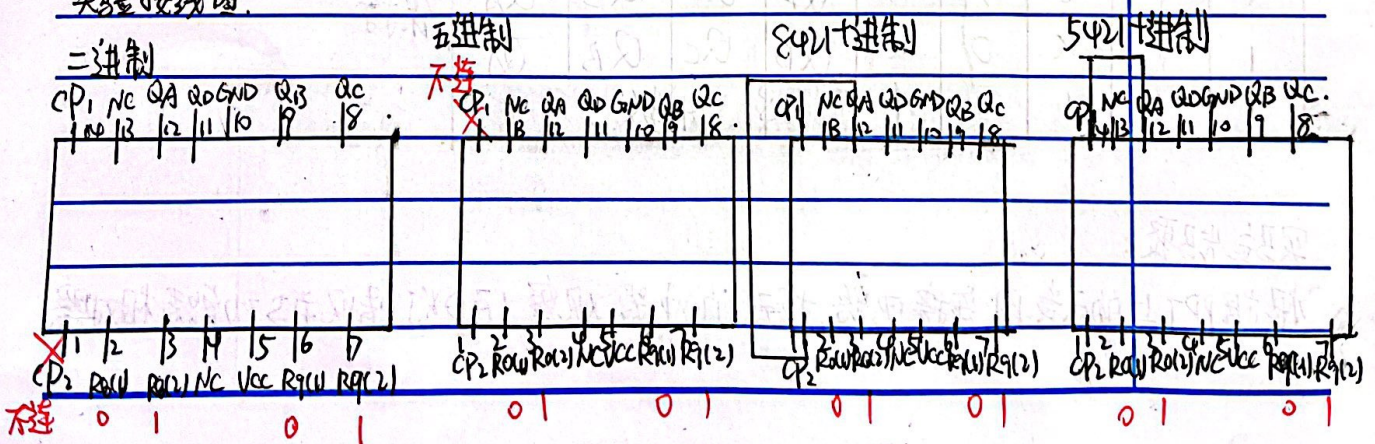
同步计数器 时钟脉冲接到所有的 CP 端, 各触发器的翻转是同时发生的.

异步计数器 时钟脉冲不是接到所有的 CP 端, 一部分触发器的 CP 端接收其他触发器的输入, 翻转不同步进行.

四、实验步骤.

实验 1: 74LS90 计数器的功能验证.

实验接线图.



74LS90逻辑功能表.

$S_9(1)$	$S_9(2)$	$R_0(1)$	$R_0(2)$	CP_1	CP_2	Q_D	Q_C	Q_B	Q_A
1	1	0	X	X	X	1	0	0	1
1	1	X	0	X	X	1	0	0	1
0	X	1	1	X	X	0	0	0	0
X	0	1	1	X	X	0	0	0	0
				CP	0	二进制(Q_A)			
$S_9(1) \cdot S_9(2) = 0$				0	CP	五进制($Q_D C_B$)			
$R_0(1) \cdot R_0(2) > 0$				CP	Q_A	8421十进制($Q_D C_B A$)			
				Q_A	CP	5421十进制($Q_D C_B A$)			

> 置1

> 清零

> 计数

实验步骤:

根据PPT上的示意图连接电路,按动脉冲器观察LED灯情况.

实验2: 74LS161计数器功能验证.

逻辑功能表:

CR	LD	EP	ET	CP	Q_D	Q_C	Q_B	Q_A
0	X	X	X	X	0	0	0	0
1	0	X	X	↑	D	C	B	A
1	1	0	X	X	Q_D	Q_C	Q_B	Q_A
1	1	X	0	X	Q_D	Q_C	Q_B	Q_A
1	1	1	1	↑	计数			

异步清零

同步预置数

保持

实验步骤:

根据PPT上的示意图连接电路,按动脉冲器观察LED灯情况并与功能表相对照.



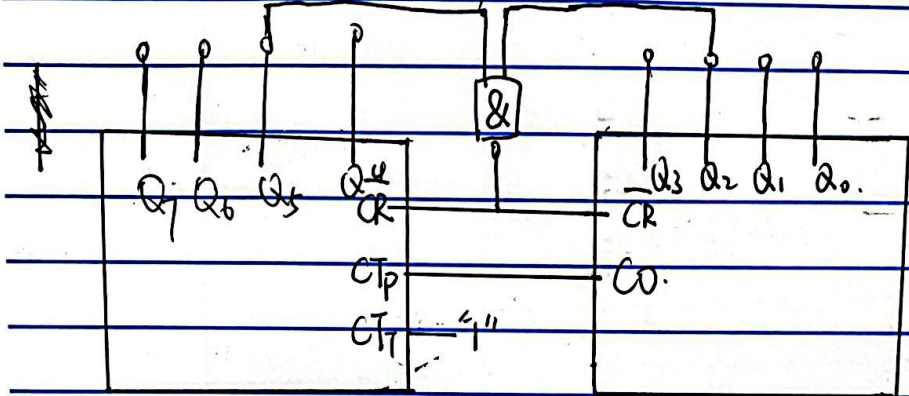
同济大学实验报告纸

软件工程 专业 2026届 5 班 陈君 姓名 第 组 同组人员

课程名称 计算机组成原理实验 实验名称 计数器实验 实验日期 2023 年 10 月 26 日

实验三：构成任意进制计数器。

36进制计数器。(74LS161)



工作原理：当 CP 输入小于 16 次数时，CO 为 0，∴ 第二块芯片 CTp = 0 CTt = 1 处于保持状态全部输出为 0，当 CP = 16 时，CO 为 1 ∴ 第二块芯片收到一个有效脉冲 Q4 = 1，而 Q3 = Q2 = Q1 = Q0 = 0，完成进位，同理由此 CO 为 0，第二块芯片处于保持状态。当 CP 输入达到 32 次时同理 Q5 = 1 Q4 = 0 然后进入保持状态，当 CP = 36 次时，Q2 = 1 Q5 = 1 此时与非门输出 0 到 CR 实现置 0。



扫描全能王 创建

实验小结:这周的实验课我收获颇丰。在课堂上我学习到了理论知识,理解掌握了集成计数器的工作原理,掌握了任意进制计数器的设计方法。实验操作中我实际操作了用74LS161芯片和74LS90芯片制成几种进制的计数器,同时我也在实际操作过程中掌握了芯片的构造。在第三个实验中,我将两块161芯片级联设计出了36进制的计数器,在设计的过程中加强了我对电路的认识,同时也收获得了成就感。

