1. 填空题(每空1分，共30分)
2. 嵌入式操作系统的内核构成包括：  **任务管理**  、  **时间管理**  、 **中断服务处理**  。
3. 嵌入式系统的设计可以分成  **识别需求** 、  **提出解决方案**  、  **执行项目**  和 **结束项目**  四个阶段。
4. 嵌入式系统是以  **应用** 中心，以计算机技术为基础，软件硬件 **可裁剪** ，适应应用系统对功能、可靠性、成本、体积、功耗严格要求的 **专用** 计算机系统。
5. Boot loader主要功能是： **系统初始化** 、 **加载** 和 **运行内核程序** 。
6. 微处理器有两种总线架构，使用数据和指令使用同一接口的是 **冯诺伊曼**  ，分开的指令和数据接口、取指和数据访问可以并行进行的是  **哈弗结构**  。
7. ARM微处理器有\_**七\_**种工作模式，它们分为\_**\_\_非特权模式\_**\_、 \_**\_特权模式**  两类。其中用户模式属于\_**\_\_\_非特权模式\_**\_\_。
8. ARM处理器中CPSR和SPSR的中文名称分别为： **程序状态寄存器** 和 **程序状态保存寄存器** 。
9. 通常嵌入式系统开始启动时，将存有启动代码的Nor Flash地址空间映射到 **0x00000000** 。嵌入式系统的中断向量和异常向量表在启动时也从0x00000000存放。因为Flash ROM的读出速度慢，因此需要采用 **地址重映射** 把SDRAM地址空间迁移到0地址开始处，把Flash ROM的地址空间迁移到 **系统存储器** 的高端地址。
10. ARM微处理器复位后，PC（R15）的地址通常是  **0X0**  ，初始的工作模式是 **Supervisor 。**
11. 微处理器是整个系统的核心，通常由3大部分组成： **控制** 单元、**算术逻辑**  单元和  **寄存器** 。
12. RISC采用  **Load/Store**  结构，有助于  **减少指令格式** ，统一存储器访问方式
13. 目前使用的嵌入式操作系统主要有  **WinCE**  、  **Symbian**  、 **Nucleus**  、 **μCOSII**  、  **Linux**  。
14. 冯诺依曼体系结构的特点之一是系统内部  **数据和指令**  都存储在统一存储器中，而哈佛结构则是  **分开储存**  。
15. 异常向量是异常服务程序的入口，在某些ARM的应用中，允许异常向量的位置由32位地址空间低端的正常位置，既**0x00000000~0x0000001C**，移到地址空间高端的另一地址范围**0xFFFF0000~0xFFFF001C**。这些改变后的地址位置称为高端向量。目标系统可通过  **输入硬件** 配置来选择是使用正常向量还是高端向量。
16. ARM指令集和Thumb指令集分别是  **32**  和  **16** 位的。
17. 总线定时方式有三种，分别为 **同步** 定时、 **异步** 和半同步定时。

**二、选择题（在备选答案中有一个或多个是正确的，将它选出填入空格中，每小题2分，共20分）**

**1．下列描述不属于RISC计算机的特点的是\_\_\_\_\_C\_\_\_\_\_**\_。

A．流水线每周期前进一步。 B．更多通用寄存器。

C．指令长度不固定，执行需要多个周期。

D．独立的Load和Store指令完成数据在寄存器和外部存储器之间的传输。

**2、存储一个32位数0x2168465到2000H～2003H四个字节单元中，若以大端模式存储，则2000H存储单元的内容为\_\_\_\_\_\_D\_\_\_\_\_\_\_\_。**

A 0x21 B 0x68 C 0x65 D 0x02

**3．嵌入式系统最小硬件系统包括 A B E 。**

A.时钟系统 B.供电系统（电源） C.存储器系统

D.调试测试接口 E.复位及其配置系统

**4、在ARM处理器中，\_\_\_\_\_\_A\_\_\_\_\_寄存器包括全局的中断禁止位，控制中断禁止位就可以打开或者关闭中断。**

A．CPSR B．SPSR C．PC D．IR

**5、μCOS-II操作系统属于\_\_\_\_B\_\_\_\_\_\_\_。**

A、顺序执行系统 B、占先式实时操作系统

C、非占先式实时操作系统 D、分时操作系统

**6、在下列ARM处理器的各种模式中，\_\_\_\_\_D\_\_\_\_\_\_\_模式有自己独立的R8-R14寄存器。**

A、系统模式(System) B、终止模式(Abort)

C、中断模式(IRQ) D、快中断模式(FIQ)

**7、下面异常中，优先级最高的是\_\_\_\_A\_\_\_\_\_\_\_。**

A.复位 B.预取中止 C.FIQ D. IRQ

**8、嵌入式系统组成一般由\_\_\_\_\_A B C D\_\_\_。**

A．嵌入式微处理器 B．嵌入式操作系统

C．嵌入式应用软件 D．外围设备 E．寄存器

**9、ARM处理器的工作模式中属于异常模式的有\_\_ C D E\_\_\_。**

A．用户模式usr B．系统模式sys

C．外部中断模式irq D．中止模式abt E．快速中断模式fiq

**10、在复杂的嵌入式系统中，存储器系统的组织结构按作用可以划分为\_A B C D\_。**

A.寄存器 B.cache C.主存储器 D.辅助存储器

**11、关于ARM处理器的异常的描述不正确的是 C 。**

A．复位属于异常 B．除数为零会引起异常

C．所有异常都要返回 D．外部中断会引起异常

**12、下面指令执行后，改变R1寄存器内容的指令是 D 。**

  A．TST R1，#2  B．ORR  R1，R1，R1

C．CMP R1，#2    D．EOR  R1，R1，R1

**13、µClinux与标准Linux最大的区别在于 B** 。

A．文件系统 B．内存管理

C．任务调度算法 D．应用开发模式

**14、寄存器R15除可做通用寄存器外，还可以做 A 。**

A．程序计数器 B．链接寄存器

C．栈指针寄存器 D．基址寄存器

**15、下列ARM核中， A 是冯⋅诺伊曼架构。**

A．ARM7 B．ARM11 C．ARM9 D．ARM10 E．Cortex-M3

**16、嵌入式系统软件的要求与台式通用计算机有所不同，其特点主要有 ACD 。**

A．软件要求固态化存储 B．用面向过程的语言进行编程

C．软件代码要求高效率、高可靠性； D．系统软件(OS)有较高的实时性要。

**三、简答题（共50分)**

**1．当异常产生，处理器进入一个异常程序、退出异常时需进行哪些操作？（7分）**

答：当一个异常出现以后，处理器在处理进入异常和退出异常时会分别执行以下几步操作：

1） 进入异常

（1）把断点处的下一条指令的地址保存到相应的R14寄存器中。

（2）把状态寄存器CPSR的值复制到相应的SPSR寄存器中，以保存断点处的状态。

（3）根据异常模式，把CPSR寄存器的模式位M[4:0]设置成对应的值。

（4）自动使PC指向相关的异常向量，从该向量地址处取一条指令进行执行。

2） 退出异常

（1）将 保存在R14寄存器的值再回送到PC中。

（2）再将SPSR寄存器的值送回到CPSR寄存器中。

（3）对中断禁止位标志进行清除。

**2．ARM核中什么寄存器用于存储PC？R13通常用来存储什么？R14通常用来存储什么?**

答：存储PC：R15程序计数器

寄存器R13：保存堆栈指针SP

寄存器R14：用作子程序链接寄存器，也称为LR ，用以保存返回地址。

**3． 简述NAND Flash和NOR Flash的特点？（7分）**

答：NOR和NAND是现在市场上两种主要的非易失闪存技术。。

1） NAND Flash特点

（1）以页为单位进行读和编程操作，1页为256或512B（字节）；

（2）以块为单位进行擦除操作，1块为4K、8K或16KB。具有快编程和快擦除的功能，器块擦除时间为2ms；

（3）数据、地址采用同一总线，实现串行读取；

（4）随机读取速度慢；

（5）芯片尺寸小，引脚少，是位成本（bit cost）最低的固态存储器；

（6）芯片包含有失效块，其数目最大可达到3~35块（取决于存储器密度）。失效块不会影响有效块的性能，但设计者需要将失效块在地址映射表中屏蔽起来。

2）NOR Flash特点

（1）程序和数据可存放在同一芯片上，拥有独立的数据总线和地址总线，能快速随机读取，允许系统直接从Flash中读取代码执行，而无需先将代码下载到RAM中再执行；

（2）可以单字节或单字编程；

（3）不能单字节擦除，必须以块为单位或对整片执行擦除操作；

（4）在对存储器进行重新编程之前需要对块或整片进行预编程和擦除操作。

**4．试说明** **看门狗Watchdog的作用和原理。（8分）**

答：watchdog一般是一个硬件模块，其作用是，在嵌入式操作系统中，很多应用情况是系统长期运行且无人看守，所以难免怕万一出现系统死机，那就杯具了，这时，watchdog就会自动帮你重启系统。

watchdog硬件的逻辑就是，其硬件上有个记录超时功能，然后要求用户需要每隔一段时间（此时间可以根据自己需求而配置）去对其进行一定操作，比如往里面写一些固定的值，俗称“喂狗”，那么发现超时了，即过了这么长时间还不给喂食，那就认为系统是死机了，出问题了，就得重启系统。

如果不禁用watchdog，那么就要单独写程序去定期“喂狗”，会很麻烦。毕竟此处另是去用uboot初始化必要的硬件资源和系统资源而已，完全用不到返个watchdog的机制。需要用到，那也是linux 内核跑起来了，是系统关心的事情，和uboot没有关系，所以肯定此处要去关闭watchdog（的reset功能）了。

**5．Boot Loader在嵌入式系统中主要起什么作用？完成哪些主要的工作？（7分）**

答：Boot Loader是在嵌入式系统复位启动时，操作系统内核运行前，执行的一段程序。

通过Boot Loader，初始化硬件设备，建立内存和I/O空间映射图，为最终加载操作系统内核调整好适当的系统软硬件环境。作用就是[系统初始化](http://zhidao.baidu.com/search?word=系统初始化&fr=qb_search_exp&ie=gbk)，分配内存，将应用代码从FLASH中导入内存，最后将运行指针指向这段代码，把控制权交给应用程序。

**6．简述IRQ异常处理过程。（7分）**

答：IRQ异常处理过程为：

（1）链接寄存器R14\_irq保存：被执行指令地址+4；

（2）状态寄存器SPSR\_irq保存：CPSR寄存器的内容；

（3）状态寄存器CPSR的位[4:0]=0b10010；

（4）CPSR位[5]清0，[6]位不变；

（5）CPSR位[7]置1；

（6）如采用大端配置，则PC=0xffff0018，否则PC=0x00000018。

**7．结合实际说明一下ARM的中断进入和返回的过程。（7分）**

答：1)中断的进入过程：

（1）将下一条指令的地址存入相应连接寄存器LR，以便程序在处理异常返回时能从正确的位置重新开始执行。

（2）将CPSR复制到相应的SPSR中。

（3）根据异常类型，强制设置CPSR的运行模式位。

（4）强制PC从相关的异常向量地址取下一条指令执行，从而跳转到相应的异常处理程序。也可以设置中断禁止位来阻止其他无法处理的异常嵌套。

2)中断的返回过程：

（1）将链接寄存器LR的值减去相应的偏移量后送到PC中。

（2）将SPSR复制回CPSR中。

（3）如果进入时设置了中断禁止位，那么清除该标志。

**8．简述Cortex-M3处理器的内部寄存器结构，并分别说明R13、R14、R15寄存器的作用**

答：Cortex-M3是一个 32位处理器内核，内部的数据路径是32位，寄存器是32位，存储器接口是32位。Cortex-M3采用了哈佛结构，拥有独立的指令总线和数据总线，可以让取指与数据访问并行不悖，Cortex-M3内部含有好几条总线接口，每条都为自己的应用场合优化过，并且它们可以并行工作，指令总线和数据总线共享同一个存储器空间。Cortex-M3处理器拥有 R0-R15 的寄存器组。

R13、R14、R15寄存器的作用分别为： R13保存堆栈指针SP； R14用作子程序链接寄存器（也称为LR），用以保存返回地址；R15（PC）用作程序计数器。

**9．Cortex-M3处理器采用中断方式控制I/O或部件操作时，其中断处理编程涉及哪些方面？**

答：中断处理编程涉及中断源（中断向量）、优先级、使能等几个方面。异常或者中断是处理器响应系统中突发事件的一种机制。当异常发生时，Cortex—M3通过硬件自动将编程计数器(PC)、编程状态寄存器(XPSR)、链接寄存器(LR)和R0～R3、R12等寄存器压进堆栈。在Dbus(数据总线)保存处理器状态的同时，处理器通过Ibus(指令总线)从一个可以重新定位的向量表中识别出异常向量，并获取ISR函数的地址，也就是保护现场与取异常向量是并行处理的。一旦压栈和取指令完成，中断服务程序或故障处理程序就开始执行。执行完ISR，硬件进行出栈操作，中断前的程序恢复正常执行。

**10．简述Cortex-M3处理器（如 LM3S3749芯片）存储空间是如何分配？（8分）**

答：Cortex-M3处理器内部地址空间为4G，其中，1GB地址空间用于支持外部存储器的链接，此部分被分成8个存储块，每块128MB。另外的空间有一小部分用于I/O端口或者部件的寻址，其他的地址空间没有用到。指令总线和数据总线共享同一个存储器空间（一个统一的存储器系统）。

**11．简述FIQ工作方式的特点？（7分）**

答：FIQ异常是由外部中断信号引起的。FIQ异常模式下有足够的私有寄存器，且支持数据传送和通道处理方式，从而当异常发生、进入异常服务时，可避免对私有寄存器保存的要求，减少进入异常或退出异常过程中的总开销。FIQ异常优先级高于IRQ异常。FIQ异常量杯放在所有异常的最后，这样是为了提高相应速度。