# DRV8320 CONTROLLER

## Tổng quan

Core DRV8320 Controller giao tiếp với driver DRV8320 điều khiển động cơ BLDC.

## Feature

* 4 channel cho phép điều khiển 4 IC Drv8320
* Hỗ trợ bù thời gian Deadtime của Mosfet
* PWM đối xứng, tạo tín hiệu ngắt ở trung tâm xung PWM
* 15 bit PWM
* Phát hiện lỗi mất realtime.
* Dừng phát xung ngay lập tức khi có lỗi (lỗi từ drv8320, quá dòng, quá áp…, nguồn báo lỗi từ bên ngoài core)

## Function Description

Sơ đồ khối core FIFO UART



### Avalon Interface

Module giao tiếp với CPU

### Khối 4xPWM

Tạo ra 4 xung PWM sử dụng chung sóng mang, mô tả trong hình dưới đây



Tại trung tâm của xung PWM, khối này sẽ phát ra 1 trigger thông báo ngắt cho CPU, đồng thời cập nhật giá trị duty. Giá trị duty cycle được giữ không đổi trong suốt một chu kỳ xung PWM.



Giá trị duty cycle được giữ không đổi trong suốt một chu kỳ xung PWM. Giá trị duty cycle set bởi CPU sẽ được lưu tạm vào bộ đệm và cập nhật vào thời điểm bắt đầu chu kỳ PWM tiếp theo.



Khi bắt đầu chu kỳ trích mẫu mới mà duty cycle không được cập nhật từ CPU, khối sẽ phát ra ngắt Realtime Error.

Ngắt Trigger có thể được cài đặt để khối tạo ngắt sau vài xung PWM thay vì chỉ một xung, điều này hữu ích khi cần tăng tần số PWM mà không muốn tăng chu kỳ lấy mẫu của bộ điều khiển.



Sóng mang được thể hiện bởi bộ đếm 15 bit, tần số cập nhật bộ đếm gọi là PWM\_BASE\_FREQ. Giá trị này cần được cài đặt phụ thuộc vào thời gian deadtime (on/off time và hold time của Mosfet). Core tự động bù deadtime bằng 1 clock PWM\_BASE.



### Khối Fixed\_to\_int

Khối này đổi giá trị thực của duty cycle sang giá trị đầu vào của khối 4xPWM.

Trong đó:

D: giá trị duty đầu vào của khối 4xPWM, định dạng số nguyên 15 bit

PWM\_hperiod: giá trị cài đặt chu kỳ PWM cho khối 4xPWM, định dạng số nguyên 15 bit

d: giá trị duty set bởi CPU, định dạng số thực dấu phẩy tĩnh 16 bit, không có phần nguyên, dải [-1,1). Giá trị âm tương ứng với việc đảo chiều quay của motor. Trong phần mềm, d có thể được biểu diễn bằng kiểu int\_16, với giá trị được tính theo biểu thức sau:

### Khối 3 phase Switching

Tạo tín hiệu điều khiển Ha, La, Hb, Lb, Hc, Lc từ xung PWM, đưa đến IC Drv8320, hỗ trợ 3 loại 6x PWM, 3xPWM, 1xPWM

### Khối Phase Detect

Phát hiện phase hiện tại dựa theo tín hiệu từ cảm biến Hall

### Khối Protection

Phát hiện tín hiệu nFault gửi từ IC Drv8320. Khối này cũng phát hiện các tín hiệu stop gửi đến từ các module giám sát khác. Khi có lỗi xảy ra, khối sẽ ngay lập tức dừng tín hiệu điều khiển đến IC Drv8320, qua đó dừng cấp nguồn cho Motor)

## Register Overview

### Control register (CR)

Offset: 0

Thanh ghi CR cho phép cấu hình hoạt động của core. Core chỉ được phép cấu hình khi trường EN = 0

|  |  |  |  |
| --- | --- | --- | --- |
| Register Field | Bit | Read/Write | Ý nghĩa |
| EN | 0 | RW | Enable hoạt động phát xung. Khi EN = 1, các hành động cấu hình sẽ bị bỏ qua |
| Filter\_level | 4:1 | R | Reserved |
| Protected\_en | 8:5 | R | Reserved |
| Drv\_0\_en | 9 | RW | Enable IC Drv8320 ở chanel 0 |
| Drv\_1\_en | 10 | RW | Enable IC Drv8320 ở chanel 1 |
| Drv\_2\_en | 11 | RW | Enable IC Drv8320 ở chanel 2 |
| Drv\_3\_en | 12 | RW | Enable IC Drv8320 ở chanel 3 |

### Trigger register (TR)

Offset: 1

Thanh ghi TR cho phép tạo các tín hiệu trigger đến các thành phần trong Core. Ghi giá trị 1 vào các trường trong thanh ghi này để trigger các tín hiệu tương ứng. Hành động ghi giá trị 0 bị bỏ qua.

|  |  |  |  |
| --- | --- | --- | --- |
| Register Field | Bit | Read/ Write | Ý nghĩa |
| U\_valid | 0 | W | Thông báo cho core biết giá trị duty đã được cập nhật, ghi 1 vào trường này cũng sẽ xóa cờ MESUREMENT\_PENDING |
| Reset | 6 | W | Reset hoạt động của Core |

### Interrupt Enable Register (IE)

Offset: 2

Thanh ghi IE cho phép Enable các ngắt. Ghi giá trị 1 vào các trường trong thanh ghi này để cho phép ngắt, ghi 0 để xóa ngắt.

|  |  |  |  |
| --- | --- | --- | --- |
| Register Field | Bit | Read/ Write | Ý nghĩa |
| Realtime\_err | 0 | RW | ngắt Realtime Error. Xảy ra khi bộ điều khiển không kịp tính toán được giá trị điều khiển giữa 2 nhịp lấy mẫu |
| MEA\_TRIG | 1 | RW | ngắt MEA\_TRIG. Báo cho phần mềm bắt đầu một chu kỳ mới của bộ điều khiển |
| STOP\_0 | 2 | RW | ngắt STOP\_0. Xảy ra khi module giám sát phát hiện lỗi ở motor channel 0 |
| STOP\_1 | 3 | RW | ngắt STOP\_1. Xảy ra khi module giám sát phát hiện lỗi ở motor channel 1 |
| STOP\_2 | 4 | RW | ngắt STOP\_2. Xảy ra khi module giám sát phát hiện lỗi ở motor channel 2 |
| STOP\_3 | 5 | RW | ngắt STOP\_3. Xảy ra khi module giám sát phát hiện lỗi ở motor channel 3 |
| FAULT\_0 | 6 | RW | ngắt FAULT\_0. Xảy ra khi tín hiệu nFault từ IC Drv8320 channel 0 ở mức tích cực |
| FAULT\_1 | 7 | RW | ngắt FAULT\_1. Xảy ra khi tín hiệu nFault từ IC Drv8320 channel 1 ở mức tích cực |
| FAULT\_2 | 8 | RW | ngắt FAULT\_2. Xảy ra khi tín hiệu nFault từ IC Drv8320 channel 2 ở mức tích cực |
| FAULT\_3 | 9 | RW | ngắt FAULT\_3. Xảy ra khi tín hiệu nFault từ IC Drv8320 channel 3 ở mức tích cực |

### FLAG Register (FLAG)

Offset: 3

Thanh ghi trạng thái hoạt động của Core. Các trường thông báo lỗi trong thanh ghi được phép xóa bằng cách ghi giá trị 1.

|  |  |  |  |
| --- | --- | --- | --- |
| Register Field | Bit | Read/ Write | Ý nghĩa |
| Realtime\_err | 0 | RW | Xảy ra khi bộ điều khiển không kịp tính toán được giá trị điều khiển giữa 2 nhịp lấy mẫu .  Set by hardware, Clear by Software |
| MEA\_TRIG | 1 | RW | Báo cho phần mềm bắt đầu một chu kỳ mới của bộ điều khiển.  Có 2 cách xóa cờ này:   * Ghi 1 vào trường U\_valid của thanh ghi TR * Ghi 1 vào chính trường này |
| STOP\_0 | 2 | R | Báo trạng thái module giám sát phát hiện lỗi ở motor channel 0 |
| STOP\_1 | 3 | R | Báo trạng thái module giám sát phát hiện lỗi ở motor channel 1 |
| STOP\_2 | 4 | R | Báo trạng thái module giám sát phát hiện lỗi ở motor channel 2 |
| STOP\_3 | 5 | R | Báo trạng thái module giám sát phát hiện lỗi ở motor channel 3 |
| FAULT\_0 | 6 | R | Báo trạng thái tín hiệu nFault từ IC Drv8320 channel 0 ở mức tích cực |
| FAULT\_1 | 7 | R | Báo trạng thái tín hiệu nFault từ IC Drv8320 channel 1 ở mức tích cực |
| FAULT\_2 | 8 | R | Báo trạng thái tín hiệu nFault từ IC Drv8320 channel 2 ở mức tích cực |
| FAULT\_3 | 9 | R | Báo trạng thái tín hiệu nFault từ IC Drv8320 channel 3 ở mức tích cực |

### Trigger\_Rate Register

Offset: 4

Thanh ghi cài đặt tốc độ phát tín hiệu ngắt MEA\_TRIG.

|  |  |  |  |
| --- | --- | --- | --- |
| Register Field | Bit | Read/ Write | Ý nghĩa |
| Rate | 5:0 | RW | Phát tín hiệu ngắt sau một số lượng “Rate” xung PWM |

### PWM\_PRES Register

Offset: 5

Thanh ghi cài đặt tần số PWM\_BASE.

|  |  |  |  |
| --- | --- | --- | --- |
| Register Field | Bit | Read/ Write | Ý nghĩa |
| pres | 15:0 | RW | Cài đặt tần số PWM\_BASE. Giá trị pres được tính bằng  Trong đó:  F\_clk: là tần số hoạt động của core  F\_PWMBASE: giá trị PWM\_BASE\_FREQ |

### PWM\_HPERIOD Register

Offset: 6

Thanh ghi cài đặt tần số PWM.

|  |  |  |  |
| --- | --- | --- | --- |
| Register Field | Bit | Read/ Write | Ý nghĩa |
| Hperiod | 15:0 | RW | Cài đặt tần số PWM, giá trị hperiod tương ứng với một nửa chu kỳ của xung PWM. |

### MODEx Register

Thanh cài đặt chế độ hoạt động của IC Drv8320. (Lưu ý rằng chế độ hoạt động của Drv8320 phụ thuộc vào cấu hình trên mạch phần cứng, giá trị của thanh ghi này không làm thay đổi chế độ hoạt động của IC). Cài đặt giá trị trong thanh ghi MODEx giúp cho khối điều khiển 3 phase switching xuất xung phù hợp với cấu hình phần cứng)

Có 4 thanh ghi MODEx: MODE0, MODE1, MODE2, MODE3 tương ứng với 4 channel 0, 1, 2, 3.

|  |  |
| --- | --- |
| Thanh ghi | Offset |
| MODE0 | 7 |
| MODE1 | 9 |
| MODE2 | 10 |
| MODE3 | 11 |

|  |  |  |  |
| --- | --- | --- | --- |
| Register Field | Bit | Read/ Write | Ý nghĩa |
| Mode | 1:0 | RW | Chọn Mode hoạt động cho bộ điều khiển xung 3 phase   * 0: 6xPWM * 1: 3xPWM * 2: 1xPWM |

### HALLx Register

Thanh ghi hiển thị tín hiệu từ cảm biến HALL. Có 4 thanh ghi tương ứng cho 4 channel.

|  |  |  |
| --- | --- | --- |
| Thanh ghi | Channel | Offset |
| HALL0 | 0 | 15 |
| HALL1 | 1 | 16 |
| HALL2 | 2 | 17 |
| HALL3 | 3 | 18 |

|  |  |  |  |
| --- | --- | --- | --- |
| Register Field | Bit | Read/ Write | Ý nghĩa |
| c | 0 | R | Tín hiệu Hall A |
| b | 1 | R | Tín hiệu Hall B |
| a | 2 | R | Tín hiệu Hall C |

### Ux Register

Thanh ghi cài đặt giá trị duty. Có 4 thanh ghi tương ứng cho 4 channel.

|  |  |  |
| --- | --- | --- |
| Thanh ghi | Channel | Offset |
| U0 | 0 | 11 |
| U1 | 1 | 12 |
| U2 | 2 | 13 |
| U3 | 3 | 14 |

|  |  |  |  |
| --- | --- | --- | --- |
| Register Field | Bit | Read/ Write | Ý nghĩa |
| Duty | 15:0 | RW | Giá trị duty định dạng số thực dấu phẩy tĩnh 16 bit không có phần nguyên fixed(16,0), dải [-1,1). Giá trị âm tương ứng với đảo chiều quay motor. Trị tuyệt đối của giá trị cho biết duty cycle của xung PWM.  Khi biểu diễn ở kiểu int\_16, nó sẽ được tính theo công thức sau:  Trong đó:  INT16\_MAX = 32768  d: là giá trị điều khiển, dải [-1,1) |

## Programming Model

### Luồng hoạt động cấu hình Core:



### Luồng hoạt động điều khiển duty cycle:

