

1. 电子计算机的发展已经经历了 4 代, 这 4 代计算机的主要元件分别是(C)。

- A. 电子管、晶体管、中小规模集成电路、激光器件
- B. 晶体管、中小规模集成电路、激光器件、光介质
- C. 电子管、晶体管、中小规模集成电路、大规模集成电路
- D. 电子管、数码管、中小规模集成电路、激光器件

也可以根据元件的先进程度的升序得出答案

2. 微型计算机的发展以(B)技术为标志。

- A. 操作系统
- B. 微处理器
- C. 磁盘
- D. 软件

微型计算机的发展是以微处理器的发展为标志的。

3. 可以在计算机中直接执行的语言和用助记符编写的语言分别是(C)。

- I. 汇编语言
- II. 机器语言
- III. 高级语言
- IV. 操作系统原语
- V. 正则语言

- A. I、III
- B. I、IV
- C. I、II
- D. II、V

机器语言是计算机唯一可以直接执行的语言, 汇编语言用助记符编写, 以便记忆。通过汇编程序翻译为机器语言。

4. 冯·诺依曼机的基本工作方式是(A)。

- A. 控制流驱动方式
- B. 多指令多数据流方式
- C. 微程序控制方式
- D. 数据流驱动方式

冯·诺依曼机早期以控制器为中心, 且是单处理机。B 是多处理机。冯·诺依曼机最根本特征是采用“存储程序”原理, 基本工作方式是控制流驱动方式, 该方式的基本特点是按地址访问并顺序执行指令。

5. 在 CPU 中, 跟踪下一条要执行的指令的地址的寄存器是(A)

- A. PC
- B. MAR
- C. MDR
- D. IR

在 CPU 中, 程序计数器(PC)用来跟踪下一条要执行的指令在主存储器中的地址。

6. CPU 不包括(C)。

- A. 地址寄存器
- B. 指令寄存器(IR)
- C. 地址译码器
- D. 通用寄存器

地址译码器是主存的构成部分, 不属于 CPU。地址寄存器虽然一般属于主存, 但是现代计算机中绝大多数 CPU 内集成了地址寄存器。

7. 在运算器中, 不包含(D),

- A. 状态寄存器
- B. 数据总线
- C. ALU
- D. 地址寄存器

运算器的核心部分是算术逻辑运算单元(ALU)。地址寄存器位于 CPU 内, 但并没有集成在运算器与控制器中。地址寄存器用来保存当前 CPU 所访问的内存单元的地址。由于内存和 CPU 之间存在着操作速度上的差别, 所以必须使用地址寄存器来保持地址信息, 直到内存的读 / 写操作完成为止。

8. 下列(D)属于应用软件。

- A. 操作系统
- B. 编译程序
- C. 连接程序
- D. 文本处理

应用软件是用户根据任务需要所编制的各种程序, 如科学计算程序、数据处理程序、过程控制程序、事务管理程序等; 系统软件主要包括标准程序库、语言处理程序、操作系统、服务性程序、数据库管理系统、网络软件等。连接程序属于服务性程序, 编译程序属于语言处理程序, 故选 D。

9. 一个 8 位的计算机系统以 16 位来表示地址, 则该计算机系统有(C)个地址空间。

- A. 256 色. 65535 C. 65536 D. 131072

8 位计算机表明计算机字长为 8 位，即一次可以处理 8 位的数据，而 16 位表示地址码的长度，故而该机器有 $2^{16}=65536$ 个地址空间

10. 计算机系统的层次结构可以分为 6 层，其层次之间的依存关系是(B)。

- A. 上下层之间相互无关
B. 上层实现对下层的功能扩展，而下层是实现上层的基础
C. 上层实现对下层的扩展作用，而下层对上层有限制作用
D. 上层和下层的关系是相互依存、不可分割的

在计算机多层次结构中，上下层是可以分割的，且上层是下层的功能实现。此外，上层在下层的基础上实现了更加丰富的功能，仅有下层而没有上层也是可以的。

11. 下列为 CPU 存取速度的比较，正确的是【C】。

- A. Cache>内存>寄存器 B. Cache>寄存器>内存
C. 寄存器>Cache>内存 D. 寄存器>内存>Cache

寄存器在 CPU 内部，速度最快。Cache 采用高速的 SRAM 制作，其速度高于内存。本题也可根据存储器层次结构的速度关系得出答案。

12. 关于编译程序和解释程序，下面说法错误的是(C)。

- A. 编译程序和解释程序的作用都是将高级语言程序转换成机器语言程序
B. 编译程序编译时间较长，运行速度较快
C. 解释程序方法较简单，运行速度也较快
D. 解释程序将源程序翻译成机器语言，并且翻译一条以后，立即执行这条语句

编译程序是先完整编译后运行的程序，如 C、C++等；解释程序是一句一句翻译且边翻译边执行的程序，如 JavaScript、Python 等。由于解释程序要边翻译成机器语言边执行，故而一般速度较机器语言慢。

13. 存放欲执行指令的寄存器是(D)。

- A. MAR B. PC
C. MDR D. IR

IR 存放当前欲执行的指令，PC 存放下一条指令的地址，一个存放指令，一个存放指令地址，不要混淆。

14. 指令流通常是(A)。

- A. 从主存流向控制器 B. 从控制器流向主存
C. 从控制器流向控制器 D. 从主存流向主存

指令是存放在主存中的，在主存中取出指令后送入控制器进行分析并发出各种操作序列。而数据流则是在运算器和主存之间流动。

15. 【2010 年计算机联考真题】

下列选项中，能缩短程序执行时间的措施是(D)。

- I. 提高 CPU 时钟频率 II. 优化数据通路结构 III. 对程序进行编译优化
A. 仅 I 和 II B. 仅 I 和 III C. 仅 II 和 III D. I、II、III

I：CPU 的时钟频率，也即 CPU 主频，一般来说，一个时钟周期内完成的指令数是固定的，所以主频越高，CPU 的速度也就快，程序的执行时间就越短。

II：数据在功能部件之间传送的路径称为数据通路，数据通路的功能是实现 CPU 内部的运算器和寄存器以及寄存器之间的数据交换。优化数据通路结构，可以有效提高计算机系统的吞吐量，从而加快程序的执行速度。

III：计算机程序需要先转化成机器指令序列才能最终得到执行，通过对程序进行编译优化可以得到更优的指令序列，从而使得程序的执行时间也越短。

16. 存储字长是指(B)。

- A. 存放在一个存储单元中的二进制代码组合
- B. 存放在一个存储单元中的二进制代码位数
- C. 存储单元的个数
- D. 机器指令的位数

存储体由许多存储单元组成，每个存储单元又包含若干个存储元件，每个存储元件能寄存一位二进制代码“0”或“1”。可见，一个存储单元可存储一串二进制代码，称这串二进制代码为一个存储字，这串二进制代码的位数称为存储字长。

17. 以下说法错误的是(C)。

- A. 计算机的机器字长是指数据存储与运算的基本单位
- B. 寄存器由触发器构成
- C. 计算机中一个字的长度都是 32 位
- D. 磁盘可以永久性存放数据和程序

计算机中一个字的长度可以是 16、32、64 位等。

18. 若一台计算机的机器字长为 4B，则表明该机器(C)，

- A. 能处理的数值最大为 4 位十进制数
- B. 能处理的数值最多为 4 位二进制数
- C. 在 CPU 中能够作为一个整体处理 32 位的二进制代码
- D. 在 CPU 中运算的结果最大为 2^{32}

机器字长是计算机内部一次可以处理的二进制数的位数。

19. 在 CPU 的寄存器中，(B)对用户是完全透明的。

- A. 程序计数器
- B. 指令寄存器
- C. 状态寄存器
- D. 通用寄存器

汇编程序员可以通过指定待执行指令的地址来设置 PC 的值，状态寄存器、通用寄存器只有为汇编程序员可见，才能实现编程，而 IR、MAR、MDR 是 CPU 的内部工作寄存器，对程序员均不可见

20. 计算机操作的最小单位时间是(A)。

- A. 时钟周期
- B. 指令周期
- C. CPU 周期
- D. 中断周期

21. CPU 的 CPI 与下列哪个因素无关？(A)

- A. 时钟频率
- B. 系统结构
- C. 指令集
- D. 计算机组织

CPI 是一种衡量 CPU 性能的指标，即执行一条指令所需的时钟周期数，系统结构、指令集、计算机组织都会影响 CPI，而时钟频率并不会影响到 CPI，但可以加快指令的执行速度。如一条指令的执行需要 10 个时钟周期，则一台时钟频率为 1GHz 的 CPU，执行这条指令要比一台时钟频率为 100MHz 的 CPU 快

22. 用一台 40MHz 的处理器执行标准测试程序，它所包含的混合指令数和响应所需的时钟周期见表 1-1。求有效的 CPI、MIPS 速率和程序的执行时间 (I 为程序的指令条数)。

解答：

CPI 即执行一条指令所需的时钟周期数。本标准测试程序共包含 4 种指令，那么 CPI 就是这 4 种指令的数学期望。即

$$CPI=1 \times 60\%+2 \times 18\%+4 \times 12\%+8 \times 10\%=2.24$$

MIPS 即每秒执行百万条指令数。已知处理器时钟频率为 40MHz，即每秒包含 40M 个时钟

周期，故

$$\text{MIPS}40/\text{CPI}=40/2.24=17.9$$

程序的执行时间 $T=\text{CPI} \times T_{\text{IC}} \times I$ ，其中 T_{IC} 是一个 CPU 时钟的时间长度，是 CPU 时钟频率 f 的倒数。故

$$T=\text{CPI} \times T_{\text{IC}} \times I=\text{CPI} \times (1/f) \times I=5.6 \times 10^{-8} \times I \text{ 秒}$$

23. 微机 A 和 B 是采用不同主频的 CPU 芯片，片内逻辑电路完全相同。

1)若 A 机的 CPU 主频为 8MHz，B 机为 12MHz，则 A 机的 CPU 时钟周期为多少？

2)若 A 机的平均指令执行速度为 0.4MIPS，那么 A 机的平均指令周期为多少？

3)B 机的平均指令执行速度为多少。

解答：

1)A 机的 CPU 主频为 8MHz，所以 A 机的 CPU 时钟周期= $1/8\text{MHz}=0.125 \mu\text{s}$ 。

2)A 机的平均指令周期= $1/0.4\text{MIPS}=2.5 \mu\text{s}$ 。

3)A 机平均每条指令的时钟周期数= $2.5 \mu\text{s}/0.125 \mu\text{s}=20$ 。

因微机 A 和 B 片内逻辑电路完全相同，所以 B 机平均每条指令的时钟周期数也为 20。

由于 B 机的 CPU 主频为 12MHz，所以 B 机的 CPU 时钟周期= $1/12\text{MHz}=1/12 \mu\text{s}$ 。

B 机的平均指令周期= $20 \times (1/12) = 5/3 \mu\text{s}$ 。

B 机的平均指令执行速度= $1/(5/3) \mu\text{s}=0.6\text{MIPS}$ 。

另解：B 机的平均指令执行速度=A 机的平均指令执行速度 $\times (12/8) = 0.4\text{MIPS} \times (12/8) = 0.6\text{MIPS}$ 。