

## 第一章 系统给概论

摩尔定律：对集成电路上可容纳的晶体管数目、性能和价格等发展趋势的预测，其主要内容是：成集电路上可容纳的晶体管数量每 18 个月翻一番，性能将提高一倍，而其价格将降低一半。

主存：计算机中存放正在运行的程序和数据的存储器，为计算机的主要工作存储器，可随机存取。

控制器：计算机的指挥中心，它使计算机各部件自动协调地工作。

时钟周期：时钟周期是时钟频率的倒数，也称为节拍周期或 T 周期，是处理操作最基本的时间单位。

多核处理器：多核处理器是指在一枚处理器中集成两个或多个完整的计算引擎(内核)。

字长：运算器一次运算处理的二进制位数。

存储容量：存储器中可存二进制信息的总量。

CPI：指执行每条指令所需要的平均时钟周期数。

MIPS：用每秒钟执行完成的指令数量作为衡量计算机性能的一个指标，该指标以每秒钟完成的百万指令数作为单位。

CPU 时间：计算某个任务时 CPU 实际消耗的时间，也即 CPU 真正花费在某程序上的时间。

计算机系统的层次结构：计算机系统的层次结构由多级构成，一般分成 5 级，由低到高分别是：微程序设计级，机器语言级，操作系统级，汇编语言级，高级语言级。

基准测试程序：把应用程序中使用频度最高的那些核心程序作为评价计算机性能的标准程序。

软/硬件功能的等价性：从逻辑功能的角度来看，硬件和软件在完成某项功能上是相同的，称为软/硬件功能是等价的，如浮点运算既可以由软件实现，也可以由专门的硬件实现。

固件：是一种软件的固化，其目的是为了加快软件的执行速度。

可靠性：可靠性是指系统或产品在规定的条件和规定的时间内，完成规定功能的能力。产品可靠性定义的要素是三个“规定”：“规定条件”、“规定时间”和“规定功能”。

MTTF：平均无故障时间，指系统自使用以来到第一次出故障的时间间隔的期望值。

MTTR：系统的平均修复时间。

MTBF：平均故障间隔时间，指相邻两次故障之间的平均工作时间。

可用性：指系统在任意时刻可使用的概率，可根据 MTTF、MTTR 和 MTBF 等指标计算处系统的可用性。

## 第二章 数据表示方法 习 题 二

真值：正号和负号分别用“+”和“-”表示，数据位保持二进制值不变的数据表示方法。

数值数据：计算机所支持的一种数据类型，用于科学计算，常见的数值数据类型包括小数、整数、浮点数等。

非数值数据：计算机所支持的一种数据类型，一般用来表示符号或文字等没有数值值的数据。

机器数：数据在机器中的表示形式，是正负符号数码化后的二进制数据。

变形补码：用两个二进制位来表示数字的符号位，其余与补码相同。即“00”表示正，“11”表示负。

规格化：将非规格化的数处理成规格化数的过程。规格化数规定尾数用纯小数表示，且真值表示时小数点后第一位不为0（以机器数表示时对小数点后第一位的规定与具体的机器数的形式有关）。

机器零：计算机保存数字的位有限，所能表示最小的数也有范围，其中有一个范围之中的数据无法精确表示，当实际的数据处在这个无法精确表示的数据范围时计算机就将该数作为机器零来处理，因此，计算机中的机器零其实对应的不是一个固定的数，而是一个数据表示范围。

BCD 码：用 4 位二进制数来表示 1 位十进制数中的 0~9 这 10 个数码，即二进制表示的十进制数。

汉字内码：计算机内部存储、处理加工和传输汉字时所用的由 0 和 1 符号组成的代码。

码距：一组编码中对应位上数字位不同的最小个数。

奇偶校验：通过检测校验码中 1 的个数的奇/偶性是否改变来判断数据是否出错的一种数据校验方法。

海明校验：是一种基于多重奇校验且具有检测与纠正错误的校验方法。其基本原理是将有效信息按某种规律分成若干组，每组安排一个校验位进行奇偶测试，就能提供多位检错信息，以指出最大可能是哪位出错，从而将其纠正。

循环冗余校验：是数据通信领域中最常用的一种具有检测与纠正错误能力差错校验码，基利用生成多项式并基于模 2 运算建立编码规则。

检错：检测被传送的信息中是否发生差错。

纠错：纠正信息在传送或存储过程中所发生的错误。

\

### 第三章 运算方法和运算器 习 题 三

变形补码：即用两个二进制位来表示数据的符号位，其余与补码相同。

溢出：运算结果超出数据类型所能表示数据范围的现象称为溢出。

阵列乘法：采用类似手工乘法运算的方法，用大量与门产生手工乘法中的各乘积项，同时将大量一位全加器按照手工乘法算式中需要进行加运算的各相关项的排列方式组成加法器阵列。

恢复余数除法：比较被除数（余数）与除数的大小是用减法实现的。对原码除法而言，由于操作数以绝对值的形式参与运算，因此，相减结果为正（余数的符号位为 0）说明够减，商上 1；相减结果为负（余数的符号位为 1）说明不够减，商上 0。

由于除法通过减法实现，当商上 1 时，可将比较数据大小时的减法操作与除法操作中的减法操作合并，即商上 1 后继续后面的除法操作。商上 0 时表明不够减，但因比较操作时已经实施了一次减法，因此，需要对执行比较操作后的结果加上除数，既将余数还原成比较操作前的数值，这种方法就称为恢复余数法。

不恢复余数除法：又称加减交替法，是对恢复余数法的改进。不恢复余数法的特点是不够减时不再恢复余数，而根据余数的符号作相应处理就可继续往下运算，因此运算步数固定，控制简单，提高了运算速度。

阵列除法：类似于阵列乘法器的思想，为了加快除法的执行速度，也可以采用阵列除法器来实现除法。为简化运算及阵列除法器的结构，对参加运算的数据进行适当的处理，使其以正数的形式参加运算。

行波进位：多位进位之间存在高位进位的产生依赖低位进位的一种进位方式。

并行进位：高、低进位之间不存在具有依存关系，而是同时计算的进位方式。

算术移位：分为算术左移和算术右移。其中算数左移  $n$  位相当于乘上  $2^n$ ，执行方法是把原来的数中每一位都向左移动  $n$  个位置，左面移出的高位丢弃不要，右面低位空出的位置上全部补 0，当符号位发生改变时表明发生了溢出。算术右移时，符号位保持不变，其余各位依次右移，最右边一位移出，将符号位拷贝到左边空出的位，一次移位相当于除 2。

逻辑移位：逻辑左移  $n$  位的执行方法，是把原来的数中每一位都向左移动  $n$  个位置，左面移出的高位丢弃不要，右面低位空出的位置上全部补“0”。逻辑右移  $n$  位的执行方法是把原来数中的每一位都向右移动  $n$  个位置，右面移出的低位丢弃不要，左面高位空出的位置上全部补 0。

对阶：使阶码相等的过程，对阶时一般采取小的阶码向大阶码看齐的方式。

规格化：就是使浮点数的运算结果中，将尾数从非规格化数变成规格化数的过程。根据尾数形式的不同，规格化可分为左移规格化和右移规格化。

## 第四章 存储系统 习 题 四

存储单元：保存数据的基本内存单元。根据保存内容的大小，一般可分位存储单元，字存储单元等。存储单元一般应具有存储数据和读写数据的功能，每个单元有一个地址，并按地址访问。

存取时间：又称为存储器的访问时间，是指启动一次存储器的操作(读或写分别对应存与取)到该操作完成所经历的时间。

存取周期：连续启动两次访问操作之间的最短时间间隔。

存储器带宽：单位时间内存储器所能传输的信息量，常用的单位包括位/秒或字节/秒。

静态存储器：存储体以静态 MOS 存储元为基本单元组成的存储器称为静态存储器。

动态存储器：存储体以动态存储元为基本单元组成的存储器称为动态存储器。

刷新：动态存储单元中，为使所存信息能长期保存，在电容电荷泄露完之前定时地补充电荷的过程。

猝发式读：只需给出块的起始地址，然后对固定块长度的数据一个接一个地读出的快速存储器读方式。即一块数据的读出只需要给出一个地址的数据读取方式。

多模块交叉存储器：由多个存储容量相同，读写速度相同或相近的多个存储模块构成容量更大的存储器，其中每个存储模块具有各自独立的地址寄存器、地址译码器、驱动电路和读写控制电路，根据存储模块的组织方式不同，又可分为低位交叉和高位交叉两种组织方式。。

高速缓冲存储器：为缓解快速的 CPU 与慢速主存之间的速度差异，在 CPU 和主存之间插入的一至多级速度较快、容量较小的 SRAM，起到缓冲作用；使 CPU 既可以以较快速度存取 SRAM 中的数据，又不使系统成本上升过高。

双端口存储器：指同一个存储器具有两组相互独立端口的存储器，每个端口有各自独立的数据端口、地址端口以及读/写控制端口、片选端口等，每个端口可独立进行读写操作。

相联存储器：是一种按内容访问的存储器(Content Addressable Memory: CAM)，用于提高查找信息的速度。在计算机系统中，相联存储器主要用于虚拟存储器中存放段表、页表和快表以及高速缓冲存储器中的查找。

时间局部性：指当程序访问一个存储位置时，有很大的可能性程序会在不久的将来再次访问同一位置，程序的循环结构和过程调用就很好地体现了时间局部性。

地址映射：指把主存地址空间映射到 Cache 的地址空间，即把存放在主存中的程序或数据按照某种规则装入到 Cache，并建立两者之间地址的对应关系。

组相联映射：地址映射时，主存数据块只能映射到索引字段所指向的 Cache 特定组（其中的行可任选）；地址变换时，需查找的范围也只是索引字段所指向的特定 Cache 组的所有行。

直接映射：地址映射时，主存数据块只能映射到索引字段所指向的 Cache 行中保存；地址变换时，需查找的范围也只涉及索引字段所指向的特定 Cache 行。

全相联映射：主存地址不划分索引字段，因此地址映射时，主存数据块可以映射到 Cache 的任意行中；地址变换时，需查找所有的 Cache 行。

命中率：指 CPU 访问存储系统时，命中 Cache 的次数占总访问次数的比铝。设  $N_C$  为某程序运行期间命中 Cache 的次数， $N_m$  为从主存中访问信息的次数，则命中率 (hit ratio)  $H$  定义为：

$$H = \frac{N_c}{N_c + N_m}$$

地址复用：可以从不同的角度来理解该概念。第一种方式是指 CPU 的地址线在一次存储访问过程中多次使用，每次作为访问地址的不同部分使用；另一种是指地址线在一次存储访问的不同阶段分别作为地址线 and 数据线使用，即地址总线在存储访问的不同时间段表现出不同的功能。

字扩展：用多位满足一定要求的存储芯片构成容量更大的存储器。

位扩展：用多片存储芯片构成位数更多的存储器。

虚拟存储器：是一种解决主存容量不足的存储管理机制，处于存储系统层次结构中“主存-辅存”存储层次。在这种机制下，通过增加部分软件(如操作系统)和必要的硬件(如地址映射与转换机构、缺页中断结构等)，使辅存和主存构成一个有机的整体，就像一个单一的、可供 CPU 直接访问的大容量主存，程序员使用比主存空间大的逻辑地址空间编程序，作业运行时，主需要将作业当前执行的部分调入内存，而其余部分仍然存放在磁盘中，从而减少对主存的消耗。

页表(慢表)：是一张保存虚拟页号和物理页号(也称实页号)之间对应关系的表格。

页表项：页表的表项，每一个表项由有效位和物理页号两部分构成，用于实现虚拟地址与物理地址之间的转换。

TLB(快表)：又称为转换旁路缓冲器(Translation Look-aside Buffer)，为了降低虚拟存储器地址转换的开销，根据局部性原理，将页表的一部分装入 MMU 或 Cache 中，从而减少虚拟地址与物理地址之间转换时访问内存的次数。

LRU：LRU(Least Recently Used)算法是将近期内长久未被访问过的行换出。

LFU：LFU(Least Frequently Used)算法将一段时间内被访次数最少的那行数据换出。

存储保护：为了保证计算机系统能正确运行，当多个用户共享主存时，应防止由于一个用户程序出错而破坏其他用户的程序和系统软件，以及一个用户程序不合法地访问不是分配给它的主存区域。

Cache 一致性：指保存在 cache 中的数据与保存在主存相关单元的数据相同。

写回法：当 CPU 对 Cache 写命中时，只修改 Cache 的内容不立即写入主存，只当 Cache 行被替换时才将 Cache 中的数据写回主存。

写直达法：也称写贯通法或全写法，其基本思想是当 Cache 写命中时，同时对 Cache 和主存中同一数据块进行修改；当 cache 写未命中时，直接向主存写入新的信息，但此时是否将修改过的主存块调入 Cache，写直达法却有两种选择。一种是将数据调入 Cache，称为写分配法 WA(Write-Allocate)。另一种是不取主存块到 Cache，而是直接写主存，称为非写分配法 NWA(No-Write-Allocate)。

边界对齐的数据存放：指半字、字、双字都按它们各自地址所指定的空间进行存储，而不是随意存放。

大端：存储器的低字节地址单元中存放的是数据的最高字节，高字节地址单元中存放的是数据的最低字节。

RAID：廉价冗余磁盘阵列 RAID(Redundant Array of Inexpensive Disk) 或独立冗余磁盘阵列 RAID(Redundant Array of Independent Disk)，简称磁盘阵列，它将多块独立的普通磁盘按照一定的方式组织与管理，构成一个大容量、高速度、高容错的存储系统。

寻道时间：将磁头定位到指定磁道上所需的时间。

旋转时间：磁头定位到指定磁道后至指定的记录移到磁头下的时间。



## 第五章 指令系统 习 题 五

### 5.1 解释下列名词

指令 指令系统 操作码 地址码 寻址方式 程序计数器 PC 有效地址 地址码扩展  
CISC RISC 存储器堆栈 寄存器堆栈 基址寄存器 变址寄存器

解：(1)指令：控制计算机执行某种操作(如加、减、传送、转移等操作)的命令称为指令。

(2)指令系统：一台计算机中所有指令的集合称为该计算机的指令系统。

(3)操作码：指令中用于控制指令操作性质的字段称为操作码。不同功能的指令其操作码编码不同,如可用 0001 表示加法操作，0010 表示减法操作。

(4)地址码：指令中用于定参与指令操作的操作数的地址或偏移量地址的字段。

(5)寻址方式：寻找指令或操作数有效地址的方法。

(6)程序计数器 PC：程序计数器是用于存放下一条指令所在单元的地址的寄存器。

(7)有效地址：表示操作数所在主存单元的物理地址。

(8)地址码扩展：将指令的操作码字段向不用的地址码字段扩展，从而在指令长度不变的情况下支持更多的指令。

(9)CISC：CISC 是复杂指令系统计算机（ComplexInstructionSetComputer）的简称，这类计算机指令系统复杂，寻址方式种类较多，指令执行效率低。

(10)RISC：RISC 是精简指令集计算机（reduced instruction set computer,）的简称，这类计算机指令系统简单，寻址方式种类少，指令执行效率高。

(11)存储器堆栈：以先进后出的方式存储数据，在内存空间开辟堆栈区，该类堆栈容量大，速度慢，栈顶移动而堆栈中的数据不动。

(12)寄存器堆栈：以先进后出的方式存储数据，利用寄存器开辟的堆栈区，该类堆栈容量小，速度快，栈顶不动，出栈和入栈操作设计栈内所有数据的移动。

(13)基址寄存器：基址寻址方式下用于存放基地址的寄存器。

(14)变址寄存器：变址寻址方式下，用于存放变化的地址的寄存器。

\

## 第六章 控制器 习 题 六

### 6.1 解释下列名词

指令周期 数据通路 时钟周期 同步控制 异步控制 联合控制 单周期处理器 多周期处理器 微操作 相容性微命令 互斥性微命令 微指令 微程序 微程序控制器 控制存储器 硬布线控制器

#### 6.1. 答:

指令周期: 取指令并执行一条指令所需要的时间, 一般由若干个机器周期组成, 包括从取指令、分析指令到执行完所需的全部时间。

数据通路: 数据在功能部件之间传送的路径。

时钟周期: 由 CPU 时钟定义的定长时间间隔, 是 CPU 工作的最小时间单位, 也称节拍脉冲或 T 周期。

同步控制: 选取部件中最长的操作时间作为统一的时间间隔标准, 使所有部件都在这个时间间隔内启动并完成操作。

异步控制: 系统不设立统一的时间间隔标准(基准时钟除外), 各部件按各自的时钟工作, 分别实现各自的时序控制, 时间衔接通过应答通讯方式(又称握手方式)实现。

联合控制: 同步控制与异步控制相结合。对大多数节拍数相近的指令, 采用同步控制; 而对少数节拍数多不固定的指令, 采用异步控制。

单周期处理器: 所有指令在一个时钟周期内完成的处理器。

多周期处理器: 每条指令的执行分成多个阶段, 每个时钟周期完成一个阶段的工作。

微操作: 执行部件收到微命令后所进行的操作。

相容性微命令: 能同时并行执行的微命令。

互斥性微命令: 不能并行执行的微操作。

微指令: 由微指令产生的一组实现一定微操作功能的微命令的组合。

微程序: 实现一条指令功能的若干条微指令的集合。

微程序控制器: 采用微程序设计方法设计的控制器。指令执行过程中所需要的所有控制信号以微指令的方式存在在控制存储器中, 指令执行时, 逐条读出微指令, 以产生执行执行过程中所需要的控制信号。

控制存储器: 微程序控制器中用于存放解释所有指令微程序的存储器。

硬布线控制器: 又称为组合逻辑控制器, 指令执行所需要的控制信号直接由逻辑门电路和触发器等构成的电路产生, 与微程序控制器相比, 具有结构复杂但速度快的特点。

## 第八章 总线系统 习 题 八

总线 系统总线 内存总线 I/O 总线 三态门 总线事务 总线复用 总线带宽  
突发传输 总线连接 总线仲裁 串行传送 并行传送 数据传输模式 总线标准  
PCI 总线 AGP 总线 总线事务分离 波特率 桥 全双工 半双工 主设备 从  
设备 广播与广集 同步通信 异步通信

参考答案:

1.总线: 部件之间信息传输的公共通路,通过总线可实现部件之间数据信息和控制信息的传输;

2.系统总线: 连接 CPU、主存、I/O 模块等主要部件之间的信息传输线;

3.内存总线: 连接处理器和存储器的总线称为内存总线;

4.I/O 总线: 主要用于计算机和 I/O 设备之间的通信连接线;

5.三态门: 指输出具有高电平、低电平和高阻状态的逻辑门;

6.总线事务: 把总线上一对设备之间的一次信息交换过程称为一个“总线事物”

7.总线复用: 线指一组传输线具有多种用途,分时传送不同类型的信息。最常见的是地址总线  
和数据总线复用,即将地址总线和数据总线共用一组物理线路,某一时刻该总线传输地址信  
号,另一时刻传输数据信号。

8.总线带宽: 在总线上每秒能传输的最大字节量,一般单位为 B/S

9.突发传输: 是一种连续的、成批的数据传送方式。一般在数据开始传送前先给出批量传输  
数据的起始地址,然后连续传输多个数据,除首地址外,后续数据的地址依次通过前一个数  
据的地址加 1 的方式获得。由于减少了传送地址的时间,所以突发传输下数据的传输率大大  
提高。

10.总线连接: 研究构成计算机的各大组成部件如何与总线相连并构成一个有机的整体,这  
与系统总线的结构紧密相关

11.总线仲裁: 也称总线的控制。因为总线为多个部件共享,为防止同时有多个部件同时使  
用总线导致的数据冲突,需要有一个总线控制机构来解决总线使用权的仲裁,以某种方式选  
择其中一个设备作为主设备。

12.串行传送: 指一个单位信息按从低位到高的顺序逐位以脉冲方式传送,它们共享一条传  
输线,一次只能传送一位。

13. 波特率: 串行传送方式下,每秒钟传送的二进制位数称为波特率。

14.并行传送: 指一个信息的所有位同时传送,每位都有各自的传输线,互不干扰,一次传  
送多位信息。

15.数据传输模式: 当前的总线标准大都能支持以下四类数据传送模式,读、写操作,块传  
送操作,写后读、读修改写操作,广播、广集操作

16.总线标准: 为实现系统与各模块、模块与模块之间的一个互连而指定的总线规范。

17.PCI 总线: PCI 总线是一个与处理器无关的高速外围总线,从结构上看,PCI 是在 CPU  
和原来的系统总线之间插入的一级总线,具体由一个桥接电路实现对这一层的管理,  
并实现上下总线之间的接口以协调数据的传送。它采用同步通信方式和集中式控制策  
略,并具有自动配置能力。

18. AGP 总线: AGP ( Accelerated Graphics Port)局部总线规范是 Intel 于 1996 年 7 月, PCI2.1 版  
规范基础之上扩充修改而成,专门为显卡量身打造的一种总线标准,以满足随着 3D 游戏的  
迅速普及,显卡的数据吞吐量越来越大的需求。

19. 总线事务分离: 一次总线事务一般包括地址阶段和数据阶段。在地址阶段,获得总线使  
用权的设备向被寻址的从设备发出地址信息,从设备确认该地址,并向主设备发回应答信号。



在数据阶段，主从设备之间传输数据信息。

20.波特率：在信道上每秒钟传送的码元(波形)个数。

21.桥：是一个总线转换部件，通过它把一条总线的地址空间映射到另一条总线的地址空间上，从而实现不同总线之间的互联互通。

22.全双工：使数据在两个方向上同时进行传送操作。指在发送数据的同时也能够接收数据，两者同步进行。

23.半双工：息在两点之间能够在两个方向上进行发送，但双向传送需要分时进行。

24.主设备：获得总线使用权的设备。

25.从设备：数据传输过程中，被主设备寻址的设备或只能接受从其他设备发出信息的设备。

26.广播与广集：一般而言，数据传送只在一个主方和一个从方之间进行。但有的总线允许一个主方对多个从方进行写操作，这种操作称为广播。与广播相反的操作称为广集，它将选定的多个从方数据在总线上完成响应的操作（比如或操作或与操作）。

27.同步通信：通信双方在统一的时钟控制下进行信息的传输

28.异步通信：又称应答通信，是指通信联络的控制信号采用异步方式的一种通信方法，即总线上的部件通过总线传送信息时，源部件不只是单向发送信息，它在发出一个信息后，要等待目的部件发回确认信号，再发送下一个信息。

## 第九章 输入输出系统 习 题 九

### 9.1 解释下列名词

接口 中断 中断处理优先级 中断屏蔽 多重中断 中断向量 中断响应优先级  
中断隐指令 程序中断 I/O 程序查询 I/O DMA 周期挪用 通道 选择型通道  
通道指令 输入设备 输出设备 显示分辨率 点距 行反转扫描法

解：(1)接口：接口是两个不同部件或系统之间的连接部分，可以是两个硬设备(可以都是计算机，也可以都是外部设备)之间的连接，也可以是软件系统中两个独立程序块之间的连接。

(2)中断：计算机系统运行时，若系统外部、内部或现执行程序本身出现某种非预期的事件，CPU 将暂时停下现执行程序，转向为该事件服务，待事件处理完毕，再恢复执行原来被终止的程序，这个过程称为中断。

(3) 中断处理优先级：处理优先级是指 CPU 实际完成中断处理程序的先后次序。对单级中断而言，先被 CPU 响应的中断服务程序先完成；对多重中断而言，先被 CPU 响应的中断不一定先完成，这与中断屏蔽密切相关。

(4) 中断屏蔽：为了便于利用程序控制中断处理的先后顺序，可通过程序有选择地封锁部分中断源发出的中断请求，而允许其余部分中断仍得到响应，这种方式称为中断屏蔽。

(5) 多重中断：若在中断服务程序执行过程中，如果允许 CPU 响应其它中断请求，则这种中断称为多重中断，也称中断嵌套。

(6) 中断向量：通常将中断服务程序的入口地址和程序状态字(有的机器不包含此项)称为中断向量。

(7) 中断响应优先级：响应优先级是指 CPU 对各设备中断请求进行响应的先后次序，它根据中断事件的重要性和迫切性而定。当几个设备同时有中断请求时，优先级高的先响应，优先级低的后响应。

(8) 中断隐指令：CPU 响应中断之后，经过某些操作，转去执行中断服务程序。这些操作是由硬件直接实现的，把它称为中断隐指令。中断隐指令并不是指令系统中的一条真正的指令，它没有操作码，所以中断隐指令是一种不允许、也不可能为用户使用的特殊指令。

(9) 程序中断 I/O：当主机启动外设后，无需等待查询，而是继续执行原来的程序，外设在做好输入输出准备时，向主机发出中断请求，主机接到请求后就暂时中止原来执行的程序，转去执行中断服务程序对外部请求进行处理，在中断处理完毕后返回原来的程序继续执行。

(10)程序查询 I/O：程序查询方式是一种程序直接控制方式，这是主机与外设间进行信息交换的最简单的方式，输入和输出完全是通过 CPU 执行程序来完成的。一旦某一外设被选中并启动后，主机将查询这个外设的某些状态位，看其是否准备就绪？若外设未准备就绪，主机将再次查询；若外设已准备就绪，则执行一次 I/O 操作。

(11)DMA：直接存储器存取控制方式 DMA 方式下外设与主存之间传送数据时，CPU 仍可执行主程序。

(12)周期挪用：周期挪用是指利用 CPU 不访问存储器的那些周期来实现 DMA 操作，此时 DMAC 可以使用总线而不用通知 CPU 也不会妨碍 CPU 的工作。

(13)通道：通道方式是 DMA 方式的发展，在通道方式下，数据的传送方向、存取数据的内存起始地址及传送的数据块长度等都由独立于 CPU 的通道来进行控制，因此，通道方式可进一步减少 CPU 的干预。

(14)选择型通道：对于这种高速传输，通道难以同时对多个这样的设备进行操作，只能一次对一个设备进行操作，这种通道称为选择通道。

(15)通道指令：通道程序是由一系列通道指令组成的，通道指令一般包含被交换数据在内存中应占据的位置、传送方向、数据块长度及被控制的 I/O 设备的地址信息、特征信息（例如

是磁带设备还是磁盘设备)等.

(16)输入设备:向计算机输入数据和信息的设备.

(17)输出设备:是人与计算机交互的一种部件,用于数据的输出。

(18)显示分辨率:显示分辨率是显示器在显示图像时的分辨率,分辨率是用点来衡量的,显示器上这个“点”就是指像素(pixel)。

(19)点距:点距指屏幕上相邻两个同色像素单元之间的距离,即两个红色(或绿、蓝)像素单元之间的距离。

(20)行反转扫描法:先对所有行线送“1”,所有列线送“0”,读键盘行扫描值;然后反过先对所有行线送“0”,然后对所有列线送“1”,并读键盘列扫描值。