

基于 FPGA 的 TFT-LCD 控制器设计与实现

唐徐立¹, 黄君凯¹, 刘明峰², 杨帆¹, 陈伦海¹

(1. 暨南大学 信息科学技术学院, 广州 510632; 2. 无锡中微爱芯电子有限公司, 江苏 无锡 214072)

摘要: 提出了一种基于 FPGA 的 TFT-LCD 控制器设计方案, 通过片外增加显示存储器 SDRAM, 以及用于储存多种字库和图片的 FLASH 芯片, 片内嵌入精简指令集和图形加速引擎的方法, 增强在文字和图形控制上的灵活性。在系统模块层次划分的基础上, 利用 Verilog 硬件描述语言对各模块进行描述和设计, 并在 Xilinx 的 XC3S500E 上加以实现。测试结果表明, 该系统可支持分辨率最大为 800×600 的 TFT-LCD 显示屏, 刷新频率达到 60 Hz, 并支持图文混排显示等功能。

关键词: TFT-LCD 控制器; 现场可编程门阵列; 同步动态随机存储器; FLASH; XC3S500E
中图分类号: TN791 **文献标识码:** A **文章编号:** 1003-353X (2010) 11-1134-04

Design and Realization of the TFT-LCD Controller Based on FPGA

Tang Xuli¹, Huang Junkai¹, Liu Mingfeng², Yang Fan¹, Chen Lunhai¹

(1. College of Information Science and Technology, Jinan University, Guangzhou 510632, China;

2. Wuxi I-CORE Electronics Co., Ltd., Wuxi 214072, China)

Abstract: The design of the TFT-LCD controller based on FPGA was proposed. The SDRAM used as a display RAM and the FLASH used for storing various fonts and pictures were set outside of the controller. The reduced instruction set and geometric speed-up engine were designed in the controller. Based on the division of the TFT-LCD controller, Verilog HDL was utilized to describe the function and structure of each module. The design was realized by Xilinx XC3S500E. The testing result shows that it meets the requirement of the maximum resolution TFT-LCD module up to 800×600 pixels, and the refresh frequency is 60 Hz. It is a powerful and convenient choice for the text graphic mixed displaying.

Key words: TFT-LCD controller; FPGA; SDRAM; FLASH; XC3S500E

EEACC: 1265B

0 引言

随着平面显示技术越来越广泛地应用于日常生活中, 液晶显示 (liquid crystal display, LCD) 器件以其体积小、重量轻、低电压、低功耗和低辐射等特点, 而具有十分广阔的市场前景。其中, 薄膜晶体管液晶显示^[1-2] (thin film transistor LCD, TFT-LCD) 器件以其大容量、高清晰度和全彩色视频等优点逐渐成为当今显示领域的主流。

虽然 TFT-LCD 显示效果极佳, 但由于控制时序相对复杂, 因此 TFT-LCD 控制器应运而生。很多半导体厂家针对市场上一些 TFT-LCD 显示屏, 如飞利浦、夏普和东芝等, 推出了专用控制器芯

片; 同时, 目前市场上也出现了一些内部自带 TFT-LCD 控制器的 32 bit MCU, 如 Samsung 的 S3C2440A^[3]等, 但其开发周期较长, 使用不灵活, 且价格较贵。本文提出了一种基于 FPGA 的 TFT-LCD 控制器解决方案, 并加以实现。

1 系统结构

本文设计的整个系统结构如图 1 所示, TFT-LCD 控制器中的模块可以分为 3 类: 接口模块、主控单元和片内数据缓存区。接口模块包括 LCD 时序产生模块、SDRAM 读写控制模块、FLASH 读写控制模块和 UART 收发控制模块等, 主要完成外设和 TFT-LCD 控制器之间的通讯; 主控单元完成指

令译码、总线仲裁、协调各个模块工作及处理几何绘图和触摸屏校正过程中的一些运算；片内数据缓存区则主要用于片内总线和外设之间的数据缓冲。

考虑到分辨率较大的 TFT-LCD 显示屏对运算速度、大量数据吞吐以及几何绘图要求，整个控制器采用硬件方式实现。

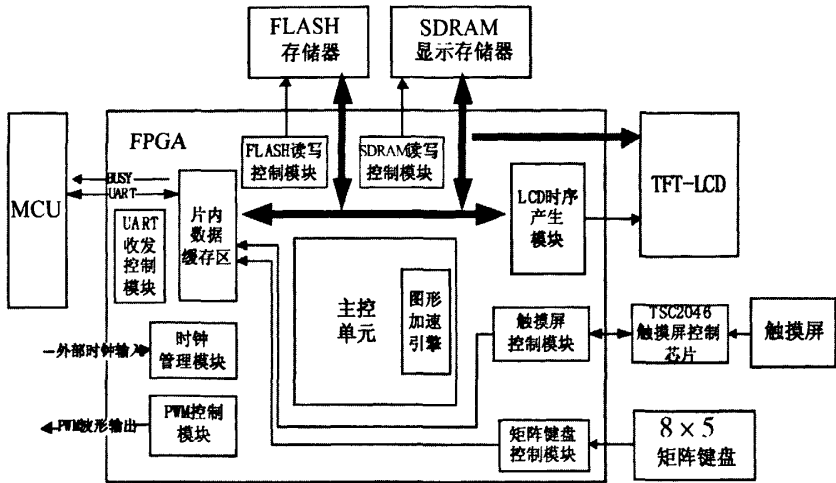


图 1 系统结构框图
Fig.1 Structure of the system

2 设计实现

2.1 LCD 时序产生模块

LCD 时序产生模块提供 TFT-LCD 显示屏所需的时钟信号 CLK-LCD、行同步信号 HSYN、场同步信号 VSYN 和数据有效信号 DE。HSYN 和 VSYN 有效之后，当 DE 有效时，控制器开始向 TFT-LCD 显示屏输送数据。本文采用 16 bit RGB (RGB565) 格

式^[4]，通过 2 个计数器分别对行场扫描进行计数。模块中设置了相关配置寄存器组，用来调整不同的扫描时序，以适应不同厂家不同分辨率 TFT-LCD 显示屏的要求。图 2 为使用 Modelsim 6.2e 对该模块仿真所得到的波形图，其中 CLK-LCD 上升沿有效，HSYN 和 VSYN 低电平有效，DE 高电平有效，仿真结果表明该模块所产生的时序符合目前市场上大部分液晶显示屏的技术要求。

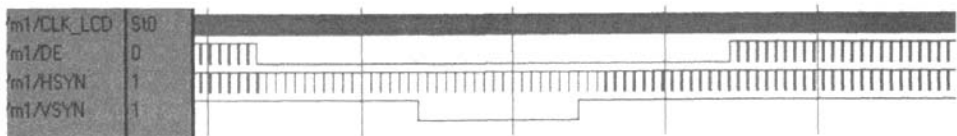


图 2 LCD 时序产生模块仿真波形
Fig.2 Simulation waveforms of the LCD timing generation module

2.2 SDRAM 读写控制模块

TFT-LCD 显示屏需要不断地重复刷新显示数据，若由主控单元通过片内总线完成，将带来巨大的负荷，尤其在屏幕分辨率较大的时候。因此本文采用片外显示存储器 SDRAM 方式，主控单元将显示数据写入 SDRAM，SDRAM 读写控制模块根据 LCD 时序产生模块提供的相关时序信号，向 LCD 显示屏输送显示数据。由于整个显示数据的输送过程都不需要涉及主控单元，实际上是一种直接存储器存取 (direct memory access, DMA) 过程，从而缓

解了主控单元的压力。

SDRAM 芯片采用 ISSI 的 IS42S16400，单片构成 1 Mbit × 16 bit × 4 banks，每个 bank 由 4 096 行，256 列的 16 bit 存储阵列构成。最短刷新间隔为 64 ms，因此刷新方式可以采用每 64 ms 一次的 4 096 行全局刷新。考虑到 SDRAM 的工作频率较高，SDRAM 控制器可采用有限状态机实现，其状态转换图如图 3 所示。系统上电以后，首先进行初始化，这个过程包括至少 100 μs 的静默，对所有 bank 预充电，完成 2 个周期的刷新和工作模式的设定。

初始化之后便可以对 SDRAM 进行读写操作。本文

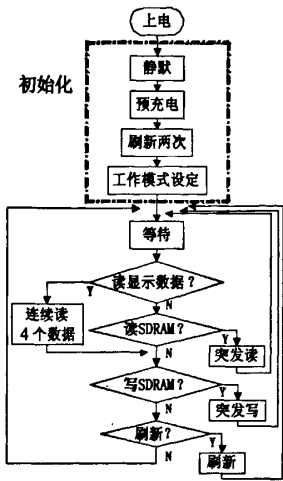


图 3 SDRAM 读写控制模块状态机的状态转换图

Fig.3 State transition diagram of the FSM in SDRAM read/write controller module

将从 SDRAM 读取显示数据设定为潜伏期为 2 的连续 4 个数据读取模式，而片内总线对 SDRAM 读写操作则可设定为单个突发读写操作模式。

2.3 FLASH 读写控制模块

Xilinx FPGA 的基本单元为 CLB，每个 CLB 由 4 个 slice 组成，当逻辑输入过多时，FGPA 通过多个 slice 串行拼接^[5]，实现需要的逻辑函数。可见，基于 FPGA 的设计应该将逻辑划分得足够小，以高效利用 slice 的硬件资源。

FLASH 芯片采用 Samsung K9F1G08 系列的 128 Mbit×8 bit NAND FLASH 存储器，用于储存多种字符库、汉字库、大容量图片和系统启动的配置数据。如果 FLASH 读写控制模块由一个大的状态

机来实现，由于状态个数太多，导致输出逻辑云较大，从而带来较大的延时。因此，本文将 FLASH 控制器分成读、写、擦除 3 个子状态机来实现，每个状态机的状态数不超过 8 个，通过一级查找表实现，不会出现 slice 级联的情况。此外，由于各个子状态机相对独立，从而减小了输出逻辑云。

2.4 主控单元及片内数据缓存区

本文设计的主控单元内部固化了一套精简指令集，外部 MCU 只需通过 RS—232 串行口向 TFT-LCD 控制器发送相应的指令，就可以实现对 LCD 屏的各种操作，包括图片显示、字符编辑和几何图形绘制等。指令译码，以及大量复杂时序和数据流的控制都由主控单元来完成，因此不但简化了控制器外围系统的软件开发，而且 TFT-LCD 控制器的使用更具灵活性。

总线仲裁是主控单元的主要功能之一，其关系到 SDRAM 显示存储器、FLASH 存储器和片内数据缓存区三者之间的数据交换。通常片内总线有两种实现方案：一是选用国际上公开通用的总线结构；如 ARM 公司的 AMBA 总线、Silicore 公司的 Wishbone 总线和 Altera 公司的 Avalon 总线等；二是根据特定领域自主开发片内总线。由于本文的主控单元为自主开发，为配合其特定接口，因此片内总线应选择第二种实现方案。片内总线的读写时序如图 4 所示。其中，HCLK 为上升沿有效的总线时钟信号，HCTRL 为操作类型信号，HWDATA 为写入数据总线，HRDATA 为读出数据总线，HREADY 为总线空闲信号，HRDATA_VALID 为读出数据有效信号。

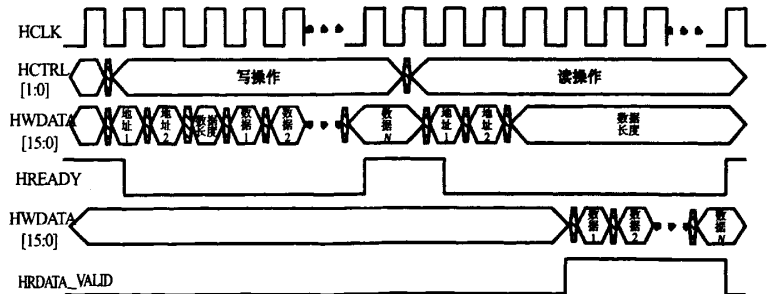


图 4 片内总线读写时序图

Fig.4 Read/write timing diagram of on-chip bus

注意到点、线、圆和矩形等基础图形的绘制、区域移动和图形叠加等几何绘图操作中，LCD 屏上显示点的坐标和色彩数据都由主控单元通过相应的

算法计算得到。因此，为了提高运算速度和处理能力，本文在可控单元中嵌入了图形加速引擎模块。

同时，为充分利用 FPGA 内部的块 RAM 资源，

片内数据缓存区可由 ISE10.1 的 Coregen & Architecture Wizard 产生，而调用工具自带的 IP 核 Single Port Block Memory，可将其配置成深度为 1 024，宽度为 16 Bit 的存储阵列，并具有使能的同步读写模式。TFT-LCD 控制器与外部 MCU 之间的数据交换则采用 RS—232 标准的异步串行通信方式，考虑到串行口的波特率慢于片内总线的工作频率，因此，TFT-LCD 控制器与外部 MCU 之间的数据交换需要通过片内数据缓存区缓冲。类似地，由于数据传输速率的不匹配性，外部 FLASH 芯片和 SDRAM 芯片与 TFT-LCD 控制器之间的数据交换，也需要通过片内数据缓存区缓冲。

2.5 验证与实现

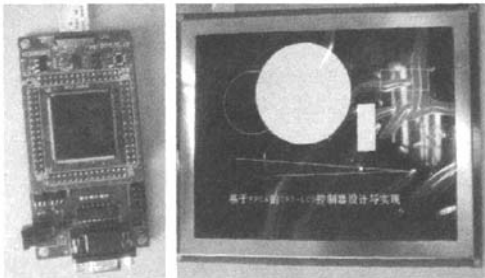
本文设计的 TFT-LCD 控制器采用 Verilog HDL 描述，目标器件选定为 Xilinx 的 XC3S500E，采用 ISE10.1 自带的综合工具 XST 综合后，报告显示最高工作频率为 96 MHz，片上资源占用情况见表 1。

表 1 片上资源占用情况

Tab.1 Utilization situation of resource on-chip

逻辑资源	使用数	可用数	占用率/%
触发器	2 580	9 312	27
4 输入查找表	5 598	9 312	60
I/O 口	92	158	58
片内块 RAM	2	20	10
全局时钟	8	24	33

将整个系统制作成 PCB 电路板，系统工作频率设定为 80 MHz。由 MCU 或上位机通过 RS—232 串行口，向该系统发送几何绘图、文字编辑和图片显示等指令，TFT-LCD 显示屏上便会产生相应的显示效果。实验结果证明，该系统可支持分辨率最大为 800 × 600 的 TFT-LCD 显示屏，刷新频率达到 60 Hz。PCB 电路板及其显示效果如图 5 所示。



(a) 电路板 (b) 显示效果图

图 5 PCB 电路板及 TFT-LCD 显示效果图

Fig.5 PCB circuit board and the diagram of TFT-LCD display

3 结论

本文采用 FPGA 实现了 TFT-LCD 控制器的设计，测试结果表明，该系统可支持分辨率最大为 800 × 600 的 TFT-LCD 显示屏，刷新频率达到 60 Hz。同时，该系统还可储存多种不同规格不同标准的字符库和汉字库，支持图文混排。此外，所设计的 TFT-LCD 控制器可以外接四线电阻式触摸屏和 8 × 5 矩阵键盘，并拥有两路 32 阶 PWM 波形输出，可用来调节 TFT-LCD 显示屏的背光。相比于目前市场上的 TFT-LCD 专用控制芯片和带有 TFT-LCD 控制核的高端 MCU 而言，本文设计的控制器具有较高的灵活性和性价比。

参考文献：

[1] 刘培正. 中国 TFT-LCD 产业发展之路[J]. 现代显示, 2005, 54(8): 11 - 14.

[2] LIN J T, WANG F K, LO S L, et al. Analysis of the supply and demand in the TFT-LCD market [J]. Technological Forecasting & Social Change, 2006, 73(4): 422 - 435.

[3] XU Y T, KONG L J, YANG J Y, et al. Research and application of display and control system based on embedded Linux [C] // proceedings of International Conference on Computer and Electrical Engineering. Phuket, Thailand, 2008: 802 - 806.

[4] 余春蕾, 张长明. 基于 FPGA 的 TFT-LCD 控制器设计[J]. 电子技术, 2008, 45(5): 15 - 17.

[5] 张林, 何春. 高速 SDRAM 控制器设计的 FPGA 实现[J]. 电子科技大学学报, 2008, 37(1): 109 - 112.

(收稿日期: 2010 - 06 - 01)



作者简介：

唐徐立 (1985—), 男, 浙江宁波人, 硕士研究生, 主要研究方向为 SOC 设计, 超大规模集成电路设计;

黄君凯 (1963—), 男, 广东汕头人, 教授, 主要研究方向为微电子学与固体电子学;

刘明峰 (1976—), 男, 江苏仪征人, 高级工程师, 主要研究方向为 MCU 和 LCD 驱动电路设计。

基于FPGA的TFT-LCD控制器设计与实现

作者: [唐徐立](#), [黄君凯](#), [刘明峰](#), [杨帆](#), [陈伦海](#), [Tang Xuli](#), [Huang Junkai](#), [Liu Mingfeng](#), [Yang Fan](#), [Chen Lunhai](#)

作者单位: [唐徐立, 黄君凯, 杨帆, 陈伦海, Tang Xuli, Huang Junkai, Yang Fan, Chen Lunhai \(暨南大学, 信息科学技术学院, 广州, 510632\)](#), [刘明峰, Liu Mingfeng \(无锡中微爱芯电子有限公司, 江苏, 无锡, 214072\)](#)

刊名: [半导体技术](#) **ISTIC** **PKU**

英文刊名: [SEMICONDUCTOR TECHNOLOGY](#)

年, 卷(期): 2010, 35 (11)

被引用次数: 0次

参考文献(5条)

1. 刘培正. 中国 TFT-LCD产业发展之路[J]. 现代显示, 2005, 54 (8) :11-14.
2. LIN J T, WANG F K, LO S L, et al. Analysis of the supply and demand in the TFT-LCD market[J]. Technological Forecasting & Social Change, 2006, 73 (4) :422-435.
3. XU Y T, KONG L J, YANG J Y, et al. Research and application of display and control system based on embedded Linux[C]//proceedings of International Conference on Computer and Electrical Engineering. Phuket, Thailand, 2008:802-806.
4. 余春营, 张长明. 基于FPGA的TFT-LCD控制器设计[J]. 电子技术, 2008, 45 (5) :15-17.
5. 张林, 何春. 高速SDRAM控制器设计的FPGA实现[J]. 电子科技大学学报, 2008, 37 (1) :109-112.

相似文献(2条)

1. 期刊论文 [蔡肯](#). [梁晓莹](#). [Cai Ken](#). [Liang Xiaoying](#) 基于FPGA的TFT-LCD控制器IP核设计 -中国现代教育装备 2007 (9)
伴随着嵌入式系统的迅速发展, TFT-LCD控制器IP成为SoC芯片中的一个重要部件. 文章介绍了一种使用FPGA芯片设计TFT液晶显示屏控制器的方法. 该方法加快了数据的处理速度, 提高了系统的兼容性, 节约了硬件成本.
2. 期刊论文 [高一沅](#). [GAO Yi-yuan](#) 基于Xilinx SOPC的TFT-LCD控制器设计与实现 -陕西科技大学学报 (自然科学版) 2009, 27 (6)
根据TFT-LCD的工作原理, 采用Xilinx公司的Microblaze微处理器软核, 提出了一种基于嵌入式FPGA SOPC平台的TFT-LCD控制器方案, 并验证了该方案的可行性. 该控制器为进一步在嵌入式FPGA片上系统进行图像和多媒体开发提供了一个稳固的平台.

本文链接: http://d.g.wanfangdata.com.cn/Periodical_bdtjs201011021.aspx

授权使用: 黄小强(wfxadz), 授权号: f43c8c48-f835-41db-8197-9e7001424ea2

下载时间: 2011年1月19日