# 컴퓨터시스템구조 - Computer System Structure

#### 컴퓨터시스템구조 - Computer System Structure

- 1 컴퓨터시스템 개요
  - 1. 역사 및 세대별 발전과정
    - 컴퓨터의 세대별 특징
    - 제1세대 컴퓨터
    - 제2세대 컴퓨터
    - 제3세대 컴퓨터
    - 제4세대 컴퓨터
    - 차세대 컴퓨터
  - 2. 컴퓨터 기본구조
    - 구성요소
  - 3. 컴퓨터 분류
    - 처리성능과 규모에 따른 분류
    - 구조에 따른 분류
- 2 데이터 표현 및 연산
  - 1. 진법과 진법변환
    - 진법
    - 진법 변환
  - 2. 보수
    - 보수체계
    - 보수를 이용한 연산
  - 3. 데이터의 표현
    - 정수표현
    - 부동소수점표현
    - 문자표현 및 코드체계
  - 4. 연산
    - 산술연산
    - 논린연산
    - 비트연산
- 3 디지털 논리회로
  - 1. 부울대수 및 논리게이트
    - 부울대수
    - 부울함수의 간략화
    - 논리게이트 AND, OR, NOT, XOR, NAND, NOR 등
    - 논리 회로(logic diagram)
    - 2. 조합 논리회로
      - 가산기
      - 멀티플렉서, 디멀티플렉서
      - 인코더, 디코더
    - 3. 순차 논리회로
      - 플립플롭
      - 레지스터

- 카운터
- 메모리셀

#### 4 중앙처리장치(CPU: Central Processing Unit)의 구조와 기능

- 1. CPU 구성요소
  - 산술논리장치
  - 레지스터
  - 제어장치
  - 내부버스
- 2. 명령어 사이클
  - 마이크로 연산
  - 명령어 인출 사이클
  - 명령어 실행 사이클
- 3. 명령어 파이프라이닝
- 5 컴퓨터 명령어
  - 1. 명령어 세트
    - 명령어 형식
      - **기억장소**에 따른 분류
      - 오퍼랜드의 수에 따른 분류
  - 2. 주소 지정 방식
    - 묵시적(암시적) 주소지정방식 (의미주소지정방식) (스택 주소지정방식)
    - 즉치 주소지정방식
    - 직접 주소지정방식
    - 간접 주소지정방식
    - 레지스터 직접주소지정방식
    - 레지스터 간접주소지정방식
    - 변위 주소지정방식
      - 상대주소지정방식
      - 인덱스된 주소지정방식
      - 베이스 주소지정방식
- 6 제어장치
  - 2. 제어장치의 구조
  - 3. 명령어 사이클에서의 제어신호
  - 4. 마이크로 프로그램 제어방식
    - 마이크로 명령어의 형식
    - 마이크로 프로그래밍
    - 마이크로 프로그램 실행
  - 5. 하드와이어드(hardwired) 제어
- 7 기억장치
  - 1. 기어장치 개요
    - 기억장치 종류 및 특성
    - 기억장치의 계층적 구조
  - 2. 주 기억장치
    - 주 기억장치의 기능
    - RAM의 구조 및 종류
    - ROM의 구조 및 종류
    - 기억장치 모듈 설계
  - 3. 캐시 기억장치
    - 동작원리
    - 사상(mapping) 방법

- 쓰기정책 write-through, write-back
- 성능 개선효과

#### 8 보조기억장치

- 1. 자기디스크
  - 디스크 구조 및 용어
  - 디스크 접근 시간
- 2. 광기억장치
  - 광기억장치 특성
  - 광기억장치 종류
- 3. 레이드(RAID)
  - 레이드(RAID) 개요
  - 레이드(RAID) 종류 level 0 ~ level 6

#### 9 시스템 버스 및 입출력장치

- 1. 시스템버스
  - 시스템버스 구조
  - 데이터버스
  - 주소버스
  - 제어버스
  - 버스 대역폭
  - 시스템버스 기본동작
- 2. 버스중재(arbitration)
  - 병렬 중재방식
  - 직렬 중재방식
  - 폴링 방식
- 3. 입출력장치 제어
  - 입출력장치 제어기
  - 입출력장치 제어기 동작순서
- 4. 입출력 주소 지정
  - 기억장치사상 입출력(memory mapped I/O)
  - 분리형 입출력(isolated I/O)
- 5. 인터럽트를 이용한 입출력
  - 인터럽트 구동 입출력(interrupt-driven I/O)
  - 다중 인터럽트 선을 사용하는 방식
  - 데이지 체인 방식
  - 소프트웨어 폴링 방식
- 6. DMA를 이용한 입출력
  - DMA 제어기
  - DMA 동작순서
  - 사이클 스틸링(cycle stealing)

#### 10 컴퓨터구조의 경향

- 1. 컴퓨터 성능평가
- 2. RISC vs. CISC
  - RISC, CISC 컴퓨터 개념
  - RISC, CISC 컴퓨터 특징 및 비교
- 3. 병렬컴퓨터
  - 병렬컴퓨터 개념
  - 병렬컴퓨터 특징
  - 병렬컴퓨터 분류 SISD, SIMD, MISD, MIMD 등
  - 상호연결망

# 1 컴퓨터시스템 개요

# 1. 역사 및 세대별 발전과정

• 시스템: 그 시스템에 부여된 목적을 달성하기 위해 상호작용하는 구성요소들의 집합

#### - 컴퓨터의 세대별 특징

세 대	제1세대	제2세대	제3 세대	제4세대	차세대
년 도	1940	1950	1960	1970 ~	1980 ~
특 징	진공관	트랜지스터	집적 회로	LSI / 마이크로프로 세서	VLSI
대 표 시 스 템	ENIAC, EDVAC, UNIVAC	TX-O, IBM 704-709, IBM 7094	IBM 360	IBX PC-XT, 애플사 의 매킨토시, 미니 컴 퓨터	대규모 병렬처리 컴퓨 터, 광 컴퓨터, 신경망 컴퓨터

#### - 제1세대 컴퓨터

진공관을 이용한 전자식 컴퓨터

컴퓨터 제어가 단일 중앙처리장치에 집중

#### 어셈블리어(assembly language) 사용

- ENIAC(Electronic Numerical Integrator And Calculator)
   최초의 범용 전자식 컴퓨터
- EDVAC(Electronic Discrete Variable Automatic Computer)
  EDVAC의 문제점 해결을 위해 폰 노이만, 프로그램 내장 방식(stored program concpet) 제안
  10진수가 아닌 2진수 표현 사용
  - o 프로그램 내장형 컴퓨터: 프로그램과 데이터를 모두 기억장소 저장 및 실행
- UNIVAC(UNIVersal Automatic Computer)

최초의 일반 업무용 컴퓨터

#### - 제2세대 컴퓨터

트랜지스터 사용

고급 프로그래밍 언어 사용(COBOL, FORTRAN, 등)

큰 용량의 기억장치

입출력 처리장치 같은 처리장치 도입으로 중앙처리장치의 **시간낭비 줄임** 

컴파일러, 소프트웨어 라이브러리 등 제공

하드웨어 설계 시 모듈화 개념 도입

자기디스크의 개발로 보조기억장치에 대한 직접 접근 가능

TX-O

초기 트랜지스터 컴퓨터

• IBM 704/709

704 - 인덱스 리지스터 & 부동 소수점 하드웨어 가짐

709 - 입출력 처리장치, 데이터 동기화 처리장치, 채널 가짐

• IBM 7094

709 버전에서 진공관 -> 트랜지스터

중앙처리장치에 **산술회로 추가** 

입출력은 주기억장치로 직접 접근하는 입출력 처리장치에 의해 제어

#### - 제3세대 컴퓨터

#### 집적회로(IC: Integrated Circuit) 등장

• IBM 360

직접회로 사용

최초로 컴퓨터 계열 개념 도입

컴퓨터 구조와 구현 분리

#### - 제4세대 컴퓨터

#### 대규모 집적회로(LSI: Large Scale IC) 사용

이후 반도체 기술의 발달로 초대규모 집적회로(VLSI:Ver LSI) 개발, 현재까지 사용

마이크로프로세서 개발(컴퓨터의 주요 구성요소들을 하나의 반도체 칩으로 모두 집적)

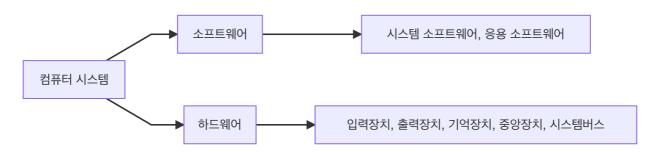
개인용 컴퓨터 보급, 업무 효율성을 위해 자동화

#### - 차세대 컴퓨터

- 대규모 병렬처리 컴퓨터(MPP: Massively Parallel Processing computer)
   병렬처리기법(중복된 하드웨어를 효율적으로 활용하는 방법) 도입, 대규모의 병렬처리 가능
   상호연결망(interconnection network) 연결, 상호 협동적인 직업 수행
- 광 컴퓨터(optical computer)
   빛의 속도가 전자의 속도보다 빠르다는 관점에서 착안
- 신경망 컴퓨터(neural-net computer)
   폰 노이만의 프로그램 내장형 컴퓨터 구조의 문제점 해결방법 감각정보처리를 모방한 컴퓨터 구조

# 2. 컴퓨터 기본구조

### - 구성요소



- 입력장치, 출력장치
- 기억장치
  - 주기억장치중앙처리장치가 처리할 데이터와 명령어들을 저장, 대부분 DRAM 구성
  - 캐시주기억장치와 중앙처리장치 사이에 위치데이터를 중앙처리에 빨리 전달, 대부분 SRAM 구성
  - 보조기억장치대량의 데이터 저장전원이 꺼져도 후에 사용할수 있음
- 중앙처리장치실제 연산 수행, 제어작용
- 시스템버스
   장치 사이 통신 가능하게 해 주는 통신 선로
   주소버스, 데이터버스, 제어버스

# 3. 컴퓨터 분류

#### - 처리성능과 규모에 따른 분류

마이크로컴퓨터

단일 칩 마이크로 컴퓨터

PC(Personal Computer)

워크스테이션

2. 미니컴퓨터 서버 등장으로 도태

3. 메인프레임 컴퓨터

범용성 강조

4. 슈퍼컴퓨터
 병렬처리 가능

#### - 구조에 따른 분류

1. 파이프라인 슈퍼컴퓨터 고속의 백터 계산

대규모 병렬처리 컴퓨터
 중앙처리장치의 계산속도의 한계 뛰어넘을 수 있을 컴퓨터으로 주목

3. 분산컴퓨팅

인터넷에 연결된 여러 컴퓨터들의 처리 능력을 이용하여 거대한 계산 문제를 해결하려는 분산처리 모델

4. 클라우드컴퓨팅

집적·공유된 정보통신기기, 정보통신설비, 소프트웨어 등 정보통신자원을 이용자의 요구나 수요 변화에 따라 정보통신망을 통하여 신축적으로 이용할 수 있도록 하는 정보처리체계

# 2 데이터 표현 및 연산

### 1. 진법과 진법변환

- 진법
- 진법 변환
- 2. 보수
- 보수체계
- 보수를 이용한 연산
- 3. 데이터의 표현
- 정수표현
- 부동소수점표현
- 문자표현 및 코드체계
- 4. 연산
- 산술연산
- 논린연산
- 비트연산

# ③ 디지털 논리회로

### 1. 부울대수 및 논리게이트

- 부울대수
- 부울함수의 간략화
- 논리게이트 AND, OR, NOT, XOR, NAND, NOR 등
- 논리 회로(logic diagram)

### 2. 조합 논리회로

- 가산기
- 멀티플렉서, 디멀티플렉서
- 인코더, 디코더

### 3. 순차 논리회로

- 플립플롭
- 레지스터
- 카운터
- 메모리셀

# 4 중앙처리장치(CPU: Central Processing Unit)의 구조와 기능

# 1. CPU 구성요소

컴퓨터에서 명령어 수행, 데이터 처리

프로그램이 수행되는 전반적인 과정 제어

크게 처리장치 & 제어장치로 나뉨

- 산술논리장치
- 레지스터
- 제어장치
- 내부버스

### 2. 명령어 사이클

- 마이크로 연산
- 명령어 인출 사이클
- 명령어 실행 사이클

### 3. 명령어 파이프라이닝

# 5 컴퓨터 명령어

### 1. 명령어 세트

- 명령어 집합(instruction set): 컴퓨터에서 사용할 수 있는 명령어의 집합 모든 컴퓨터는 자신의 명령어 집합 가지고 있음 컴퓨터의 구조적인 특성 나타내는 가장 중요한 정보
- 명령어 구성
   명령어: 필드(field)라는 비트 그룹
   연산코드(OP code) & 오퍼랜드(operand) 필드로 나눠짐
- 명령어 형식
- 기억장소에 따른 분류
  - **누산기**(AC)를 이용한 명령어 형식 함수연산기능의 명령어를 수행할 때 오퍼랜드들 중 하나가 누산기에 기억되도록 하는 컴퓨터 구조에서 사용됨 ex)  $ADD~X~;~AC \leftarrow AC + M[X]$
  - 다중 레지스터를 이용한 명령어 형식
     중앙처리장치 내에 여러 개의 레지스터를 가지고 있는 컴퓨터
     ex) ADD R1, R2, R3; R3 ← R2 + R2
  - 스택 구조를 이용한 명령어 형식

연산에 필요한 오퍼랜드들, 연산 결과를 기억장치 스택에 기억

o 스택: 후입선출(LIFO: Last In First Out)

ex) ADD;  $TOS \leftarrow TOS + TOS_{-1}$ 

- 오퍼랜드의 수에 따른 분류
  - 0-주소 명령어

기억장치 스택 사용

주소 필드 사용 X

명령어 길이 가장 짧음, 기억공간 적게 차지

#### 비효율적

ex) PUSH A;  $TOS \leftarrow M[A]$ 

PUSHB ;  $TOS \leftarrow M[B]$ 

ADD ;  $TOS \leftarrow TOS + TOS_{-1}$ 

PUSHC;  $TOS \leftarrow M[C]$ 

MUL ;  $TOS \leftarrow TOS \times TOS_{-1}$ 

POP X ;  $M[X] \leftarrow TOS$ 

#### ● 1-주소 명령어

오퍼랜드 1개

명령어 수 더 증가

o 누산기 레지스터: 기억장치로부터 오퍼랜드 가져오거나 연산결과 저장하기 위한 임시적인 장소

ex)  $LOAD\ A$  ;  $AC \leftarrow M[A]$ 

ADDB ;  $AC \leftarrow AC + M[B]$ 

 $STORE\,X$  ;  $M[X] \leftarrow AC$ 

LOADC ;  $AC \leftarrow M[C]$ 

MULX ;  $AC \leftarrow AC + M[X]$ 

STORE X;  $M[X] \leftarrow AC$ 

#### • 2-주소 명령어

오퍼랜드 2개

상용업 컴퓨터에서 가장 많이 사용

3-주소 명령어보다 길이 짧아짐, 명령어 수 증가

ex) MOVE A,  $R1 : R1 \leftarrow M[A]$ 

ADDB, R1;  $R1 \leftarrow M[B]$ 

MULR1, C ;  $R1 \leftarrow R1 + M[C]$ 

 $MOVE\ R1, X \ ; \ M[A] \leftarrow R1$ 

#### • 3-주소 명령어

오퍼랜드 3개

산술식 프로그램화 시, 길이 짧아짐

비트수가 다른 주소 명령어 형식보다 많이 필요함

ex) ADD A, B, R1;  $R1 \leftarrow M[A] + M[B]$ 

 $MUL\,R1,\,C,\,X\quad;\;M[X]\leftarrow R1\times M[C]$ 

# 2. 주소 지정 방식

• **주소지정방식**: 프로그램 수행 시 오퍼랜드 지정하는 방식

오퍼랜드 실제 참조 전에, 명령어의 주소 필드 병경 혹은 해석하는 규칙을 지정하는 형식

- **유효주소**: 주소지정방식의 각 규칙에 의해 정해지는 **오퍼랜드의 실제 주소**
- 주소를 실제 깅거공간과 연관시키는 방법에 따라 분류
  - o 절대주소: 임의의 기억장소에 대한 유효주소로 0, 1, 2, 3, ...의 순서로 처음부터 차례대로 지정
  - o **상대주소**: 기준주소를 기준으로 상대적으로 얼마만큼 떨어져 있는지 변위(Offset)로 표현하는 주소 절대주소로 변환해야만 실제 데이터에 접근 가능

### - 묵시적(암시적) 주소지정방식 (의미주소지정방식) (스택 주소지정방식)

0-주소 명령어 형식

명령 실행에 필요한 데이터의 위치를 지정하지 않고 누산기나 스택의 데이터를 묵시적으로 지정 및 사용

ex) ADD;  $TOS \leftarrow TOS + TOS_{-1}$ 

#### - 즉치 주소지정방식

0-주소 명령어 형식

명령어 자체 내에 오퍼랜드 지정

ex) LDI 100, R1;  $R1 \leftarrow 100$ 

### - 직접 주소지정방식

1-주소 명령어 형식

명령어의 주소 필드에 직접 오퍼랜드의 주소 저장

ex)  $LDA \ ADRS$ ;  $AC \leftarrow M[ADRS]$ 

#### - 간접 주소지정방식

2-주소 명령어 형식

명령어의 주소 필드에 유효주소가 저장되어 있는 기억장치주소 기억

기억장치로부터 명령어 가지오기-> 주소 부분 이용하여 다시 기억장치에 접근, 유효주소 읽음

ex) LDA[ADRS] ;  $R1 \leftarrow M[M[ADRS]]$ 

#### - 레지스터 직접주소지정방식

1-주소 명령어 형식

오퍼랜드가 레지스터에 저장

ex) LDA R1;  $AC \leftarrow R1$ 

#### - 레지스터 간접주소지정방식

2-주소 명령어 형식

레지스터에 실제 오퍼랜드가 저장된 기억장치의 주소값 저장

ex) LAD(R1);  $AC \leftarrow M[R1]$ 

#### - 변위 주소지정방식

3-주소 명령어 형식

두 개의 조수부를 두고 각각 주소값, 레지스터 지정하여 사용

유효주소 = 명령어 주소 부분의 내용 + 변위 값

- 상대주소지정방식

특정 레지스터의 내용에 명령어 주소 필드값(PC: Program Counter)을 더하는 방식

유효주소 = 명령어 주소 부분의 내용 + PC의 내용

ex)  $AC \leftarrow M[R1]$  ;  $AC \leftarrow M[ADRS + PC]$ 

- 인덱스된 주소지정방식

특정 레지스터의 내용에 인덱스 레지스터의 내용을 더하는 방식

ex)  $LDA \ ADRS(R1)$ ;  $AC \leftarrow M[ADRS + R1]$ 

- 베이스 주소지정방식

특정 레지스터의 내용에 베이스 레지스터 값을 더하는 방식

ex)  $LDA \ ADRS(RBX1)$ ;  $AC \leftarrow M[ADRS + RBX1]$ 

# 6 제어장치

- 1. 제어장치의 기능
- 2. 제어장치의 구조
- 3. 명령어 사이클에서의 제어신호
- 4. 마이크로 프로그램 제어방식
- 마이크로 명령어의 형식
- 마이크로 프로그래밍
- 마이크로 프로그램 실행
- 5. 하드와이어드(hardwired) 제어

# **기억장치**

1. 기어장치 개요

- 기억장치 종류 및 특성
- 기억장치의 계층적 구조

# 2. 주 기억장치

- 주 기억장치의 기능
- RAM의 구조 및 종류
- ROM의 구조 및 종류
- 기억장치 모듈 설계

### 3. 캐시 기억장치

- 동작원리
- 사상(mapping) 방법
- 쓰기정책 write-through, write-back
- 성능 개선효과

# 8 보조기억장치

## 1. 자기디스크

- 디스크 구조 및 용어
- 디스크 접근 시간

# 2. 광기억장치

- 광기억장치 특성
- 광기억장치 종류

# 3. 레이드(RAID)

- 레이드(RAID) 개요
- 레이드(RAID) 종류 level 0 ~ level 6

# 의 시스템 버스 및 입출력장치

# 1. 시스템버스

- 시스템버스 구조
- 데이터버스
- 주소버스
- 제어버스
- 버스 대역폭
- 시스템버스 기본동작

# 2. 버스중재(arbitration)

- 병렬 중재방식
- 직렬 중재방식
- 폴링 방식

### 3. 입출력장치 제어

- 입출력장치 제어기
- 입출력장치 제어기 동작순서

### 4. 입출력 주소 지정

- 기억장치사상 입출력(memory mapped I/O)
- 분리형 입출력(isolated I/O)

## 5. 인터럽트를 이용한 입출력

- 인터럽트 구동 입출력(interrupt-driven I/O)
- 다중 인터럽트 선을 사용하는 방식
- 데이지 체인 방식
- 소프트웨어 폴링 방식

# 6. DMA를 이용한 입출력

- DMA 제어기
- DMA 동작순서
- 사이클 스틸링(cycle stealing)

# 10 컴퓨터구조의 경향

- 1. 컴퓨터 성능평가
- 2. RISC vs. CISC
- RISC, CISC 컴퓨터 개념
- RISC, CISC 컴퓨터 특징 및 비교
- 3. 병렬컴퓨터
- 병렬컴퓨터 개념
- 병렬컴퓨터 특징
- 병렬컴퓨터 분류 SISD, SIMD, MISD, MIMD 등
- 상호연결망