



ARM Cortex™ -M0

32位微控制器

NuMicro M051™ BN 系列
M058/M0516 系列规格书

目录

1	概述	7
2	特征	8
3	方块图	12
4	选型表	13
5	管脚配置	14
5.1	QFN 33 pin	14
5.2	LQFP 48 pin	15
5.3	管脚描述	16
6	功能描述	20
6.1	ARM® Cortex™ -M0内核	20
6.2	系统管理器	22
6.2.1	概述	22
6.2.2	系统复位	22
6.2.3	系统电源架构	22
6.2.4	系统存储器映射	24
6.2.5	系统存储器映射表	26
6.2.6	系统定时器(SysTick)	27
6.2.7	嵌套向量中断控制器 (NVIC)	28
6.3	时钟控制器	32
6.3.1	概述	32
6.3.2	时钟发生器方块图	32
6.3.3	系统时钟 & SysTick 时钟	34
6.3.4	AHB 时钟源选择	35
6.3.5	外设时钟源选择	36
6.3.6	掉电模式（深度睡眠模式）时钟	37
6.3.7	分频器输出	37
6.4	通用I/O	39
6.4.1	概述	39
6.5	I2C 总线控制器 (主机/从机)	41
6.5.1	概述	41
6.5.2	特征	41
6.6	PWM发生器和捕捉定时器	43
6.6.1	概述	43
6.6.2	特征	44
6.7	串行外设接口(SPI)控制器	45
6.7.1	概述	45
6.7.2	特性	45

6.8 定时器控制器	46
6.8.1 概述	46
6.8.2 特征	46
6.9 看门狗定时器 (WDT)	47
6.9.1 概述	47
6.9.2 特征	48
6.10 UART接口控制器	49
6.10.1 概述	49
6.10.2 特性	51
6.11 模拟数字转换(ADC)	52
6.11.1 概述	52
6.11.2 特征	52
6.12 模拟比较器 (ACMP)	53
6.12.1 概述	53
6.12.2 特性	53
6.13 外部总线接口 (EBI)	54
6.13.1 概述	54
6.13.2 特性	54
6.14 Flash内存控制器(FMC)	55
6.14.1 概述	55
6.14.2 特性	55
7 典型应用电路	56
8 电气特性	57
8.1 绝对最大额定值	57
8.2 DC电气特性	58
8.3 AC 电气特性	63
8.3.1 外部高速晶振	63
8.3.2 外部振荡器	63
8.3.3 外部高速晶振的典型应用电路	64
8.3.4 内部 22.1184 MHz RC振荡器	65
8.3.5 内部 10kHz RC 振荡器	65
8.4 模拟量特性	66
8.4.1 12-bit SARADC规格	66
8.4.2 LDO规格 & Power 管理	67
8.4.3 低压复位规格	68
8.4.4 欠压检测规格	68
8.4.5 上电复位规格(5V)	68
8.4.6 温度传感器规格	69
8.4.7 比较器规格	69

8.5 Flash DC 电器特性.....	70
9 封装尺寸.....	71
9.1 LQFP-48 (7x7x1.4mm ² Footprint 2.0mm).....	71
9.2 QFN-33 (5X5 mm ² , Thickness 0.8mm, Pitch 0.5 mm).....	72
10 版本历史.....	73

LIST OF FIGURES

图6.2.1-1NuMicro™ M051 系列方块图	12
图6.2.1-1 NuMicro™ 命名规则	13
图6.2.1-1 NuMicro™ M051 系列QFN33 引脚图	14
图6.2.1-1 NuMicro™ M051 系列 LQFP-48引脚图	15
图6.2.1-1 功能框图	20
图6.2.3-1 NuMicro M051™ 系列电源架构图	23
图6.3.2-1时钟发生器方块图	33
图6.3.3-1系统时钟框图	34
图6.3.3-2SysTick时钟控制框图	34
图6.3.4-1AHB 时钟源HCLK	35
图6.3.5-1外设时钟源选择PCLK	36
图6.3.7-1分频器的时钟源	37
图6.3.7-2分频器框图	38
图6.4.1-1推挽输出	39
图6.4.1-2开漏输出	40
图6.4.1-3 准双端I/O 模式	40
图6.5.1-1 I2C 总线时序	41
图6.9.1-1 中断时序与复位信号时序	48
图9.3.3-1 典型晶振应用电路	64

LIST OF TABLES

表 5.1-1 NuMicro™ M051 系列产品选型指南	13
表 5.3-1 NuMicro™ M051 系列引脚描述	19
表 6.2-1 片上模块的地址空间分配	24
表 6.2-2 片上模块的地址空间分配	25
表 6.2-3 异常模式	30
表 6.2-4 系统中断映射	30
表 6.2-5 向量表格式	31
表 6.9-1 看门狗超时时间间隔选择	47
表 6.10-1 UART 波特率方程	49
表 6.10-2 UART 波特率设置表	50

1 概述

NuMicro M051™ 系列是以ARM® Cortex™-M0为内核的32位微控制器，应用于工业控制和需要丰富通信接口的领域。Cortex™-M0是ARM最新的32位嵌入式处理器，成本仅相当于传统的8位微控制器。NuMicro M051™ 系列包括M052, M054, M058 和 M0516。

M058/M0516运行频率最高可达50MHz，因此可应用于各种各样的工业控制和需要高性能CPU的领域。M058/M0516内嵌有32K/64K-字节的flash存储器，4K字节数据flash存储器，4K字节在系统编程（ISP）的flash存储器，及4K字节SRAM存储器。

许多系统级外设功能，如I/O端口、EBI (外部总线接口)、Timer、UART、SPI、I2C、PWM、ADC，看门狗定时器和欠压检测，都已经被集成在M058/M0516，以减少系统外围元器件数量，节省电路板空间和系统成本。这些功能使M058/M0516适用于广泛应用。

此外，M058/M0516带有ISP（在系统编程）和ICP（在电路编程）功能，允许用户无需取下芯片，直接在电路板上对程序存储器进行升级。

2 特征

- 内核
 - ARM® Cortex™-M0内核运行频率可达50MHz.
 - 一个 24位系统定时器。
 - 支持低功耗睡眠模式.
 - 单指令周期32位硬件乘法器.
 - 嵌套向量中断控制器NVIC支持32个中断输入，每个中断有4个优先级。
 - 支持串行调试（SWD）接口，2 个观察点/4 断点。
- 内建一组 LDO支持宽工作电压范围：2.5V~5.5V
- 存储器
 - 32KB/64KB Flash用于存储用户程序(APROM)
 - 4KB Flash用于存储数据(DataFlash)
 - 4KB Flash用于存储ISP引导代码 (LDR0M)
 - 4KB字节SRAM用作内部高速暂存存储器
- 时钟控制
 - 可编程的系统时钟源
 - 4~24 MHz外部高速晶振输入
 - 22.1184MHz内部高速振荡器（精度可达3%）
 - 低功耗10KHz 的低速振荡器用于看门狗及睡眠模式唤醒CPU
 - PLL支持CPU最高运行在50MHz
- I/O 端口
 - 在LQFP-48管脚封装中，最多支持40个通用I/O端口（GPIO）
 - 4种I/O工作模式：
 - ◆ 准双向模式
 - ◆ 推挽输出模式
 - ◆ 开漏输出模式
 - ◆ 高阻抗输入模式
 - 可选择TTL输入或施密特触发输入
 - I/O管脚可被配置为边沿/电平触发模式的中断源
 - 较强的拉电流驱动能力和灌电流承受能力

- 定时器
 - 4组32位定时器，每组定时器均带有24位上数计数器和8位预分频器
 - 每个定时器有独立的时钟源
 - 24位定时器当前值可由定时器数据寄存器（TDR）读出
 - 提供3种工作模式：单脉冲模式，周期模式，开关模式。
 - 支持事件计数功能
 - 提供外部信号捕获/复位计数器功能，等同于8051 Timer2
- 看门狗定时器
 - 多路时钟源选择
 - 支持在掉电模式和休眠模式下唤醒CPU的功能
 - 看门狗定时器溢出时可选择产生中断/系统复位
- PWM
 - 内建4个16位PWM发生器，提供8路PWM输出或4对互补的PWM输出
 - 每个PWM发生器配有单独的时钟源选择器，时钟分频器，8位时钟预分频器，和死区发生器
 - PWM中断与PWM周期同步
 - 16位捕捉定时器(与PWM定时器共享)支持输入信号的上升沿/下降沿的捕捉功能
 - 支持捕捉中断
- UART
 - 最多两组UART设备
 - 可编程波特率发生器
 - 接收器和发送器支持缓冲，均带有15bytes的FIFO缓冲
 - 流控功能供选择(CTS 和 RTS)
 - 支持 IrDA(SIR) 功能
 - 支持RS485功能
 - 支持LIN功能
- SPI
 - 最高支持2组SPI设备
 - 支持 SPI主机/从机模式
 - 全双工同步串行数据传输
 - 从模式下，支持3线模式
 - 数据长度可改变（从1到32位）
 - 可设置MSB或LSB优先的传输模式

- Rx可在串行时钟的上升/下降沿锁存数据
- Tx可在串行时钟的上升/下降沿发送数据
- 32位传输模式下支持字节暂停模式
- I2C
 - 支持主机/从机模式
 - 主从机之间双向数据传输
 - 多主机总线支持（无中心主机）
 - 多主机同时发送数据仲裁，总线上串行数据不会被损坏
 - 串行时钟同步使得不同比特率的设备可以通过一条串行总线传输数据
 - 串行时钟同步可用握手机制来暂停和恢复串行传输
 - 可编程配置的时钟可适应多样化的传输速率控制。
 - 支持多地址识别（4组从机地址带屏蔽选项）
- ADC
 - 12位逐次逼近式模数转换器ADC，转换速率达 760k SPS
 - 最多8通道单端输入或4通道差分输入
 - 支持单次转换模式/突发模式/单周期扫描模式/连续扫描模式
 - 差分模式下，支持2个互补/无符号格式的转换结果
 - 每通道有独立的存放转换结果的寄存器
 - 支持转换值监测（或比较），用于阈值电压检测
 - 转换开始可由软件或外部触发
- ACMP
 - 最多两个模拟比较器
 - 负端可以选择内部带隙电压或者外部输入电压
 - 当比较结果发生改变时发生中断
 - 支持掉电模式下唤醒CPU的功能
- EBI（外部总线接口），用于外部存储器映射设备的访问
 - 可访问的空间：8位模式下为64KB，16位模式下为128KB
 - 支持8bit/16bit 数据宽度
 - 16bit数据宽度下，支持字节写功能
- 在系统编程（ISP）与在电路编程（ICP）
- 内嵌温度传感器，1°C分辨率
- 欠压检测

- 支持四级检测电压: 4.3V/3.7V/2.7V/2.2V
- 支持欠压中断和复位选择
- 96-bit唯一ID号
- LVR (低电压复位)
 - 门槛电压: 2.0V
- 工作温度: -40°C~85°C
- 封装:
 - 无铅封装 (RoHS)
 - 48-pin LQFP, 33-pin QFN

3 方块图

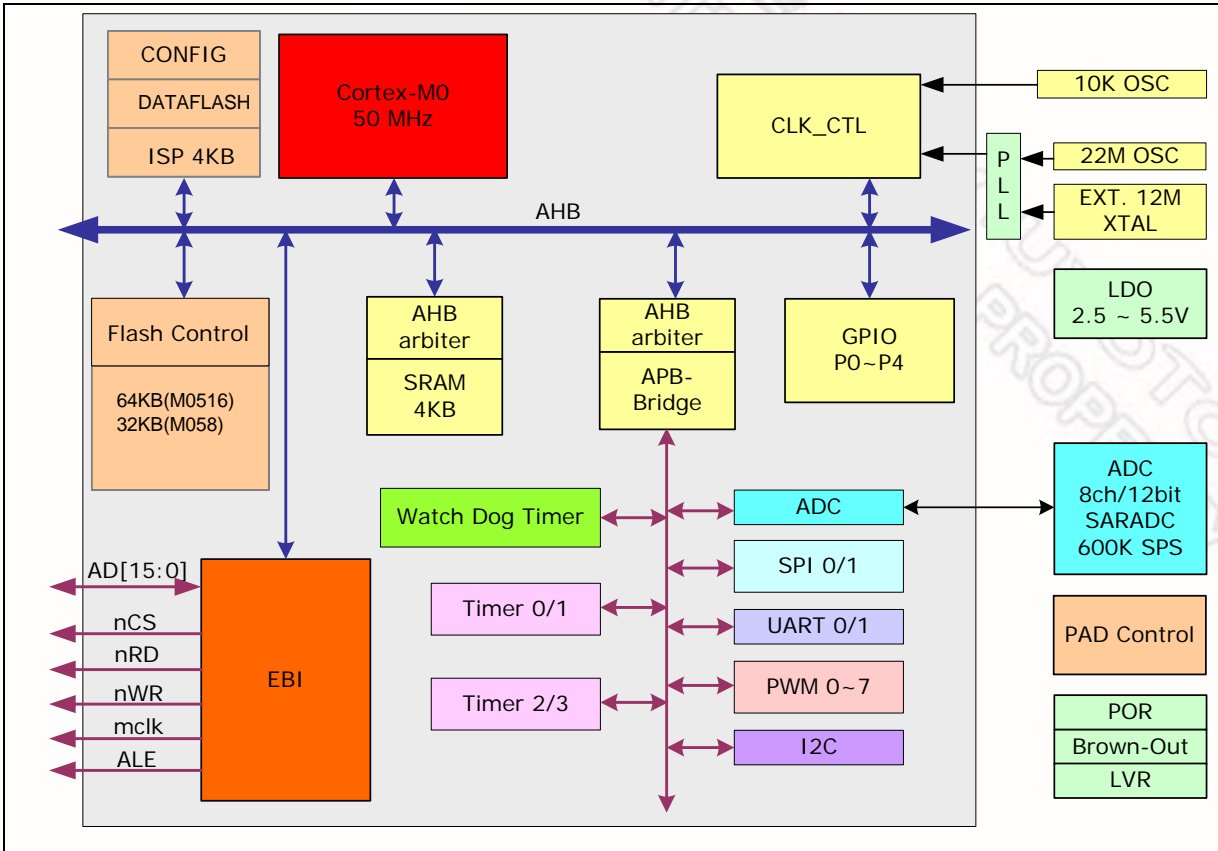


图 6.2.1-1NuMicro™ M051 系列方块图

4 选型表

NuMicro M051™ 系列产品选型指南

Part number	APROM	RAM	Data Flash	LDROM	I/O	Timer	Connectivity			COMP	PWM	ADC	EBI	ISP ICP	Package
							UART	SPI	I2C						
M058LBN	32KB	4KB	4KB	4KB	40	4x32-bit	2	2	1	2	8	8x12-bit	v	v	LQFP48
M058ZBN	32KB	4KB	4KB	4KB	24	4x32-bit	2	1	1	2	5	8x12-bit		v	QFN33
M0516LBN	64KB	4KB	4KB	4KB	40	4x32-bit	2	2	1	2	8	8X12-bit	v	v	LQFP48
M0516ZBN	64KB	4KB	4KB	4KB	24	4x32-bit	2	1	1	2	5	8X12-bit		v	QFN33

表 5.1-1 NuMicro™ M051 系列产品选型指南

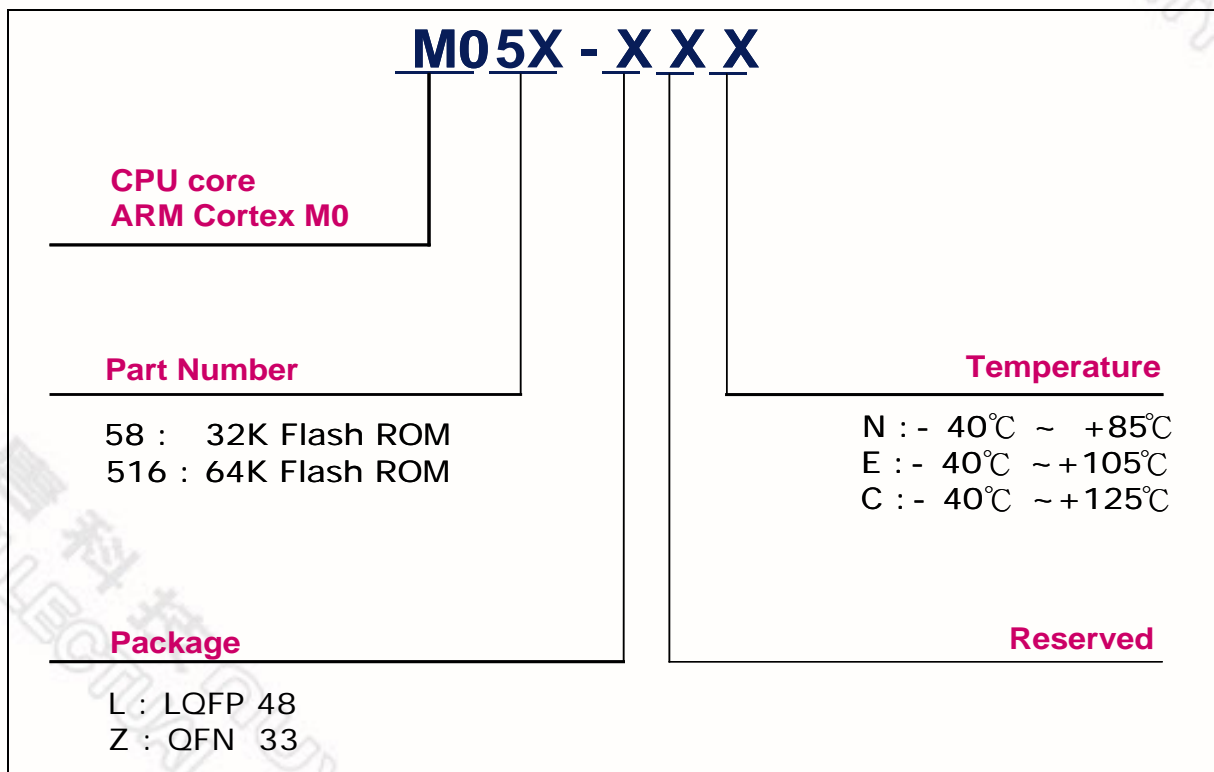


图6.2.1-1 NuMicro™ 命名规则

5 管脚配置

5.1 QFN 33 pin

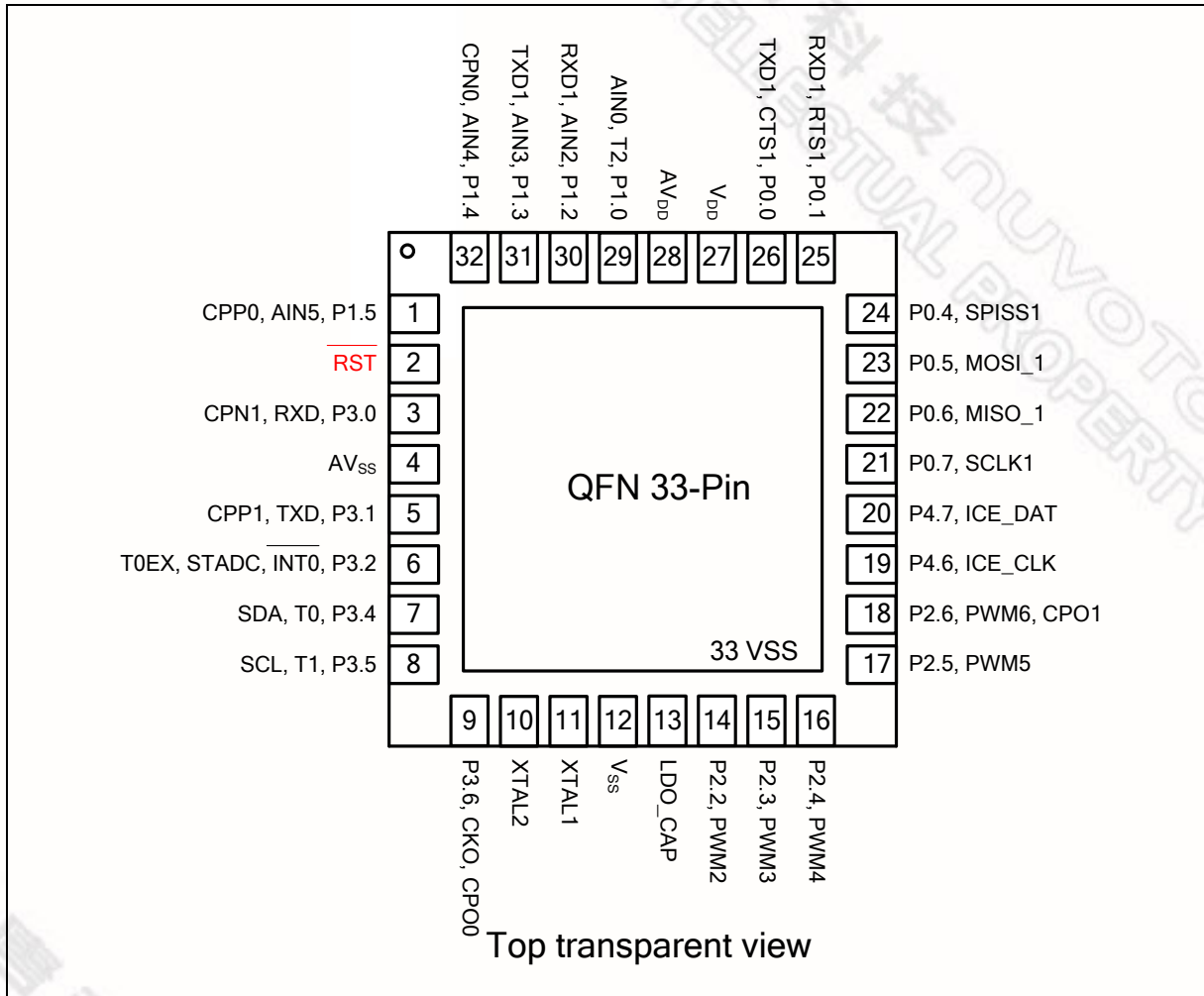


图6.2.1-1 NuMicro™ M051 系列QFN33 引脚图

5.2 LQFP 48 pin

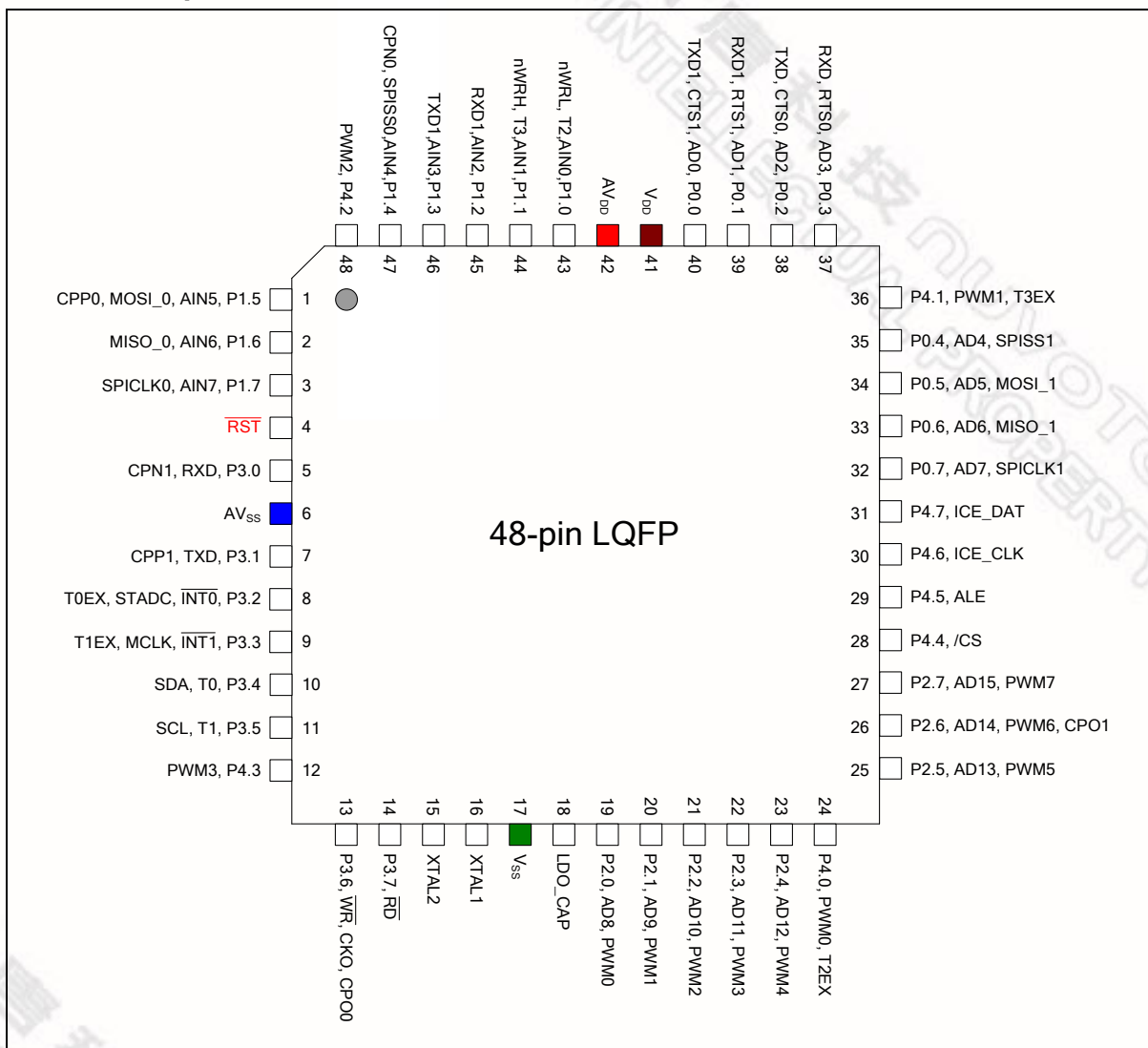


图6.2.1-1 NuMicro™ M051 系列 LQFP-48引脚图

5.3 管脚描述

管脚号		符号	复用功能			类型 ^[1]	描述
QFN33	LQFP48		1	2	3		
11	16	XTAL1				I (ST)	晶振脚1: 内部反向放大器输入管脚。当 FOSC[1:0] (CONFIG3[1:0]) 都为1（默认值）时，系统时钟由外部高速晶振或谐振器输入。
10	15	XTAL2				O	晶振脚2: 内部反向放大器输出管脚。此管脚输出晶振脚1的反向信号。
27	41	VDD				P	电源输入脚: 提供 数字 电源V _{DD} 。
12 33	17	VSS				P	地: 数字 电源地
28	42	AVDD				P	模拟电源输入脚: 提供 模拟 电源 AV _{DD}
4	6	AVSS				P	地: 模拟 电源地
13	18	LDO_C AP				P	LDO: LDO 输出管脚 注: 必须外接 1uF 电容。
2	4	/RST				I (ST)	复位脚: /RST管脚为施密特触发输入管脚，用于芯片复位。当该管脚上接入“低”电位，并保持768个内部22 MHz RC 高速晶振时钟周期后，芯片复位。/RST管脚具有上拉电阻，对该管脚通过外部电容接地，就可以完成上电复位。
26	40	P0.0	CTS1	AD0	TXD1 ^[2]	D, I/O	端口0: 端口0是8位的，具有四种输出模式，2种输入模式的管脚。并与下列功能复用，包括CTS1, RTS1, CTS0, RTS0, TXD1, RXD1, TXD, RXD, SPISS1, MOSI_1, MISO_1, 及SPCLK1。 当外部总线接口（EBI）被使能时，P0可复用为AD[7:0]。 SPISS1, MOSI_1, MISO_1, 和SPICLK1引脚用于SPI功能。
25	39	P0.1	RTS1	AD1	RXD1 ^[2]	D, I/O	
NC	38	P0.2	CTS0	AD2	TXD ^[2]	D, I/O	
NC	37	P0.3	RTS0	AD3	RXD ^[2]	D, I/O	

NuMicro™ M058/M0516 BN 系列规格书



管脚号		符号	复用功能			类型 ^[1]	描述
QFN33	LQFP48		1	2	3		
24	35	P0.4	SPISS1	AD4		D, I/O	CTS0/1: UART0/1清除发送输入引脚 RTS0/1: UART0/1请求发送输出引脚 RXD/TXD: 用于 UART0 功能 RXD1/TXD1: 用于UART1功能.
23	34	P0.5	MOSI_1	AD5		D, I/O	
22	33	P0.6	MISO_1	AD6		D, I/O	
21	32	P0.7	SPISCLK 1	AD7		D, I/O	
29	43	P1.0	T2	AIN0	$\overline{\text{WRL}}$	I/O	端口1: 端口1是8位的, 具有四种输出模式, 2种输入模式的管脚。并与下列功能复用, 包括T2, T3, RXD1, TXD1, $\overline{\text{WRL}}$, $\overline{\text{WRH}}$, SPISS0, MOSI_0, MISO_0, 及SPICLK0. T2: Timer2的外部事件计数器输入管脚 T3: Timer3的外部事件计数器输入管脚 SPISS0, MOSI_0, MISO_0, 和SPICLK0引脚用于SPI功能。 AIN0~AIN7: 用于12位ADC的模拟信号输入脚 RXD1/TXD1: 供UART1使用 $\overline{\text{WRL}} / \overline{\text{WRH}}$: EBI模式下, 16-bit数据宽度时, 用于输出低/高字节写使能信号 CPN0/CPN0: 用于比较器0的正负端输入.
NC	44	P1.1	T3	AIN1	$\overline{\text{WRH}}$	I/O	
30	45	P1.2	RXD1	AIN2		I/O	
31	46	P1.3	TXD1	AIN3		I/O	
32	47	P1.4	SPISS0	AIN4	CPN0	I/O	
1	1	P1.5	MOSI_0	AIN5	CPP0	I/O	
NC	2	P1.6	MISO_0	AIN6		I/O	
NC	3	P1.7	SPICLK0	AIN7		I/O	
NC	19	P2.0	PWM0	AD8		D, I/O	端口2: 端口2是8位的, 具有4种输出模式, 2种输入模式的管脚。并与下列功能复用。 当外部总线接口 (EBI) 被使能时, P2可复用为 AD[15:8]。 PWM0~PWM7 用于PWM输出功能 CPO1: 比较器1的输出引脚
NC	20	P2.1	PWM1	AD9		D, I/O	
14	21	P2.2	PWM2	AD10		D, I/O	
15	22	P2.3	PWM3	AD11		D, I/O	
16	23	P2.4	PWM4	AD12		D, I/O	

文件更新日期:: 4月10日, 2012

版本 V1.01

NuMicro™ M058/M0516 BN 系列规格书



管脚号		符号	复用功能			类型 ^[1]	描述
QFN33	LQFP48		1	2	3		
17	25	P2.5	PWM5	AD13		D, I/O	
18	26	P2.6	PWM6	AD14	CPO1	D, I/O	
NC	27	P2.7	PWM7	AD15		D, I/O	
3	5	P3.0	RXD		CPN1	I/O	端口3: 端口3是8位的, 具有4种输出模式, 2种输入模式的管脚。并与下列功能复用。包括 RXD, TXD, $\overline{\text{INT0}}$, $\overline{\text{INT1}}$, T0, T1, $\overline{\text{WR}}$, $\overline{\text{RD}}$, STADC, MCLK, SDA, SCL, CKO, CPN1, CPP1, T0EX, T1EX及CPO0。 T0: Timer0的外部事件计数器输入管脚 T1: Timer1的外部事件计数器输入管脚 RXD/TXD: 供UART0使用 SDA/SCK: 供I2C功能使用 MCLK: EBI 时钟输出脚 CKO: HCLK 时钟输出 STADC: ADC 外部触发信号脚 CPN1/ CPP1: 比较器1的正/负端输入引脚。 CPO0: 比较器0的输出引脚 T0EX/T1EX: Timer0/1的外部捕获/复位功能输入引脚。
5	7	P3.1	TXD		CPP1	I/O	
6	8	P3.2	$\overline{\text{INT0}}$	STADC	T0EX	I/O	
NC	9	P3.3	$\overline{\text{INT1}}$	MCLK	T1EX	I/O	
7	10	P3.4	T0	SDA		I/O	
8	11	P3.5	T1	SCL		I/O	
9	13	P3.6	$\overline{\text{WR}}$	CKO	CPO0	I/O	
NC	14	P3.7	$\overline{\text{RD}}$			I/O	
NC	24	P4.0	PWM0		T2EX	I/O	
NC	36	P4.1	PWM1		T3EX	I/O	
NC	48	P4.2	PWM2			I/O	端口4: 端口4是8位的, 具有4种输出模式, 2种输入模式的管脚。并与下列功能复用。包括/CS, ALE, ICE_CLK 及ICE_DAT。 /CS EBI 的片选信号脚。 ALE (地址锁存使能脚): 用于使能地址锁存, 在端口0和端口2上把地址从数据中分离出来。 ICE_CLK/ICE_DAT: 用于JTAG仿真。 当EBI使能, P4.0-P4.3可用作PWM0-3。 T2EX/T3EX: Timer2/3的外部捕获/复位功能输入引脚。
NC	12	P4.3	PWM3			I/O	
NC	28	P4.4	/CS			I/O	
NC	29	P4.5	ALE			I/O	
19	30	P4.6	ICE_CLK			I/O	

文件更新日期: 4月10日, 2012

版本 V1.01

管脚号		符号	复用功能			类型 ^[1]	描述
QFN33	LQFP48		1	2	3		
20	31	P4.7	ICE_DAT			I/O	

表 5.3-1 NuMicro™ M051 系列引脚描述

[1] I/O类型描述。I：输入，O：输出，I/O：准双向，D：开漏，P：电源管脚，ST：Schmitt 触发器。

[2] 引脚特性由软件设定，但是某一时刻只有一个功能可以被选择。

6 功能描述

6.1 ARM® Cortex™-M0 内核

Cortex™-M0处理器是32位多级可配置的RISC处理器。它有AMBA AHB-Lite接口和嵌套向量中断控制器（NVIC），具有可选的硬件调试功能，可以执行Thumb指令，并与其它Cortex-M系列兼容。该系列处理器支持两种操作模式-Thread模式和Handler模式。当有异常发生时，处理器进入Handler模式。异常返回只能在Handler模式下发生。当复位时，处理器会进入Thread模式，处理器也可在异常返回时进入到Thread模式。图6.2.1-1 显示了处理器内核的各个功能模块。

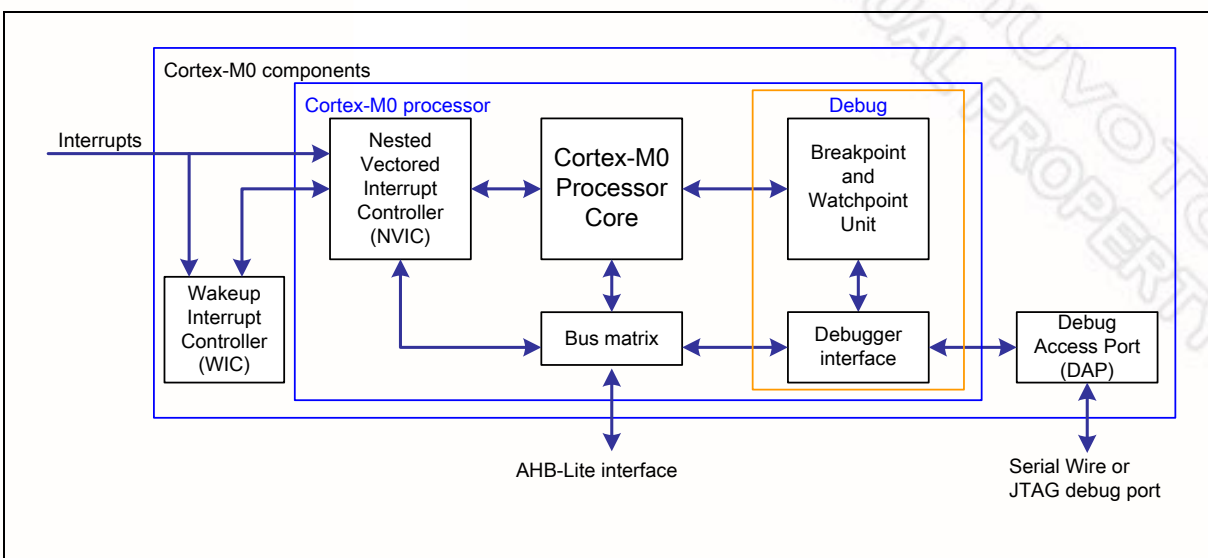


图6.2.1-1 功能框图

设备提供：

低门数处理器特性：

- ARMv6-M Thumb 指令集。
- Thumb-2 技术。
- ARMv6-M 兼容，24-bit SysTick 定时器。
- 32-bit 硬件乘法器。
- 系统接口支持小端（little-endian）数据访问。
- 具有确定性，固定延迟的中断处理能力。
- 可以丢弃和重新开始多次加载/存储和多周期乘法以保证快速中断处理。
- 与 C 应用程序二进制接口兼容的异常模式（C-ABI）。
ARMv6-M（C-ABI）兼容异常模式允许用户使用纯 C 函数实现中断处理。
- 使用等待中断（WFI），等待事件（WFE）指令，或者从中断返回时的 sleep-on-exit 特性可以进入低功耗的休眠模式。

文件更新日期: 4月10日, 2012

版本 V1.01

NVIC 特征:

- 32 个外部中断输入，每个中断具有 4 级优先级。
- 不可屏蔽中断输入（NMI）。
- 支持电平和脉冲触发中断。
- 中断唤醒控制器(WIC)，支持极低功耗休眠模式。

调试

- 四个硬件断点。
- 两个观察点。
- 用于非侵入式代码分析的程序计数采样寄存器（PCSR）。
- 单步和向量捕获能力。

总线接口:

- 单一 32 位的 AMBA-3 AHB-Lite 系统接口，为所有的系统外设和存储器提供方便的集成。
- 支持 DAP(Debug Access Port)的单一 32 位的从机端口。

6.2 系统管理器

6.2.1 概述

系统管理器包括如下功能

- 系统复位
- 系统存储器映射
- 用于产品ID，芯片复位及片上模块复位，多功能管脚控制的系统管理寄存器
- 系统定时器 (SysTick)
- 嵌套向量中断控制器(NVIC)
- 系统控制寄存器

6.2.2 系统复位

有如下事件之一发生时，系统复位，这些复位事件标志可以由寄存器**RSTRC**读出。

- 上电复位(POR)
- 复位脚 (/RESET) 上有低电平
- 看门狗定时溢出复位(WDT)
- 低电压复位(LVR)
- 欠压检测复位(BOD)
- CPU复位
- 系统复位

6.2.3 系统电源架构

该器件的电源架构分为三个部分：

- 由AVDD 和AVSS提供的模拟电源，为模拟部分提供工作电压。
- 由VDD与VSS提供的数字电源，为内部稳压器提供电压，内部稳压器向数字操作和I/O管脚提供固定的1.8V电压。

内部电压稳压器（LDO）的输出，需要在相应管脚附近接一颗电容。图6.2.3-1示出了该设备的电源架构：

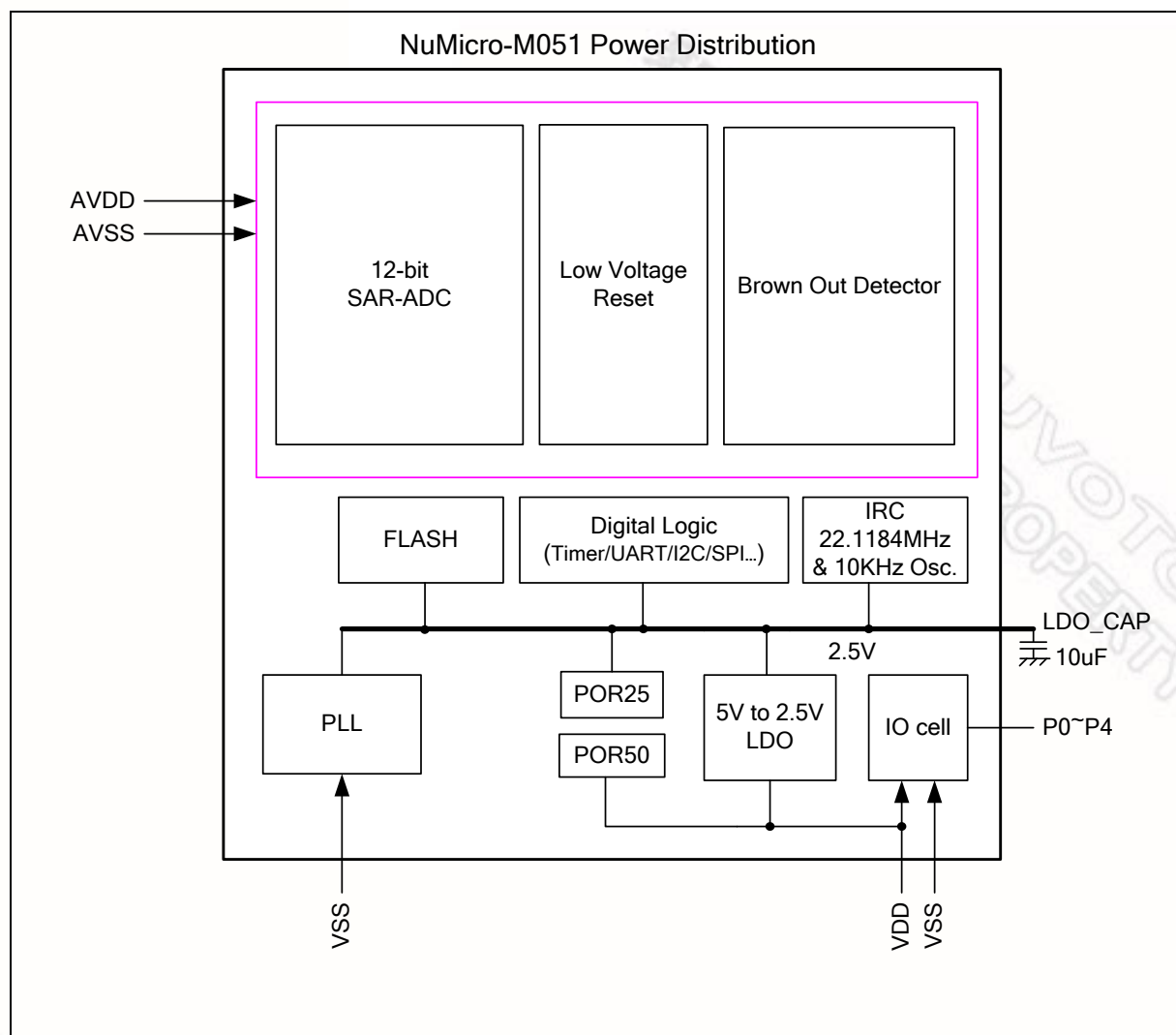


图 6.2.3-1 NuMicro M051™ 系列电源架构图

6.2.4 系统存储器映射

NuMicro M051™ 系列提供4G字节的寻址空间。每个片上模块存储器地址分配情况在表6.2-1中示出。详细的寄存器地址分配和编程将在后续的各个片上外设描述章节被描述。NuMicro M051™ 系列仅支持小端数据格式。

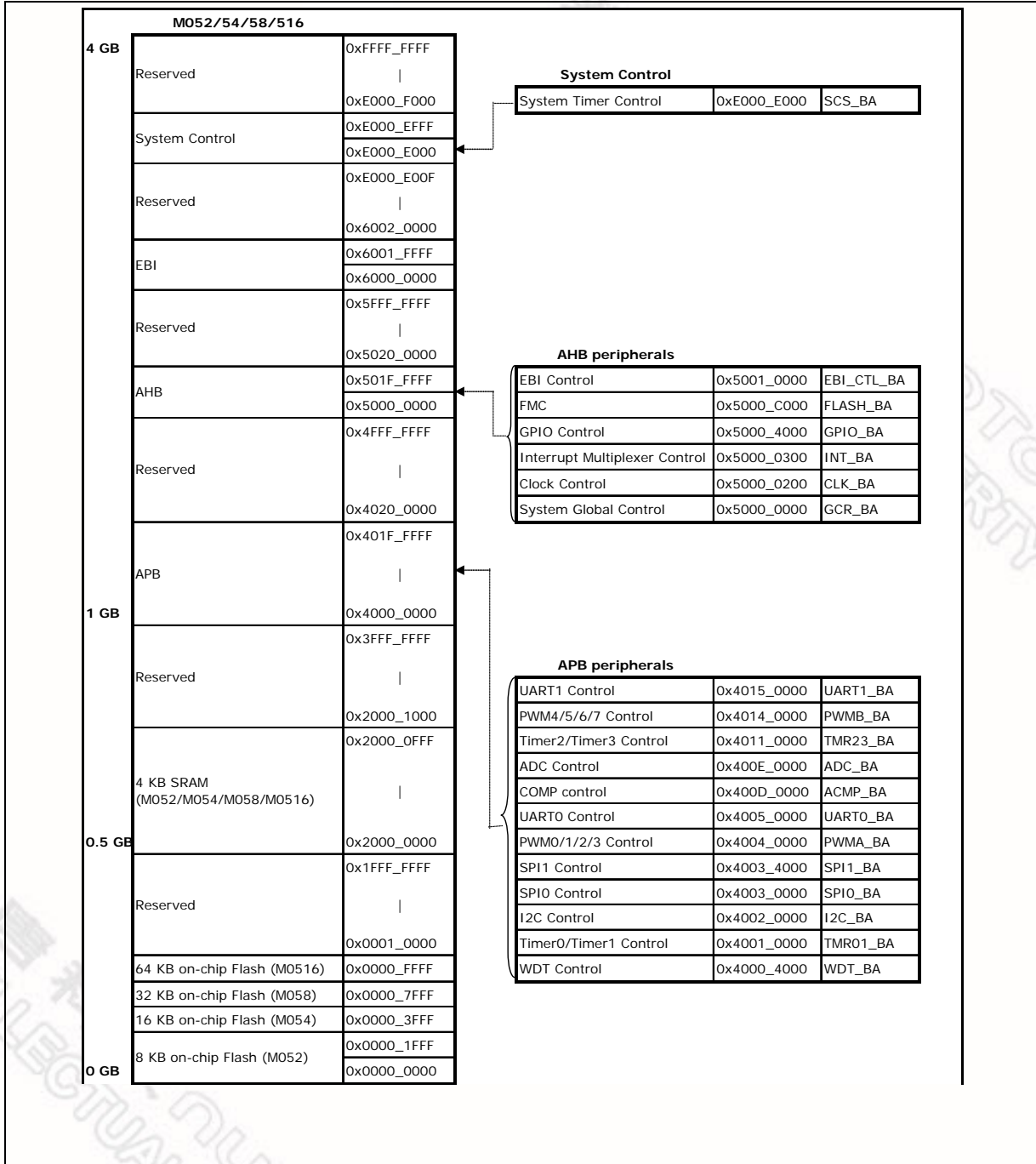
表 6.2-1 片上模块的地址空间分配

地址空间	标志	模块
Flash & SRAM 内存空间		
0x0000_0000 – 0x0000_FFFF	FLASH_BA	FLASH内存空间(64KB)
0x2000_0000 – 0x2000_0FFF	SRAM_BA	SRAM内存空间(4KB)
EBI 空间 (0x6000_0000 ~ 0x6001_FFFF)		
0x6000_0000 – 0x6001_FFFF	EBI_BA	EBI 空间
AHB模块空间(0x5000_0000 – 0x501F_FFFF)		
0x5000_0000 – 0x5000_01FF	GCR_BA	系统全局控制寄存器
0x5000_0200 – 0x5000_02FF	CLK_BA	时钟控制寄存器
0x5000_0300 – 0x5000_03FF	INT_BA	多路中断控制寄存器
0x5000_4000 – 0x5000_7FFF	GPIO_BA	GPIO (P0~P4) 控制寄存器
0x5000_C000 – 0x5000_FFFF	FMC_BA	Flash 存储器控制寄存器
0x5001_0000 – 0x5001_3FFF	EBI_CTL_BA	EBI 控制寄存器 (128KB)
APB模块空间(0x4000_0000 ~ 0x400F_FFFF)		
0x4000_4000 – 0x4000_7FFF	WDT_BA	看门狗控制寄存器
0x4001_0000 – 0x4001_3FFF	TMR01_BA	Timer0/Timer1 控制寄存器
0x4002_0000 – 0x4002_3FFF	I2C_BA	I2C接口控制寄存器
0x4003_0000 – 0x4003_3FFF	SPI0_BA	带主/从功能的SPI0控制寄存器
0x4003_4000 – 0x4003_7FFF	SPI1_BA	带主/从功能的SPI1 控制寄存器
0x4004_0000 – 0x4004_3FFF	PWMA_BA	PWM0/1/2/3 控制寄存器
0x4005_0000 – 0x4005_3FFF	UART0_BA	UART0控制寄存器
0x400D_0000 – 0x400D_3FFF	ACMP_BA	模拟比较器控制寄存器

0x400E_0000 – 0x400E_FFFF	ADC_BA	模数转换器(ADC)控制寄存器
0x4011_0000 – 0x4011_3FFF	TMR23_BA	Timer2/Timer3控制寄存器
0x4014_0000 – 0x4014_3FFF	PWMB_BA	PWM4/5/6/7控制寄存器
0x4015_0000 – 0x4015_3FFF	UART1_BA	UART1 控制寄存器
System Control Space (0xE000_E000 ~ 0xE000_EFFF)		
0xE000_E010 – 0xE000_E0FF	SCS_BA	System 定时器控制寄存器
0xE000_E100 – 0xE000_ECFE	SCS_BA	外部中断控制器控制寄存器
0xE000_ED00 – 0xE000_ED8F	SCS_BA	System控制寄存器

表 6.2-2 片上模块的地址空间分配

6.2.5 系统存储器映射表



6.2.6 系统定时器(SysTick)

Cortex-M0 包含一个集成的系统定时器, SysTick. SysTick 提供一种简单, 24位写清零, 下数计数, 计数至0后自动重载的计数器, 有一个灵活的控制机制。计数器可作为实时操作系统的节拍定时器或者一个简单的计数器。

使能后, 系统定时器从SysTick 当前值寄存器(SYST_CVR)的值向下计数到0, 并在下一个时钟边沿, 重新加载SysTick重载值寄存器(SYST_RVR)的值到SysTick当前值寄存器(SYST_CVR), 然后随接下来的时钟递减。当计数器减到0时, 标志位COUNTFLAG置位, 读系统定时器的控制与状态寄存器(SYST_CSR)将清零标志位COUNTFLAG。

复位后, SYST_CVR 的值未知。使能前, 软件应该向寄存器写入0。这样确保定时器在使能后以SYST_RVR中的值计数, 而非任意值。

若SYST_RVR 是0, 在重新加载后, 定时器将保持当前值0, 这种机制可以用来在不使用系统定时器的使能位的情形下禁用系统定时器。

详情请参考“ARM® Cortex™-M0 Technical Reference Manual”与“ARM® v6-M Architecture Reference Manual”。

6.2.7 嵌套向量中断控制器 (NVIC)

Cortex-M0提供中断控制器，作为异常模式的组成部分，称之为“嵌套向量中断控制器(NVIC)”。它与处理器内核紧密联系，并具有以下特性：

- 支持嵌套和向量中断
- 自动保存和恢复上下文
- 可动态改变优先级
- 简化的精确的中断延迟

NVIC对所有支持的异常按优先级排序并处理，所有异常在“处理模式”处理。NVIC结构支持具有四级优先级的32个(IRQ[31:0])离散中断。所有的中断和大多数系统异常可以配置为不同优先级。当中断发生时，NVIC将比较新中断与当前中断的优先级，如果新中断优先级高于当前中断，则新中断将代替当前中断被处理。

当任何中断被响应时，中断服务程序ISR的起始地址可从内存的向量表中取得。不需要确定哪个中断被响应，也不要软件分配相关中断服务程序（ISR）的起始地址。当起始地址取得时，NVIC将自动保存处理状态，包括以下寄存器“PC, PSR, LR, R0~R3, R12”的值到栈中。在ISR结束时，NVIC 将从栈中恢复相关寄存器的值，恢复正常操作，因此处理器将花费更少的确定的时间去处理中断请求。

NVIC支持末尾连锁“Tail Chaining”，有效处理背对背中断“back-to-back interrupts”，即无需保存和恢复当前状态从而减少从当前ISR结束切换到挂起的ISR的延迟时间。NVIC还支持晚到“Late Arrival”，改善同时发生的ISR的效率。当较高优先级中断请求发生在当前ISR开始执行之前（保存处理器状态和获取起始地址阶段），NVIC将立即选择处理更高优先级的中断，从而提高了实时性。

详情请参考“ARM® Cortex™-M0 Technical Reference Manual”与“ARM® v6-M Architecture Reference Manual”。

6.2.7.1 异常模式和系统中断映射

表6.2.2列出了NuMicro M051™系列支持的异常模式。软件可以对其中一些异常以及所有中断设置4级优先级。最高用户可配置优先级记为“0”，最低优先级记为“3”，所有用户可配置的优先级的默认值为“0”。注意：优先级为“0”在整个系统中为第4优先级，排在“Reset”，“NMI”与“Hard Fault”之后。

异常号	向量地址	中断号 (Bit in Interrupt Registers)	中断名	源IP	中断描述	掉电唤醒
1-15	0x00-0x3C	-	-	-	系统异常	
16	0x40	0	BOD_OUT	Brown-Out	欠压检测中断	Yes
17	0x44	1	WDT_INT	WDT	看门狗定时器中断	Yes
18	0x48	2	EINT0	GPIO	P3.2 脚上的外部信号中断	Yes
19	0x4C	3	EINT1	GPIO	P3.3 脚上的外部信号中断	Yes
20	0x50	4	GP01_INT	GPIO	P0[7:0] / P1[7:0] 外部信号中断	Yes
21	0x54	5	GP234_INT	GPIO	P2[7:0]/P3[7:0]/P4[7:0] 外部信号中断，除 P32 和 P33	Yes
22	0x58	6	PWMA_INT	PWM0~3	PWM0, PWM1, PWM2 和 PWM3 中断	No
23	0x5C	7	PWMB_INT	PWM4~7	PWM4, PWM5, PWM6 和 PWM7 中断	No
24	0x60	8	TMR0_INT	TMR0	Timer 0 中断	No
25	0x64	9	TMR1_INT	TMR1	Timer 1 中断	No
26	0x68	10	TMR2_INT	TMR2	Timer 2中断	No
27	0x6C	11	TMR3_INT	TMR3	Timer 3中断	No
28	0x70	12	UART0_INT	UART0	UART0中断	Yes
29	0x74	13	UART1_INT	UART1	UART1中断	Yes
30	0x78	14	SPI0_INT	SPI0	SPI0中断	No
31	0x7C	15	SPI1_INT	SPI1	SPI1中断	No
32-33	0x80-0x84	16-17	-	-	-	-
34	0x88	18	I2C_INT	I2C	I2C中断	No
35-40	0x8C-0xAC	19-24	-	-	-	-
41	0xA4	25	ACMP_INT	ACMP	模拟比较器0和模拟比较器1的中断	Yes
42-	0xA8-	26-27				

43	0xAC					
44	0xB0	28	PWRWU_INT	CLKC	从掉电状态唤醒的时钟控制器中断	Yes
45	0xB4	29	ADC_INT	ADC	ADC 中断	No
46-47	0xB8-0xBC	30-31	-	-	-	

表 6.2-3 异常模式

异常名称	向量号	优先级
Reset	1	-3
NMI	2	-2
Hard Fault	3	-1
保留	4 ~ 10	保留
SVCall	11	可配置
保留	12 ~ 13	保留
PendSV	14	可配置
SysTick	15	可配置
Interrupt (IRQ0 ~ IRQ31)	16 ~ 47	可配置

表 6.2-4 系统中断映射

6.2.7.2 向量表

当任何中断被响应时，处理器会自动从内存的向量表中获取中断服务程序（ISR）的起始地址。对于ARMv6-M，向量表的基地址固定在0x00000000。向量表包括复位后栈指针的初始值，所有异常处理函数的入口地址。在上一页定义的向量号定义向量表中与上一部分说明的异常处理函数入口相关的入口顺序。

向量表字偏移量	描述
0	SP_main -主堆栈指针
Vector Number	异常入口指针，用向量号表示

表 6.2-5 向量表格式

6.2.7.3 操作描述

通过写相应中断使能设置寄存器或清使能寄存器位域，可以使能NVIC中断或禁用NVIC中断，这些寄存器通过写1使能和写1清零，读取这两种寄存器均返回当前相应中断的使能状态。当某一个中断被禁用时，中断声明将使该中断挂起，然而，该中断不会被激活。如果某一个中断在被禁用时处于激活状态，该中断就保持在激活状态，直到通过复位或异常返回来清除。清使能位可以阻止相关中断被再次激活。

NVIC中断可以使用互补的寄存器对来挂起/解除挂起以使能/禁用这些中断，这些寄存器分别为Set-Pending寄存器与Clear-Pending寄存器，这些寄存器使用写1使能和写1清楚的方式，读取这两种寄存器返回当前相应中断的挂起状态。Clear-Pending寄存器不会对处于激活状态的中断的执行状态产生任何影响。

NVIC中断通过更新32位寄存器中的各个8位字段（每个寄存器支持4个中断）来分配中断的优先级。

与NVIC相关的通用寄存器都可以从内存系统控制空间的一块区域访问，下一节将作出描述。

6.3 时钟控制器

6.3.1 概述

时钟控制器为整个芯片提供时钟，包括系统时钟和所有外设时钟。时钟控制器还利用独立的时钟 ON/OFF 控制、时钟源选择和时钟分频器，实现电源控制功能。在 CPU 置位掉电使能位 (PWR_DOWN_EN) 且 Cortex-M0 执行 WFI 指令之后，芯片会进入掉电模式，在那之后，芯片等待唤醒中断源被触发以离开掉电模式。在掉电模式下，时钟控制器关闭外部高速晶振和内部 22.1184MHz 高速振荡器，以降低整个系统的功耗。

6.3.2 时钟发生器方块图

时钟发生器由如下4个时钟源组成：

- 一个外部 4~24 MHz 高速晶振
- 一个内部 22.1184 MHz RC 高速振荡器
- 一个可编程的 PLL FOUT (PLL 时钟源可以选择外部 4~24MHz 高速晶振和内部 22.1184MHz 高速振荡器)
- 一个内部 10KHz 低速振荡器

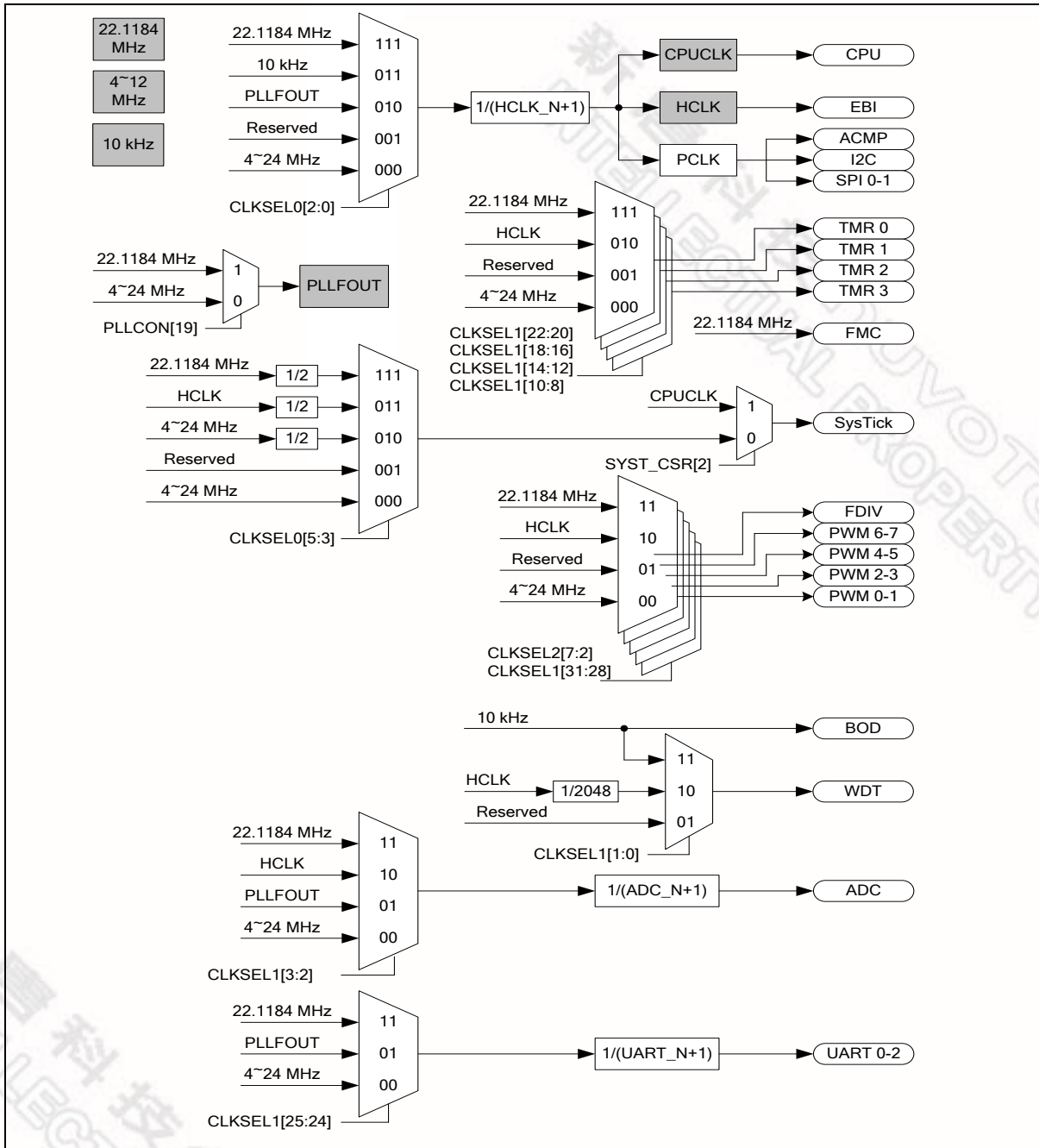


图6.3.2-1 时钟发生器方块图

6.3.3 系统时钟 & SysTick 时钟

系统时钟有4个时钟源，由时钟发生器模块产生。使用寄存器HCLK_S(CLKSEL0[2:0])可以切换不同的时钟，系统时钟框图如下所示。

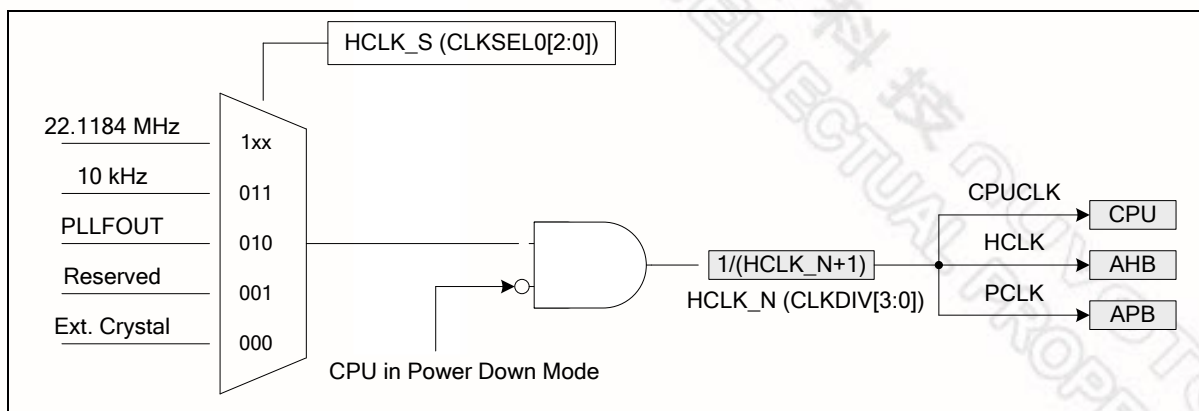


图6.3.3-1 系统时钟框图

在Cortex-M0核中的SysTick的时钟源可以使用CPU时钟或者外部时钟(SYST_CSR[2])。如果使用外部时钟，SysTick时钟(STCLK)有4个时钟源。时钟源切换取决于寄存器STCLK_S(CLKSEL0[5:3])的设置。SysTick时钟框图在图6.3.3-2示出。

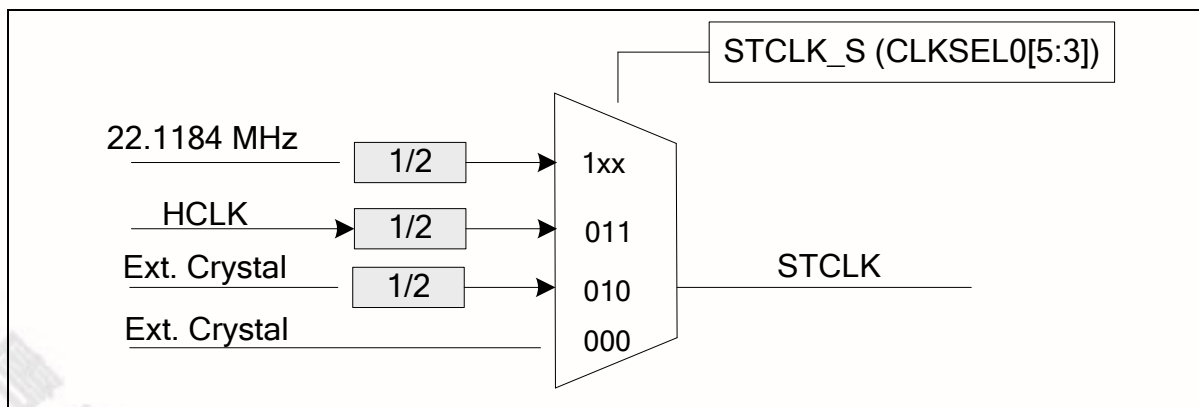


图6.3.3-2 SysTick时钟控制框图

6.3.4 AHB 时钟源选择

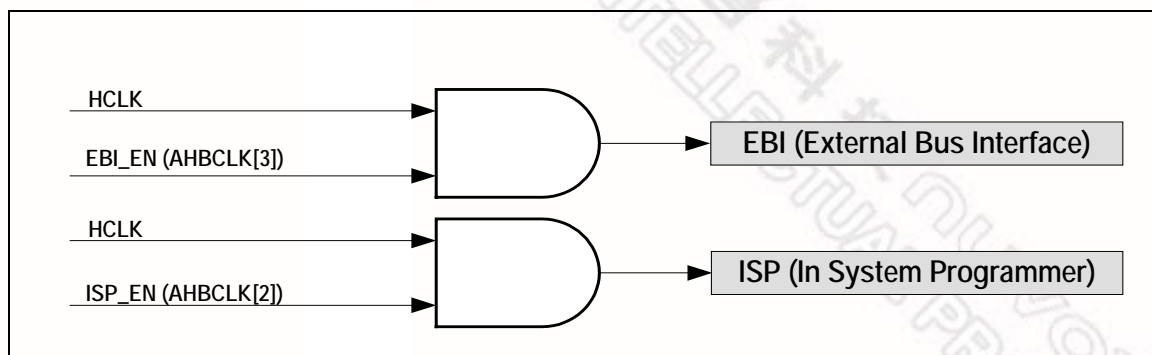


图6.3.4-1AHB 时钟源HCLK

6.3.5 外设时钟源选择

不同的外设，其时钟有不同的时钟源切换设置。请参考CLKSEL1 & APBCLK寄存器的描述。

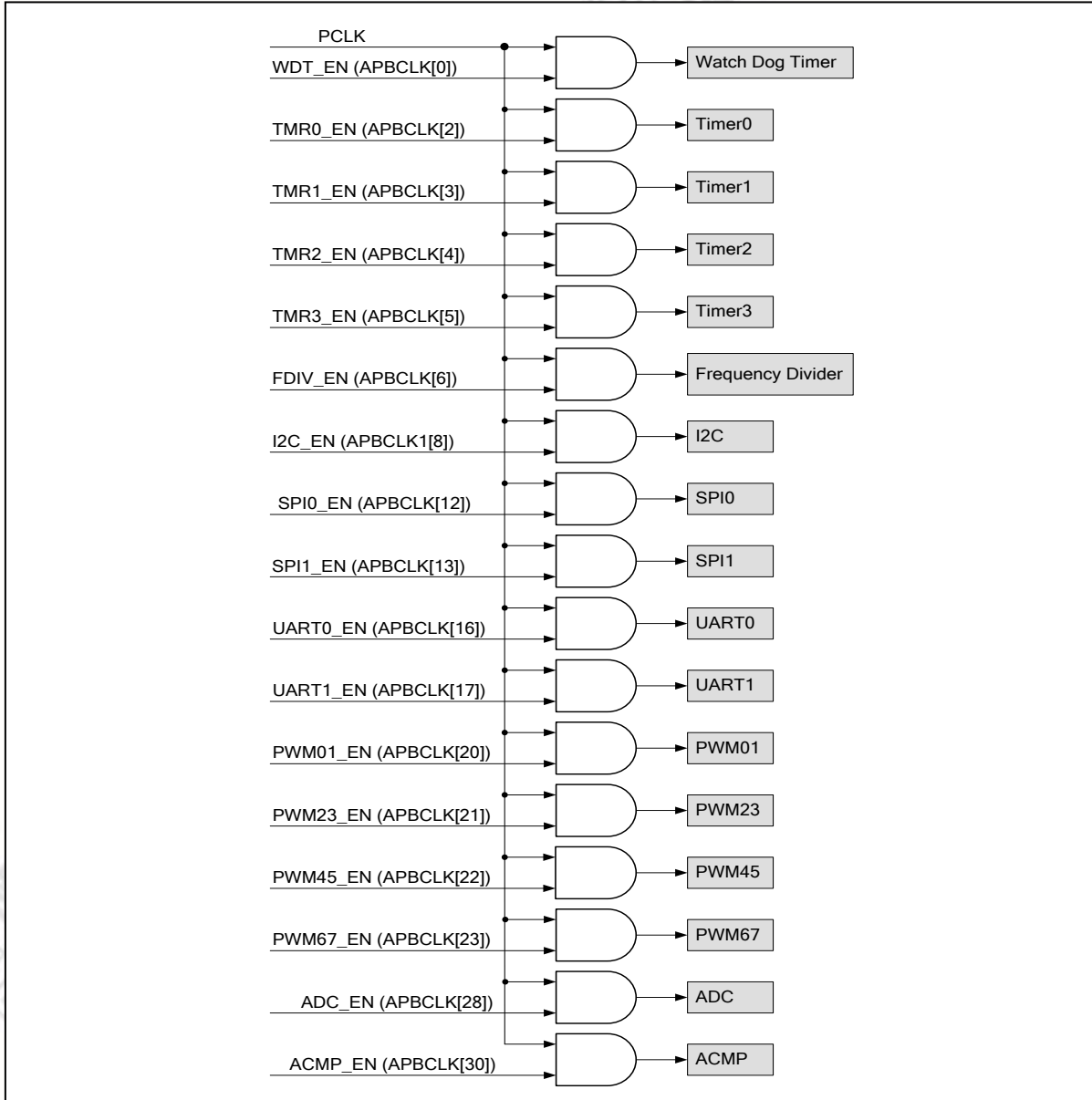


图6.3.5-1 外设时钟源选择PCLK

6.3.6 掉电模式（深度睡眠模式）时钟

当芯片进入掉电模式后，大部分时钟源、外设时钟和系统时钟将会被禁用，如果在CPU进入掉电模式之前没有关闭内部10K，它将保持有效，一些选择10K做时钟源的外设仍可以处于激活状态。

如下外设仍然可以保持激活：

- 外设时钟 (当这些IP采用内部10KHz低速振荡器作时钟源时)
 - 看门狗时钟
 - Timer 0/1/2/3 时钟
 - PWM 时钟

6.3.7 分频器输出

该设备包含一个由16级2分频移位寄存器组成的分频器。其中哪一级的值被输出由一个16选1的多路转换器选择，并被映射到P3.6输出。所以有16种以2为幂的时钟分频选择，频率从 $F_{in}/2^1$ 到 $F_{in}/2^{17}$ ，其中 F_{in} 为输入到时钟分频器的时钟频率。

输出公式： $F_{out} = F_{in}/2^{(N+1)}$ ，其中 F_{in} 为输入时钟频率， F_{out} 为时钟分频输出频率，N 为 FSEL(FRQDIV[3:0])中的4位值

当写1到DIVIDER_EN(FRQDIV[4])，链计数器开始计数，当写0到DIVIDER_EN(FRQDIV[4])，链计数器持续计数直到分频时钟达到低状态并停留在低状态。

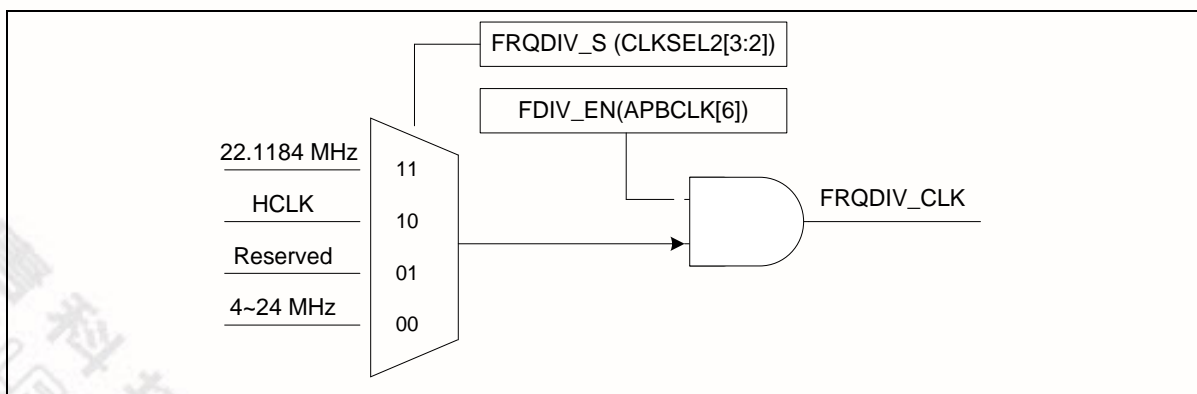


图6.3.7-1分频器的时钟源

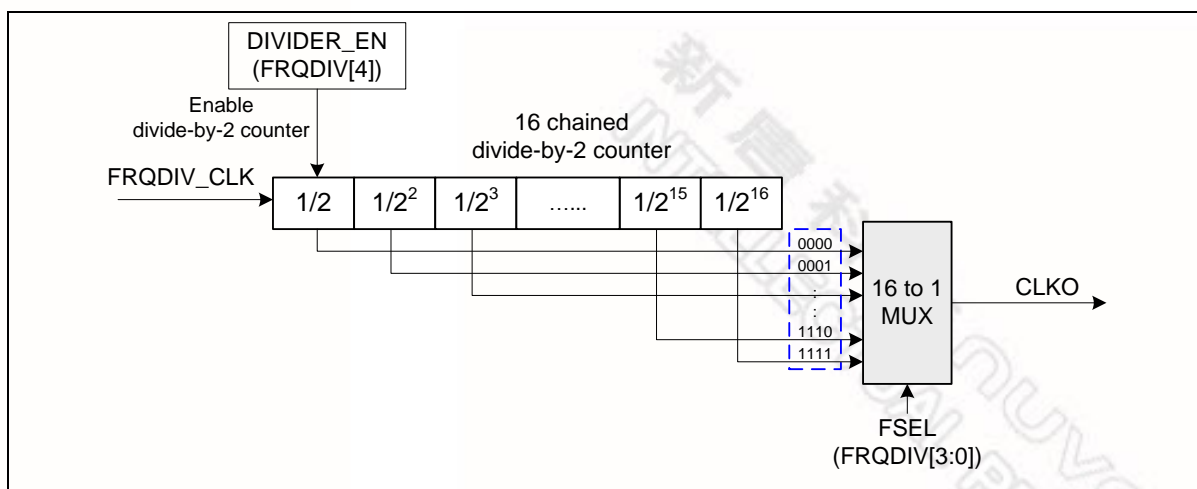


图6.3.7-2分频器框图

6.4 通用I/O

6.4.1 概述

这款MCU有40个通用I/O引脚，并和某些功能复用引脚。40个引脚分配在P0, P1, P2, P3 和 P4五个端口上，每个端口最多8个引脚。每个引脚都是独立的，都有相应的寄存器来控制引脚工作模式与数据。

每个I/O引脚上的I/O类型可由软件独立地配置为输入，输出，开漏或准双向模式。默认所有的I/O引脚处于准双向模式，端口数据寄存器Px_DOUT[7:0]的值为0x000_00FF。每个I/O引脚配有一个非常弱的独立的上拉电阻，VDD从5.0V 到 2.5V时，内部弱上拉电阻阻值大约为110KΩ~300KΩ。

6.4.1.1 输入模式说明

设置 Px_PMD(PMDn[1:0]) 为00b，Px[n]为输入模式，I/O引脚为三态（高阻态），没有输出驱动能力。Px_PIN的值反映相应端口引脚的状态。

6.4.1.2 输出模式说明

设置Px_PMD(PMDn[1:0])为 2'b01，Px[n]为输出模式，I/O引脚支持数字输出功能，有拉电流/灌电流能力。Px_DOUT 相应位的值被送到相应引脚上。

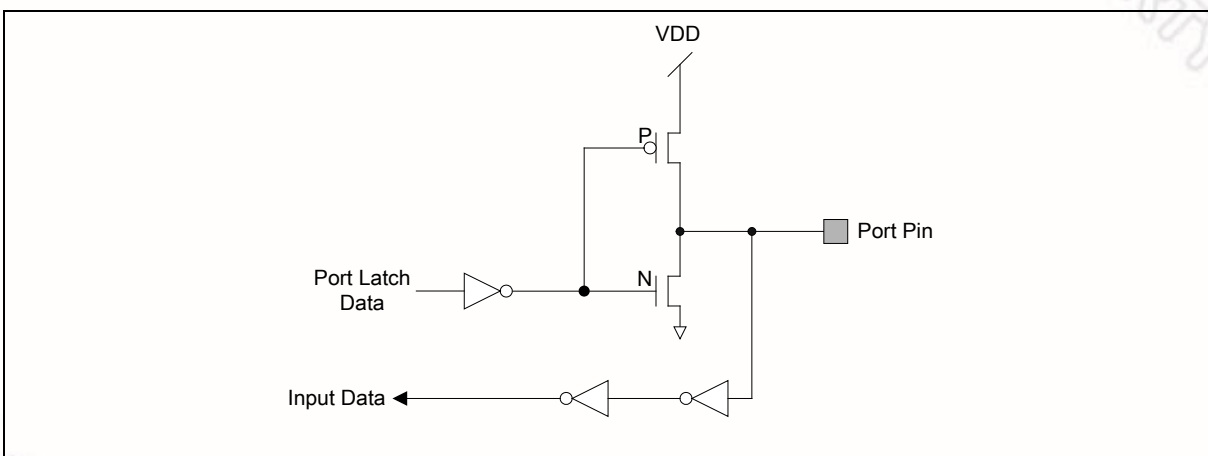


图 6.4.1-1 推挽输出

6.4.1.3 开漏模式说明

设置 Px_PMD(PMDn[1:0])为 2'b10, Px[n]为开漏模式, I/O支持数字输出功能, 但仅有灌电流能力, 为了把I/O引脚拉到高电平状态, 需要外接一颗上拉电阻. 如果Px_DOUT相应位bit [n]的值为“0”, 引脚上输出低电平. 如果Px_DOUT 相应位bit [n]的值为“1”, 该引脚输出为高电平, 由内部上拉电阻或外部上拉电阻控制。

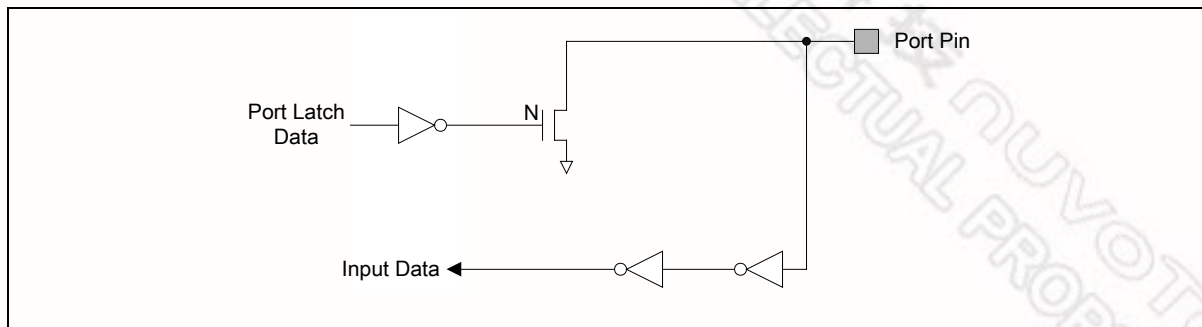


图 6.4.1-2 开漏输出

6.4.1.4 准双向模式说明

设置 Px_PMD(PMDn[1:0]) 为 2'b11, Px[n]引脚为准双向模式, I/O同时支持数字输出和输入功能, 但拉电流仅达数百uA. 要实现数字输入, 需要先将Px_DOUT 相应位置1. 准双向输出是80C51及其派生产品所共有的模式. 若Px_DOUT相应位bit[n]为“0”, 引脚上输出为“低电平”. 若Px_DOUT相应位bit[n]为“1”, 该引脚将核对引脚值. 若引脚值为高, 没有任何动作, 若引脚值为低, 该引脚置为强高2个时钟周期, 然后禁用强输出驱动, 引脚状态由内部上拉电阻控制. 注: 准双向模式的拉电流能力仅有200uA到30uA(相应VDD的电压从5.0V到2.5V)

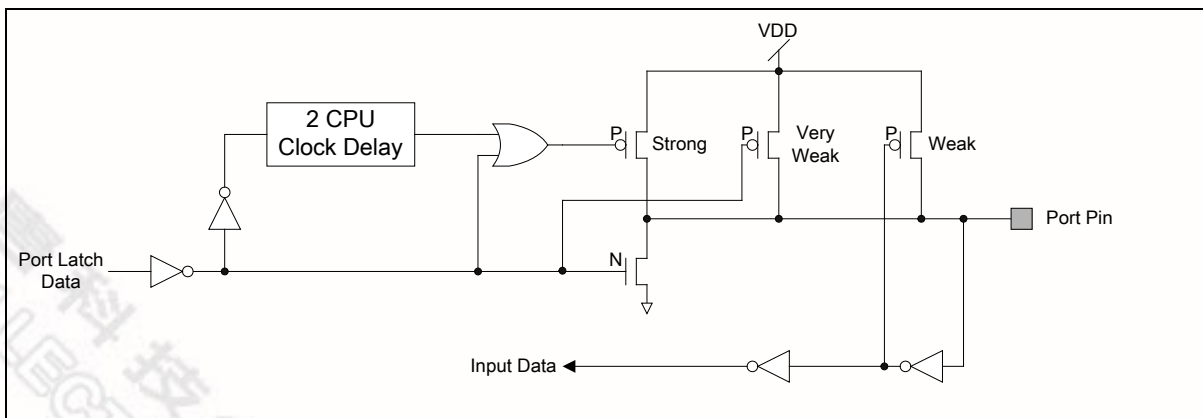


图 6.4.1-3 准双端 I/O 模式

6.5 I2C 总线控制器 (主机/从机)

6.5.1 概述

I2C为双线，双向串行总线，为设备之间的数据通讯提供了简单有效的方法。标准I2C是多主机总线，包括冲突检测和仲裁机制以防止在两个或多个主机试图同时控制总线时发生数据冲突。

依靠SCL时钟同步，数据在主机与从机间在SDA数据线上以字节一字节的传输，每个字节为8位长度，一个SCL时钟脉冲传输一个数据位，数据由最高位MSB首先传输，每个传输字节后跟随一个应答位，每个位在SCL为高时采样；因此，SDA线只有在SCL为低时才可以改变，在SCL为高时SDA必须保持稳定。当SCL为高时，SDA线上的跳变视为一个命令（START 或 STOP），更多详细的I2C总线时序请参考图6.5-1。

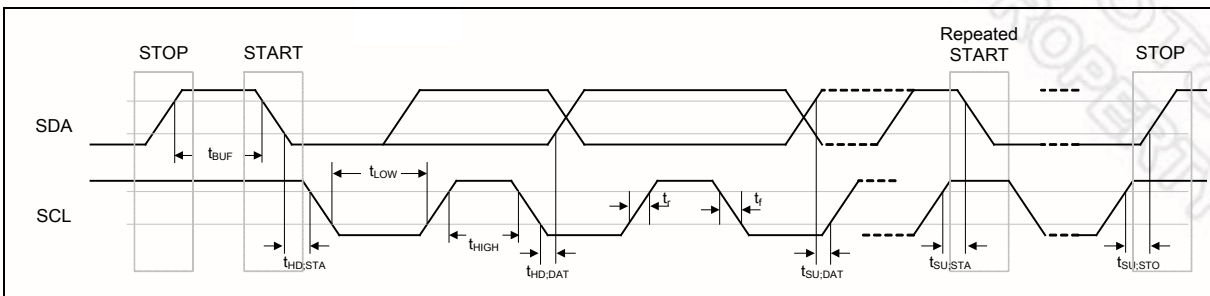


图 6.5.1-1 I2C 总线时序

该设备的片上I2C提供符合I2C总线标准模式规范的串行接口，I2C端口自动处理字节传输，将I2CON的ENS1位设置为1，可以使能该端口。I2C H/W 接口通过两个引脚连接到I2C总线：SDA (串行数据线) 与 SCL (串行时钟线)。当这两个引脚被配置为开漏模式时，引脚SDA 与 SCL 用于 I2C操作需要上拉电阻。在作为 I2C 端口使用时，用户必须先将这两个引脚设置为I2C功能。

6.5.2 特征

I2C总线通过两根线(SDA和SCL)在连接在总线上的设备间传输数据，总线的主要特征：

- 支持主机和从机模式
- 主从机之间双向数据传输
- 多主机总线支持 (无中心主机)
- 多主机间同时发送数据仲裁，总线上串行数据不会被损坏
- 串行时钟同步使得不同比特率的器件可以通过一条串行总线传输数据
- 串行时钟同步可用作握手方式来暂停和恢复串行传输
- 内建一个14位超时计数器，当I2C总线挂起并且计数器溢出时，该计数器将请求I2C中断
- 需要外部上拉用于高电平输出
- 可编程的时钟适用于不同速率控制

- 支持7位寻址模式
- I2C总线控制器支持多地址识别 (4组从机地址带屏蔽选项)

6.6 PWM发生器和捕捉定时器

6.6.1 概述

NuMicro M051™ 系列有 2 个 PWM 组，共有 4 组 PWM 发生器，可配置成 8 个独立的 PWM 输出，PWM0~PWM7，或者 4 个互补的 PWM 对，(PWM0, PWM1), (PWM2, PWM3), (PWM4, PWM5) 和 (PWM6, PWM7)，带 4 个可编程的死区发生器。

每组 PWM 发生器带有 8 位预分频器，一个时钟分频器提供 5 种分频(1, 1/2, 1/4, 1/8, 1/16)，两个 PWM 定时器包括 2 个时钟选择器，两个 16 位 PWM 向下计数计数器用于 PWM 周期控制，两个 16 位比较器用于 PWM 占空比控制以及一个死区发生器。4 组 PWM 发生器提供 8 个独立的 PWM 中断标志，这些中断标志当相应的 PWM 周期向下计数器达到零时由硬件置位。每个 PWM 中断源和它相应的中断使能位可以引起 CPU 请求 PWM 中断。PWM 发生器可以配置为单触发模式产生仅仅一个 PWM 周期或自动重载模式连续输出 PWM 波形。

当 PCR.DZEN01 置位，PWM0 与 PWM1 执行互补的 PWM 对功能，这一对 PWM 的时序，周期，占空比和死区时间由 PWM0 定时器和死区发生器 0 决定。同样，PWM 互补对 (PWM2, PWM3), (PWM4, PWM5) 与 (PWM6, PWM7) 分别由 PWM2, PWM4 与 PWM6 定时器和死区发生器 2, 4, 6 控制，参考下图查看 PWM 定时器架构。

为防止 PWM 输出不稳定波形，16 位向下计数器和 16 位比较器采用双缓存。当用户向计数器/比较器缓冲寄存器内写入值，只有当向下计数器的值达到 0 时，被更新的值才会被装载到 16 位计数器/比较器。该双缓冲特性避免 PWM 输出波形上产生毛刺。

当 16 位向下计数器达到 0 时，中断请求产生。如果 PWM 定时器被配置为自动重载模式，当向下计数器达到 0 时，会自动重新装载 PWM 计数器寄存器 (CNRx) 的值，并开始递减计数，如此连续重复。如果定时器设为单触发模式，当向下计数器达到 0 时，向下计数器停止计数，并产生一个中断请求。

PWM 计数器比较器的值用于高电平脉冲宽度调制，当向下计数器的值与比较寄存器的值相同时，计数器控制逻辑反转输出为高电平。

PWM 定时器可复用为数字输入捕捉功能。如果捕捉功能使能，PWM 的输出引脚将被切换至捕捉输入模式。捕捉器 0 和 PWM0 使用同一个定时器，捕捉器 1 和 PWM1 使用另一组定时器，以此类推。因此在使用捕捉功能之前，用户必须预先配置 PWM 定时器。捕捉功能使能后，捕捉器在输入通道的上升沿将 PWM 计数器值锁存至捕捉上升沿锁存寄存器 (CRLR)，在输入通道的下降沿将 PWM 计数器值锁存至捕捉下降沿锁存寄存器 (CFLR)。捕捉通道 0 中断是可编程的，通过设定 CCR0.CRL_IE0[1] (上升沿锁存中断使能) 和 CCR0.CFL_IE0[2] (下降沿锁存中断使能) 来决定中断发生的条件。通过设置 CCR0.CRL_IE1[17] 和 CCR0.CFL_IE1[18]，捕捉通道 1 有同样的特性。通过设置相应的控制位，每组的通道 0 到通道 3 有同样的特性。对于每一组，不管捕捉何时产生中断 0/1/2/3，PWM 计数器 0/1/2/3 都将在该时刻重载。

最大的捕捉频率受捕捉中断延迟限制。捕捉中断发生时，软件至少要执行三个步骤：读 PIIRx 以得到中断源，读 PWM_CRLx/PWM_CFLx(x=0到3) 以得到捕捉值，写 1 清 PIIRx。如果中断延迟要花时间 T0 完成，在这段时间内 (T0)，捕捉信号一定不能翻转。在这种情况下，最大的捕捉频率将是 1/T0。例如：

HCLK = 50 MHz, PWM_CLK = 25 MHz, 中断延迟时间 900 ns

因此最大的捕捉频率将是 1/900ns ≈ 1000 kHz

6.6.2 特征

6.6.2.1 PWM功能特性:

PWM 组有两个PWM发生器。每个PWM发生器支持一个8位的预分频器，一个时钟分频器，两个PWM定时器（向下计数），一个死区发生器和两路PWM输出。

- 最高16位分辨率
- PWM 中断请求与PWM周期同步
- 单触发模式或自动重载模式
- 2个PWM组 (PWMA/PWMB) 支持8个PWM通道

6.6.2.2 捕捉功能模块特性:

- 与PWM发生器共享时序控制逻辑
- 8 路捕捉输入通道与8个PWM输出通道复用
- 每个通道支持一个上升沿锁存寄存器(CRLR)，一个下降沿锁存寄存器(CFLR)和捕捉中断标志(CAPIFx)

6.7 串行外设接口(SPI)控制器

6.7.1 概述

串行外围设备接口(SPI)是一个工作于全双工模式下的同步串行数据通讯协议。设备通过4线双向接口工作于主机/从机模式进行通讯。NuMicro M051™系列包括最多2组SPI控制器，将从外设接收到的数据进行串并转换，或将要发送到外设的数据进行并串转换。每组SPI控制器都可被设置成主机；也可设置为被片外主机设备控制的从机。为了某些特别的应用，控制器支持可变串行时钟。

6.7.2 特性

- 最多两组SPI控制器
- 支持主/从机模式
- 比特长度可配置，一个传输字最多可达32比特；传输次数可配置，一次最多可传输2笔，所以一次数据传输的最大比特长度是64比特
- 支持burst操作模式，在一次传输过程中，发送/接收最多一次可以传输两个字
- 支持MSB 或 LSB 优先传输
- 字节或字休眠模式
- 主机模式下支持两种可编程的串行时钟频率
- 从机模式下支持3线模式，没有从设备片选
- SPI时钟频率可以配置等于系统时钟频率

6.8 定时器控制器

6.8.1 概述

定时器控制器包括4组32位的定时器，TIMER0~TIMER3，方便用户的定时控制应用。定时器模块可支持例如频率测量，计数，间隔时间测量，时钟产生，延迟时间等功能。定时器可在计时溢出时产生中断信号，也可在计数过程中提供计数的当前值。

6.8.2 特征

- 4 组 32-位定时器，带24位向上定时器和一个8位的预分频计数器
- 每个定时器都有独立的时钟源
- 4种工作模式：单脉冲模式(one-shot)，周期模式(periodic)，反转输出模式(toggle)和连续计数(continuous counting)模式操作模式
- 超时周期= (定时器时钟源的周期) * (8-bit 预分频 + 1) * (24-bit TCMP)
- 最大计数周期 = $(1 / T \text{ MHz}) * (2^8) * (2^{24})$, T 是定时器时钟源的周期
- 24位向上计数器的值，通过TDR（定时器数据寄存器）可读取
- 支持事件计数功能，可以数外部输入信号的事件个数
- 支持输入捕捉功能，可以捕捉或者复位计数器的值

6.9 看门狗定时器 (WDT)

6.9.1 概述

看门狗定时器用于在软件运行至未知状态时执行系统复位功能，可以防止系统无限制地挂机，除此之外，看门狗定时器还可将CPU由掉电模式唤醒。看门狗定时器包含一个18位的自由运行的计数器，可编程其定时溢出间隔。

设置WTE(WDTCR[7])使能看门狗定时器，WDT计数器开始向上计数。当计数器达到选择的定时溢出间隔，如果看门狗定时器中断使能位WTIE置位，看门狗定时器中断标志WTIF被立即置位，并请求WDT中断，同时，跟随在时间溢出事件之后有一个指定延时($1024 * T_{WDT}$)，用户必须在该延时时间结束前设置WTR(WDTCR[0]) (看门狗定时器复位)为高，重置18位WDT计数器，防止CPU复位。WTR在WDT计数重置后自动由硬件清零。通过设置WTIS(WDTCR[10:8])可选择8个带有指定延时的定时溢出间隔。如果在特定延迟时间终止后，WDT计数没有被清零，看门狗定时器将置位看门狗定时器复位标志(WTRF)并使CPU复位。这个复位将持续63个WDT时钟，然后CPU重启，并从复位向量(0x0000 0000)开始执行程序。看门狗复位后WTRF位不会被清除。用户可用软件查询WTRF来识别复位源。WDT还提供唤醒功能。当芯片掉电，且看门狗唤醒使能位 (WDTR[4])置位时，如果WDT计数器达到由WTIS (WDTCR [10:8])定义的时间间隔时，芯片就会由掉电状态唤醒。第一个例子，如果WTIS被设置为000，CPU从掉电状态被唤醒的时间间隔是 $2^4 * T_{WDT}$ 。当掉电命令被软件设置，CPU进入掉电状态，在 $2^4 * T_{WDT}$ 时间过后，CPU由掉电状态唤醒。第二个例子，如果WTIS被设置为111，CPU从掉电状态被唤醒的时间间隔是 $2^{18} * T_{WDT}$ 。当掉电命令被软件设置，CPU进入掉电状态，在 $2^{18} * T_{WDT}$ 时间过后，CPU由掉电状态唤醒。注意，如果WTRE (WDTCR [1])被置位，再CPU被唤醒之后，软件应当尽可能快的通过置位WTR(WDTCR [0])来清零看门狗定时器计数器，否则，如果在从CPU唤醒到软件清零看门狗定时器计数器的时间超过 $1024 * T_{WDT}$ ，看门狗定时器计数器没有通过置位WTR(WDTCR [0])被清零，看门狗定时器将复位CPU。

WTIS	Timeout Interval Selection T_{TIS}	Interrupt Period T_{INT}	WTR Timeout Interval (WDT_CLK=10 kHz) MIN. T_{WTR} ~ MAX. T_{WTR}
000	$2^4 * T_{WDT}$	$1024 * T_{WDT}$	1.6 ms ~ 104 ms
001	$2^6 * T_{WDT}$	$1024 * T_{WDT}$	6.4 ms ~ 108.8 ms
010	$2^8 * T_{WDT}$	$1024 * T_{WDT}$	25.6 ms ~ 128 ms
011	$2^{10} * T_{WDT}$	$1024 * T_{WDT}$	102.4 ms ~ 204.8 ms
100	$2^{12} * T_{WDT}$	$1024 * T_{WDT}$	409.6 ms ~ 512 ms
101	$2^{14} * T_{WDT}$	$1024 * T_{WDT}$	1.6384 s ~ 1.7408 s
110	$2^{16} * T_{WDT}$	$1024 * T_{WDT}$	6.5536 s ~ 6.656 s
111	$2^{18} * T_{WDT}$	$1024 * T_{WDT}$	26.2144 s ~ 26.3168 s

表6.9-1看门狗超时时间间隔选择

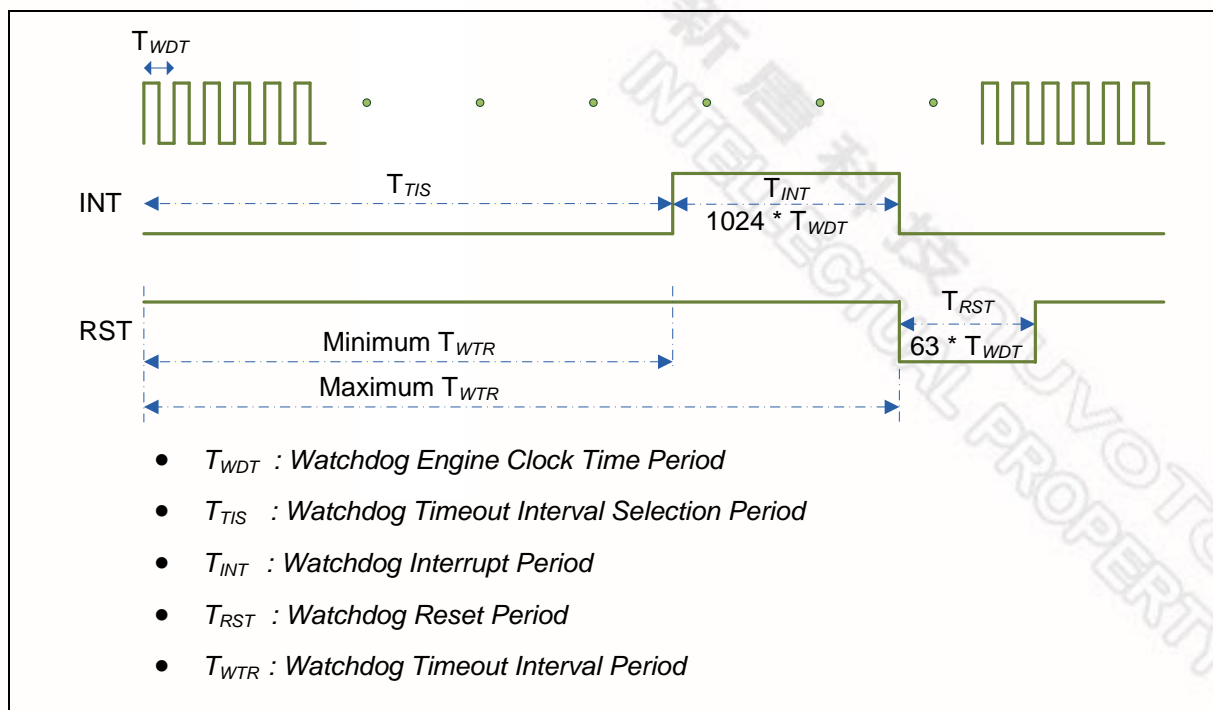


图 6.9.1-1 中断时序与复位信号时序

6.9.2 特征

- 18-位自由运行的计数器以防止CPU在延迟时间结束之前发生看门狗定时器复位。
- 超时间隔可选($2^4 \sim 2^{18}$)，超时时间范围在104 ms ~ 26.3168 s (如果WDT_CLK = 10 KHz).
- 复位周期 = $(1 / 10 \text{ KHz}) * 63$, 如果WDT_CLK = 10 KHz.

6.10 UART接口控制器

NuMicro M051™ 提供2个通用异步收/发器 (UART) 通道, UART0~1支持普通速度UART, 并支持流控制.

6.10.1 概述

通用异步收/发器(UART) 对从外设收到的数据执行串到并的转换, 对从CPU发送的数据执行并到串的转换. 该串口同时支持IrDA SIR 功能和RS-485模式. 每个UART通道有5种类型的中断, 它们是, 发送FIFO空中断(Int_THRE), 接收阈值到达中断(Int_RDA), 线状态中断 (奇偶校验错误或者帧错误或者break中断)(Int_RLS), 接收缓冲器超时中断(Int_Tout), 调制解调器/唤醒状态中断(Int_Modem), 缓冲错误中断(INT_BUF_ERR) 和LIN 接收到 break 域中断 (INT_LIN_RX_BREAK). UART0的中断号为12 (中断向量为28), UART1的中断号为13 (中断向量29), 参考嵌套向量中断控制器.

UART0~1内嵌一个16字节发送FIFO (TX_FIFO) 和一个16字节接收 FIFO (RX_FIFO), 可以降低CPU的中断次数. CPU可以随时读UART的状态. 返回的状态信息包括正在被UART执行的传输操作的类型和条件, 在接收数据时还可能发生3个错误(奇偶校验错误、帧错误、break中断)状况. UART包括一个可编程的波特率发生器, 它可以将输入时钟分频来得到收发器需要的时钟. 波特率公式是 $\text{Baud Rate} = \text{UART_CLK} / M * [\text{BRD} + 2]$. 其中M和BRD在波特率分频寄存器UA_BAUD中定义. 表6.10-1列出了不同条件下波特率方程, 表6.10-2列出了UART波特率设置表.

Mode	DIV_X_EN	DIV_X_ONE	Divider X	BRD	波特率公式
0	0	0	B	A	$\text{UART_CLK} / [16 * (A+2)]$
1	1	0	B	A	$\text{UART_CLK} / [(B+1) * (A+2)]$, B must ≥ 8
2	1	1	Don't care	A	$\text{UART_CLK} / (A+2)$, A must ≥ 3

表 6.10-1 UART 波特率方程

系统时钟 = 22.1184 MHz			
波特率	模式0	模式1	模式2
921600	x	A=0,B=11	A=22
460800	A=1	A=1,B=15 A=2,B=11	A=46
230400	A=4	A=4,B=15 A=6,B=11	A=94
115200	A=10	A=10,B=15 A=14,B=11	A=190
57600	A=22	A=22,B=15 A=30,B=11	A=382

38400	A=34	A=62,B=8 A=46,B=11 A=34,B=15	A=574
19200	A=70	A=126,B=8 A=94,B=11 A=70,B=15	A=1150
9600	A=142	A=254,B=8 A=190,B=11 A=142,B=15	A=2302
4800	A=286	A=510,B=8 A=382,B=11 A=286,B=15	A=4606

表 6.10-2 UART波特率设置表

UART0与UART1 控制器支持自动流控制功能，它使用 2 种低电平信号，/CTS (clear-to-send, 允许发送)和 /RTS (request-to-send, 请求发送)，来控制UART 和外部驱动器(ex: Modem)之间的数据流传递。当自动流控功能使能时，UART被禁止接收数据直到UART 向外发出/RTS信号。当Rx FIFO中字节数量和RTS_TRI_LEV (UA_FCR [19:16])的值相等时，/RTS信号变成无效。当UART控制器从外部驱动器侦测到 /CTS有效时，UART 向外发送数据。如果 /CTS 无效，UART 将不向外发送数据。

UART 控制器提供 串行 IrDA (SIR, 串行红外) 功能 (用户需置位rDA_EN (UA_FUN_SEL[1:0])使能 IrDA 功能)。SIR 规范定义短程红外异步串行传输模式为1 bit开始位, 8 bit数据位, 和1 bit停止位。最大数据速率为 115.2 Kbps (半双工)。IrDA SIR模块包括一个IrDA SIR协议编码/解码器。IrDA SIR 只是半双工协议。因此不能同时发送和接收数据。IrDA SIR 物理层规定在发送和接收之间至少要有10ms传输延时。该特性必须由软件实现。

UART控制器的另一功能是支持RS-485 9位模式，由RTS控制方向或通过软件编程GPIO (P0.3 对应于 RTS0 and P0.1 对应于 RTS 1) 执行该功能。RS-485模式通过设置UA_FUN_SEL寄存器选定。使用来自异步串行口的RTS控制信号来使能RS-485驱动器，执行RS-485驱动器控制。在RS-485模式下，RX 与TX的许多特性与UART相同。

6.10.2 特性

- 全双工，异步通信
- 独立的接收/发送16字节 (UART0/UART1) FIFO数据装载区
- 支持硬件自动流控制/流控制功能(CTS, RTS)和可编程的RTS流控制触发电平(UART0 与UART1 支持)
- 可编程的接收缓冲触发级别
- 每个通道都支持独立的可编程的波特率发生器
- 支持CTS 唤醒功能
- 支持8位接收缓冲超时功能
- 通过设置UA_TOR [DLY] 可以编程在上一个停止与下一个开始位之间数据发送的延迟时间
- 支持break错误，帧错误，奇偶校验错误和接收/发送缓冲溢出检测功能
- 完全可编程的串行接口特性
 - 可编程的数据位, 5, 6, 7, 8位
 - 可编程的奇偶校验位, 偶校验、奇校验、无校验位或stick校验位 发生和检测
 - 可编程停止位, 1, 1.5, 或 2 停止位 产生
- 支持IrDA SIR 功能
 - 普通模式下支持 3/16位持续时间
- 支持LIN功能
 - 支持LIN主/从模式
 - 支持发送端可编程的break产生功能
 - 支持接收端break检测功能
- 支持RS-485 模式.
 - 支持 RS-485 9位模式
 - 支持硬件或软件编程RTS引脚控制收发器的传输方向

6.11 模拟数字转换(ADC)

6.11.1 概述

NuMicro M051™系列包含一个8通道12位的逐次逼近式模拟 – 数字转换器 (SAR A/D转换器). A/D 转换器支持四种工作模式: 单次转换模式、突发转换模式、单周期扫描模式和连续扫描模式. A/D 转换可以通过软件和外部STADC/P3.2引脚启动。

6.11.2 特征

- 模拟输入电压范围: 0~0~AVDD(最大5.0V).
- 12位分辨率和10位精度保证.
- 最多 8 路单端模拟输入通道或4路差分模拟输入通道.
- 最大 ADC 时钟频率 16MHz.
- 高达760k SPS 转换速率.
- 四种操作模式
 - 单次转换模式: A/D在指定通道完成一次转换.
 - 单周期扫描模式: A/D 转换在所有指定通道完成一次转换 (从低序号通道到高序号通道).
 - 连续扫描模式: A/D 转换器连续执行单周期扫描模式直到软件停止A/D转换.
 - 突发模式: A/D转换在指定单个通道连续进行, 并将结果顺序地存入FIFO.
- A/D转换开始条件
 - 软件向ADST 位写1
 - 外部引脚STADC触发
- 每个通道的转换结果存储在相应数据寄存器内, 并带有有效或溢出标志.
- 转换结果可和指定的值相比较, 当转换结果和比较寄存器的设定值相匹配时, 用户可设定是否产生中断请求.
- 通道 7 支持 3种输入源: 外部模拟电压, 内部带隙电压和温度传感器的输出.

6.12 模拟比较器 (ACMP)

6.12.1 概述

NuMicro M051™ 系列包含两个比较器. 比较器可以一些不同的配置下使用. 当正端输入大于负端输入时, 比较器输出逻辑"1", 否则输出"0". 每个比较器可以配置当比较器输出值改变时发生中断。框图如**Error! Reference source not found.**所示。

6.12.2 特性

- 模拟输入电压范围: 0~5.0V
- 支持迟滞功能
- 两个模拟比较器负端可以选择输入内部参考电压
- 两个比较器共享一个中断向量

6.13 外部总线接口 (EBI)

6.13.1 概述

NuMicro M051™ 系列配备一个外部总线接口 (EBI), 以供外部设备使用.

为节省外部设备与芯片的连接引脚数, EBI支持地址总线与数据总线复用模式. 且地址锁存使能 (ALE)信号支持区分地址与数据周期.

6.13.2 特性

外部总线接口有下列功能:

1. 支持外部设备最大64K字节 (8位数据宽度)/128K字节(16位数据宽度)
2. 外部总线基本时钟频率可调 (MCLK)
3. 支持8位或 16 位数据宽度
4. 数据访问时间 (tACC), 地址锁存使能时间(tALE) 和地址保持时间(tAHD) 可调
5. 支持地址总线和数据总线复用以节省地址管脚
6. 空闲周期可配置用于不同的访问条件: 写命令结束(W2X), 连续读(R2R)。

6.14 Flash内存控制器(FMC)

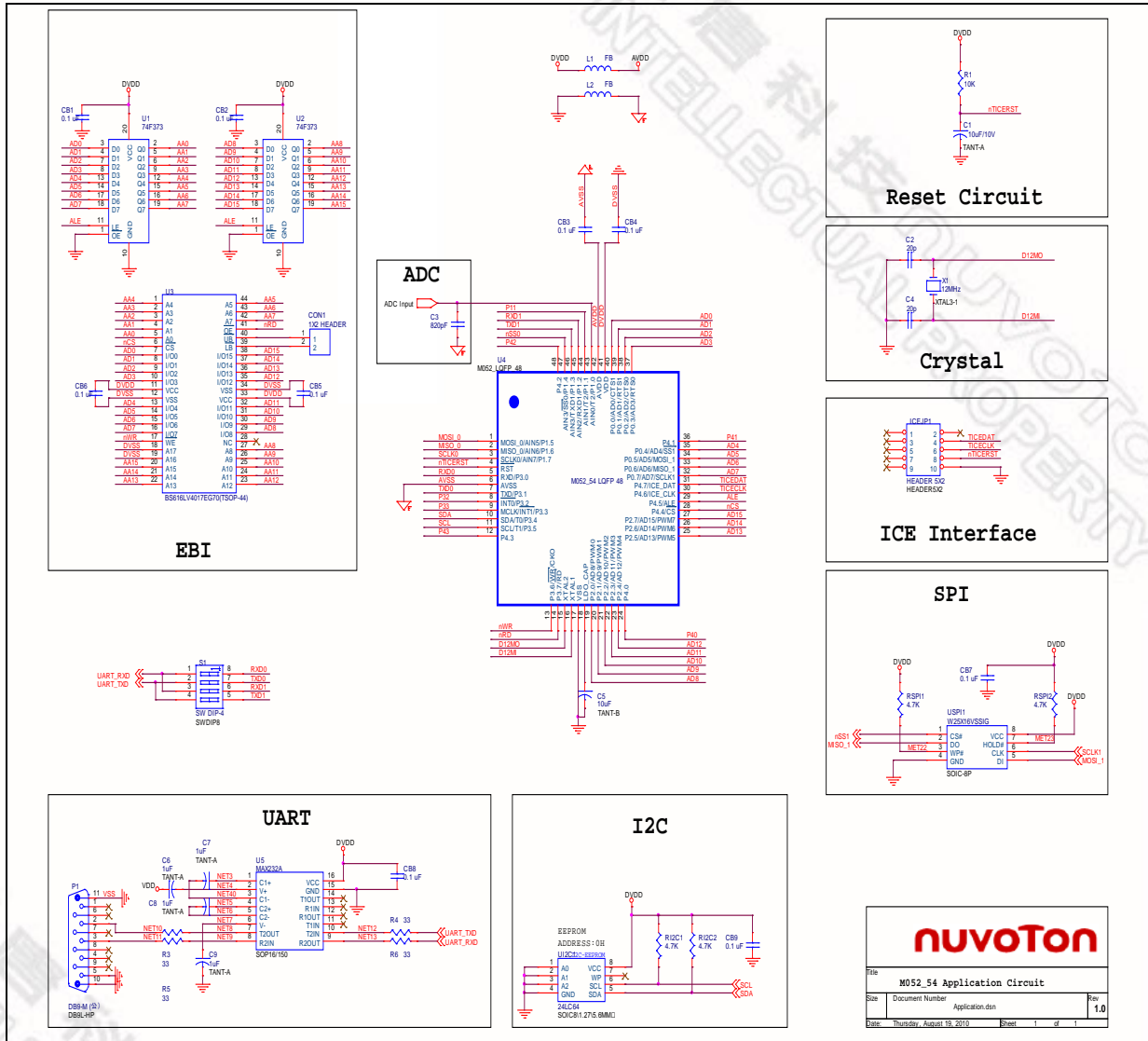
6.14.1 概述

NuMicro M051™ 系列具有 64K/32K/16K/8K 字节的片上 FLASH EPROM，用于存储应用程序 (APROM)，用户可以通过 ISP/IAP 更新 FLASH 中的程序。在系统编程 (ISP) 允许用户更新焊接在 PCB 板上的芯片中的程序。上电后，通过设置 Config0 的启动选择位 (CBS) 决定 Cortex-M0 CPU 从 APROM 还是 LDROM 读取代码。此外，NuMicro M051™ 系列为用户提供额外的 4k 字节的数据 FLASH，以供用户在 64/32/16/8K 字节 APROM 的 M051™ 系列芯片上系统掉电之前存储数据。

6.14.2 特性

- 高达 50MHz 的零等待连续地址读访问
- 64/32/16/8KB 应用程序存储空间 (APROM)
- 4kB 在系统编程 (ISP) 空间 (LDROM)
- 固定的 4kB 数据 FLASH，带有 512 字节页擦除单位
- 在系统编程 (ISP)/在应用编程 (IAP) 更新片上 Flash EPROM

7 典型应用电路



8 电气特性

8.1 绝对最大额定值

参数	符号	最小值	最大值	单位
直流电源电压	VDD-VSS	-0.3	+7.0	V
输入电压	VIN	VSS-0.3	VDD+0.3	V
晶振频率	1/t _{CLCL}	0	40	MHz
工作温度	TA	-40	+85	°C
贮存温度	TST	-55	+150	°C
VDD最大流入电流		-	120	mA
VSS最大流出电流			120	mA
单一管脚最大灌电流			35	mA
单一管脚最大流出电流			35	mA
所有管脚最大灌电流总和			100	mA
所有管脚最大输出电流总和			100	mA

注: 上表所列的条件中, 其极限值可能对设备的稳定有反作用。

8.2 DC电气特性

(在无特别说明的情况下, VDD-VSS=2.5V~5.5V, TA = 25°C, F_{OSC} = 50Mhz.)

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
工作电压	V _{DD}	2.5		5.5	V	VDD = 2.5V ~ 5.5V, 最高可达50 MHz
LDO 输出电压	V _{LDO}	1.7	1.8	1.9	V	V _{DD} ≥ 2.5V
带隙电压	V _{BG}	-5%	1.20	+5%	V	V _{DD} = 2.5V ~ 5.5V
模拟操作电压	AV _{DD}	0		V _{DD}	V	
模拟参考电压	V _{ref}	0		AV _{DD}	V	
正常运行模式下的工作电流 @ 50Mhz	IDD1		20.6		mA	VDD = 5.5V @ 50 MHz, 使能所有的IP和PLL XTAL=12 MHz
	IDD2		14.4		mA	VDD = 5.5V @ 50 MHz, 禁用所有的IP, 使能PLL XTAL=12 MHz
	IDD3		18.9		mA	VDD = 3.3V @ 50 MHz, 使能所有的IP和PLL XTAL=12 MHz
	IDD4		12.8		mA	VDD = 3.3V @ 50 MHz, 禁用所有的IP, 使能PLL XTAL=12 MHz
正常运行模式下的工作电流 @ 22Mhz	IDD5		6.2		mA	VDD = 5.5V @ 22MHz, 使能所有的IP和内部22M, 禁用PLL
	IDD6		3.4		mA	VDD = 5.5V @ 22 MHz, 禁用所有的IP和PLL, 使能内部22M
	IDD7		6.1		mA	VDD = 3.3V @ 22 MHz, 使能所有的IP和内部22M, 禁用PLL
	IDD8		3.4		mA	VDD = 3.3V @ 22 MHz, 禁用所有的IP和PLL, 使能

参数	符号.	明细表				测试条件
		最小值	典型值	最大值	单位	
						内部22M
正常运行模式下的工作电流 @ 12Mhz	IDD9		5.3		mA	V _{DD} = 5.5V@12MHz, 使能所有IP, 关闭PLL, XTAL=12MHz
	IDD10		3.7		mA	V _{DD} = 5.5V@12MHz, 关闭所有IP 和PLL, XTAL=12MHz
	IDD11		4.0		mA	V _{DD} = 3.3V@12MHz, 使能所有IP, 关闭 PLL, XTAL=12MHz
	IDD12		2.3		mA	V _{DD} = 3.3V@12MHz, 关闭所有IP和 PLL, XTAL=12MHz
正常运行模式下的工作电流 @ 4Mhz	IDD13		3.4		mA	V _{DD} = 5.5V@4 MHz, 使能所有的IP, 禁用PLL, XTAL=4MHz
	IDD14		2.6		mA	V _{DD} = 5.5V@4 MHz, 禁用所有的IP和PLL, XTAL=4MHz
	IDD15		2.0		mA	V _{DD} = 3.3V@4 MHz, 使能所有的IP, 禁用PLL, XTAL=4MHz
	IDD16		1.3		mA	V _{DD} = 3.3V@4 MHz, 禁用所有的IP和PLL, XTAL=4 MHz
正常运行模式下的工作电流 @ 10Khz	IDD17		98.7		uA	V _{DD} = 5.5V@10KHz, 使能所有的IP和内部10K, 禁用 PLL
	IDD18		97.4		uA	V _{DD} = 5.5V@10KHz, 禁用所有IP 和PLL, 使能 内部10K
	IDD19		86.4		uA	V _{DD} = 3.3V@10KHz, 使能所有的IP和内部10K, 禁用 PLL
	IDD20		85.2		uA	V _{DD} = 3.3V@10KHz, 禁用所有IP 和PLL, 使能 内部10K
空闲模式下的工作电流 @ 50Mhz	IIDLE1		16.2		mA	V _{DD} = 5.5V@50 MHz, 使能所有的IP和PLL XTAL=12 MHz

参数	符号.	明细表				测试条件
		最小值	典型值	最大值	单位	
	IIDLE2		10.0		mA	VDD=5.5V@50 MHz, 禁用所有的IP, 使能PLL XTAL=12MHz
	IIDLE3		14.6		mA	VDD = 3V@50 MHz, 使能所有的IP和PLL XTAL=12 MHz
	IIDLE4		8.5		mA	VDD = 3V@50 MHz, 禁用所有的IP, 使能PLL XTAL=12 MHz
	IIDLE5		4.3		mA	VDD = 5.5V@22MHz, enable all IP and IRC22M, disable PLL
空闲模式下的工作电流@ 22Mhz	IIDLE6		1.5		mA	VDD =5.5V@22MHz, disable all IP and enable IRC22M, disable PLL
	IIDLE7		4.2		mA	VDD = 3.3V@22MHz, enable all IP and IRC22M, disable PLL
	IIDLE8		1.4		mA	VDD = 3.3V@22MHz, disable all IP and enable IRC22M, disable PLL
	IIDLE9		4.3		mA	VDD = 5.5V@12 MHz, 使能所有的IP, 禁用PLL, XTAL=12 MHz
空闲模式下的工作电流 @12Mhz	IIDLE10		2.6		mA	VDD = 5.5V@12 MHz, 禁用所有的IP和PLL, XTAL=12 MHz
	IIDLE11		2.9		mA	VDD = 3V@12 MHz, 使能所有的IP, 禁用PLL, XTAL=12 MHz
	IIDLE12		1.3		mA	VDD = 3V@12 MHz, 禁用所有的IP和PLL, XTAL=12 MHz
	IIDLE13		3.0		mA	VDD = 5.5V@4 MHz, 使能所有的IP, 禁用PLL, XTAL=4 MHz
空闲模式下的工作电流 @4Mhz	IIDLE14		2.3		mA	VDD = 5.5V@4MHz, 禁用所有的IP和PLL, XTAL=4 MHz
	IIDLE15		1.7		mA	VDD = 3.3V@4 MHz, 使能所有的IP, 禁用PLL,

参数	符号.	明细表				测试条件
		最小值	典型值	最大值	单位	
						XTAL=4 MHz
	IIDLE16		1.0		mA	V _{DD} = 3.3V@4 MHz, 禁用所有的IP和PLL, XTAL=4 MHz
空闲模式下的工作电流 @10Khz	IIDLE17		97.8		uA	V _{DD} = 5.5V@10KHz, 使能所有IP 和内部10K, 禁止 PLL
	IIDLE18		96.5		uA	V _{DD} = 5.5V@10KHz, 关闭所有IP , 使能内部 10K晶振, 禁止 PLL
	IIDLE19		85.5		uA	V _{DD} = 3.3V@10KHz, 使能所有IP 和内部10K, 禁止 PLL
	IIDLE20		84.4		uA	V _{DD} = 3.3V@10KHz, 关闭所有IP , 使能内部 10K晶振, 禁止 PLL
掉电模式下待机电流 (深度睡眠模式)	IPWD1		10		μA	V _{DD} = 5.5V, 无负载 @禁用BOV 功能
	IPWD2		10		μA	V _{DD} = 3.0V, 无负载 @禁用BOV 功能
P0/1/2/3/4输入电流 (准双向模式)	IIN1	-75	-	+15	μA	V _{DD} = 5.5V, VIN = 0V or VIN= V _{DD}
P0/1/2/3/4输入漏电流	ILK	-1	-	+1	μA	V _{DD} = 5.5V, 0<VIN< V _{DD}
P0/1/2/3/4输入低电压 (TTL 输入)	VIL1	-0.3	-	0.8	V	V _{DD} = 4.5V
		-0.3	-	0.6		V _{DD} = 2.5V
P0/1/2/3/4输入高电压 (TTL 输入)	VIH1	2.0	-	V _{DD} +0.2	V	V _{DD} = 5.5V
		1.5	-	V _{DD} +0.2		V _{DD} = 3.0V
输入低电压XT1[*2]	VIL3	0	-	0.8	V	V _{DD} = 4.5V
		0	-	0.4		V _{DD} = 2.5V
输入高电压XT1[*2]	VIH3	3.5	-	V _{DD} +0.2	V	V _{DD} = 5.5V
		2.4	-	V _{DD} +0.2		V _{DD} = 3.0V
/RESET脚 负向门槛电压 (Schmitt输入)	VILS	-0.5	-	0.2V _{DD}	V	

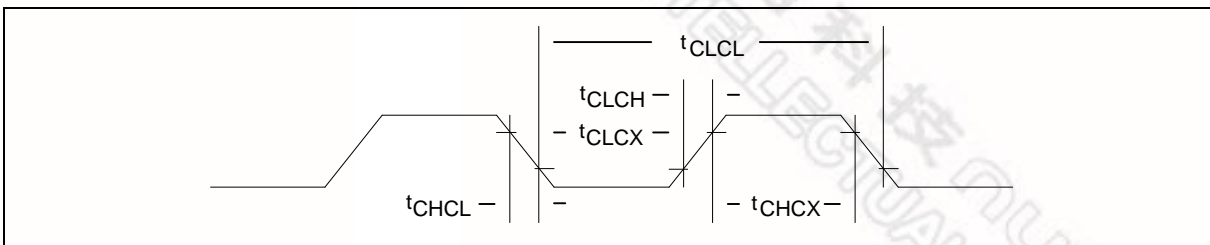
参数	符号.	明细表				测试条件
		最小值	典型值	最大值	单位	
RESET脚 正向门槛电压 (Schmitt输入)	VIHS	0.7V _{DD}	-	V _{DD} +0.5	V	
/RST 脚内部上拉电阻	RRST	40		150	KΩ	
P0/1/2/3/4负向门槛电压 (Schmitt输入)	VILS	-0.5	-	0.3V _{DD}	V	
P0/1/2/3/4正向门槛电压 (Schmitt输入)	VIHS	0.7V _{DD}	-	V _{DD} +0.5	V	
P0/1/2/3/4 源电流(准双向模式)	ISR11	-300	-370	-450	μA	V _{DD} = 4.5V, VS = 2.4V
	ISR12	-50	-70	-90	μA	V _{DD} = 2.7V, VS = 2.2V
	ISR13	-40	-60	-80	μA	V _{DD} = 2.5V, VS = 2.0V
P0/1/2/3/4源电流(推挽模式)	ISR21	-20	-24	-28	mA	V _{DD} = 4.5V, VS = 2.4V
	ISR22	-4	-6	-8	mA	V _{DD} = 2.7V, VS = 2.2V
	ISR23	-3	-5	-7	mA	V _{DD} = 2.5V, VS = 2.0V
P0/1/2/3/4灌电流(准双向模式和推挽模式)	ISK11	10	16	20	mA	V _{DD} = 4.5V, VS = 0.45V
	ISK12	7	10	13	mA	V _{DD} = 2.7V, VS = 0.45V
	ISK13	6	9	12	mA	V _{DD} = 2.5V, VS = 0.45V
欠压电压 BOV_VL [1:0] =00b	VBO2.2	2.0	2.2	2.4	V	V _{DD} =5.5V
欠压电压 BOV_VL [1:0] =01b	VBO2.7	2.5	2.7	2.9	V	V _{DD} =5.5V
欠压电压 BOV_VL [1:0] =10b	VBO3.8	3.5	3.7	3.9	V	V _{DD} =5.5V
欠压电压 BOV_VL [1:0] =11b	VBO4.5	4.1	4.3	4.5	V	V _{DD} =5.5V
BOD电压迟滞范围	VBH	30	-	150	mV	V _{DD} = 2.5V~5.5V

注意:

1. /RST 脚为史密特触发输入.
2. XTAL1 为CMOS输入.
3. P0, P1, P2, P3 和 P4管脚被外部由1驱动到0时, 可作来输出电流的源端, 在V_{DD}=5.5V时, 当Vin 接近2V时, 输出电流达到最大值,

8.3 AC 电气特性

8.3.1 外部高速晶振



参数	符号	最小值	典型值	最大值	单位	条件
时钟高电平时间	t_{CHCX}	20	-	-	nS	
时钟低电平时间	t_{CLCX}	20	-	-	nS	
时钟上升沿时间	t_{CLCH}	-	-	10	nS	
时钟下降沿时间	t_{CHCL}	-	-	10	nS	

8.3.2 外部振荡器

参数	条件	最小值	典型值	最大值	单位
输入时钟频率	外部高速晶振	4	12	24	MHz
温度	-	-40	-	85	°C
VDD	-	2.5	5	5.5	V
工作电流	12 MHz @ $V_{DD} = 5V$	-	1	-	mA

8.3.3 外部高速晶振的典型应用电路

晶振	C1	C2
4 MHz ~ 24 MHz	可选 (取决于晶振规格)	

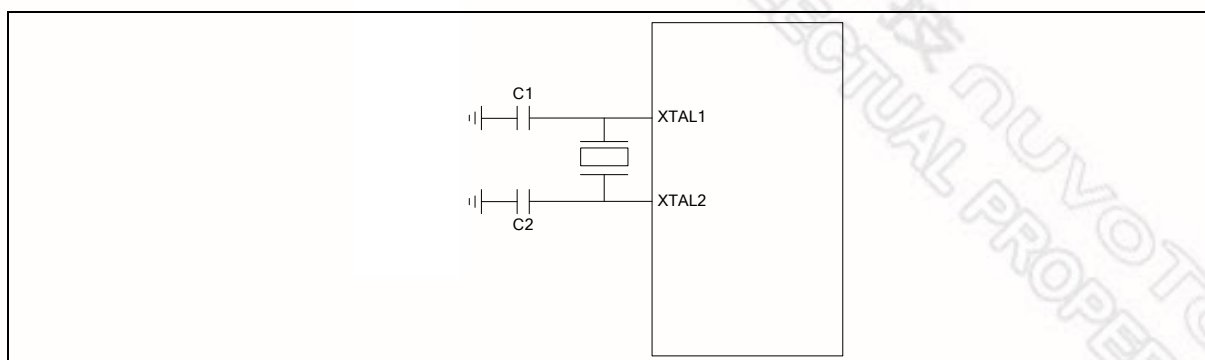


图 8.3.3-1 典型晶振应用电路

8.3.4 内部 22.1184 MHz RC振荡器

参数	条件	最小值	典型值	最大值	单位
中心频率	-	-	22.1184		MHz
校准之后	+25° C ; $V_{DD} = 5V$	-3	-	+3	%
	-40° C ~ +85° C ; $V_{DD} = 2.5V \sim 5.5V$	-5	-	+5	%
工作电流	$V_{DD} = 5V$	-	500	-	uA

8.3.5 内部 10kHz RC 振荡器

参数	条件	最小值	典型值	最大值	单位
电压 ^[1]	-	2.5	-	5.5	V
中心频率	-	-	10	-	kHz
校准之后	+25° C ; $V_{DD} = 5V$	-30	-	+30	%
	-40° C ~ +85° C ; $V_{DD} = 2.5V \sim 5.5V$	-50	-	+50	%
工作电流	$V_{DD} = 5V$	-	5	-	uA

注:

1. 内部的工作电压来自LDO.

8.4 模拟量特性

8.4.1 12-bit SARADC规格

参数	符号	最小值	典型值	最大值	单位
分辨率	-	-	-	12	Bit
非线性差分误差	DNL	-	± 1.2	-	LSB
非线性整型误差	INL	-	± 1.2	-	LSB
偏移误差	EO	-	+3	+5	LSB
增益误差 (传输增益)	EG	-	-4	-6	-
一致性	-	保证			-
ADC 时钟频率	FADC	-	-	16	MHz
转换时间	TADC	-	13	-	Clock
采样率	FS	-	-	760	K SPS
工作电压	V _{LDO}	-	1.8	-	V
	V _{ADD}	3	-	5.5	V
工作电流(平均)	I _{DD}	-	0.5	-	mA
	I _{DDA}	-	1.5	-	mA
输入电压范围	V _{IN}	0	-	V _{ADD}	V
电容	C _{IN}	-	5	-	pF

8.4.2 LDO规格 & Power 管理

参数	最小值	典型值	最大值	单位	备注
输入电压	2.5	5	5.5	V	V _{DD} 输入电压
输出电压	-10%	1.8	+10%	V	LDO输出电压
温度	-40	25	+85	°C	
C	-	1u	-	F	Resr=1ohm

注:

- 1、建议接一颗100nF 旁路电容在VDD引脚与最近的VSS引脚之间.
- 2、为保证电源稳定, 要在LDO与最近的VSS之间接一颗1uF 或更大的电容.

8.4.3 低压复位规格

参数	条件	最小值	典型值	最大值	单位
操作电压	-	2.5	5	5.5	V
温度	-	-40	25	85	°C
静态电流	VDD5V=5.5V	-	-	5	uA
极限电压	温度=25° C	1.7	2.0	2.3	V
	温度=-40° C	-	2.3	-	V
	温度=85° C	-	1.8	-	V
迟滞	-	0	0	0	V

8.4.4 欠压检测规格

参数	条件	最小值	典型值	最大值	单位
操作电压	-	2.5	-	5.5	V
静态电流	AVDD=5.5V	-	-	140	μA
温度	-	-40	25	85	°C
欠压电压	BOV_VL[1:0]=11	4.1	4.3	4.5	V
	BOV_VL [1:0]=10	3.5	3.7	3.9	V
	BOV_VL [1:0]=01	2.5	2.7	2.9	V
	BOV_VL [1:0]=00	2.0	2.2	2.4	V
迟滞	-	30m	-	150m	V

8.4.5 上电复位规格(5V)

参数	条件	最小值	典型值	最大值	单位
温度		-40	25	85	°C
复位电压	V+	-	2	-	V

静态电流	Vin>复位电压	-	1	-	nA
------	----------	---	---	---	----

8.4.6 温度传感器规格

参数	条件	最小值.	典型值.	最大值.	单位
工作电压 ^[1]		1.62	1.8	1.98	V
温度		-40	-	85	°C
增益		-1.72	-1.76	-1.80	mV/°C
偏移	Temp=0 °C	717	725	733	mV

Note[1]: Internal operation voltage comes from LDO.

8.4.7 比较器规格

参数	条件	最小值.	典型值.	最大值.	单位
温度	-	-40	25	85	°C
V _{DD}	-	2.4	3	5.5	V
V _{DD} 电流	-	-	40	80	uA
输入偏移电压	-		10	20	mV
输出摆幅	-	0.1	-	V _{DD} -0.1	V
输入范围	-	0.1	-	V _{DD} -0.1	V
DC 增益	-	-	70	-	dB
传播延迟	@VCM=1.2 V and VDIFF=0.1 V	-	200	-	ns
迟滞	@VCM=0.2 V ~ V _{DD} -0.2V	-	±10	-	mV
稳定时间	@CINP=1.3 V CINN=1.2 V	-	-	2	us

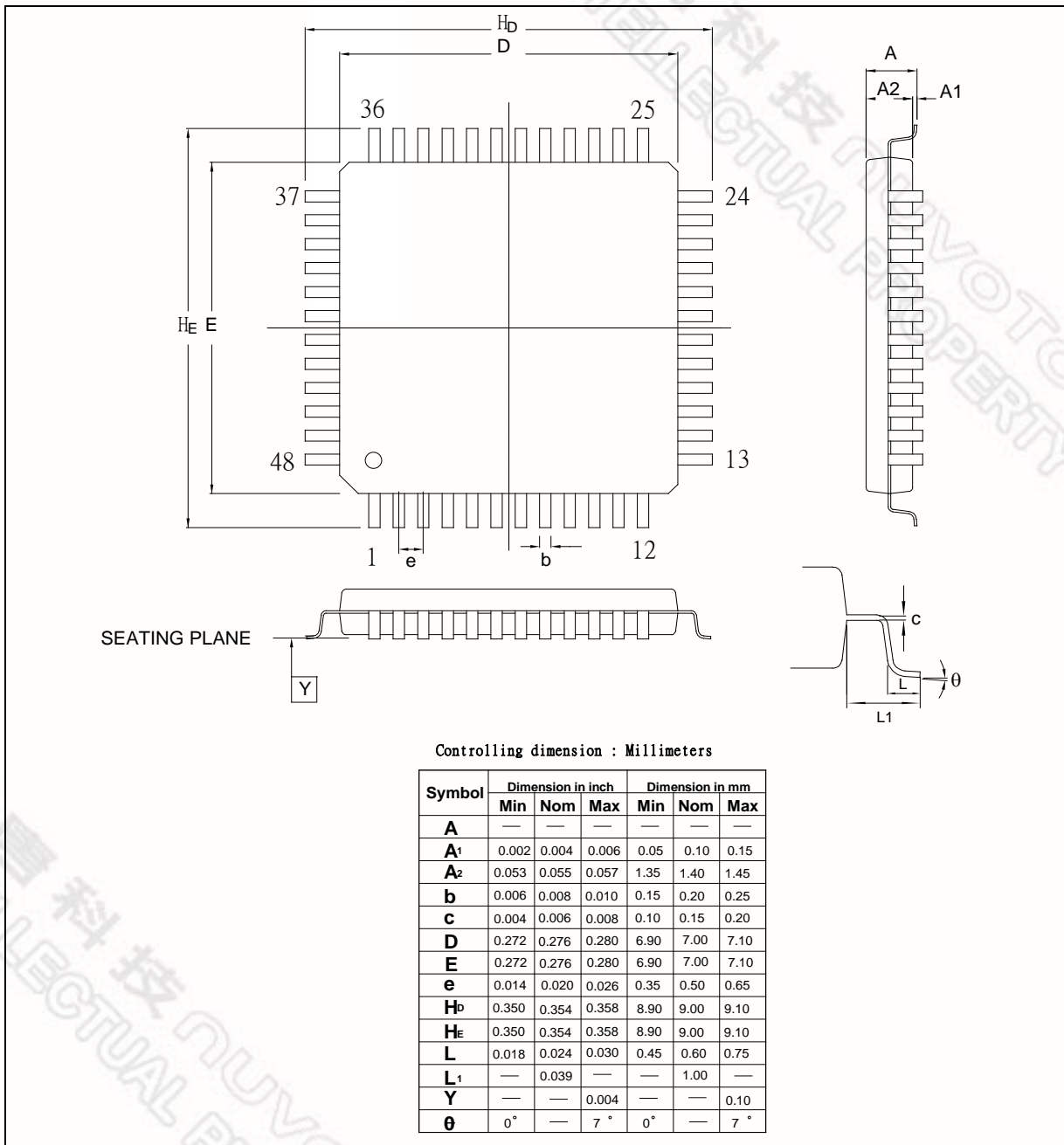
8.5 Flash DC 电器特性

符号	参数	条件	最小值.	典型值.	最大值.	单位
N _{endu}	Endurance		100000			cycles ^[1]
T _{ret}	保存时间	Temp=85 °C	10			year
T _{erase}	页擦除时间		19	20	21	ms
T _{mess}	Mess erase time		30	40	50	ms
T _{prog}	编程时间		38	40	42	us
V _{DD}	工作电压		1.62	1.8	1.98	V ^[2]
I _{dd1}	读电流				0.25	mA
I _{dd2}	编程/擦除电流				7	mA
I _{pd}	掉电模式电流			1	20	uA

1. 编程/擦除周期数.
2. V_{DD} 是芯片 LDO 的输出电压源.
3. Guaranteed by design, not test in production

9 封装尺寸

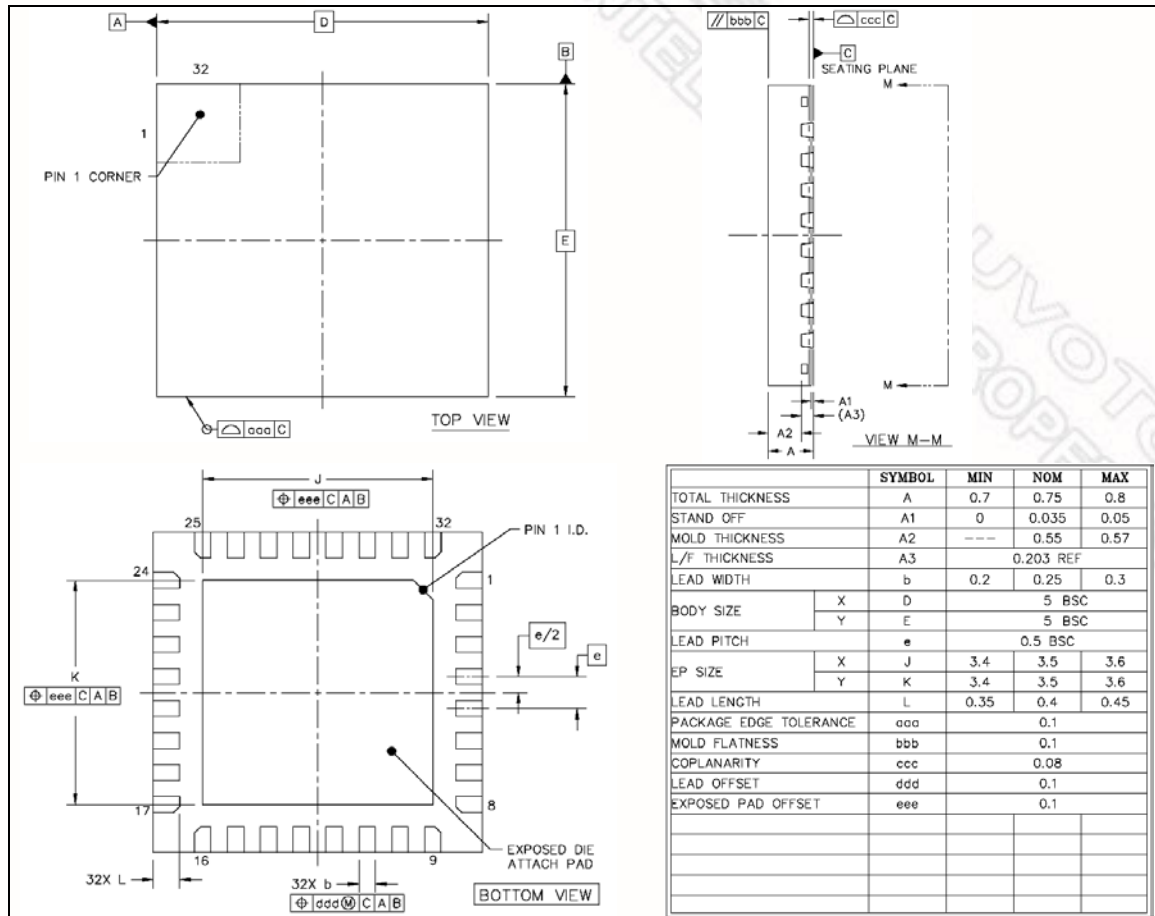
9.1 LQFP-48 (7x7x1.4mm² Footprint 2.0mm)



文件更新日期:: 4月10日, 2012

版本 V1.01

9.2 QFN-33 (5X5 mm², Thickness 0.8mm, Pitch 0.5 mm)



10 版本历史

版本	日期	页	描述
V1.01	2012年4月10日,	-	初次发行版本

Important Notice

Nuvoton Products are neither intended nor warranted for usage in systems or equipment, any malfunction or failure of which may cause loss of human life, bodily injury or severe property damage. Such applications are deemed, "Insecure Usage".

Insecure usage includes, but is not limited to: equipment for surgical implementation, atomic energy control instruments, airplane or spaceship instruments, the control or operation of dynamic, brake or safety systems designed for vehicular use, traffic signal instruments, all types of safety devices, and other applications intended to support or sustain life.

All Insecure Usage shall be made at customer's risk, and in the event that third parties lay claims to Nuvoton as a result of customer's Insecure Usage, customer shall indemnify the damages and liabilities thus incurred by Nuvoton.

*Please note that all data and specifications are subject to change without notice.
All the trademarks of products and companies mentioned in this datasheet belong to their respective owners.*