# **Cheatsheet Timer/Counter**

DI(FH) Andreas Pötscher, HTL Litec

## TCNT1

Timer Counter Zählregister 1 enthält den aktuellen Zählstand des Timer/Counters

## TCCR1B

Timer Counter Control Register 1 B

Bit	7	6	5	4	3	2	1	0
TCCR1B:	_	_	_	WGM13	WGM12	CS12	CS11	CS10

### **Clock Select Logic**

$\overline{\text{CS12}}$	CS11	CS10	Taktquelle für Timer/Counter
0	0	0	keine Taktquelle der Timer ist gestoppt.
0	0	1	Prescaler 1 $f_T = 16MHz$
0	1	0	Prescaler 8 $f_T = 2MHz$
0	1	1	Prescaler 64 $f_T = 250kHz$
1	0	0	Prescaler 256 $f_T = 62, 5kHz$
1	0	1	Prescaler 1024 $f_T = 15,625kHz$
1	1	0	Fallende Flanke am GPIO Pin mit der Funktion "Tn"
1	1	1	Steigende Flanke am GPIO Pin mit der Funktion "Tn"

#### **Wave Generation Mode**

 $WGM11\ und\ WGM10\ liegen\ in\ TCCR1A\ und\ werden\ hier\ nicht\ ben\"{o}tigt$ 

WGM13	WGM12	WGM11	WGM10	Timer Mode
0	0	0	0	Normal Mode
0	1	0	0	CTC Mode



#### TIMSK1

Timer/Counter Interrupt Mask Register

Bit	7	6	5	4	3	2	1	0
TIMSK1:	_	_			OCIE1C	OCIE1B	OCIE1A	TOIE1

- TOIE1 Enable Overflow Interrupt
- OCIE1A Enable Output Compare Interrupt A
- OCIE1B Enable Output Compare Interrupt B
- OCIE1C Enable Output Compare Interrupt C

## OCR1A, OCR1B, OCR1C

 $Output\ Compare\ Register$ 

- OCR1A Output Compare Register A
- OCR1B Output Compare Register B
- OCR1C Output Compare Register C

## Interrupt Vektoren

2

- TIMER1\_OVF\_vect Overflow Vector
- TIMER1\_COMPA\_vect Compare A Vector
- TIMER1\_COMPB\_vect Compare B Vector
- TIMER1\_COMPC\_vect Compare C Vector