Universidade Estadual de Feira de Santana MI-Sistemas Digitais - 2024.1

Este documento tem como objetivo fornecer os endereços de memória associados a cada periférico na arquitetura do projeto CoLenda, além dos endereços auxiliares utilizados durante o processo de mapeamento de memória. Também é apresentado a sequência de sprites armazenados na memória de dados da GPU.

Barramentos da GPU:

Na tabela abaixo são descritos os barramentos da GPU e seus respectivos endereços base:

Nome do barramento	Valor (em hexadecimal)	Descrição
DATA_B	0x70	Barramento "B" de dados do buffer de instrução.
DATA_A	0x80	Barramento "A" de dados do buffer de instrução.
RESET_PULSECOUNTER	0x90	Sinal que "reseta" o contador externo responsável por contar o tempo de renderização de uma tela.
SCREEN	0xa0	Sinal que informa se o tempo de renderização de uma tela já foi finalizado.
WRFULL	0xb0	Sinal que informa se o buffer de instrução está cheio ou não.
WRREG	0xc0	Sinal de escrita do buffer de instrução.

Displays de 7-segmentos e Push Buttons:

Endereços de memória para acesso aos GPIOs conectados aos leds de cada display de 7-segmentos:

- *HEX5 BASE*: 0x10
- *HEX4 BASE*: 0x20
- *HEX3 BASE*: 0x30
- *HEX2 BASE*: 0x40
- *HEX1 BASE*: 0x50
- *HEX0 BASE*: 0x60

Endereço de memória para acesso aos GPIOs conectados aos 4 push buttons:

• *KEYS BASE*: 0x0

Universidade Estadual de Feira de Santana MI-Sistemas Digitais - 2024.1

Mapeamento de Memória:

Variáveis a serem utilizadas durante o processo de criação e utilização do mapeamento de memória:

Nome	Valor (em hexadecimal)	Descrição
ALT_LWFPGASLVS_OFST	0xff200000	Armazena o endereço de offset do barramento "Lightweight HPS-to-FPGA AXI" em relação ao endereço base do HPS.
HW_REGS_BASE	0xfc000000	Armazena o endereço base para os registradores de acesso aos periféricos do HPS.
HW_REGS_SPAN	0x04000000	Armazena o comprimento em bytes da região de memória a ser mapeada.

Sequência de sprites armazenados na memória:

Todos os sprites mostrados na **Figura 1** estão armazenados na memória da dados da GPU, na ordem de visualização da esquerda para a direita, e de cima para baixo.

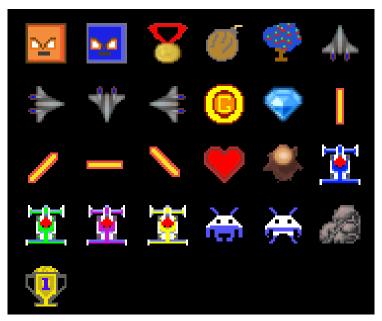


Figura 1: Sprites armazenados previamente na memória de dados.

ATENÇÃO: Devido ao processo de aproximação das cores e criação do bitmap de cada sprite, os mesmos não corresponderão exatamente às cores originais.