Total Pages: 7

THIRD SEMESTER

COMPUTER HARDWARE AND MAINTENANCE/ COMPUTER SCIENCE AND ENGINEERING/ INFORMATION TECHNOLOGY

SCHEME JULY 2009

COMPUTER ARCHITECTURE

Time: Three Hours

Maximum Marks: 100

Note: i) Attempt total six questions. Question No. 1 (Objective type) is compulsory. From the remaining questions attempt any five.

कुल **छ:** प्रश्न हल कीजिये। प्रश्न क्रमांक 1 (वस्तुनिष्ठ प्रकार का) अनिवार्य है। शेष प्रश्नों में से किन्हीं **पाँच** को हल कीजिये।

- ii) In case of any doubt or dispute, the English version question should be treated as final. किसी भी प्रकार के संदेह अथवा विवाद की स्थिति में अंग्रेजी भाषा के प्रश्न को अंतिम माना जायेगा।
- 1. Choose the correct answer.

2 each

सही उत्तर का चयन कीजिए:

S/2017/6344

1049

P.T.O.

 i) In three state buffer, if C = 0 then value of output is (C is shown as control input)

- (a) High impedance
- (b) Low impedance
- (c) Medium impedance
- (d) None of the above

Three state buffer में यदि C = 0 तब आउटपुट का क्या मान होगा (C यहाँ कंट्रोल इनपुट है)

- (अ) High impedance
- (ৰ) Low impedance
- (स) Medium impedance
- (द) उपरोक्त में से कोई नहीं
- ii) Stack overflow causes
 - (a) Hardware interrupt
 - (b) External interrupt
 - (c) Internal interrupt
 - (d) None of the above

1050

Contd.....

के stack overflow कारण होता है

- (अ) Hardware interrupt
- (ৰ) External interrupt
- (刊) Internal interrupt
- (द) उपरोक्त में से कोई नहीं
- iii) How many 128×8 RAM chips are needed to provide a memory capacity of 2048 byte?
 - (a) 8

(b) 16

(c) 24

(d) None of these

2048 बाईट मैमोरी केपेसिटी उपलब्ध कराने के लिए कितनी 128×8 RAM chips की आवश्यकता होगी।

(अ) 8

(ৰ) 16

(स) 24

- (द) इनमें से कोई नहीं
- iv) In DMA the data transfer is controlled by
 - (a) I/O devices
 - (b) RAM
 - (c) Micro processor
 - (d) None of these

S/2017/6344

1051

P.T.O.

DMA में data transfer को इसके द्वारा control किया जाता है

- (अ) I/O devices
- (ৰ) RAM
- (퍿) Micro processor
- (द) इनमें से कोई नहीं
- v) Associative memory is sometimes called as: Associative memory को कभी-कभी निम्न नाम से जाना जाता है
 - (a) Virtual memory
 - (b) Auxiliary memory
 - (c) Cache memory
 - (d) Content addressable memory
- a) Explain shift micro operation with hardware implementation.

Shift micro operation को उसके hardware implementation सहित समझाइए।

b) Explain three state buffer with diagram. 6
Three state buffer को चित्र सहित समझाइए।

S/2017/6344

1052

Contd.....

		to a contract the contract of		
3.	a)	Explain shift register with its types.	9	
		Shift register को उसके विभिन्न प्रकारों सहित समझ	गइए।	
OR/अथवा				
		Explain Common Bus system.		
		Common Bus system को समझाइए।		
	b)	Explain control unit with a block diagram.	9	
		कन्ट्रोल यूनिट को ब्लाक रेखाचित्र की सहायता से समझ	गाइए।	
		•		
4.	a)	Explain the following register any three.	9	
		निम्नलिखित register को समझाइए (कोई तीन)		
		i) MAR		
		ii) MBR		
	- '	iii) Program counter	-	
		iv) Instruction register		
-		v) Sequence Register		
	b)	Explain following interrupts.	9	
		निम्नलिखित interrupt को समझाइए।		
	•	i) Hardware interrupt		
-		ii) Software interrupt		
		iii) Internal interrupt		
S/2017/6344 [053 P.T.O.				

	(9)
5. a)	Explain DMA in brief. 6
	DMA को विस्तार से समझाइए।
b)	Explain priority interrupt. 6
	Priority interrupt को समझाइए।
c)	Differentiate between isolated I/O and memory mapped I/O. 6
	Isolated I/O और memory mapped I/O के बीच अन्तर लिखिये।
6. a)	Write a short notes on memory hierarchy. 8
	Memory hierarchy पर संक्षिप्त टिप्पणी लिखिये।
b)	Explain Auxiliary memory. Write any one Auxiliary memory in detail.
	Auxiliary मैमोरी को समझाइए। किसी एक Auxiliary memory के बारे में विस्तार से लिखिए।
7. a)	Explain instruction pipelining in detail. 9
	Instruction pipelining को विस्तार से समझाइए।
b)	Explain Super scalar processors. 9
	Super scalar processors को समझाइए।
S/2017	/6344 /054 Contd

8. Write short notes on any three of the following:

3×6

निम्नलिखित में से किन्हीं तीन पर संक्षिप्त टिप्पणीयाँ लिखिए।

- a) Addressing modes
- b) Cache memory
- c) RISC and CISC
- d) Handshaking
- e) Stack organization
- f) Full Adder



