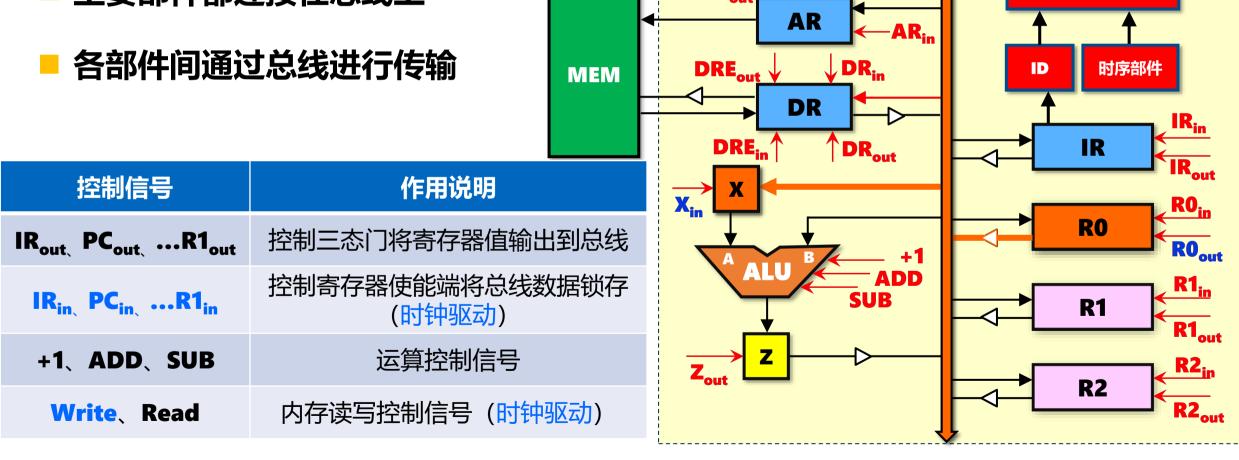


## 计算机组成原理

第六章 中央处理器

6.4 数据通路实例

- 单总线结构CPU
- 主要部件都连接在总线上



**Write Read** 

控制流 **▶:** 数据流

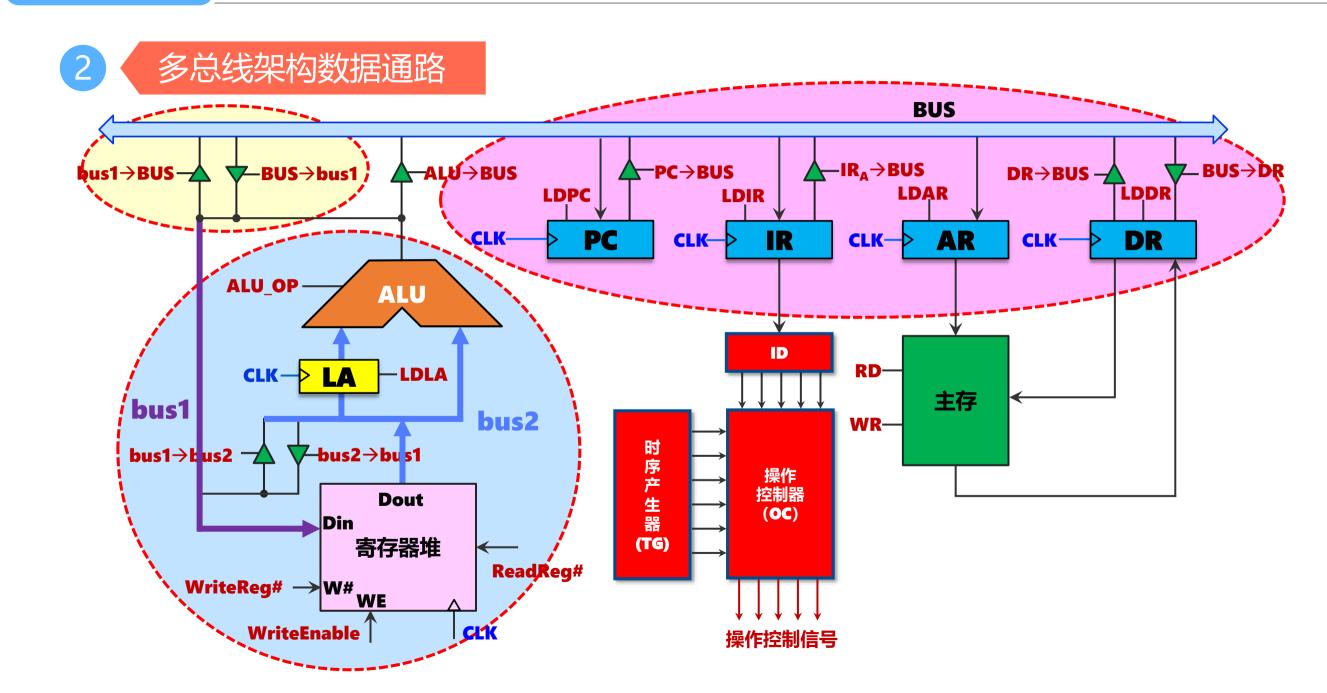
总线 4

PC

操作控制信号

操作控制器

## 6.4 数据通路实例



6bits 6bits 5bits 5bits 5bits 5bits 专用通路 单周期MIPS R 型指令 OP  $R_{S}$  $R_d$ shamt funct **MemtoReg** 控 MemWrite 制 Branch 器 AluOP **PCSrc** 31:26 **ALUSrc** Op RegWrite 5:0 Func RegDst PC WE PC+4 指令字 25:21 rs WE SrcA Equal R1# RD **R**1 RD ReadData 20:16 **rt ALUResult** R2# 数据 指令 15:11 **rd** R2 SrcB 存储器 存储器 W# 寄存器堆 WriteData WD WD **CLK** CLK PC+4 15:0 **PCBranch** Sign Extend SignImm WriteBackData BranchAddress

4

小结

- ■多总线结构
  - 性能更优,并发度更高
  - 电路更复杂,成本更高



## 谢谢!