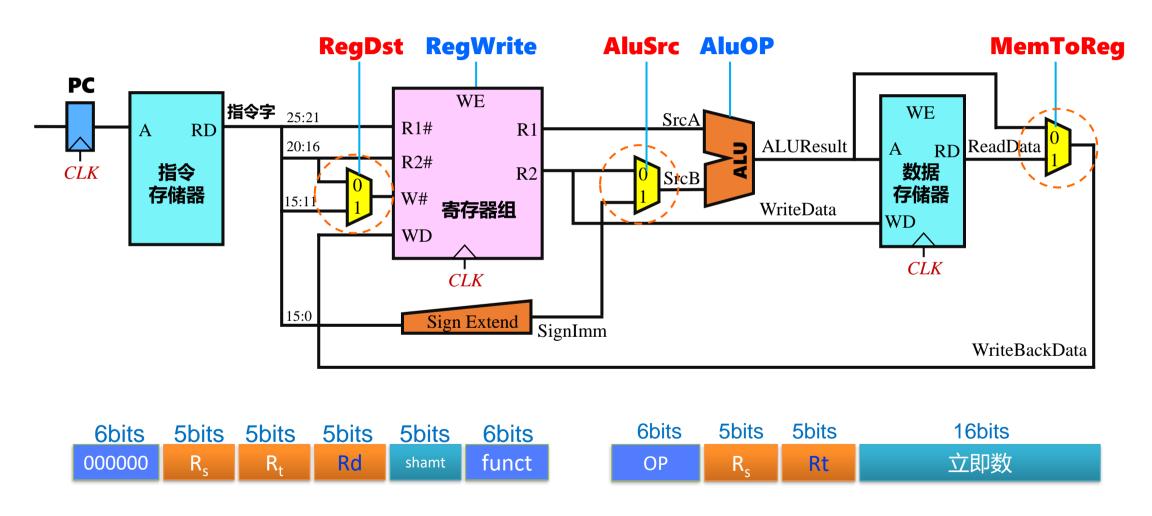
# 计算机组成原理

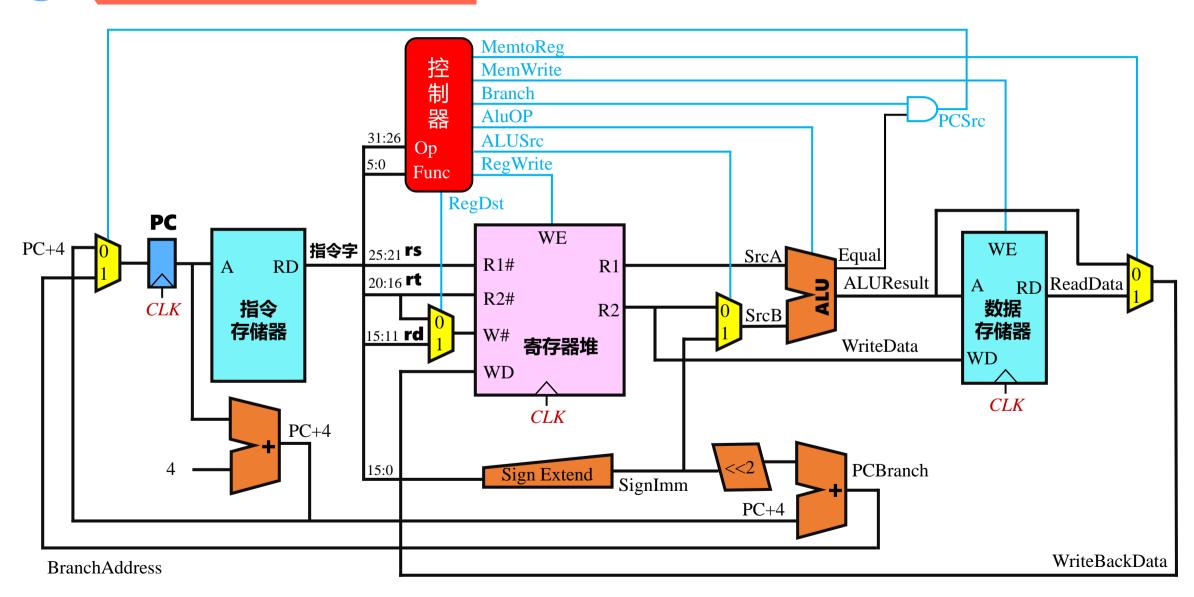
第六章 中央处理器

1 数据通路综合



凡是有多个输入来源的,增加MUX,引入<mark>控点</mark>

2 单周期MIPS数据通路



**BranchAddress** 

## 6.14 单周期MIPS CPU (2)

6bits 5bits 5bits 5bits 5bits 6bits R型指令数据通路建立过程 R 型指令 OP shamt  $R_S$  $R_d$ funct **MemtoReg** 控 **MemWrite** 移位指令 制 **Branch** 器 AluOP **PCSrc** 31:26 ALUSrc 如何实现 Op RegWrite 5:0 Func RegDst PC WE PC+4 WE 指令字 25:21 rs SrcA Equal R1# RD **R**1 20:16 **rt** RD ReadData **ALUResult** R2# SrcB 数据 指令 R2 存储器 存储器 15:11 rd W# 寄存器堆 WriteData WD WD **CLK CLK** PC+4 15:0 <<2 **PCBranch** Sign Extend SignImm

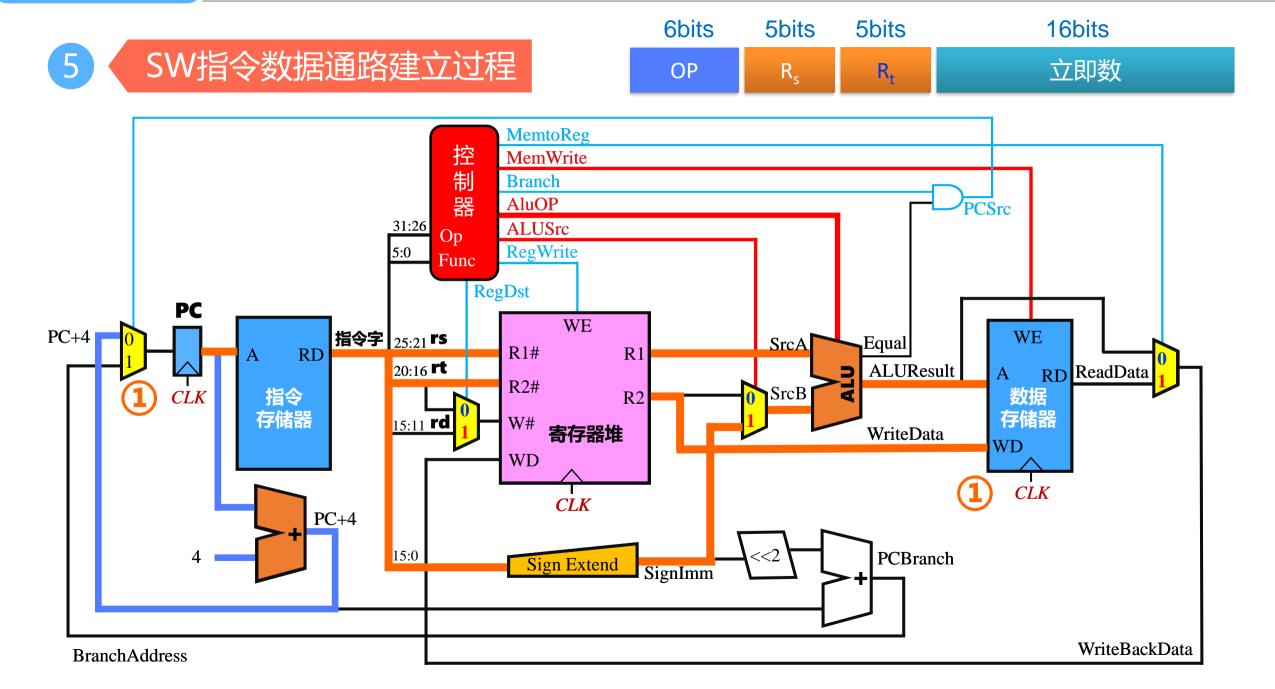
WriteBackData

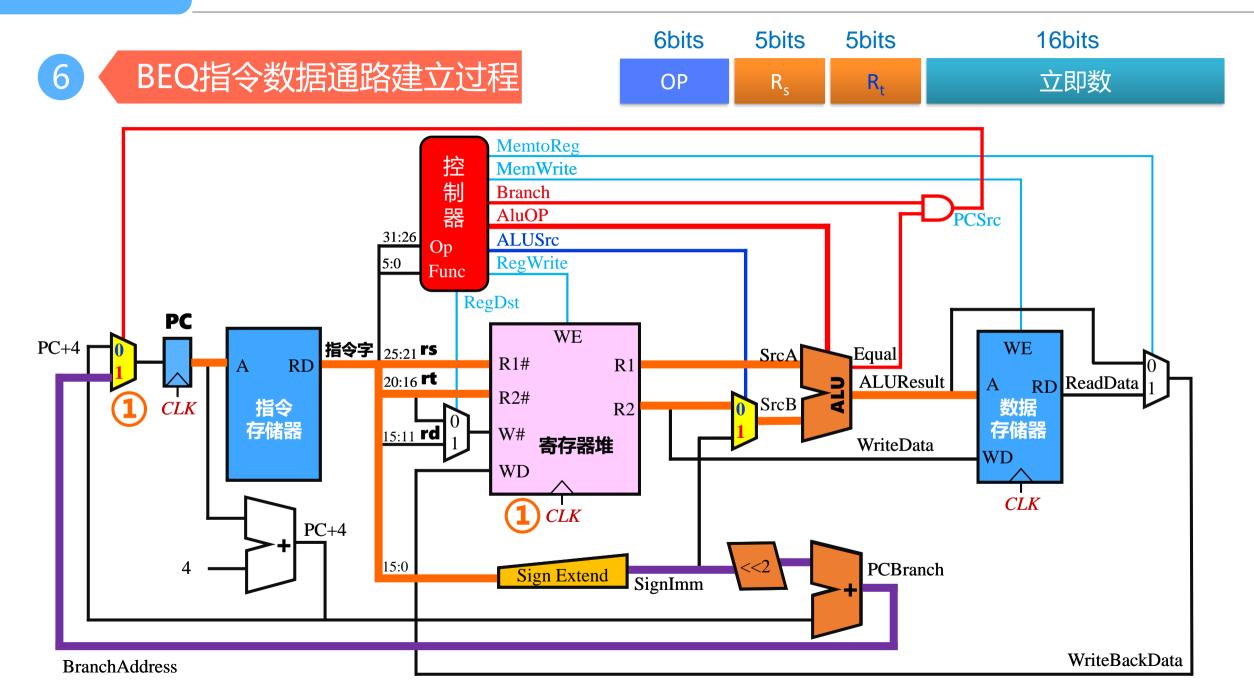
**BranchAddress** 

#### 6.14 单周期MIPS CPU (2)

16bits 5bits 6bits 5bits LW指令数据通路建立过程 立即数  $R_s$ OP MemtoReg 控 **MemWrite** 制 **Branch** AluOP PCSrc 31:26 ALUSrc Op RegWrite 5:0 Func RegDst PC WE PC+4 指令字 25:21 rs WE SrcA Equal R1# RD **R**1 RD ReadData 20:16 **rt ALUResult** R2# SrcB 数据 指令 R2 存储器 存储器 15:11 **rd** W# 寄存器堆 WriteData WD WD **CLK CLK** PC+4 15:0 **PCBranch** Sign Extend SignImm

WriteBackData

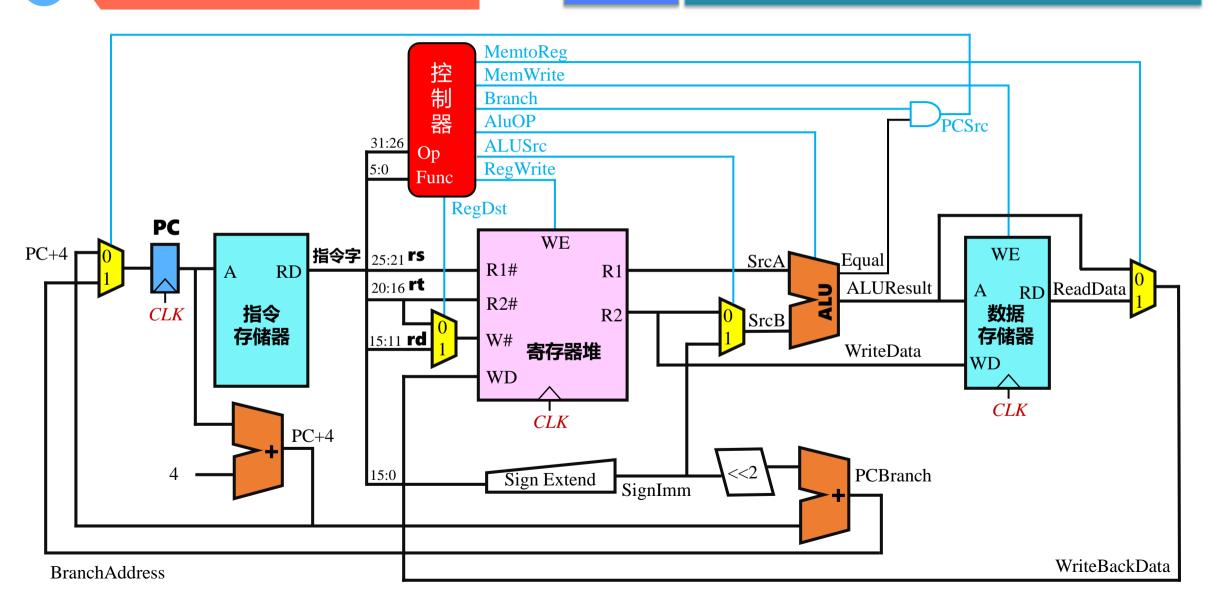




7 J指令数据通路建立?

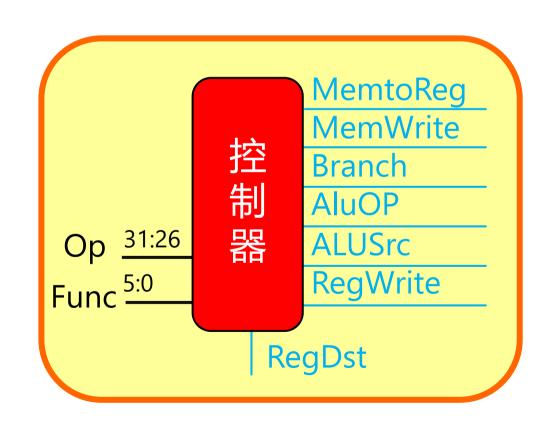
OP 立即数

26bits



6bits

- 8 单周期MIPS控制器设计
  - 单周期控制器无时序逻辑, 纯组合逻辑电路
  - 输入信号
    - 指令字Opcode, Func字段 (12位)
  - 输出信号
    - 多路选择器选择信号
    - 内存访问控制信号
    - ■寄存器写使能信号





# 谢谢!