

## 计算机组成原理

第六章 中央处理器

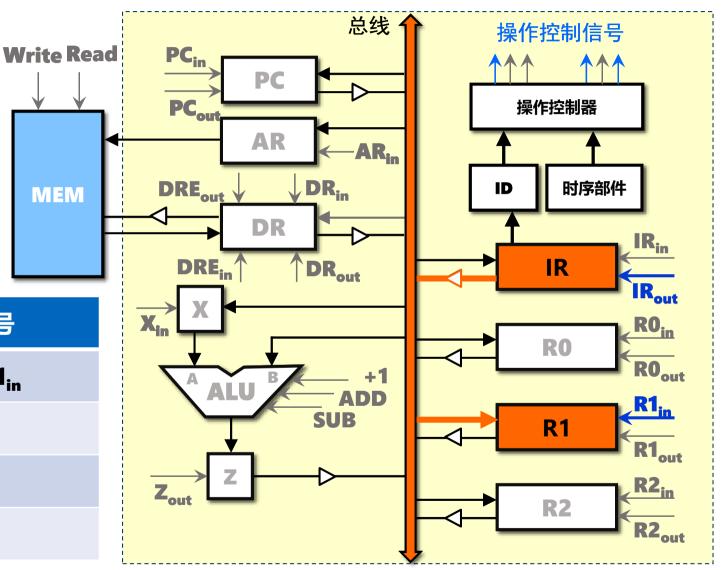
6.7 总线结构CPU指令周期 (2)

1 MOVE指令执行数据通路

**MOVE R1,10** 

 $(IR_A) \rightarrow Reg$ 

节拍	数据通路	控制信号
<b>T1</b>	$(IR_A) \rightarrow R[0]$	IR <sub>out</sub> , R1 <sub>in</sub>
T2		
Т3		
<b>T4</b>		

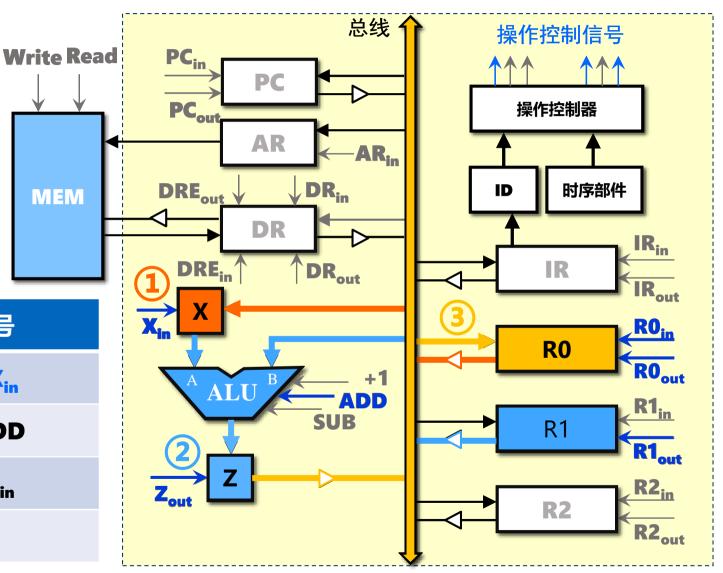


2 ADD指令执行数据通路

ADD RO,R1

 $(R0)+(R1) \rightarrow R0$ 

节拍	数据通路	控制信号
<b>T1</b>	( <b>R</b> 0)→ <b>X</b>	RO <sub>out</sub> , X <sub>in</sub>
<b>T2</b>	(X)+(R1)→Z	R1 <sub>out</sub> ,ADD
Т3	(Z)→R0	Z <sub>out</sub> ,R0 <sub>in</sub>
<b>T4</b>		

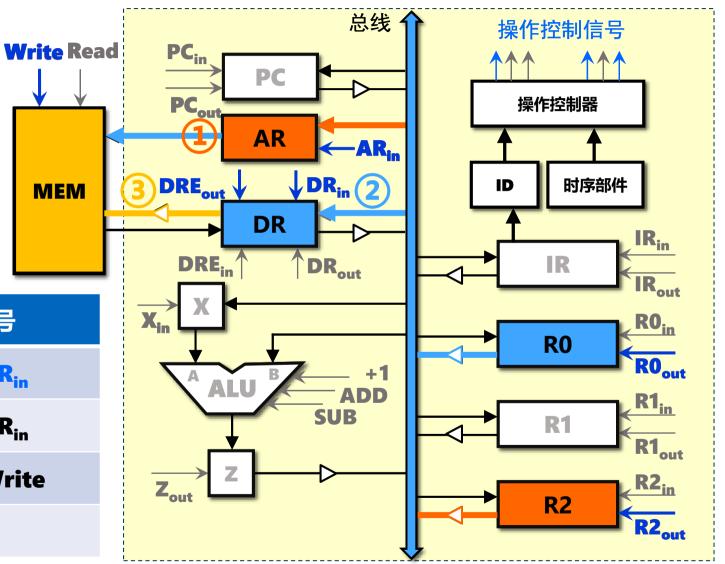


3 STORE指令 数据通路

STORE RO, (R2)

 $(R0) \rightarrow Mem[R2]$ 

节拍	数据通路	控制信号
<b>T1</b>	(R2)→AR	R2 <sub>out</sub> , AR <sub>in</sub>
<b>T2</b>	(R0)→DR	R0 <sub>out</sub> , DR <sub>in</sub>
Т3	$(DR) \rightarrow Mem[AR]$	DRE <sub>out</sub> , Write
<b>T4</b>		



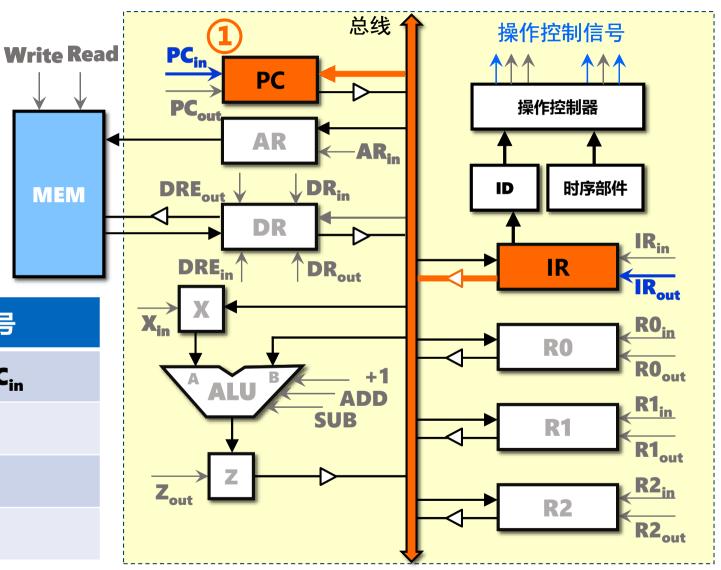
4

#### JMP指令数据通路

**JMP 1000** 

 $(IR_A) \rightarrow PC$ 

节拍	数据通路	控制信号
<b>T1</b>	(IR <sub>A</sub> )→PC	IR <sub>out</sub> , PC <sub>in</sub>
<b>T2</b>		
Т3		
<b>T4</b>		





# 谢谢!