第7章 存储管理

- 7.1内存管理功能
- 7.2物理内存管理
- 7.3虚拟内存管理
- 7.4 Intel CPU与Linux内存管理

7.4 Intel CPU与Linux内存管理

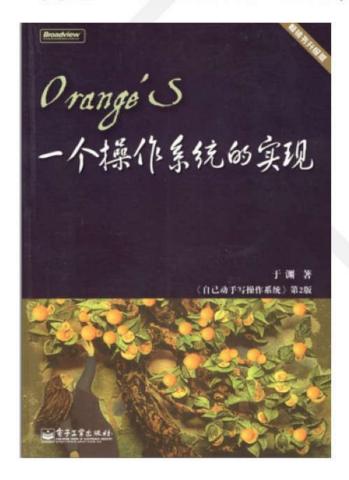
- 7.4.1 Intel CPU物理结构
- 7.4.2 Intel CPU段机制
- 7.4.3 Linux页面机制
- _____ 7.4.4 Linux对段的支持

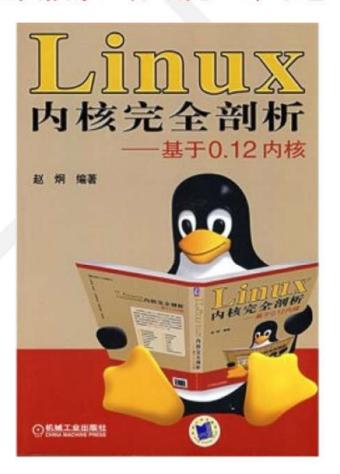
《操作系统原理》

7.4.1 Intel CPU 物理结构

教师: 苏曙光

华中科技大学软件学院





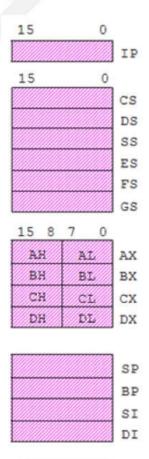
x86的实模式 (Real Mode)

三 实模式(Real Mode)

◆ 20位:1M内存空间

◆ 地址表示方式:段地址(16位):偏移地址(16位)

◆ 段地址4位对齐

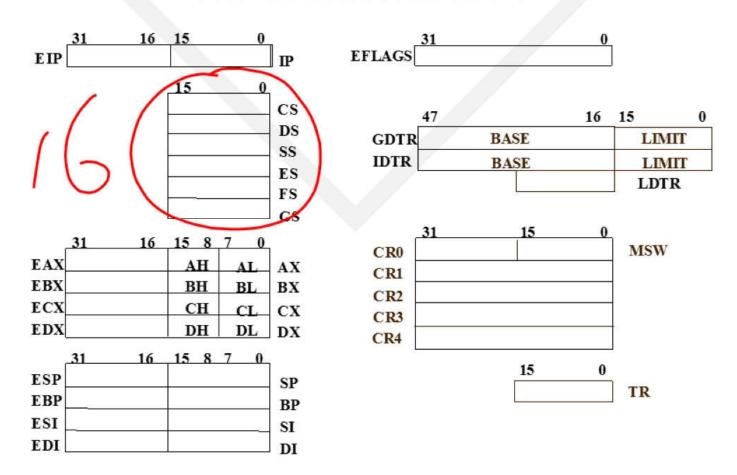




保护模式 (Protect Mode)

- ◆ 32位地址空间: 4G内存
- ◆ 支持多任务,任务切换,上下文保护
- ◆ 进程隔离:代码和数据的安全
- ◆ 支持分段机制和分页机制
- ◆ 新的寄存器
 - EAX~EDX:扩充到32位
 - CR0~CR4
 - GDTR
 - LDTR
 - IDTR
 -

保护模式的寄存器模型



控制寄存器CR0

CR0的低5位组成机器状态字(MSW)

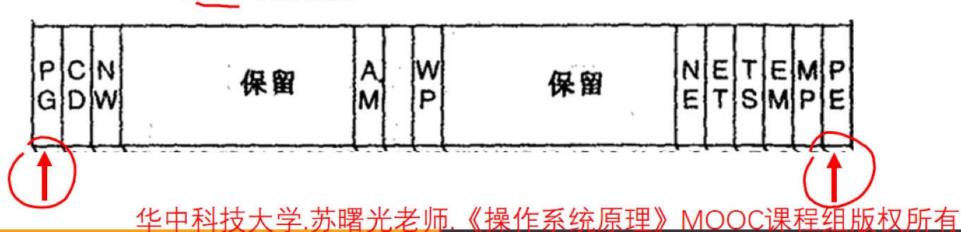
◆ PE: 0——实模式;1——保护模式

◆ MP: 1(系统有数学协处理器时)

◆ EM: 0 (仿真协处理器)

◆ TS: 任务切换,切换任务时自动设置

◆ PG: 允许分页



控制寄存器CR2

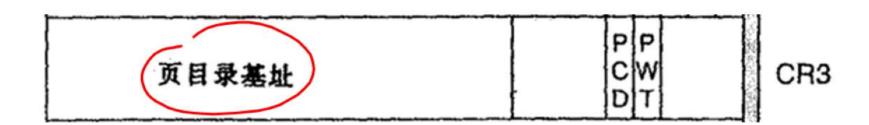
■ 如果发生缺页,引发缺页的线性地址保存在CR2中

页故障线性地址

CR2

控制寄存器CR3

■ CR3包含页目录基址:高20位



x86 CPU 架构下的三种地址



♠ mov BX, 1000H

♦ mov DS, BX

◆ mov AL, [(10H))

1000H DS左移 4 位

10000H (实模式下)

10H 加上段内偏移

10010H

若在保护模式下, DS不能理解为段基址!

线性地址:由逻辑地址转换得到

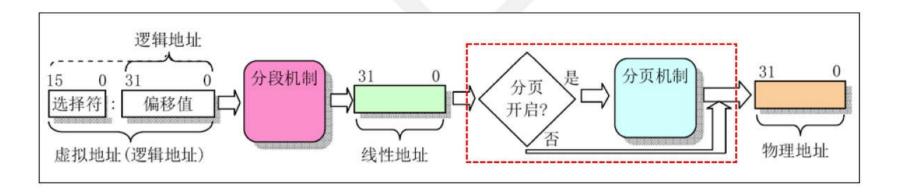
物理地址: 未分页 线性地址 == 物理地址 个

> 分页 线性地址 != 物理地址

x86 CPU 架构下的三种地址

◆ 第一级:段机制(逻辑地址到线性地址)

◆ 第二级:分页机制(线性地址到物理地址)



◆ MMU: Memory Management Unit , 执行地址映射过程