

数字电子实验自设电路报告

多功能数字电子时钟

制作人：

电自卓越 161 李懿 201610501327

电自卓越 161 白聪 201610501102

指导老师：邵永成

一、 功能

1、 显示时间

时间显示模块包括时、分、秒部分，分别用两块七段显示译码器来表示个位和十位，如下图所示。



图 1 显示时间

2、 显示星期

星期显示模块用一块七段显示译码器来表示，周一至周六显示为星期 1~6、周日显示为星期日，（用数字 8 代替。）如下图所示。

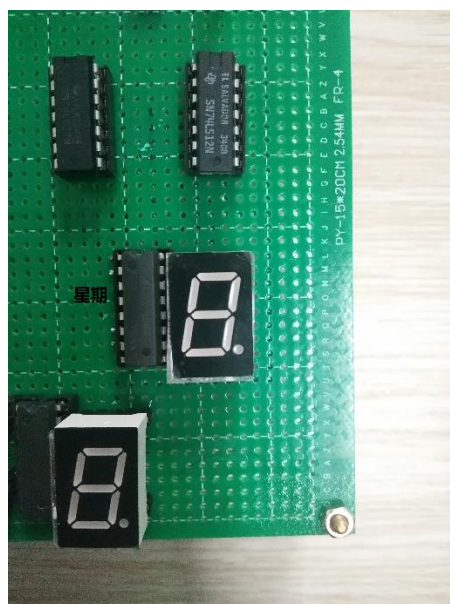


图 2 显示星期

3、时间校准

时间校准模块包括星期校准模块、时校准模块和分校准模块。需要校准的时候，将点动开关按下，对应的显示模块数值连续变换，待调到需要的数值时松开手，校准停止。

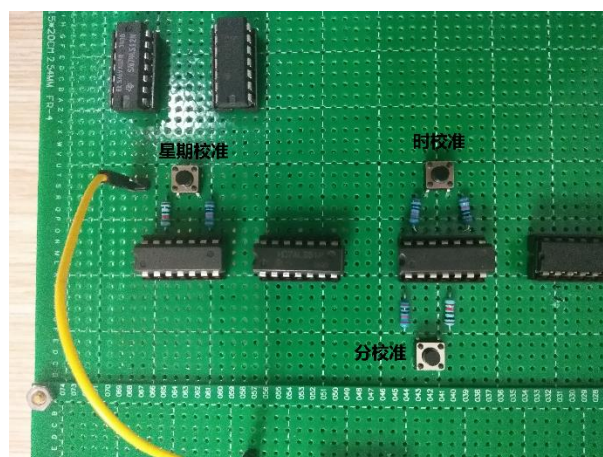


图 3 校准部分

4、整点报时

时钟具有整点报时功能，当时钟显示模块为 xx 时 00 分 00 秒，

即整点时，位于电路下方的蜂鸣器长鸣一声，提示用户当前为整点时刻。

5、（扩展功能）定时闹钟

通过拨通电路最上方的拨码开关可以设置闹钟，当时钟到达设定时刻时，电路上方的蜂鸣器发成维持一分钟的蜂鸣，此时调动闹钟设置部分可以将蜂鸣器关闭。

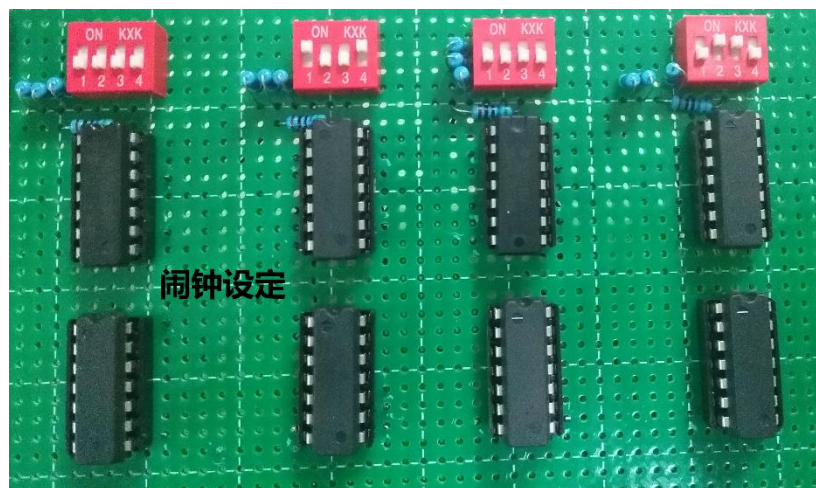


图 4 闹钟设置部分

二、原理

1、脉冲产生

由 555 电路组成的施密特触发器，利用电容的充放电原理产生方波脉冲，通过调节电位器的大小来控制输出脉冲的频率，输出频率计算公式为 $f = \frac{1}{0.69(R_1 + R_2)C}$ ；先利用上述触发器产生频率为 2Hz 的脉冲，再将 2Hz 脉冲通过 D 触发器构成的二进制分频器分出 1Hz 的脉冲送入时钟部分秒的 CP 端。

2、计时

用于计时的主体芯片为 4 块双二五进制计数器 74LS390，分别用来对星期、时、分、秒进行计数。

星期部分在将 74LS390 连成十进制的基础上，通过三输入与非门 74LS12 和三输入或非门 74LS27，将 0、9 两个状态剔除掉完成七进制循环；时部分是在将 74LS390 连成十进制的基础上用反馈异步清零法连成 24；进制计数器分、秒计数部分是在将 74LS390 连成一百进制的基础上用反馈异步清零法连成 60 进制计数器。

秒计数满 60 次（显示模块显示 0~59）之后，向分计数进一。分计数满 60（显示模块显示 0~59）后向时计数进一，时计数满 24（显示模块显示 0~23）后向星期进一，星期计数包括（周一至周六显示为星期 1~6、周日显示为星期日）。

3、显示

通过将计数部分的四个输出端的 8421BCD 码（74LS390 的两个十进制计数的输出段 Q_A 、 Q_B 、 Q_C 、 Q_D ）送入对应的显示模块的输入端，来使显示模块显示相应的数字。（A、B、C、D）（显示模块由七段显示译码器和 74LS48 构成）

4、整点报时

当分为 59 时，若此时秒计数达到 60，向分进一位，分向时进位后，和秒部分同时显示为 00 时，此时为整点时刻，整点报时蜂鸣器

长鸣一声。具体实现为将分计时部分的为 59 的四个输出端通过两个三个与门（74LS08）与起来，整点报时蜂鸣器的正极。

5、校准

校准模块包括星期校准、时校准、分校准三个部分。校准时通过将点动开关按下，将 2Hz 时钟信号送入对应的计数部分来实现。且为了防止校准信号的丢失，在开关后增加了基本 RS 锁存电路，来提高电路的稳定性。

6、闹钟

分别用四块四位拨码开关来表示时和分个位和十位的 8421BCD 码。

通过拨码开关设置闹钟的时和分，当时和分计数达到拨码开关设置的值时进行时长为 1 分钟的蜂鸣声，此时若更改闹钟设置时间，蜂鸣器也可以停止蜂鸣。

具体的对比电路通过将设置的 BCD 码值与时钟的输出 BCD 码值一同送入异或门 74LS86 来实现，每一个四位拨码开关需要配备四个异或门即一块 74LS86。因为异或门的逻辑为相同输出 0，所以将 74LS86 的输出端两两送入一个或门，并将或门的结果再两两送入或门，最终将两个信号送入一个或非门（74LS02），并将或非门的输出端与闹钟蜂鸣器连接。

三、元件清单

| 序号 | 器件名称 | 数量 |
|----|------------------|------|
| 1 | 74LS390 | 4 片 |
| 2 | 74LS00 | 4 片 |
| 3 | 74LS04 | 1 片 |
| 4 | 74LS08 | 3 片 |
| 5 | 74LS11 | 1 片 |
| 6 | 74LS12 | 1 片 |
| 7 | 74LS27 | 1 片 |
| 8 | 74LS32 | 4 片 |
| 9 | 74LS51 | 1 片 |
| 10 | 74LS74 | 1 片 |
| 11 | 74LS86 | 4 片 |
| 12 | 555 芯片 | 1 片 |
| 13 | 10k Ω 电阻 | 8 个 |
| 14 | 560 Ω 电阻 | 16 个 |
| 15 | 4.7k Ω 电阻 | 2 个 |
| 16 | 电解电容 4.7 μ F | 1 个 |
| 17 | 电解电容 10 μ F | 1 个 |
| 18 | 104 电位器 | 1 个 |
| 19 | 普通二极管 | 2 个 |
| 20 | 点动开关 | 3 个 |
| 21 | 拨码开关 | 4 个 |
| 22 | 七段显示译码器 | 7 块 |
| 23 | 3V 有源蜂鸣器 | 2 个 |

四、仿真截图

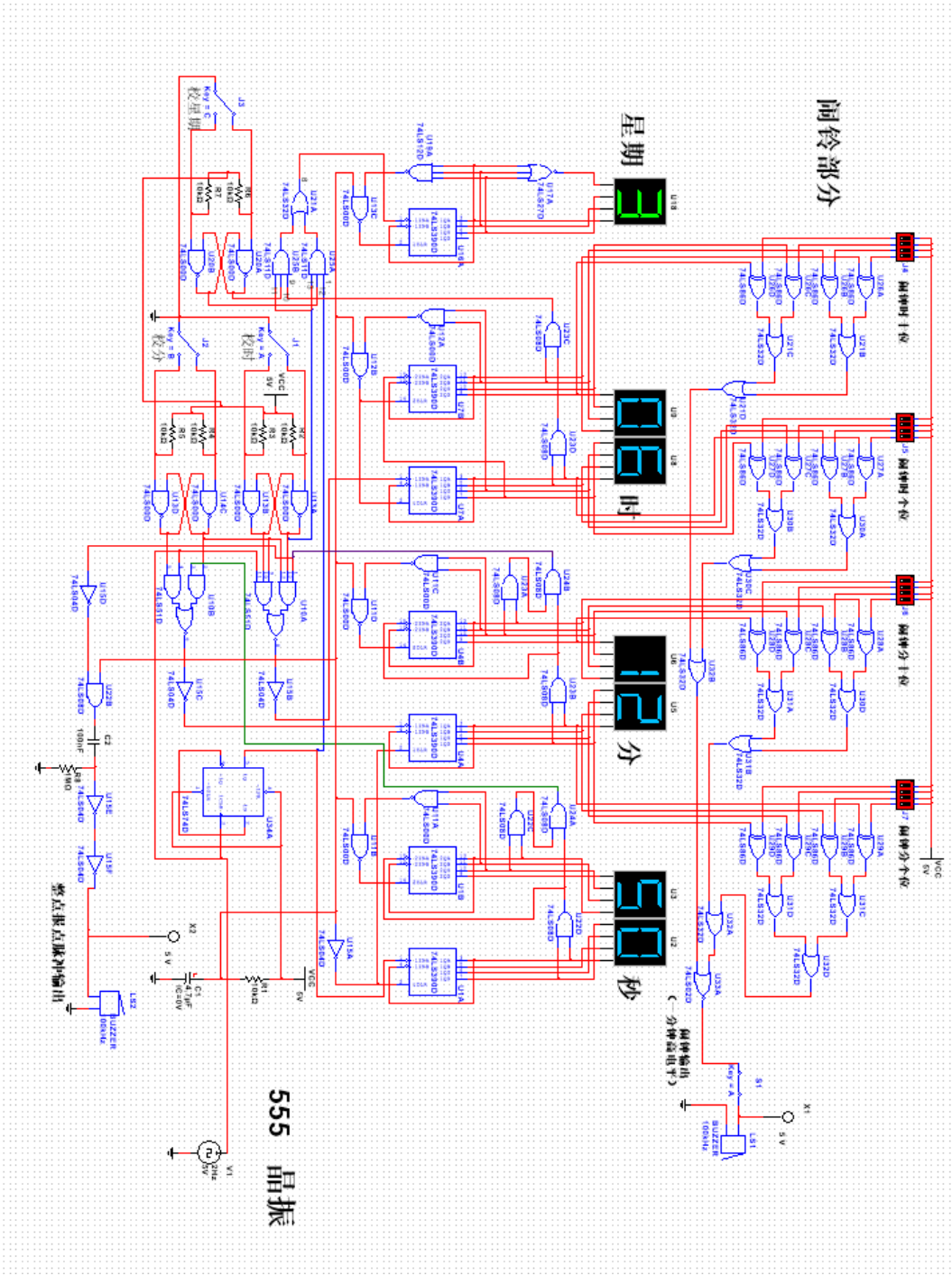


图 5 仿真图

五、实物展示

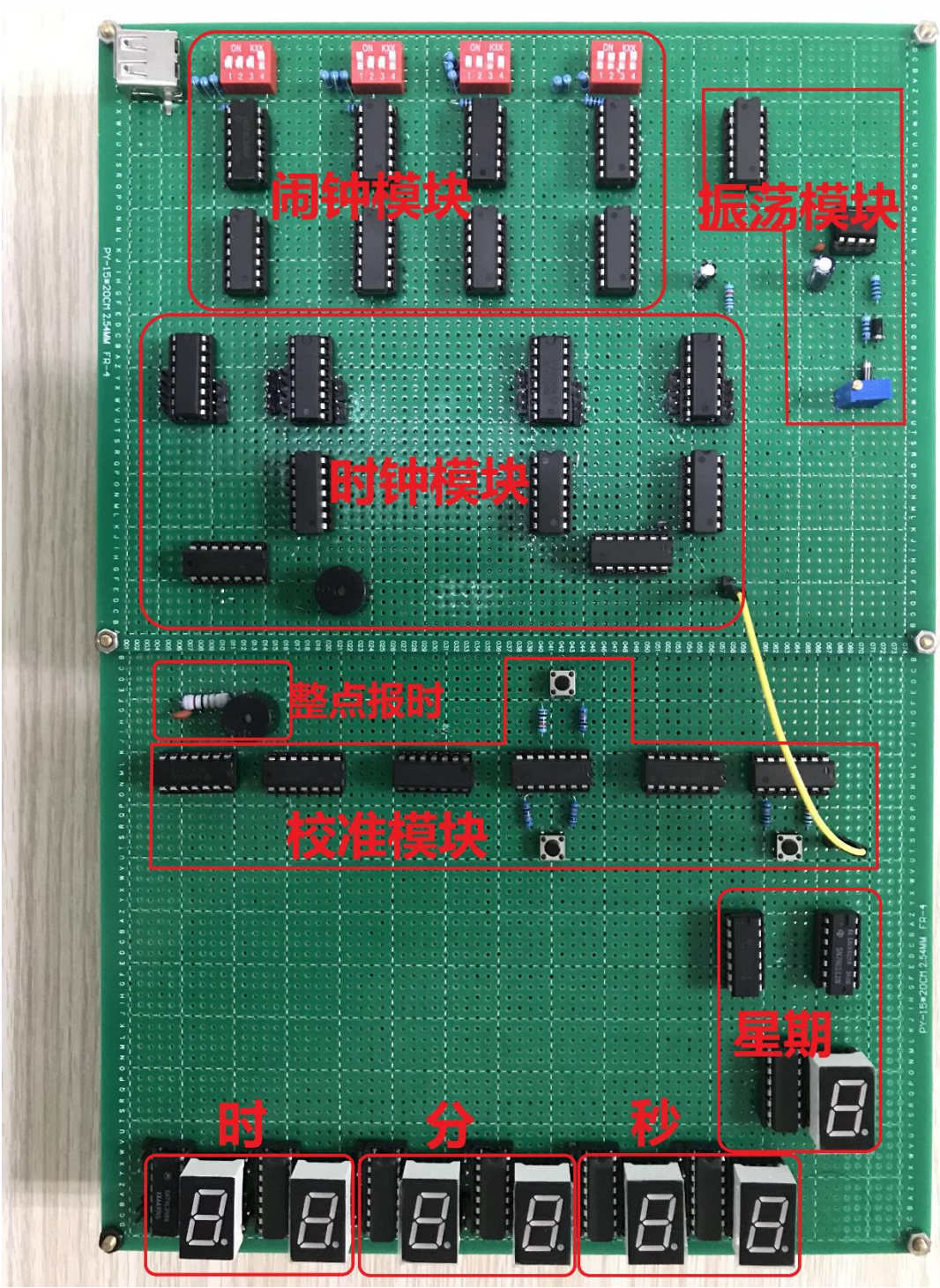


图 6 实物正面图

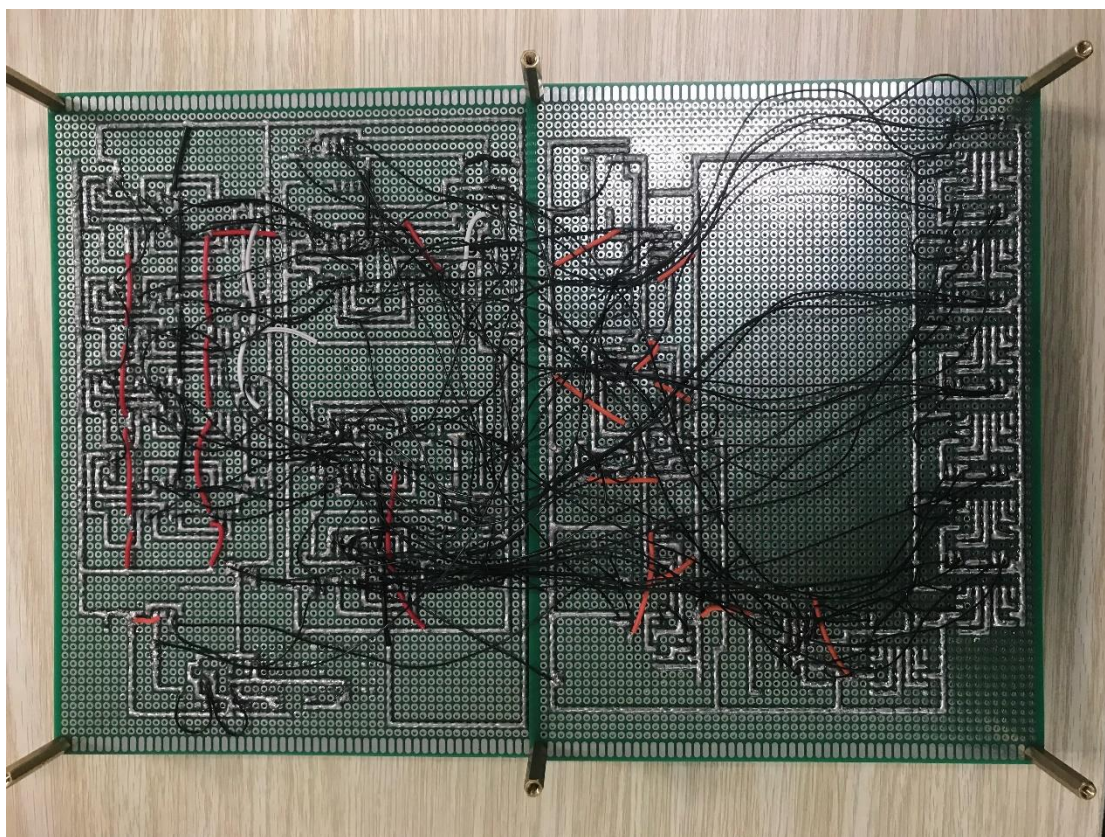


图 7 实物背面图

六、故障及排查

1、显示模块亮度问题的解决

我们的多功能数字电子钟在设计完成并仿真成功后，开始着手焊接实际电路。实际电路焊接时，我们按功能模块来依次焊接各个部分。最先焊接好的是显示模块。（包括七片七段显示译码器和七片与之对应的 74LS48 芯片。）显示模块焊接好后，我们先通过分别给每一片 74LS48 的四个输入端不同的电平来独立地测试显示模块的功能。

（74LS 系列芯片的管脚悬空为高电平，所以只需要把电平为零的输入端接地即可。）但给定输入端电平后，显示译码器并没有显示任何字形。

仔细观察后发现，原来显示译码器上是显示出了数字，但由于显示的亮度太小，导致在正常日光下不易被观察到。对比其他同学的口袋实验板的显示模块，我们发现，原来我们所使用的七段显示译码器的型号和他们的有所不同，我们这种型号的显示译码器所需要的驱动电流较大，所以在电流达不到要求时只会显示微弱的光。在更换为驱动电流较小的显示译码器后，显示模块可以正常地工作。

2、校准模块故障排查

校准模块包括星期校准、时校准和分校准三个部分。在焊接完成进行测试时发现，只有分校准部分具有正常的校准功能，（即按下校准点动开关会持续校准，松开校准停止。单次按下开关为无效校准，）星期校准和时校准在按下点动开关时，都无法进行连续校准，只可以进行无效的单次按下开关操作。

分析电路图后发现，按下开关进行连续校准的功能是通过将一个基本 RS 锁存器的输出端与时钟信号一同送进与门后实现的。而时校准部分和星期校准部分都用到了 74LS51 芯片的双三输入与或非门，于是对这部分电路的各个节点的电压进行测量。通过测量发现，无论基本 RS 锁存器的输出端是高电平还是低电平，时钟信号和它相与的结果都是时钟信号本身，并且考虑到部分芯片（包括 74LS51）是从网上购置的，质量有可能得不到保，所以这两个校准部分有问题极有可能是 74LS51 芯片本身的问题。将这两片芯片用实验室的 74LS51 替换后，时校准和星期校准模块回复正常，证明之前的推断是正确的。

3、闹钟模块故障及其排查

在其余部分功能都正常后，闹钟功能仍有问题，在时钟显示为预先设定的时和分之后，没有一分钟的长鸣。向老师询问之后，我们开始从闹钟蜂鸣器的正极开始依次向后排查。通过预先设定好闹钟，待时钟显示为预先设定值时，依次测量各点的电压，发现闹钟部分一系列的电压都与仿真时不同，最终锁定到直接与拨码开关相连的 74LS86 的四个输入端。原本设计思路是没有设定的拨码开关一律拨到下方，相当于开关断开，为高电平；需要设置的拨到上方，开关闭合，连接到高电平。而测量显示，拨到下方的开关对应的 74LS86 的输入端为 2.8V，属于高电平。思考后，我们发现实际上我们忽略了与断开的开关相连与实际的管脚悬空是等效的情况，所以开关断开时对应的管脚也是高电平。检测到这一故障后，我们在每个拨码开关与 74LS86 输入端相连的地方引出来，通过下拉电阻与地相连接（下拉电阻我们选用的是 $560\ \Omega$ 的电阻，电阻值不易过高，阻值过高会抬升输入端的电压。），确保开关断开时管脚为低电平。闹钟部分恢复正常。

七、心得体会

本次的多功能电子时钟电路从设计到仿真再到焊接再到最后的实物调试，历时两周，由我和李懿同学协作完成。

整个多功能数字电子时钟的完成过程称不上十分顺利。在设计电路的过程中，由于整个电路的各个功能我们都已经在理论课程中学习过，所以设计起来的难度并不大，只需要像堆积木一样把各个模块堆

积起来就可以。在设计完成后，我们用 Multisim13.0 对设计好的电路进行了仿真，仿真过程完成的也比较顺利。但在焊接和实物调试的过程中，我们遇到了很多在理论分析中不可能遇到的问题。首当其冲的就是器件布图带来的困难。因为仿真过程中，器件与器件的连接并不需要考虑跳线与飞线，但实际布图过程中，不可能像仿真图那样随意连线，所以布图时需要慎重考虑。商讨了一个小时后，在尽量保证一个模块的元器件在一处的前提下完成了布图。布图完成后实际的焊接过程虽然繁琐，但因为我们之前有过类似的经验，所以并不是十分困难。在整个电路焊接完成后，我们以为已经完成了整个电路，但通上电之后发现整个电路一个功能都没有处理。因为一开始每个模块都是通过飞线连接起来的，所以整个电路存在很大的电磁干扰。于是我们又将所有的飞线改为了跳线。改用跳线后，计时部分功能恢复了正常，但除此外的其他部分或多或少还都存在着问题。在我们不断的检查原理图、上网查询信息和咨询老师后，终于一一将它们解决。（包括校准模块增加基本 RS 锁存器防抖电路、闹钟增加下拉电阻来保持低电平等）。

本次多功能数字电子时钟的制作给我们带来的收获是无法估量的。通过自主设计电路，我们巩固并复习了所学的相关理论知识；通过运用 Multisim13.0 对电路进行仿真，我们进一步掌握了 Multisim13.0 软件的相关应用功能；通过实际焊接电路，我们懂得了整体构思布置电路的技巧并提高了自己电路焊接的技艺；通过调试电路，我们积累了电路故障排查的经验。此外这次自己设计的电路能够取得成功，也

将进一步激发我们对于电子电路学习的兴趣，给予我们进一步学习的动力，鞭策着我们继续向前！