



Hi3519V101 专业型 HD IP Camera SoC

产品简介

文档版本	03
发布日期	2017-05-12

版权所有 © 深圳市海思半导体有限公司2016-2017。保留一切权利。

非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

商标声明



HISILICON、海思和其他海思商标均为深圳市海思半导体有限公司的商标。

本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

注意

您购买的产品、服务或特性等应受海思公司商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，海思公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

深圳市海思半导体有限公司

地址：深圳市龙岗区坂田华为基地华为电气生产中心 邮编：518129

网址：<http://www.hisilicon.com>

客户服务电话：+86-755-28788858

客户服务传真：+86-755-28357515

客户服务邮箱：support@hisilicon.com



Hi3519V101 专业型HD IP Camera SoC

主要特点

处理器内核

- A7@ 800MHz, 32KB I-Cache, 32KB D-Cache /128KB L2 cache
- A17@ 1.25GHz, 32KB I-Cache, 32KB D-Cache /256KB L2 cache
- 支持 Neon 加速, 集成 FPU 处理单元
- 支持 ARM® big.LITTLE 大小核架构

视频编码

- H.264 BP/MP/HP
- H.265 Main Profile
- H.264/H.265 支持 I/P/B 帧, 支持双 P 帧参考
- 支持 MJPEG/JPEG Baseline 编码

视频编码处理性能

- H.264/H.265 编码可支持最大分辨率为 16M(4608x3456) Pixel
- H.264/H.265 多码流实时编码能力:
 - 3840*2160@30fps+1080P@30fps+3840*2160@2fps 抓拍
- 支持最大 JPEG 抓拍性能 3840*2160@30fps
- 支持 CBR/VBR/FIXQP/AVBR/QPMAP 五种码率控制模式
- 输出码率最高支持 100Mbps
- 支持 8 个感兴趣区域 (ROI) 编码

智能视频分析

- 集成智能分析加速引擎, 支持智能运动侦测、周界防范、视频诊断等多种智能分析应用

视频与图形处理

- 支持 3D 去噪、图像增强、动态对比度增强处理功能
- 支持视频、图形输出抗闪烁处理
- 支持视频 1/30~16x 缩放功能
- 支持两路视频无缝拼接
- 支持图形 1/2~2x 缩放功能
- 8 个区域的编码前处理 OSD 叠加
- 2 层 (视频层、图形层) 视频图形叠加

ISP

- 支持两路独立 ISP 处理
- 支持 3A (AE/AWB/AF) 功能, 3A 的控制用户可调节
- 支持去固定模式噪声 (FPN) 功能
- 支持强光抑制、背光补偿、Gamma、色彩增强
- 支持坏点校正、去噪、数字防抖
- 支持去雾
- 支持镜头畸变校正, 支持鱼眼矫正
- 支持图像 90 度/270 度旋转

- 支持图像 Mirror、Flip
- 支持 Sensor Build-In WDR、4F/3F/2F - Frame base/Line base WDR 和 Local Tone mapping, 其中第二路 ISP 只支持 Sensor Built-In WDR、2F - Frame base/Line base WDR 和 Local Tone mapping
- 提供 PC 端 ISP tuning tools

音频编解码

- 通过软件实现多协议语音编解码
- 协议支持 G.711、G.726、ADPCM
- 支持音频 3A (AEC/ANR/ALC) 处理

安全引擎

- 硬件实现 AES/DES/3DES 三种加解密算法
- 硬件实现 RSA1024/2048/4096 签名校验算法
- 硬件实现 HASH 防篡改算法, 支持 HASH-SHA1/256、HMAC_SHA1/256 算法
- 内部集成 512Bit OTP 存储空间和硬件随机数发生器

视频接口

- 输入
 - 支持两路sensor输入, 其中主通道最大分辨率支持到16M(4608x3456), 第二路最大分辨率支持到8M(4096x2160) 或者9M(3000x3000)
 - 支持8/10/12/14 Bit RGB Bayer DC时序视频输入, 时钟频率最高150MHz
 - 支持BT.601、BT.656、BT.1120视频输入接口
 - 主通路最大支持到12xLane MIPI/LVDS/Sub-LVDS/HiSPi接口
 - 第二路Sensor接口最大支持4xLane MIPI/LVDS/Sub-LVDS/HiSPi接口
 - 支持与SONY、Aptina、OmniVision、Panasonic等主流高清CMOS Sensor对接
 - 兼容多种Sensor并行/差分接口电气特性
 - 提供可编程Sensor时钟输出
- 输出
 - 支持1路PAL/NTSC输出, 支持负载自动检测
 - 提供1个BT.1120/BT.656视频输出接口, 用于外扩HDMI或SDI接口, 最大支持1080P@60fps输出
 - 支持LCD输出

音频接口

- 集成 Audio codec, 支持 16bit 语音输入和输出
- 支持 I2S 接口, 支持对接外部 Audio codec
- 支持双声道 Mic 差分输入, 降低底噪

外围接口

- 支持 POR
- 支持外部复位输入
- 支持内部 RTC



Hi3519V101 专业型HD IP Camera SoC

- 集成 3 通道 LSADC
- 5 个 UART 接口
- IR 接口、I²C 接口、SSP 主接口、GPIO 接口
- 8 个 PWM 接口（4 个独立，4 个复用其它管脚）
- 2 个 SD3.0/SDIO3.0 接口，支持 SDXC
- 1 个 USB3.0/2.0 Host/Device 接口
- 1 个 PCIe2.0 主/从模式
- 支持 RGMII 和 RMII 模式；支持 10/100 Mbps 全双工或半双工模式，支持 1000 Mbps 全双工模式；支持 TSO 网络加速

外部存储器接口

- DDR4/DDR3/DDR3L/LPDDR3 接口
 - 支持32bit LPDDR3最高800 MHz（1.6 Gbps）
 - 支持32bit DDR4/3/3L最高933 MHz（1.866 Gbps）
 - 单颗16bit DDR颗粒最大容量支持1024 MB
 - 两颗16bit DDR颗粒最大容量支持2048 MB
- SPI Nor Flash 接口
 - 支持1、2、4线模式
 - 支持3Byte、4Byte 地址模式
 - 最大容量支持32 MB
- SPI Nand Flash 接口
 - 最大容量支持512 MB
- 支持 eMMC5.0 接口
 - 最大容量支持2TB

- NAND Flash 接口
 - 8bit数据位宽
 - 支持SLC、MLC
 - 4、8、24、40、64 Bit ECC
 - 支持8GB以上容量器件
- 可选择从 SPI Nor Flash、SPI Nand Flash 或 NAND Flash 启动
- 支持从 eMMC、PCIe 启动

SDK

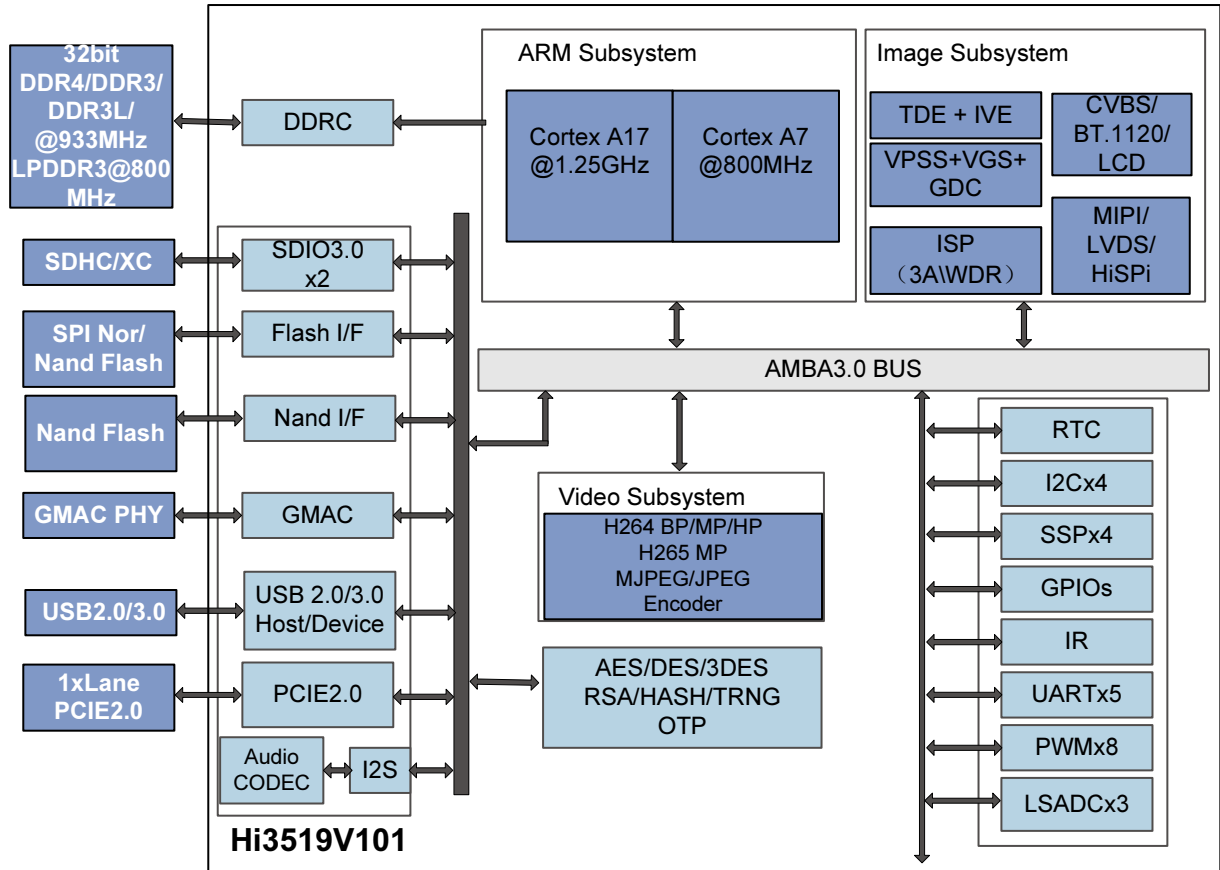
- 提供基于 Linux-3.18 SDK 包
- 提供 H.265 的高性能 PC/iOS/Android 解码库
- 提供 H.264 的高性能 PC/解码库

芯片物理规格

- 功耗
 - 1.5W典型功耗
 - 支持多级省电模式
- 工作电压
 - 内核电压为0.9V
 - IO电压为3.3V，容限电压为3.8V
 - DDR4/DDR3/DDR3L/LPDDR3 SDRAM接口电压为1.2/1.5/1.35/1.2 V
- 封装
 - RoHS，FC-CSP
 - 10mm x 10mm封装大小
 - 管脚间距：0.4mm

Hi3519V101 专业型HD IP Camera SoC

功能框图



Hi3519V101作为新一代行业专用HD IP摄像机SoC，集成新一代ISP，采用业界最新的H.265视频压缩编码器，同时采用先进低功耗工艺和低功耗架构设计，这一切将使得Hi3519V101在低码率、高图像质量和低功耗方面持续引领行业水平。创新性的硬件支持90度/270度旋转功能和镜头几何校正功能，可以满足监控应用的各种场景需求。Hi3519V101支持3A算法，用户可以基于此实现包含一体机机芯在内的各种机型设计。集成POR、RTC、Audio Codec、并支持多种Sensor电平及各种时钟输出等功能，将极大的降低基于Hi3519V101的HD IP摄像机EBOM成本。配合海思稳定和易用的SDK设计，能够支撑客户快速产品量产，并实现DVR/NVR和IP摄像机的系统布局。



Hi3519V101 专业型HD IP Camera SoC

Hi3519V101 HD IP 摄像机解决方案

