4 MEMORY SUBSYSTEM

4.1 OVERVIEW

S3C6400X 메모리 서브 시스템은 한 개의 SROM 컨트롤러, 두 개의 OneNAND 컨트롤러, 한 개의 NAND 플래시 컨트롤러, 한 개의 CF 컨트롤러, 두 개의 DRAM 컨트롤러 총 7개의 메모리 컨트롤러를 포함하고 있습니다. Static 메모리 컨트롤러 16-bit DRAM 컨트롤러, OneNAND 컨트롤러, NAND, CF 컨트롤러는 EBI를 통해 MEMORY PORT 0을 공유합니다.

4.2 FEATURE

S3C6400X의 메모리 서브 시스템의 특징은 다음과 같습니다.

- 메모리 서브시스템은 한 개의 64-bit slave interface, 한 개의 32-bit AXI slave interface, 한 개의 32-bit AHB Master interface, 데이터 전송과 SFR 설정을 위한 두 개의 32-bit AHB slave interface 그리고 DMC SFR 설정을 위한 한 개의 APB interface를 가지고 있습니다.
- Memory Port0(DMC0)의 DRAM 컨트롤러는 32-bit AXI slave interface와 APB interface를 사용합니다.
- Memory Port1(DMC1)의 DRAM 컨트롤러는 64-bit AXI slace interface와 APB interface를 사용합니다.
- Memory port0은 EBI(External Bus Interface)를 통해 공유합니다.
- Memory port1은 오직 DMC1만 사용합니다.
- XSELNAND에 의해 NAND 혹은 OneNAND를 사용할지에 대한 선택사항을 제공합니다.
- CFCON이 memory port0에서 사용할 때 간접적인(Indirect) CF I/F를 지원합니다.
- memory port0에 Xm0CSn[1:0]은 SROMC을 위한 칩셀렉트 신호입니다.(be dedicated for 에 대한 해석을 이렇게 했습니다. 다른 매끄러운 의역 없을까요?)
- memory port0에 Xm0CSn[7:6]은 DRAM 컨트롤러(DMC0)을 위한 칩셀렉트 신호입니다.
- 부트 장치로 NAND 플래쉬 혹은 OneNAND가 선택되었을 때 Xm0CSn[2]는 부트 매체에 접근하기 위해 사용됩니다.
- memory port1의 Data pin[31:16]은 system 컨트롤러(MEM_SYS_CFG[7])의 구성(configuration)에 의해 memory port0의 Address pin[26:16]으로 사용 할 수 있습니다.
- EBI 모듈은 6개의 컨트롤러(DMC0, SROMC, two OneNAND, CFCON, NFCON)에 의해 사용되는 pad interface를 공유합니다.
- Pad interface의 소유권은 변경될 수 있는 우선순위에 의해서 결정됩니다.

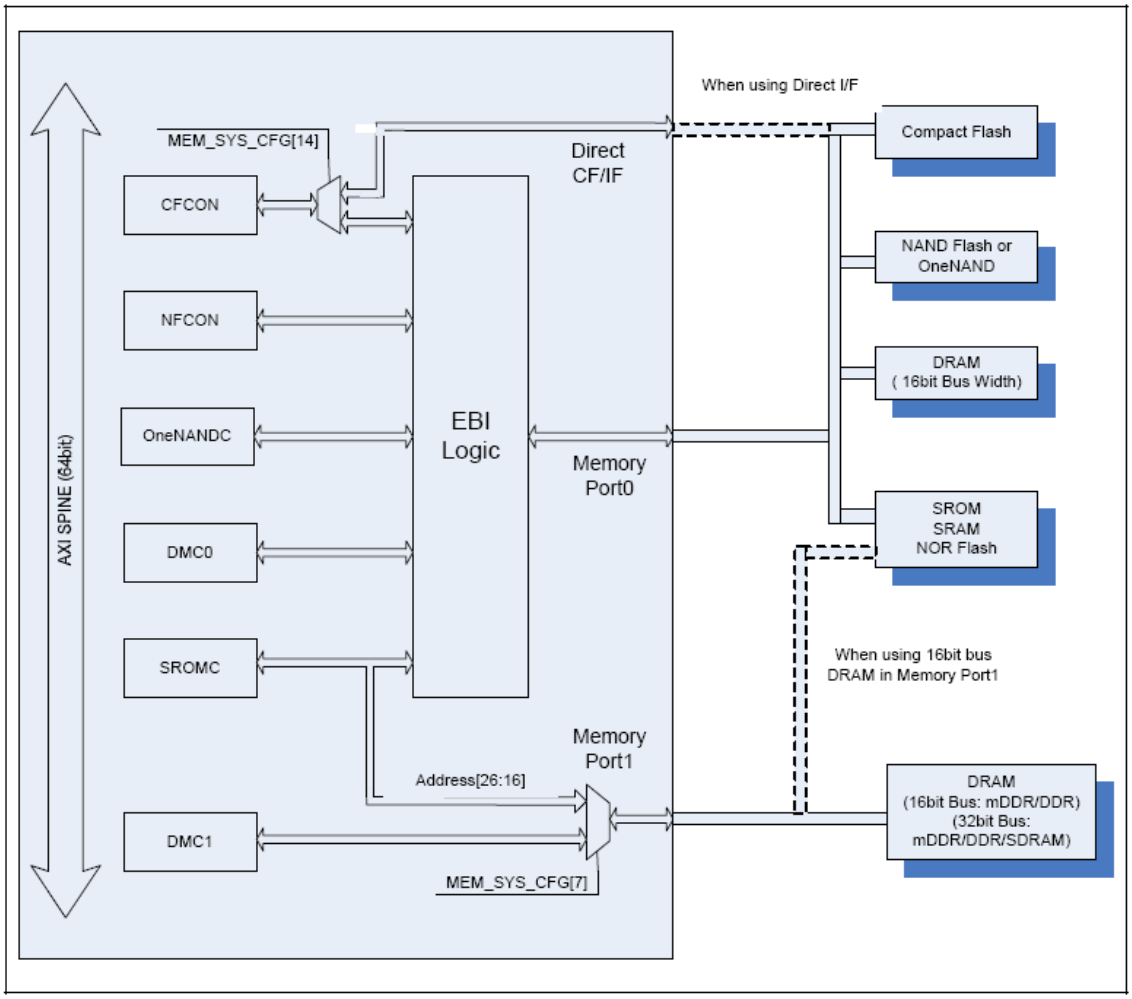

Figure 4-1. Memory interface through EBI

4.3 FUNCTIONAL DESCRIPTION

메모리 서브 시스템은 시스템컨트롤러에 의해 구성 될 수 있다. 시스템컨트롤러에 메모리 구성 레지스터의 이름은 MEM_SYS_CFG(0x7E00F120) & MEC_CFG_STAT(0x7E00F12C)입니다. 시스템 컨트롤러는 다음의 정보를 보냅니다.

- Flash information
  - ◆ NAND Flash boot enable
  - ◆ Large page NAND Flash
    - ▷ 0= Small page NAND / 1= Large page NAND
  - ◆ Address Cycle
    - ▷ In Small page NAND, 0= 3 cycles / 1= 4 cycles
    - ▷ In Large page NAND, 0= 4 cycles / 1= 5 cycles
  - ◆ Page Size selection
    - ▷ In Small page NAND, 0= 256 byte / 1= 512 byte
    - ▷ In Large page NAND, 0= 1 kbyte / 1= 2kbyte
- Port information
  - ◆ SROM data bus width
    - ▷ SROM 컨트롤러의 SFR 설정에 의해 변경될 수 있습니다.
    - ▷ 0: 8-bit, 1: 16-bit
  - ◆ Address Expand
    - ▷ 0= memory port1의 상위 하프워드 데이터로써 Xm1DATA[31:16]을 사용합니다.
    - ▷ 1= memory port0의 상위 하프워드 어드레스로써 Xm1DATA[31:16]을 사용합니다.
      - memory port1의 data pin[31:16]으로부터 memory port0의 address pin[26:16]을 빌립니다.
  - ◆ Boot location
    - ▷ 부트 위치 정보는 MEM_CFG_STAT[6:5]를 통해 점검해 볼 수 있다.

CFG_BOOT_LOC	Boot Location
00	Stepping Stone area in NFCON
01	SROMC CS0
10	OneNANDC CS0
11	Internal ROM

- Memory port 0 CS 선택
  - ◆ memory port 0의 먹스된(multiplexing) 스태틱 메모리 칩 셀렉션을 세팅하세요.
  - ◆ MP0_CS_SEL[0]과 MP0_CS_SEL[2]의 세팅은 무시됩니다. OneNAND와 NFCON은 MP0_CS_SEL[0]과 MP0_CS_SEL[2] 대신 XSELNAND pin 값에 의해 구별됩니다. XSELNAND가 0일때 OneNAND가 선택되고 XSELNAND 1일때는 NFCON이 선택됩니다.
  - ◆ NAND 부팅(XOM[4:3]=00)이 선택되었을 때 MP0_CS_SEL[1]과 MP0_CS_SEL[3]의 세팅은 무시됩니다. Xm0CSn[2]와 Xm0CSn[3]은 NFCON CS0 와 NFCON CS1로 사용됩니다. 이 경우에 XSELNAND는 1로 세팅되어야만 합니다.
  - ◆ OneNAND 부팅(XOM[4:1]=0110)이 선택되었을때 MP0_CS_SEL[1]과 MP0_CS_SEL[3]의 세팅은 무시됩니다. Xm0CSn[2]와 Xm0CSn[3]은 OneNAND CS0와 OneNAND CS1로 사용됩니다. 이경우에 XSELNAND는 0으로 세팅되어야만 합니다.

	MP0_CS_SEL						XSELNAND	
	[5]	[4]	[3]	[2]	[1]	[0]		
Xm0CSn[0]	-	-	-	-	-	-	x	SROMC Bank0
Xm0CSn[1]	-	-	-	-	-	-	x	SROMC Bank1
Xm0CSn[2]	-	-	-	-	1	-	x	SROMC Bank2
	-	-	-	-	0	-	1	NFCON0
	-	-	-	-	0	-	0	OneNAND Controller 0
Xm0CSn[3]	-	-	1	-	-	-	x	SROMC Bank3
	-	-	0	-	-	-	1	NFCON1
	-	-	0	-	-	-	0	OneNAND Controller1
Xm0CSn[4]	-	0	-	-	-	-	x	SROMC Bank4
	-	1	-	-	-	-	x	CFCON
Xm0CSn[5]	0	-	-	-	-	-	x	SROMC Bank5
	1	-	-	-	-	-	x	CFCON

- CFCON 선택을 위한 Direct I/F
  - ◆ 0= CFCON은 EBI 인터페이스와 공유되어 사용된다.
  - ◆ 1= CFCON은 direct interface로 사용된다.
- CKE 초기 값(SPCONSLP[4](0x7F0088B0))
  - ◆ 0= 리셋이 되었을 때 memory port0의 Xm0CKE의 초기 값과 memory port1의 Xm1CKE의 초기 값은 zero 이다.
  - ◆ 1= 리셋이 되었을 때 memory port0의 Xm0CKE의 초기 값과 memory port1의 Xm1CKE의 초기 값은 one 이다.

- EBI
  - ◆ 우선순위 타입
    - ▷ 0= 고정된 우선순위 / 1= Circular 우선순위
  - ◆ 고정된 우선순위 순서

CFG_FIX_PRI_TYPE	1st	2nd	3rd	4th	5th	6th
0, 6~7	DMC 0	SROMC	OneNANDC CS0	OneNANDC CS1	NFCON	CFCON
1	DMC 0	OneNANDC CS0	OneNANDC CS1	SROMC	NFCON	CFCON
2	DMC 0	OneNANDC CS1	NFCON	SROMC	OneNANDC CS0	CFCON
3	DMC 0	NFCON	SROMC	OneNANDC CS0	OneNANDC CS1	CFCON
4	DMC 0	CFCON	SROMC	OneNANDC CS0	OneNANDC CS1	NFCON
5	SRO MC	DMC0	OneNANDC CS0	OneNANDC CS1	NFCON	CFCON

- Bus Information
  - ◆ QOS_OVERRIDE0
    - ▷ QoS Override ID를 DMC0으로 설정하십시오.
    - ▷ 시스템컨트롤러의 QOS_OVERRIDE0은 이 정보를 제어합니다.
    - ▷ 이 레지스터의 주소는 0x7E00F124입니다.
  - ◆ QOS_OVERRIDE1
    - ▷ QoS Override ID를 DMC1으로 설정하십시오.
    - ▷ 시스템컨트롤러의 QOS_OVERRIDE1은 이 정보를 제어합니다.
    - ▷ 이 레지스터의 주소는 0x7E00F128입니다.

Revision History

날짜	작성자	버전	특이사항
2008.07.22	황승곤	1.0	최초작성