

S3C6400X

사용자 매뉴얼

1 PRODUCT OVERVIEW

아키텍처 개요

S3C6400은 16/32 비트 RISC 마이크로프로세서 - 모바일폰 및 일반 응용제품들을 위한 저비용, 저전력, 고성능 응용프로세서 솔루션이다. 2.5G & 3G 통신 서비스를 위한 최적화된 하드웨어 성능을 제공하기 위해서, S3C6400은 64/32 비트 내부버스 구조 - AXI, AHB, APB 버스들과 내장된 많은 강력한 하드웨어 가속기들(모션비디오 프로세싱, 오디오 프로세싱, 2D 그래픽, 디스플레이 매니폴레이션 & 스케일링)을 채용한다. 향상된 다중표준코덱(MSC)은 MPEG4/H.263/H.264 인코딩과 디코딩을, VC1은 디코딩을 지원한다. 하드웨어 인코더/디코더는 리얼타임 화상회의와 NTSC 와 PAL 모드에서 TV 출력 을 지원한다.

S3C6400은 하이엔드 통신서비스에 요구되어지는 메모리 대역폭들의 요구와 충족에 탁월한 외부 메모리를 위한 최적화된 인터페이스를 가지고 있다. 메모리 시스템은 두개의 외부메모리 - DRAM 과 Flash/ROM/DRAM 포트를 가지고 있다. DRAM 포트는 모바일 DDR, DDR, 모바일 SDRAM 과 SDRAM으로 설정 가능하다. Flash/ROM/DRAM 포트는 NOR-Flash, NAND-Flash, OneNAND, CF, ROM 형태의 외부메모리와 모바일 DDR, DDR, 모바일 SDRAM 그리고 SDRAM을 지원한다.

전체 시스템 비용을 줄이고 전체 기능성을 개선하기 위해서, S3C6400 많은 하드웨어 주변기기 - 카메라 인터페이스, TFT 24-비트 True Color LCD 제어기, 시스템 매니저(전력 매니저 기타), 4-채널 UART, 32-채널 DMA, 4-채널 타이머, GPIO 포트, I2S-버스 인터페이스, I2C-버스 인터페이스, USB호스트, USB OTG 동작-고속(480Mbps), SD 호스트 & 고속 멀티미디어 카드 인터페이스와 클럭 생성을 위한 PLLs - 를 포함한다.

작은 Form Factor 적용들을 위해 MCP 를 가진 POP(Package on Package) 옵션이 허락된다.

ARM 서브시스템은 ARM1176JZF-S 코어를 기초로 16KB 데이터 캐시와 16KB 명령어와 16KB 데이터 TCM 캐시, 뿐만 아니라 가상메모리 관리를 핸들링 하기 위한 Full MMU를 내장한다. ARM1176JZF-S는 JAVA가속기를 내장한 하나의 칩 MCU 이다. ARM1176JZF-S는 고품질 3D 그래픽스 응용 뿐만 아니라 여러 가지 암호화 계획들의 효율적인 실현을 제공 하기 위해 전용의 벡터 부동소수점 보조프로세서를 내장한다.

공통 시스템 주변기기들의 완전한 셋을 제공하는 것으로 S3C6400은 전반적인 시스템 비용을 최소화 하고 추가적인 구성요소의 필요성을 제거한다. S3C6400 은 진보된 90nm CMOS 프로세스를 사용하여 구현되었다. 저전력, 단순, 우아한 그리고 완전한 고정 디자인 설계는 비용에 민감하고 전력에 민감한 응용분야에 특별하게 맞추어졌다.

FEATURES

This section summarizes the features of the S3C6400. Figure 1-1 is an overall block diagram of the S3C6400.

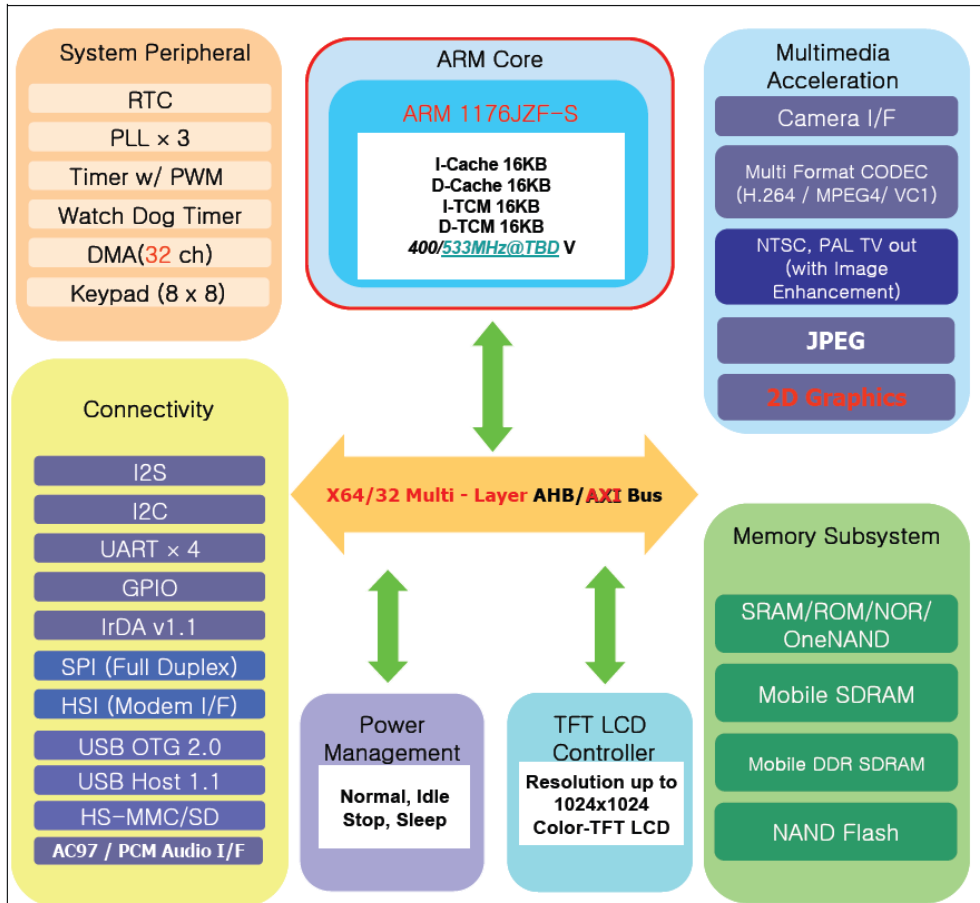


Figure 1-1 S3C6400 block diagram

1.1.1 특징 요약

- ◎ ARM1176JZF-S는 자바 가속엔진과 16KB/16KB 명령/데이터 캐시와 16KB/16KB 명령/데이터 TCM 캐시를 포함하는 CPU 서브시스템으로 이루어진다. TBD V 와 TDB V 각각에서 400/533MHz로 동작한다.
- ◎ 한 개의 8비트 Scaled 최대 4M 픽셀, Unscaled 해상도 16M 픽셀 ITU 601/656 카메라 인터페이스
- ◎ Multi Standard Codec은 최대 30fps@SD MPEG-4/H.263/H.264 인코딩 과 디코딩 그리고 최대 30fps@SD VC1 비디오 디코딩을 지원.
- ◎ 2D 그래픽 가속기 - BitBlit와 회전기능
- ◎ AC-97 오디오 코덱 인터페이스 와 PCM 시리얼 오디오 인터페이스
- ◎ 최대 1024x1024 1/2/4bpp Pallet 또는 16bpp/24bpp Non-Pallet Color - TFT LCD 지원
- ◎ I2S, I2C 인터페이스 지원
- ◎ FIR, MIR and SIR 전용 IrDA 포트
- ◎ 유연하게 설정가능한 GPIOs
- ◎ 1-port USB 2.0 OTG 지원 - high speed (480Mbps, on-chip transceiver)
- ◎ 1-port USB 1.1 Host 지원 - full speed (12Mbps, on-chip transceiver)
- ◎ High Speed MMC/SD 카드 지원
- ◎ Real time clock, PLL, PWM 타이머, watch dog timer
- ◎ 32 채널 DMA 컨트롤러
- ◎ 8x8 key matrix 지원
- ◎ 모바일 응용분야를 위한 진보된 전원관리
- ◎ Memory Subsystem
 - o SRAM/ROM/NOR Flash Interface with x8 or x16 data bus
 - o Muxed OneNAND Interface with x16 data bus
 - o NAND Flash Interface with x8 or x16 data bus
 - o SDRAM Interface with x16 or x32 data bus
 - o Mobile SDRAM Interface with x16 or x32 data bus (133Mbps/pin rate)
 - o Mobile DDR Interface with x16 or x32 data bus (266Mbps/pin DDR)

1.1.2 마이크로프로세서

ARM1176JZF-S 프로세서는 ARM11 ARM 아키텍처 v6 기반의 정수 유닛으로 만들어졌다. ARM 과 Thumb 명령어 셋, 자바 바이트코드들을 직접 실행 가능한 Jazelle 기술과 SIMD DSP 범위의 명령어들이 32비트 레지스터들에서 16비트 또는 8비트 데이터 값으로 동작한다.

- ◎ ARM1176JZF-S 프로세서 특징들 :
 - o TrustZone™의 보안 확장(ARM 코어에 보안기능이 Hardwired 된 extension이라고 보면 될 듯-DRM Agent가 들어갈 정도는 아니고, 이를 보다 쉽고 빠르게 구현할 수 있도록 하드웨어 자원과 API를 제공해주는 정도?)
 - o 고속의 Advanced Microprocessor Bus Architecture (AMBA), Advanced Extensible Interface (AXI)는 멀티프로세서 기반의 우선순위를 결정하는 동일 수준의 두개의 인터페이스를 제공하고 있다.
 - o 완전한 EmbeddedICE-RT logic을 가진 정수 유닛

- o 8단 파이프라인
- o 복귀스택을 가진 예측 가지(branch)
- o 낮은 인터럽트 레이턴시 속성
- o 보조프로세서 CP14, CP15 와 외부 보조프로세서 인터페이스
- o 명령어와 데이터 메모리 관리 유닛(MMUs)은 통합된 Main TLB에 의해 지원받은 MicroTLB 구조들의 사용으로 관리 된다.
- o 명령어와 데이터 캐시들은 HIT-Under-Miss(HUM)의 non-blocking 데이터 캐시를 포함하고 있다.
- o 가상의 인덱스 - 물리적 어드레스 캐시
- o 64비트 인터페이스 캐시
- o Vector Floating-Point (VFP) 보조프로세서 지원
- o 외부 보조프로세서 지원
- o Trace 지원

1.1.3 메모리 하위시스템

- ◎ 고대역폭 Memory Matrix 하위시스템
- ◎ 두개의 독립적인 외부메모리 포트 (1 Static-DRAM Hybrid Memory 포트 and 1 DRAM 포트)
- ◎ Matrix 아키텍처는 동시접근성과 함께 전반적인 대역폭을 증가시킨다

1.1.3.1 Static-DRAM Hybrid Memory 포트 - 아래 메모리 타입들을 지원하기 위해 설정 가능하다:

- ◎ SRAM/ROM/NOR Flash 인터페이스 지원
 - o x8 or x16 데이터 버스
 - o 최대 26-bits (128MB) Address range 지원
 - o Support byte and half-word access
- ◎ OneNAND Flash 인터페이스
 - o 1.8V 인터페이스 전압
 - o x16 데이터 버스
- ◎ NAND Flash Boot Loader
 - o 시스템이 초기화를 시작할 때 NAND로 부터 부팅될 수 있다.
 - o 여유메모리(Rest of memory area)는 사용자 데이터 저장을 위해 사용된다.
 - o SLC 와 MLC 둘 다는 NAND Flash 메모리를 지원한다.
- ◎ CF 인터페이스
 - o Compatible with ATA/ATAPI-6 표준
- ◎ SDRAM 인터페이스
 - o x16 데이터 버스
 - o 1.8V 전압 인터페이스
 - o 밀도(Density) 지원 : 최대 2Gb
- ◎ Mobile SDRAM 인터페이스
 - o x16 133Mbps/pin 데이터율의 데이터 버스
 - o 133MHz 의 주소와 명령 버스 속도
 - o 1.8V 전압 인터페이스
 - o 밀도(Density) 지원: up to 2Gb
 - o Mobile SDRAM 특징 지원:

- ◎ DS (Driver Strength Control)
- ◎ TCSR (Temperature Compensated Self-Refresh Control)
- ◎ PASR (Partial Array Self-Refresh Control)
- ◎ Mobile DDR 인터페이스
 - o x16비트 266Mbps/pin double data rate (DDR) 데이터 버스
 - o 1.8V 전압 인터페이스
 - o 밀도(Density) 지원: up to 2Gb

1.1.3.2 DRAM port 포트 - 아래 메모리 타입들을 지원하기 위해 설정 가능하다:

- ◎ SDRAM 인터페이스
 - o x32비트 데이터 버스
 - o 1.8V 전압 인터페이스
 - o 밀도(Density) 지원: up to 2Gb
- ◎ Mobile SDRAM 인터페이스
 - o x16비트 or x32비트 데이터 버스 - 133Mbps/pin data rate
 - o 133MHz의 어드레스 와 명령 버스 속도
 - o 1.8V 전압 인터페이스
 - o 밀도(Density) 지원: up to 2Gb
 - o Mobile SDRAM 특성 지원:
- ◎ DS (Driver Strength Control)
- ◎ TCSR (Temperature Compensated Self-Refresh Control)
- ◎ PASR (Partial Array Self-Refresh Control)
- ◎ Mobile DDR 인터페이스
 - o x16비트 or x32비트 데이터 버스 - 266Mbps/pin double data rate (DDR)
 - o 1.8V 전압 인터페이스
 - o 밀도(Density) 지원: up to 2Gb

1.1.3.3 메모리 MCP 지원

- ◎ 메모리 MCP (Multi-Chip Package) 지원 - OneNAND Flash 와 mobile DDR을 하나의 패키지에 통합
- ◎ Memory MCP는 discrete memory component들이 접속하는 것 과 같은 방법으로 응용 프로세서에 직접 연결될 수 있다.
- ◎ 16-bit OneNAND Flash 인터페이스
- ◎ 32-bit Mobile DDR 인터페이스

1.1.4 멀티미디어 가속기

1.1.4.1 Camera 인터페이스

- ◎ ITU-R 601/ITU-R 656 입력 지원. 8-bit 입력이 지원된다.
- ◎ Camera 입력 해상도는 YCrCb 4:2:2 포맷에서 up to 4096x4096
 - o 4096x4096 입력 해상도는 하드웨어 down-scaling 과 preview 유닛들이 바이패스 되고 그 이미지들이 JPEG포맷으로 직접적으로 메모리에 저장 될 것이다.
 - o 2048x2048 입력 해상도 까지는 hardware down-scaling 유닛 과 preview

유닛들이 선택적으로 입력될 수 있다.

- ◎ 해상도 down-scaling 하드웨어 지원 - 입력해상도 최고 2048x2048
- ◎ Codec/Preview 출력 이미지 생성 (RGB 16/18/24-bit format and YCbCr 4:2:0/4:2:2 format)
- ◎ 이미지 windowing and zoom-in 기능
- ◎ Test pattern 생성
- ◎ 이미지 mirror and rotation 지원 Y-mirror, X-mirror, 90°, 180° and 270° rotation
- ◎ H/W Color Space Conversion
- ◎ LCD controller direct path 지원
- ◎ 이미지 효과 지원

1.1.4.2 다중표준코덱(MSC)

- ◎ 다중표준비디오코덱(Multi Standard Video Codec)
 - o MPEG-4 part-II simple profile 인코딩/디코딩
 - o H.264/AVC baseline 인코딩/디코딩
 - o H.263 profile3 인코딩/디코딩
 - o VC1 디코딩
 - o Multi-part cell and Multi Standard 지원
- ◎ 인코딩 tools
 - o [-16,+16] 1/2 and 1/4 픽셀 정밀도 - full-search 알고리즘을 사용해서 motion 판단
 - o 가변 block 사이즈: 16x16, 16x8, 8x16 and 8x8
 - o 자유로운 모션 벡터
 - o MPEG-4 AC/DC 예측통보
 - o H.264/AVC 내부예측통보 - (하드웨어 내장모드 결정)
 - o In-loop deblocking filter for both H.264 and H.263 P3
 - o 에러 복원 도구
 - o MPEG-4 resync. Marker and data-partitioning with RVL
 - o MPEG-4/AVC FMO and ASO
 - o 비트 레이트 컨트롤(CBR and VBR)
- ◎ Decoding tools
 - o 모든 표준 속성 지원
- ◎ Pre/post rotation/mirroring
 - o 8 mirroring/rotation modes
- ◎ 성능
 - o 전이중 VGA 30fps 인코딩/디코딩
 - o 반이중 720x480 30fps (720x576 25fps) 인코딩/디코딩

1.1.4.3 JPEG 코덱

- ◎ 압축/압축해제 최대 65536x65536 size
- ◎ 인코딩 포맷: YCbCr 4:2:2
- ◎ 디코딩 포맷: YCbCr 4:4:4/4:2:2/4:2:0/4:1:1 or gray
- ◎ YCbCr 4:2:2 or RGB 565 포맷 에서 메모리 데이터 압축 지원

◎ 일반목적 클락 변환기 지원

1.1.5 2D 그래픽 가속기

- ◎ 선/점 그리, BitBLT and Color Expansion /Text 그리기 지원

1.1.6 Image Rotator

- ◎ 지원 이미지 포맷: YcbCr 4:2:2 (interleave), YcbCr 4:2:0 (non-interleave), RGB565 and RGB888(unpacked)
- ◎ 지원 회전 각도: 90, 180, 270, 수직 플립 과 수평 플립
- ◎ 지원 이미지 크기: 2048x2048

1.1.7 Display Control

1.1.7.1 TFT LCD 인터페이스

- ◎ 1/2/4/8bpp 팔레트 or 8/16/18/24-bpp Non-Palletized Color-TFT 지원
- ◎ 320x240, 640x480 또는 다른 조합의 디스플레이 해상도 최고 1024x1024
- ◎ 최대 2K x 2K 가상화면 크기
- ◎ 5 Window Layer for PIP or OSD 지원
- ◎ 실시간 오버레이 평면 멀티플렉싱
- ◎ 프로그램 가능한 OSC window positioning
- ◎ 16단계알파 블렌딩

1.1.7.2 Video Post Processor

- ◎ 비디오 입력포맷 변환
- ◎ 비디오/그래픽 크기변경 또는 줌 확대/축소
- ◎ YCbCr to RGB, RGB to YCbCr 컬러스페이스 변환
- ◎ 디스플레이를 위한 로컬 인터페이스 제공
- ◎ TV 인코더를 위한 스케일러 제공

1.1.7.3 TV (NTSC/PAL) 이미지 확장기(Image Enhancer)를 포함하는 비디오 인코더

- ◎ NTSC-M / PAL-B,D,G,H,I 호환 비디오 포맷 지원
- ◎ 매크로비전 for anti-taping (Version 7.1.L1)
- ◎ 4:2:0/4:2:2, 16/18/24bit RGB 소스포맷 지원
- ◎ 내장된 MIE(Mobile Image Enhancer) Engine
 - o Black & White Stretch
 - o Blue Stretch & Flesh-Tone 보정
 - o Dynamic Horizontal Peaking & LTI
 - o Black and White 노이즈 감쇄
 - o 원본, 풀 사이즈 그리고 와이드 사이즈 비디오 출력

1.1.8 오디오 인터페이스

1.1.8.1 AC97 오디오 코덱 인터페이스

- ◎ 가변 샘플링 레이트(48KHz 이하)
- ◎ 2-채널 스테레오 입력/2-채널 스테레오 출력/1-채널 마이크 입력
- ◎ 16-비트 스테레오 (2-채널) 오디오

1.1.8.2 PCM 시리얼 오디오 인터페이스

- 마스터 모드 양방향 시리얼 오디오 인터페이스
- 정확한 오디오 타이밍을 위한 외부 오디오 입력 클락
- 옵션의 DMA-based 동작

1.1.8.3 IIS-Bus 스테레오 DAC 인터페이스

- ◎ 오디오 코덱 인터페이스를 위한 1-채널 IIS-bus
- ◎ DMA-베이스 동작(옵션)
- ◎ 시리얼, 채널당 8/16-비트 데이터 전송
- ◎ IIS, MSB-자리맞춤 그리고 LSB-자리맞춤 데이터 포맷 지원
- ◎ 마스터/슬레이브 동작
- ◎ 다양한 비트 클락 주파수와 코덱 클락 주파수 지원
 - o 16,24,32,48 fs of bit 클락 주파수 와 256,384,512,768 fs of codec 클락 주파수

1.1.9 USB 지원

1.1.9.1 USB OTG 2.0 High Speed

- ◎ OTG spec rev 1.0 추가하여 USB 2.0 protocol rev2.0을 따른다(??)
- ◎ OTG 디바이스 only, USB 1.1 디바이스, OTG mini 호스트 only, or USB 1.1 mini 호스트로 설정한다.
- ◎ high speed (480Mbps), full speed (12Mbps) and low-speed (1.5Mbps) 지원

1.1.9.2 USB Host

- ◎ 2-포트 USB Host
- ◎ OHCI Rev. 1.0을 따른다.
- ◎ USB Specification version 1.1과 상호 호환성을 가짐
- ◎ 전 속력(full speed) 12Mbps 까지 지원

1.1.10 IrDA v1.1

- ◎ 전용의 IrDA for v1.1 (1.152Mbps and 4 Mbps)
- ◎ FIR (4Mbps) 지원
- ◎ SIR (111.5kbps) 모드는 UART IrDA 1.0 block으로 지원된다.
- ◎ 내부 64-byte Tx/Rx FIFO

1.1.11 시리얼 통신

1.1.11.1 UART

- ◎ 4-채널 UART - DMA 혹은 interrupt 동작가능
- ◎ 5-bit, 6-bit, 7-bit, or 8-bit 시리얼 데이터 송수신 지원
- ◎ UART 동작을 위한 외부 클락 지원(UCLK)
- ◎ 프로그램 가능한 보레이트(baud rate)
- ◎ IrDA 1.0 SIR (115.2Kbps) 모드 지원
- ◎ 테스트를 위한 Loop back 모드
- ◎ 각 채널당 내부 64-byte Tx FIFO 와 64-byte Rx FIFO
- ◎ 보드 클락 생성에서 비정수(Non-integer) 클락 분주

1.1.11.2 IIC-Bus 인터페이스

- ◎ 1-채널 멀티 마스터 IIC-Bus
- ◎ 직렬의 8비트 단 방향 그리고 양방향 데이터 전송은 표준모드에서 최대 100Kbit/s까지 만들어 질 수 있다.
- ◎ 가장 빠른 모드에서 최대 400 Kbit/s

1.1.11.3 SPI 인터페이스

- ◎ 2채널 시리얼 주변장치 인터페이스
- ◎ 송수신 64바이트 버퍼
- ◎ DMA 또는 interrupt 동작
- ◎ 50Mbps Tx/Rx (Full Duplex)

1.1.11.4 MIPI HSI

- ◎ 단 방향 고속 시리얼 인터페이스
- ◎ Tx and Rx 지원
- ◎ 128 Byte (32-bit x 32) Tx FIFO
- ◎ 256 Byte (32-bit x 64) Rx FIFO
- ◎ 최대 200Mbps

1.1.12 모뎀 인터페이스

1.1.12.1 병렬모뎀 칩 인터페이스

- ◎ 비동기 direct and indirect 16bit SRAM-스타일 인터페이스 (i80 interface)
- ◎ 직접 인터페이스를 위한 On-chip 8KB dual-ported SRAM 버퍼
- ◎ 간접 버스트 전송 지원을 위한 On-chip Write FIFO and Read FIFO (each 288-word)

1.1.13 GPIO (General Purpose I/O)

- ◎ 유연하게 설정 가능한 188개 GPIO

1.1.14 입력 디바이스

1.1.14.1 키패드 인터페이스

- ◎ 8x8 Key Matrix 지원

- ◎ 내부 디바운스 필터(debounce filter ??) 제공

1.1.14.2 A/D 변환기 와 터치스크린 인터페이스

- ◎ 8-채널 멀티플렉스 ADC
- ◎ 최대 초당 500K 샘플 과 10-비트 분해능

1.1.15 저장 디바이스

1.1.15.1 MMC/SD Host

- ◎ 멀티미디어 카드 프로토콜 버전 4.0 호환
- ◎ SD 메모리 카드 프로토콜 버전 1.0 호환
- ◎ 128 words FIFO for Tx/Rx
- ◎ DMA 또는 인터럽트 동작

1.1.16 시스템 주변장치

1.1.16.1 DMA 컨트롤러

- ◎ 4개의 일반 DMA 내장
- ◎ DMA 당 2개의 마스터 포트
- ◎ 각 DMA당 8채널이 제공 된다. 총 32채널 지원.
- ◎ 메모리에서 메모리, 주변장치에서 메모리, 메모리에서 주변장치, 주변장치에서 주변장치 지원
- ◎ 전송율 개선을 위한 버스트 전송모드

1.1.16.2 벡터 인터럽트 컨트롤러

- ◎ 32 벡터 IRQ 인터럽트 제공
- ◎ 고정된 하드웨어 인터럽트 우선순위 레벨
- ◎ 프로그램 가능한 인터럽트 우선순위 레벨
- ◎ 하드웨어 인터럽트 우선순위 레벨 마스크
- ◎ IRQ and FIQ 생성
- ◎ 테스트 레지스터
- ◎ Raw 인터럽트 상태
- ◎ 인터럽트 요청 상태
- ◎ 제한된 접근을 위해서 특권모드 지원
- ◎ 동기/비동기에서 ARM v6 processor VIC 포트를 위한 패스트 인터럽트 가능

1.1.16.3 TrustZone 인터럽트 컨트롤러

- ◎ TrustZone 디자인에서 보안 인터럽트 시스템을 위해 소프트웨어 인터페이스를 제공
- ◎ 어떠한 인터럽트 소스든지 보안 컨트롤 아래서 nFIQ 생성
- ◎ 비 보안 인터럽트 컨트롤러로부터 선택된 FIQ 마스크

1.1.16.4 TrustZone 프로텍션 컨트롤러

- ◎ TrustZone 디자인의 보안시스템에서 프로텍션 비트들에 소프트웨어 인터페이스

제공

- ◎ secure 또는 non-secure로 메모리의 최대 24구역의 프로그램 가능한 프로텍션 비트(??)
- ◎ AMBA APB 인터페이스

1.1.16.5 PWM (Pulse Width Modulation) 타이머

- ◎ 4-채널 32-비트 PWM 타이머
- ◎ 1-채널 32-비트 DMA 또는 인터럽트 동작의 내부 타이머
- ◎ 프로그램 가능한 듀티 사이클, 주파수, 업다운 방향
- ◎ 데드 존 생성
- ◎ 외부 클락 소스 지원

1.1.16.6 16-비트 Watchdog 타이머

- ◎ 타임아웃 될 때 인터럽트를 요청하거나 시스템이 리셋 된다.

1.1.16.7 RTC (Real Time Clock)

- ◎ 전 클락 속성: msec, sec, min, hour, day, week, month, year
- ◎ 32.768 KHz 동작
- ◎ 알람 인터럽트
- ◎ 타임 텍 인터럽트

1.1.17 시스템 관리

- ◎ 리틀 엔디언 포맷 지원

1.1.18 시스템 동작 주파수

- ◎ ARM1176JZF-S 코어 클락 율은 최대 is 533MHz@ TBD V
- ◎ 시스템 동작 클락 생성
 - o 세 개의 온칩 PLLs, APLL, MPLL & EPLL
 - o APLL 독립적인 ARM 동작 클락을 생성한다.
 - o MPLL 시스템 레퍼런스 클락을 생성한다.
 - o EPLL 주변장치를 위한 IPs 클락을 생성한다.

전원 관리

- ◎ 개별 컴포넌트들을 위한 클락 오프 컨트롤
- ◎ 여러 가지 파워다운 모드들은 아이들, 스톱, 슬립 모드들과 같이 이용 할 수 있다.
- ◎ 외부 인터럽트들 또는 RTC 알람 인터럽트 한가지에 의한 슬립모드 해제

전기적 특성들

- ◎ 동작 조건
 - o 동작전압 - 로직 코어 : 1.0V +/- 0.1V
 - o 외부메모리 인터페이스: 1.8V
 - o 외부 I/O 인터페이스: 1.8/2.5/3.3V
- ◎ 동작 주파수
 - o 최대 533MHz@ TBD V

패키지 (TBD)

- ◎ 491-핀 FBGA
- ◎ Small Form Factor 적용을 위해 POP(Package) 옵션의 MCP는 가능하다.