

제18장 와치독 타이머

개요

S3C2410X의 와치독 타이머는 노이즈나 시스템 에러와 같은 잘못된 기능이 발생할 때마다 컨트롤러 동작을 다시 시작하는데 사용된다. 인터럽트 서비스를 요청하기 위해서 일반 16비트 내부 타이머로 사용된다. 와치독 타이머는 128 PCLK 사이클 용으로 리셋 신호를 발생한다.

형태

- 인터럽트 요청을 갖는 Normal 내부 타이머 모드
- 내부 리셋 신호는 타이머 카운트 값이 0으로 될 때 128 PCLK 사이클 용으로 활성화 된다.

와치독 타이머 동작

그림 18-1은 와치독 타이머의 기능에 대한 블록 다이어그램을 나타낸다. 와치독 타이머는 자신의 소스 클럭 용으로 PCLK를 사용한다. PCLK 주파수는 대응되는 와치독 타이머 클럭을 발생하기 위해서 프리스케일링 되며, 주파수는 다시 분할된다.

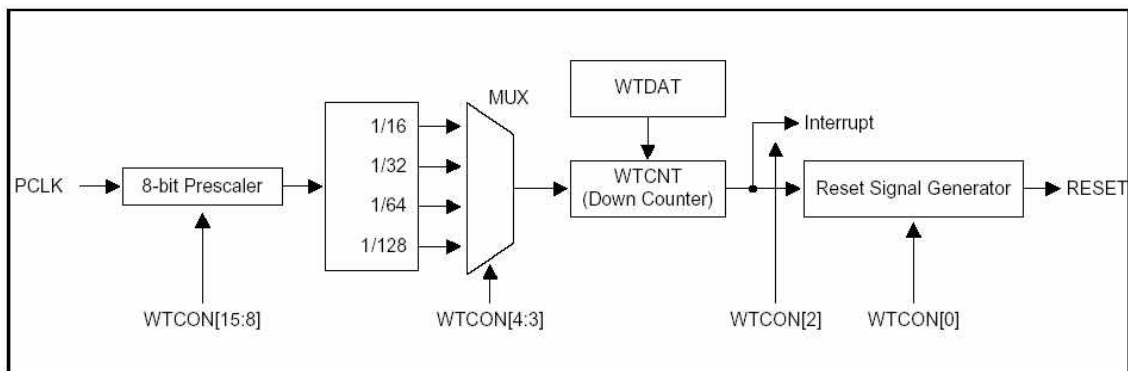


그림 18-1. 와치독 타이머 블록 다이어그램

프리스케일러 값과 주파수 분할 factor가 와치독 타이머 컨트롤 레지스터(WTCN)에 나타나 있다. 유효한 프리스케일러 값의 범위는 0에서 28-1까지 이다. 주파수 분할 factor는 16, 32, 64, 128로 선택될 수 있다.

각 타이머 클럭 사이클의 주기와 와치독 타이머 클럭 주파수를 계산하는데 아래의 공식을 사용한다:

$$t_{\text{watchdog}} = 1 / (\text{PCLK} / (\text{Prescaler value} + 1) / \text{Division_factor})$$

WTDAT & WTCNT

와치독 타이머가 인에이블 되면, 와치독 타이머 데이터 레지스터(WTDAT)의 값은 타이머 카운터(WTCNT)에 자동적으로 호출될 수 없다. 이러한 이유에서, 초기 값은 와치독 타이머가 시작되기 전에 와치독 타이머 카운트 레지스터(WTCNT)에 기록되어야 한다.

디버깅 환경에 대한 고려

S3C2410X가 임베디드 ICE를 이용한 디버그 모드에 있으면, 와치독 타이머는 동작을 하지 않아야 한다.

와치독 타이머는 디버그 모드에서 CPU 코어 신호(DBGACK 신호)가 동작할지를 결정한다. 일단 DBGACK 신호가 동작하면, 와치독 타이머의 리셋 출력은 와치독 타이머가 expired 될 때 활성화 되지 않는다.

와치독 타이머 특별 레지스터

와치독 타이머 컨트롤(WTCON) 레지스터

WTCON 레지스터는 사용자가 와치독 타이머를 인에이블/디스에이블 설정이 가능하도록 하며, 4가지의 소스에서 클럭 신호를 선택하고 와치독 타이머 출력을 인에이블/디스에이블 한다.

와치독 타이머는 파워-온 후에 잘못된 기능을 재시작 하는데 사용된다; 컨트롤러가 재시작 되기를 원치 않으면, 와치독 타이머는 디스에이블 되어야 한다.

사용자가 와치독 타이머에서 제공되는 normal 타이머를 사용하고자 하면, 인터럽트를 인에이블하고 와치독 타이머를 디스에이블 한다.

Register	Address	R/W	Description	Reset Value
WTCON	0x53000000	R/W	Watchdog timer control register	0x8021

WTCON	Bit	Description	Initial State
Prescaler Value	[15:8]	Prescaler value. The valid range is from 0 to (2^8-1) .	0x80
Reserved	[7:6]	Reserved. These two bits must be 00 in normal operation.	00
Watchdog Timer	[5]	Enable or disable bit of Watchdog timer. 0 = Disable 1 = Enable	1
Clock Select	[4:3]	Determine the clock division factor. 00: 16 01: 32 10: 64 11: 128	00
Interrupt Generation	[2]	Enable or disable bit of the interrupt. 0 = Disable 1 = Enable	0
Reserved	[1]	Reserved. This bit must be 0 in normal operation.	0
Reset Enable/Disable	[0]	Enable or disable bit of Watchdog timer output for reset signal. 1: Assert reset signal of the S3C2410X at watchdog time-out 0: Disable the reset function of the watchdog timer.	1

와치독 타이머 데이터(WTDAT) 레지스터

WTDAT 레지스터는 타임-아웃 주기를 규정하는데 사용된다. WTDAT의 내용은 초기의 와치독 타이머 동작 시에 타이머 카운터에 자동적으로 호출되지 않는다. 어쨌든, 0x8000(초기 값)을 이용하면 처음 타임-아웃을 구동할 수 있다. 이러한 경우에, WTDAT의 값은 WTCNT에 자동으로 호출된다.

Register	Address	R/W	Description	Reset Value
WTDAT	0x53000004	R/W	Watchdog timer data register	0x8000

WTDAT	Bit	Description	Initial State
Count Reload Value	[15:0]	Watchdog timer count value for reload.	0x8000

와치독 타이머 카운트(WTCNT) 레지스터

WTCNT 레지스터는 normal 동작 시에 와치독 타이머에 대한 현재의 카운트 값을 저장한다. WTDAT 레지스터의 내용은 와치독 타이머가 초기에 인에이블 될 경우에 타이머 카운트 레지스터에 자동적으로 호출될 수 없어서, WTCNT 레지스터는 인에이블 하기 전에 초기 값으로 설정되어야 한다.

Register	Address	R/W	Description	Reset Value
WTCNT	0x53000008	R/W	Watchdog timer count register	0x8000

WTCNT	Bit	Description	Initial State
Count Value	[15:0]	The current count value of the watchdog timer	0x8000