

제22장 SPI 인터페이스

개요

S3C2410X의 시리얼 주변장치 인터페이스(SPI)는 시리얼 데이터 전송을 인터페이싱 한다. S3C2410X는 송신용과 수신용으로 2개의 8비트 쉬프트 레지스터를 갖는 2개의 SPI를 가지고 있다. SPI 전송 동안에, 데이터가 동시에 송/수신 된다. 8비트 시리얼 데이터의 주파수는 대응되는 컨트롤 레지스터 셋팅을 통해서 결정된다. 송신만을 하고자 한다면, 수신된 데이터는 dummy가 된다. 반면에, 수신만 하고자 한다면, 송신 dummy 데이터가 1이어야 한다.

SPI 전송과 관련해서 4개의 I/O 핀 신호가 있다: SCK(SPICLK0, 1), MISO(SPIMISO0, 1), 데이터 라인, MOSI(SPIMOSI0, 1) 데이터 라인, 액티브 low/SS(nSS0, 1) 핀.

형태

- ☞ SPI 프로토콜(ver. 2.11)과 호환
- ☞ 송신 용 8비트 쉬프트 레지스터
- ☞ 수신 용 8비트 쉬프트 레지스터
- ☞ 8비트 프리스케일러 로직
- ☞ 폴링, 인터럽트, DMA 전송 모드

블록 다이어그램

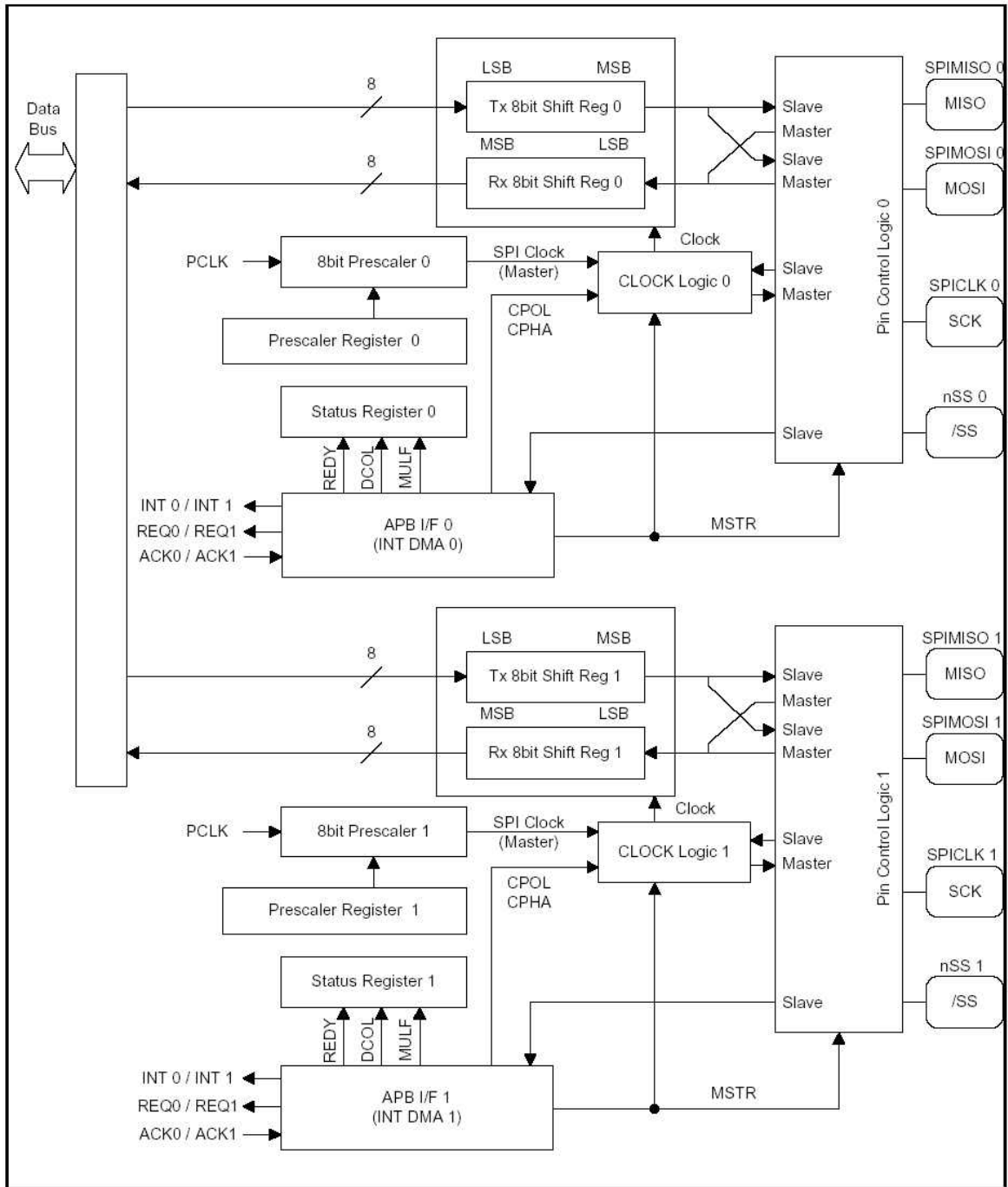


그림 22-1. SPI 블록 다이어그램

SPI 동작

SPI 인터페이스를 이용하면, S3C2410X는 8비트 데이터를 외부 디바이스에 동시에 송/수신할 수 있다. 시리얼 클럭 라인이 정보를 쉬프트 하고 샘플링 할 수 있도록 2개의 데이터 라인과 동기화 된다. SPI가 마스터 일 때, 송신 주파수는 SPPREn 레지스터에 적정한 비트를 셋팅해서 컨트롤 할 수 있다. baud rate 데이터 레지스터 값을 조정하기 위해서 자신의 주파수를 변경할 수 있다. SPI가 슬레이브 이면, 다른 마스터가 클럭을 공급한다. 프로그래머

가 SPTDATn 레지스터에 바이트 데이터를 기록할 때, SPI 송/수신 동작이 동시에 시작 된다. 어떤 경우에는, nSS는 SPTDATn에 바이트 데이터를 쓰기 전에 활성화 되어야 한다.

프로그래밍 과정

SPTDATn 레지스터에 바이트 데이터를 기록할 때, SPCONn 레지스터의 ENSCK와 MSTR이 설정되면, SPI는 전송을 시작한다. SPI 카드를 동작하기 위해서 일반적인 프로그래밍 과정을 실행해야 한다.

SPI 모듈을 프로그래밍 하기 위해서, 아래와 같은 기본적인 단계를 따른다:

1. baud rate 프리스케일러 레지스터(SPPREN)를 설정한다.
2. SPI 모듈을 적절하게 설정하기 위해서 SPCONn을 설정한다.
3. MMC나 SD 카드를 초기화 하기 위해서 SPTDATn에 데이터 0xFF를 10번 정도 쓴다.
4. nSS로 동작하도록 GPIO를 설정하고 MMC나 SD 카드를 활성화 하기 위해서 low로 한다.
5. Tx 데이터 -> 전송 ready 플래그(REDY=1)의 상태를 체크하고 SPTDATn에 데이터를 기록한다.
6. Rx 데이터(1): SPCONn의 TAGD 비트 디스에이블 = normal 모드
-> SPTDATn에 0xFF를 기록하고, REDY를 설정하고 읽기 버퍼에서 데이터를 읽는다.
7. Rx 데이터(2): SPCONn의 TAGD 비트 인에이블 = Tx Auto Garbage 데이터 모드
-> REDY를 설정하고, 읽기 버퍼(자동적으로 전송을 시작한다)에서 데이터를 읽는다.
8. MMC나 SD 카드를 비활성화 하기 위해서 nSS 신호를 High로 하도록 GPIO 핀을 설정한다.

SPI 전송 포맷

S3C2410X는 데이터를 전송하기 위해서 4가지 형태의 포맷을 지원한다. 그림 22-2는 SPICLK 등의 4가지 파형을 나타낸다.

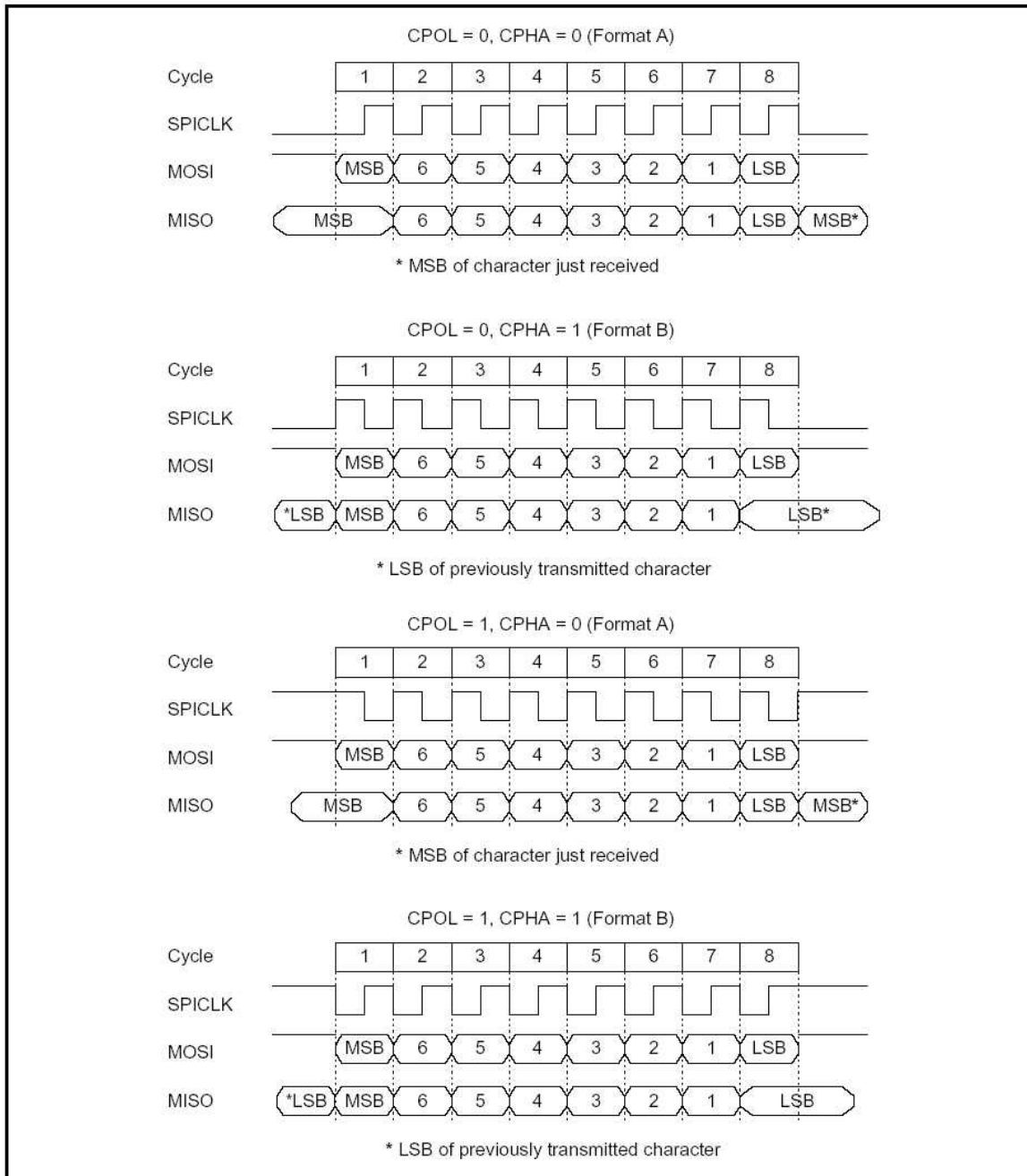


그림 22-2. SPI 전송 포맷

DMA에 의한 송신 절차

1. SPI가 DMA 모드로 설정된다.
2. DMA가 적정하게 설정된다.
3. SPI가 DMA 서비스를 요청한다.
4. DMA가 SPI에 1바이트의 데이터를 전송한다.
5. SPI가 카드에 데이터를 전송한다.
6. DMA가 0을 셀 때까지 3단계로 돌아간다.

7. SPI가 SMOD 비트를 갖는 인터럽트 모드나 폴링 모드로 설정된다.

DMA에 의한 수신 절차

1. SPI가 SMOD 비트를 갖는 DMA를 설정하고 TAGD 비트를 설정한다.
2. DMA가 적절하게 설정된다.
3. SPI가 카드에서 1바이트의 데이터를 수신한다.
4. SPI가 DMA 서비스를 요청한다.
5. DMA가 SPI에서 데이터를 수신한다.
6. SPSTDATn에 데이터 0xFF를 자동적으로 기록한다.
7. DMA가 0을 셀 때까지 4단계로 돌아간다.
8. SPI가 SMOD 비트를 갖는 폴링 모드로 설정되고 TAGD 비트를 클리어 한다.
9. SPSTAn의 REDY 플래그가 설정되면, 마지막 바이트 데이터를 읽는다.

주의할 점: 수신되는 총 데이터 = DMA TC 값 + 폴링 모드의 마지막 데이터(9단계)

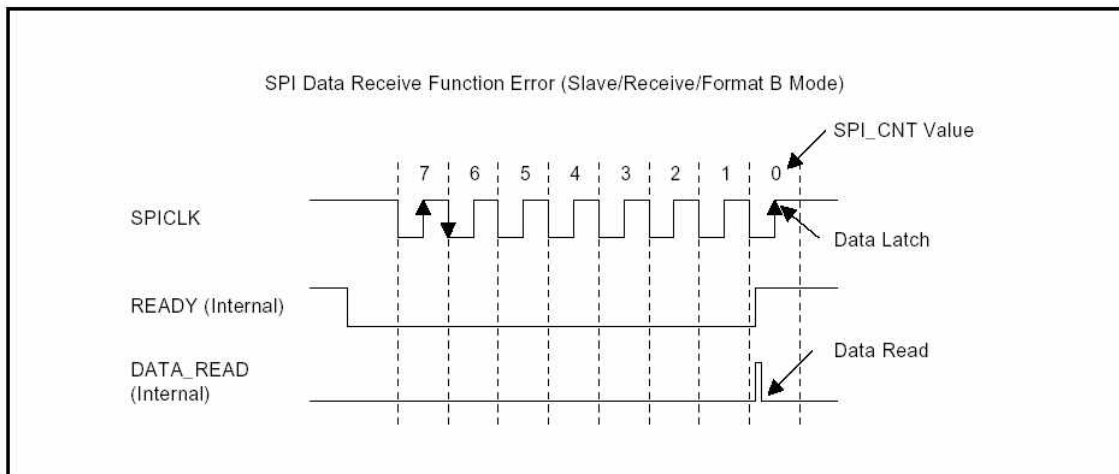
수신되는 처음 DMA 데이터는 dummy이며 사용자는 이것을 무시할 수 있다.

포맷 B를 갖는 SPI 슬레이브 Rx 모드

SPI 슬레이브 Rx 모드가 활성화 되고 SPI 포맷이 포맷 B로 설정되면, SPI 동작이 fail 된다: 내부 신호 중의 하나인 READY 신호는 SPI_CNT가 0이 되기 전에 high로 된다. 그러므로, DMA 모드에서, DATA_READ 신호는 마지막 데이터가 래치 되기 전에 발생된다.

가이드

- 1) DMA 모드 : 이 모드는 포맷 B를 갖는 SPI 슬레이브 Rx 모드에서 사용될 수 없다.
- 2) 폴링 모드 : DATA_READ 신호가 포맷 B를 갖는 SPI 슬레이브 Rx 모드에서 SPICLK의 1상만큼 딜레이 되어야 한다.
- 3) 인터럽트 모드 : DATA_READ 신호는 포맷 B를 갖는 SPI 슬레이브 Rx 모드에서 SPICLK의 1상만큼 딜레이 되어야 한다.



SPI 특별 레지스터

SPI 컨트롤 레지스터

Register	Address	R/W	Description	Reset Value
SPCON0	0x59000000	R/W	SPI channel 0 control register	0x00
SPCON1	0x59000020	R/W	SPI channel 1 control register	0x00

SPCONn	Bit	Description	Initial State
SPI Mode Select (SMOD)	[6:5]	Determine how and by what SPTDAT is read/written. 00 = polling mode, 01 = interrupt mode 10 = DMA mode, 11 = reserved	00
SCK Enable (ENSCK)	[4]	Determine whether you want SCK enable or not (for only master). 0 = disable, 1 = enable	0
Master/Slave Select (MSTR)	[3]	Determine the desired mode (master or slave). 0 = slave, 1 = master NOTE: In slave mode, there should be set up time for master to initiate Tx/Rx.	0
Clock Polarity Select (CPOL)	[2]	Determine an active high or active low clock. 0 = active high, 1 = active low	0
Clock Phase Select (CPHA)	[1]	Select one of two fundamentally different transfer formats. 0 = format A, 1 = format B	0
Tx Auto Garbage Data mode enable (TAGD)	[0]	Decide whether the receiving data only needs or not. 0 = normal mode, 1 = Tx auto garbage data mode NOTE: In normal mode, if you only want to receive data, you should transmit dummy 0xFF data.	0

SPI 상태 레지스터

Register	Address	R/W	Description	Reset Value
SPSTA0	0x59000004	R	SPI channel 0 status register	0x01
SPSTA1	0x59000024	R	SPI channel 1 status register	0x01

SPSTAn	Bit	Description	Initial State
Reserved	[7:3]		
Data Collision Error Flag (DCOL)	[2]	This flag is set if the SPTDATn is written or the SPRDATn is read while a transfer is in progress and cleared by reading the SPSTAn. 0 = not detect, 1 = collision error detect	0
Multi Master Error Flag (MULF)	[1]	This flag is set if the nSS signal goes to active low while the SPI is configured as a master, and SPPINn's ENMUL bit is multi master errors detect mode. MULF is cleared by reading SPSTAn. 0 = not detect, 1 = multi master error detect	0
Transfer Ready Flag (REDY)	[0]	This bit indicates that SPTDATn or SPRDATn is ready to transmit or receive. This flag is automatically cleared by writing data to SPTDATn. 0 = not ready, 1 = data Tx/Rx ready	1

SPI 핀 컨트롤 레지스터

SPI 시스템이 인에이블 되면, nSS 핀을 제외한 핀의 방향이 SPCONn 레지스터의 MSTR

비트에 의해서 컨트롤 된다. nSS 핀의 방향은 항상 입력이다.

SPI가 마스터이면, nSS 핀은 멀티-마스터 에러를 체크하는데 사용되며, SPPIN의 ENMUL 비트가 활성화 되며, 또 다른 GPIO는 슬레이브를 선택하는데 사용되어야 한다.

SPI가 슬레이브로 설정되면, nSS 핀은 1개의 마스터에 1개의 슬레이브로 SPI를 선택하는데 사용된다.

Register	Address	R/W	Description	Reset Value
SPPIN0	0x59000008	R/W	SPI channel 0 pin control register	0x02
SPPIN1	0x59000028	R/W	SPI channel 1 pin control register	0x02

SPPINn	Bit	Description	Initial State
Reserved	[7:3]		
Multi Master error detect Enable (ENMUL)	[2]	The /SS pin is used as an input to detect multi master error when the SPI system is a master. 0 = disable (general purpose) 1 = multi master error detect enable	0
Reserved	[1]	This bit should be '1'.	1
Master Out Keep (KEEP)	[0]	Determine MOSI drive or release when 1byte transmit is completed (only master). 0 = release, 1 = drive the previous level	0

SPIMISO(MISO)와 SPIMOSI(MOSI) 데이터 핀은 시리얼 데이터를 송/수신하는데 사용된다. SPI가 마스터로 설정되면, SPIMISO(MISO)는 마스터 데이터 입력 라인, SPIMOSI(MOSI)는 마스터 데이터 출력 라인이고, SPICLK(SCK)는 클럭 출력 라인이다. SPI가 슬레이브이면, 이 핀들은 예약 핀으로 동작한다. 멀티-마스터 시스템에서, SPICLK(SCK) 핀, SPIMOSI(MOSI) 핀, SPIMISO(MISO) 핀은 각각 그룹을 구성하는데 사용된다.

마스터 SPI는 다른 SPI디바이스가 마스터로 동작하고 S3C2410 SPI를 슬레이브로 선택할때 멀티 마스터 에러를 갖게 된다. 이 에러가 검출되면, 다음과 같은 동작이 즉시 발생한다. 이 에러를 검색하고자 한다면 SPPINn의 ENMUL 비트를 이전에 설정해야 한다.

1. SPCONn의 MSTR은 슬레이브 모드로 동작하도록 하기 위해서 0으로 되어야 한다.
2. SPSTAn의 MULF 플래그가 설정되며, SPI 인터럽트가 발생된다.

SPI baud rate 프리스케일러 레지스터

Register	Address	R/W	Description	Reset Value
SPPRE0	0x5900000C	R/W	SPI channel 0 baud rate prescaler register	0x00
SPPRE1	0x5900002C	R/W	SPI channel 1 baud rate prescaler register	0x00

SPPREn	Bit	Description	Initial State
Prescaler Value	[7:0]	Determine SPI clock rate as above equation. Baud rate = PCLK / 2 / (Prescaler value + 1)	0x00

주의할 점 : baud rate는 25MHz 미만이어야 한다.

SPI Tx 데이터 레지스터

Register	Address	R/W	Description	Reset Value
SPTDAT0	0x59000010	R/W	SPI channel 0 Tx data register	0x00
SPTDAT1	0x59000030	R/W	SPI channel 1 Tx data register	0x00

SPTDATn	Bit	Description	Initial State
Tx Data Register	[7:0]	This field contains the data to be transmitted over the SPI channel.	0x00

SPI Rx 데이터 레지스터

Register	Address	R/W	Description	Reset Value
SPRDAT0	0x59000014	R	SPI channel 0 Rx data register	0x00
SPRDAT1	0x59000034	R	SPI channel 1 Rx data register	0x00

SPRDATn	Bit	Description	Initial State
Rx Data Register	[7:0]	This field contains the data to be received over the SPI channel.	0x00