제14장 인터럽트 컨트롤러

개요

S3C2410X의 인터럽트 컨트롤러는 56개의 인터럽트 소스로부터 요청을 수신한다. 이러한 인터럽트 소스는 DMA 컨트롤러, UART, IIC, 다른 내부의 주변 장치에 의해서 제공된다. 이 러한 인터럽트 소스 중에서 UARTn과 EINTn 인터럽트는 인터럽트 컨트롤러에 OR 된다.

내부의 주변장치와 외부의 인터럽트 요청 핀에서 여러개의 인터럽트 요청을 받게 되면, 인터럽트 컨트롤러는 중재과정을 거친 후에 ARM920T 코어의 FIQ나 IRQ 인터럽트를 요청한 다.

중재 과정은 하드웨어 우선순위 로직에 따라서 이루어지며 이러한 결과는 다양한 인터럽 트 소스가 발생되는 것을 사용자로 하여금 알 수 있도록 하는 인터럽트 펜딩 레지스터에 기록되다.

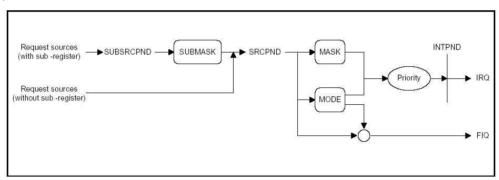


그림 14-1. 인터럽트 처리 다이어그램

인터럽트 컨트롤러 동작

프로그램 상태 레지스터(PSR)의 F비트와 I비트

ARM920T CPU의 PSR의 F비트가 1로 설정되면, CPU는 인터럽트 컨트롤러로부터 FIQ를 받아들이지 않는다. 또한 PSR의 I비트가 1로 설정되어 있으면, CPU는 인터럽트 컨트롤러로부터 IRQ를 받아들이지 않는다. 즉, 인터럽트 컨트롤러는 PSR의 F비트나 I비트를 0으로 클리어 하거나 INTMSK의 같은 비트를 0으로 셋팅해서 인터럽트를 수신할 수 있다.

인터럽트 모드

ARM920T는 2가지 형태의 인터럽트 모드를 가진다: FIQ나 IRQ. 모든 인터럽트 소스는 인터럽트 요청 시에 어느 모드가 사용되는지를 결정한다.

인터럽트 펜딩 레지스터

S3C2410X는 2개의 인터럽트 펜딩 레지스터를 가진다: 소스 펜딩 레지스터(SRCPND)와 인터럽트 펜딩 레지스터(INTPND). 이러한 펜딩 레지스터는 인터럽트 요청이 펜딩되는지 안되는지를 가리킨다. 인터럽트 소스가 인터럽트 서비스를 요청하면, SRCPND 레지스터의 같은비트가 1로 설정되며, 동시에 INTPND 레지스터의 오직 1비트 만이 중재 과정 후에 자동적으로 1로 설정된다. 인터럽트가 마스크되면, SRCPND 레지스터의 같은비트가 1로 설정된다.이로 인해서 INTPND 레지스터의 비트가 변경되는 것은 아니다. INTPND 레지스터의 펜딩 비

트가 설정되면, 인터럽트 서비스 루틴은 I-플래그나 F-플래그가 0으로 클리어 도리 때마다 시작을 하게 된다. SRCPND 레지스터와 INTPND 레지스터는 읽히기도 하며 기록되기도 하고, 서비스 루틴은 SRCPND 레지스터의 같은 비트를 1로 설정해서 펜딩 상태를 클리어 해야 하며 같은 방법을 이용해서 INTPND 레지스터의 펜딩 상태를 클리어 한다.

인터럽트 마스크 레지스터

이 레지스터는 같은 마스크 비트가 1로 설정되어 있을 경우에 인터럽트가 디스에이블 되는 것을 나타낸다. INTMSK의 인터럽트 마스크 비트가 0이면, 인터럽트가 서비스 된다. 같은 마스크 비트가 1이고 인터럽트가 발생되면, 소스 펜딩 비트가 설정된다.

인터럽트 소스

인터럽트 컨트롤러는 아래의 표와 같이 56개의 인터럽트 소스를 지원한다.

소 스	설 명	중재 그룹
INT_ADC	ADC EOC와 터치 인터럽트(INT_ADC/INT_TC)	ARB5
INT_RTC	RTC 알람 인터럽트	ARB5
INT_SPI1	SPI1 인터럽트	ARB5
INT_UART0	UARTO 인터럽트(ERR, RXD, TXD)	ARB5
INT_IIC	IIC 인터럽트	ARB4
INT_USBH	USB 호스트 인터럽트	ARB4
INT_USBD	USB 디바이스 인터럽트	ARB4
Reserved	Reserved	ARB4
INT_UART1	UART1 인터럽트(ERR, RXD, TXD)	ARB4
INT_SPI0	SPIO 인터럽트	ARB4
INT_SDI	SDI 인터럽트	ARB3
INT_DMA3	DMA 채널 3 인터럽트	ARB3
INT_DMA2	DMA 채널 2 인터럽트	ARB3
INT_DMA1	DMA 채널 1 인터럽트	ARB3
INT_DMA0	DMA 채널 0 인터럽트	ARB3
INT_LCD	LCD 인터럽트(INT_FrSyn과 INT_FiCnt)	ARB3
INT_UART2	UART2 인터럽트(ERR, RXD, TXD)	ARB2
INT_TIMER4	타이머4 인터럽트	ARB2
INT_TIMER3	타이머3 인터럽트	ARB2
INT_TIMER2	타이머2 인터럽트	ARB2
INT_TIMER1	타이머1 인터럽트	ARB2
INT_TIMER0	타이머0 인터럽트	ARB2
INT_WDT	와치도그 타이머 인터럽트	ARB1
INT_TICK	RTC 타임 틱 인터럽트	ARB1
nBATT_FLT	배터리 폴트 인터럽트	ARB1
Reserved	Reserved	ARB1
EINT8_23	외부 인터럽트 8 - 23	ARB1
EINT4_7	외부 인터럽트 4 -7	ARB1
EINT3	외부 인터럽트 3	ARB0
EINT2	외부 인터럽트 2	ARB0
EINT1	외부 인터럽트 1	ARB0
EINT0	외부 인터럽트 0	ARB0

인터럽트 우선순위 발생 블록

32개의 인터럽트 요청에 대한 우선순위 로직은 7개의 회전 기반의 중재자로 구성된다: 그

REQ1/EINT0REQ2/EINT1REQ3/EINT2REQ4/EINT3 ARBITER0 ARRITER6 ARM IRQ REQ0/EINT4_7 REQ1/EINT8_23 REQ2/reserved REQ3/nBATT_FLT ARBITER1 REQ0/INT_TIMER0 REQ1/INT_TIMER1 REQ2/INT_TIMER2 REQ3/INT_TIMER3 REQ4/INT_TIMER4 ARBITER2 REQ0/INT_LCD REQ1/INT_DMA0 REQ2/INT_DMA1 REQ3/INT_DMA2 REQ4/INT_DMA3 ARBITER3 REQ5/INT SDI REQ0/INT_SPI0 REQ1/INT_UART1 REQ2/reserved REQ3/INT_USBD REQ4/INT_USBH REQ5/INT_IIC ARRITER4 REQ1/INT_UART0 REQ2/INT_SPI1 ARBITER5

림 14-2에 6개의 1순위 중재자와 1개의 2순위 중재자가 나타나 있다.

그림 14-2. 우선순위 발생 블럭

인터럽트 우선순위

각 중재자는 아래와 같이 1비트 중재자 모드 컨트롤(ARB_MODE)과 2비트 선택 컨트롤 신호(ARB_SEL)에 기초해서 6개의 인터럽트 요청을 핸들링 할 수 있다:

- ☞ ARB_SEL 비트가 00b이면, 우선 순위는 REQ0, REQ1, REQ2, REQ3, REQ4, REQ5이다.
- ☞ ARB_SEL 비트가 01b이면, 우선 순위는 REQ0, REQ2, REQ3, REQ4, REQ1, REQ5이다.
- ☞ ARB_SEL 비트가 10b이면, 우선 순위는 REQ0, REQ3, REQ4, REQ1, REQ2, REQ5이다.
- ☞ ARB_SEL 비트가 11b이면, 우선 순위는 REQ0, REQ4, REQ1, REQ2, REQ3, REQ5이다.

중재자의 REQ0은 항상 가장 높은 우선순위를 가지며, REQ5는 가장 낮은 우선순위를 가짐을 기억하시오. 추가적으로, ARB_SEL 비트를 변경하면, REQ1의 우선순위를 REQ1로 회전할 수 있다.

여기서, ARB_MODE가 0으로 설정되면, ARB_SEL 비트는 자동적으로 변경되지 않으며, 중 재자가 고정된 우선순위 모드(이 모드에서 조차도, 우리는 ARB_SEL 비트를 수동으로 조작해서 우선순위를 재설정할 수 있다)에서 동작하도록 한다. 반면에, ARB_MODE 비트가 1이면, ARB_SEL 비트는 회전 상태에서 변경이 가능하며, 즉 REQ1이 서비스 되면, ARB_SEL 비트는 REQ1이 가장 낮은 우선순위가 되도록 하기 위해서 01b로 자동적으로 변경한다. ARB_SEL의 세부적인 규칙은 아래와 같다:

☞ REQ0이나 REQ5가 서비스 되면, ARB_SEL 비트는 전혀 변하지 않는다.

- ☞ REQ1이 서비스 되면, ARB SEL 비트는 01b로 변경된다.
- ☞ REQ2가 서비스 되면, ARB_SEL 비트는 10b로 변경된다.
- ☞ REQ3이 서비스 되면, ARB_SEL 비트는 11b로 변경된다.
- ☞ REQ4가 서비스 되면, ARB_SEL 비트는 00b로 변경된다.

인터럽트 컨트롤러 특별 레지스터

인터럽트 컨트롤러 안에는 5개의 컨트롤 레지스터가 들어 있다: 소스 펜딩 레지스터, 인터럽트 모드 레지스터, 마스크 레지스터, 우선순위 레지스터, 인터럽트 펜딩 레지스터. 인터럽트 소스에서 발생되는 모든 인터럽트 요청은 먼저 소스 펜딩 레지스터에 기록된다. 이들은 인터럽트 코드 레지스터에 기초해서 FIQ와 IRQ를 포함해서 2개의 그룹으로 나뉜다. 여러개의 IRQ에 대한 중재 과정은 우선순위 레지스터에 기반한다.

소스 펜딩(SRCPND) 레지스터

SRCPND 레지스터는 인터럽트 소스와 관련해서 32비트로 구성된다. 대음되는 인터럽트 소스가 인터럽트 요청을 발생하려면 각 비트를 1로 설정하고 서비스 될 인터럽트를 기다린다. 따라서, 이 레지스터는 어느 인터럽트 소스가 서비스될 요청을 기다리고 있는지를 나타낸다. SRCPND 레지스터의 각 비트는 INTMASK 레지스터의 비트를 마스킹 하는 것과 상관없이인터럽트 소스에 의해서 자동적으로 설정된다. 추가적으로, SRCPND 레지스터는 인터럽트 컨트롤러의 우선순위 로직에 영향을 받지 않는다.

특수한 인터럽트 소스 용 인터럽트 서비스 루틴에서, SRCPND 레지스터의 대응되는 비트는 같은 소스에서 발생되는 인터럽트 요청을 얻기 위해서 클리어 되어야 한다. 비트를 클리어 하지 않고 ISR에서 복귀하게 되면, 인터럽트 컨트롤러는 또 다른 인터럽트가 같은 소스에서 오는 것처럼 동작하게 된다. 다른 말로 하면, SRCPND 레지스터의 특별한 비트가 1로설정되면, 항상 서비스될 때까지 기다리는 유효한 인터럽트 요청으로 간주된다.

대응되는 비트를 클리어 할 시간은 사용자의 요구에 따라서 달라진다. 같은 소스에서 또다른 유효한 요청을 원한다면, 먼저 대응되는 비트를 클리어 하고, 인터럽트를 인에이블 한다.

이 레지스터에 데이터를 기록해서 SRCPND 레지스터의 특별한 비트를 클리어 할 수 있다. 데이터 안에 1로 설정한 것에 대응해서 SRCPND의 비트 위치만을 클리어 한다. 비트 위치는 데이터 안에 0으로 설정된 것과 대응된다.

레지스터	어드레스	R/W	설 명	리셋 값
			인터럽트 요청 상태를 가리킨다.	
CDCDND	074400000	D/W	0 = 인터럽트가 요청되지 않는다.	00000000
SRCPND	0X4A000000	R/W	1 = 인터럽트 소스가 인터럽트 요청을	0x00000000
			동작시킨다.	

SRCPND	비트	설 명	초기 상태
INT_ADC	[31]	0 = 요청 안 함, 1 = 요청 함	0
INT_RTC	[30]	0 = 요청 안 함, 1 = 요청 함	0
INT_SPI1	[29]	0 = 요청 안 함, 1 = 요청 함	0
INT_UART0	[28]	0 = 요청 안 함, 1 = 요청 함	0
INT_IIC	[27]	0 = 요청 안 함, 1 = 요청 함	0
INT_USBH	[26]	0 = 요청 안 함, 1 = 요청 함	0
INT_USBD	[25]	0 = 요청 안 함, 1 = 요청 함	0
Reserved	[24]	사용 안 함	0
INT_UART1	[23]	0 = 요청 안 함, 1 = 요청 함	0
INT_SPI0	[22]	0 = 요청 안 함, 1 = 요청 함	0
INT_SDI	[21]	0 = 요청 안 함, 1 = 요청 함	0
INT_DMA3	[20]	0 = 요청 안 함, 1 = 요청 함	0
INT_DMA2	[19]	0 = 요청 안 함, 1 = 요청 함	0
INT_DMA1	[18]	0 = 요청 안 함, 1 = 요청 함	0
INT_DMA0	[17]	0 = 요청 안 함, 1 = 요청 함	0
INT_LCD	[16]	0 = 요청 안 함, 1 = 요청 함	0
INT_UART2	[15]	0 = 요청 안 함, 1 = 요청 함	0
INT_TIMER4	[14]	0 = 요청 안 함, 1 = 요청 함	0
INT_TIMER3	[13]	0 = 요청 안 함, 1 = 요청 함	0
INT_TIMER2	[12]	0 = 요청 안 함, 1 = 요청 함	0
INT_TIMER1	[11]	0 = 요청 안 함, 1 = 요청 함	0
INT_TIMER0	[10]	0 = 요청 안 함, 1 = 요청 함	0
INT_WDT	[9]	0 = 요청 안 함, 1 = 요청 함	0
INT_TICK	[8]	0 = 요청 안 함, 1 = 요청 함	0
nBATT_FLT	[7]	0 = 요청 안 함, 1 = 요청 함	0
Reserved	[6]	사용 안함	0
EINT8_23	[5]	0 = 요청 안 함, 1 = 요청 함	0
EINT4_7	[4]	0 = 요청 안 함, 1 = 요청 함	0
EINT3	[3]	0 = 요청 안 함, 1 = 요청 함	0
EINT2	[2]	0 = 요청 안 함, 1 = 요청 함	0
EINT1	[1]	0 = 요청 안 함, 1 = 요청 함	0
EINT0	[0]	0 = 요청 안 함, 1 = 요청 함	0

인터럽트 모드(INTMOD) 레지스터

이 레지스터는 인터럽트 소스와 관련된 각각 32비트로 구성된다. 특별한 비트가 1로 설정되면, 대응되는 인터럽트는 FIQ 모드에서 실행된다. 그렇지 않으면, IRQ 모드에서 실행된다. 오직 1개의 인터럽트 소스가 인터럽트 컨트롤러의 FIQ 모드에서 서비스 될 수 있음을 기억해야 한다(FIQ 모드는 오직 긴급한 인터럽트로만 사용해야 한다). 즉, INTMOD의 1비트만 1로 설정된다.

레지스터	어드레스	R/W	설 명	리셋 값
INTMOD	0X4A000004	R/W	인터럽트 모드 레지스터	0x00000000
INTIMOD	074700004	10/ 10	0 = IRQ 모드 1 = FIQ 모드	0.00000000

주의할 점: 인터럽트 모드가 INtMOD 레지스터의 FIQ 모드로 설정되면, FIQ 인터럽트는 INTPND 레지스터와 INTOFFSET 레지스터에 영향을 미치지 않는다. 이러한 경우에, 2개의 레지스터는 IRQ 모드 인터럽트 소스에 서만 유효하다.

INTMOD	비트		설 명	초기 상태
INT_ADC	[31]	0 = IRQ,	1 = FIQ	0
INT_RTC	[30]	0 = IRQ,	1 = FIQ	0
INT_SPI1	[29]	0 = IRQ,	1 = FIQ	0
INT_UART0	[28]	0 = IRQ,	1 = FIQ	0
INT_IIC	[27]	0 = IRQ,	1 = FIQ	0
INT_USBH	[26]	0 = IRQ,	1 = FIQ	0
INT_USBD	[25]	0 = IRQ,	1 = FIQ	0
Reserved	[24]	사용 안 함		0
INT_UART1	[23]	0 = IRQ,	1 = FIQ	0
INT_SPI0	[22]	0 = IRQ,	1 = FIQ	0
INT_SDI	[21]	0 = IRQ,	1 = FIQ	0
INT_DMA3	[20]	0 = IRQ,	1 = FIQ	0
INT_DMA2	[19]	0 = IRQ,	1 = FIQ	0
INT_DMA1	[18]	0 = IRQ,	1 = FIQ	0
INT_DMA0	[17]	0 = IRQ,	1 = FIQ	0
INT_LCD	[16]	0 = IRQ,	1 = FIQ	0
INT_UART2	[15]	0 = IRQ,	1 = FIQ	0
INT_TIMER4	[14]	0 = IRQ,	1 = FIQ	0
INT_TIMER3	[13]	0 = IRQ,	1 = FIQ	0
INT_TIMER2	[12]	0 = IRQ,	1 = FIQ	0
INT_TIMER1	[11]	0 = IRQ,	1 = FIQ	0
INT_TIMER0	[10]	0 = IRQ,	1 = FIQ	0
INT_WDT	[9]	0 = IRQ,	1 = FIQ	0
INT_TICK	[8]	0 = IRQ,	1 = FIQ	0
nBATT_FLT	[7]	0 = IRQ,	1 = FIQ	0
Reserved	[6]	사용 안함		0
EINT8_23	[5]	0 = IRQ,	1 = FIQ	0
EINT4_7	[4]	0 = IRQ,	1 = FIQ	0
EINT3	[3]	0 = IRQ,	1 = FIQ	0
EINT2	[2]	0 = IRQ,	1 = FIQ	0
EINT1	[1]	0 = IRQ,	1 = FIQ	0
EINT0	[0]	0 = IRQ,	1 = FIQ	0

인터럽트 마스크(INTMSK) 레지스터

이 레지스터는 인터럽트 소스와 관련해서 32비트를 가진다. 특별한 비트를 1로 설정하면, CPU는 대응되는 인터럽트 소스로부터 인터럽트 요청을 서비스 하지 않는다. 마스크 비트가 0이면, 인터럽트 요청이 서비스된다.

레지:	스터	어드레스	R/W	설 명	리셋 값
				어느 인터럽트 소스가 마스크 될 것인가를 결정	
				한다. 마스크 된 인터럽트 소스는 서비스 되지 않	
INTN	MSK	0X4A000008	R/W	는다.	0xFFFFFFFF
				0 = 인터럽트 서비스가 가능	
				1 = 인터럽트 서비스가 마스크	

INTMSK	비트	설 명	초기 상태
INT_ADC	[31]	0 = 서비스 가능, 1 = 마스크	1
INT_RTC	[30]	0 = 서비스 가능, 1 = 마스크	1
INT_SPI1	[29]	0 = 서비스 가능, 1 = 마스크	1
INT_UART0	[28]	0 = 서비스 가능, 1 = 마스크	1
INT_IIC	[27]	0 = 서비스 가능, 1 = 마스크	1
INT_USBH	[26]	0 = 서비스 가능, 1 = 마스크	1
INT_USBD	[25]	0 = 서비스 가능, 1 = 마스크	1
Reserved	[24]	사용 안 함	1
INT_UART1	[23]	0 = 서비스 가능, 1 = 마스크	1
INT_SPI0	[22]	0 = 서비스 가능, 1 = 마스크	1
INT_SDI	[21]	0 = 서비스 가능, 1 = 마스크	1
INT_DMA3	[20]	0 = 서비스 가능, 1 = 마스크	1
INT_DMA2	[19]	0 = 서비스 가능, 1 = 마스크	1
INT_DMA1	[18]	0 = 서비스 가능, 1 = 마스크	1
INT_DMA0	[17]	0 = 서비스 가능, 1 = 마스크	1
INT_LCD	[16]	0 = 서비스 가능, 1 = 마스크	1
INT_UART2	[15]	0 = 서비스 가능, 1 = 마스크	1
INT_TIMER4	[14]	0 = 서비스 가능, 1 = 마스크	1
INT_TIMER3	[13]	0 = 서비스 가능, 1 = 마스크	1
INT_TIMER2	[12]	0 = 서비스 가능, 1 = 마스크	1
INT_TIMER1	[11]	0 = 서비스 가능, 1 = 마스크	1
INT_TIMER0	[10]	0 = 서비스 가능, 1 = 마스크	1
INT_WDT	[9]	0 = 서비스 가능, 1 = 마스크	1
INT_TICK	[8]	0 = 서비스 가능, 1 = 마스크	1
nBATT_FLT	[7]	0 = 서비스 가능, 1 = 마스크	1
Reserved	[6]	사용 안함	1
EINT8_23	[5]	0 = 서비스 가능, 1 = 마스크	1
EINT4_7	[4]	0 = 서비스 가능, 1 = 마스크	1
EINT3	[3]	0 = 서비스 가능, 1 = 마스크	1
EINT2	[2]	0 = 서비스 가능, 1 = 마스크	1
EINT1	[1]	0 = 서비스 가능, 1 = 마스크	1
EINT0	[0]	0 = 서비스 가능, 1 = 마스크	1

우선순위 레지스터(PRIORITY)

레지스터	어드레스	R/W	설 명	리셋 값
PRIORITY	0X4A00000C	R/W	IRQ 우선순위 컨트롤 레지스터	0x7F

우선 순위	비트	설 명	초기 상태
		중재자 6 그룹 우선순위 설정	
ARB_SEL6	[20:19]	00 = REQ 0 - 1 - 2 - 3 - 4 - 5 $01 = REQ 0 - 2 - 3 - 4 - 1 - 5$	0
		10 = REQ 0 - 3 - 4 - 1 - 2 - 5 $11 = REQ 0 - 4 - 1 - 2 - 3 - 5$	
		중재자 5 그룹 우선순위 설정	
ARB_SEL5	[18:17]	00 = REQ 1 - 2 - 3 - 4 $01 = REQ 2 - 3 - 4 - 1$	0
		10 = REQ 3 - 4 - 1 - 2 $11 = REQ 4 - 1 - 2 - 3$	
		중재자 4 그룹 우선순위 설정	
ARB_SEL4	[16:15]	00 = REQ 0 - 1 - 2 - 3 - 4 - 5 $01 = REQ 0 - 2 - 3 - 4 - 1 - 5$	0
		$10 = \text{REQ } 0 - 3 - 4 - 1 - 2 - 5 \qquad 11 = \text{REQ } 0 - 4 - 1 - 2 - 3 - 5$	
4.D.D. GDT 6	[4 4 4 0]	중재자 3 그룹 우선순위 설정	
ARB_SEL3	[14:13]	00 = REQ 0 - 1 - 2 - 3 - 4 - 5 $01 = REQ 0 - 2 - 3 - 4 - 1 - 5$	0
		10 = REQ 0-3-4-1-2-5 11 = REQ 0-4-1-2-3-5 중재자 2 그룹 우선순위 설정	
ADD CELO	[10:11]		0
ARB_SEL2	[12:11]	00 = REQ 0 - 1 - 2 - 3 - 4 - 5 $01 = REQ 0 - 2 - 3 - 4 - 1 - 5$	0
		10 = REQ 0-3-4-1-2-5 11 = REQ 0-4-1-2-3-5 중재자 1 그룹 우선순위 설정	
ARB_SEL1	[10:9]	00 = REQ 0 - 1 - 2 - 3 - 4 - 5 $01 = REQ 0 - 2 - 3 - 4 - 1 - 5$	0
ARD_SEL1	[10.3]	$\begin{array}{cccccccccccccccccccccccccccccccccccc$	0
		중재자 0 그룹 우선순위 설정	
ARB_SEL0	[8:7]	00 = REQ 1 - 2 - 3 - 4 $01 = REQ 2 - 3 - 4 - 1$	0
	[]	10 = REQ 3 - 4 - 1 - 2 $11 = REQ 4 - 1 - 2 - 3$	-
		중재자 6 그룹 운선순위 회전 인에이블	
ARB_MODE6	[6]	0 = 우선순위가 회전하지 않음,	1
		1 = 우선순위 회전 인에이블	
		중재자 5 그룹 운선순위 회전 인에이블	
ARB_MODE5	[5]	0 = 우선순위가 회전하지 않음,	1
		1 = 우선순위 회전 인에이블	
		중재자 4 그룹 운선순위 회전 인에이블	
ARB_MODE4	[4]	0 = 우선순위가 회전하지 않음,	1
		1 = 우선순위 회전 인에이블	
	F . 7	중재자 3 그룹 운선순위 회전 인에이블	
ARB_MODE3	[3]	0 = 우선순위가 회전하지 않음,	1
		1 = 우선순위 회전 인에이블 중재자 2 그룹 운선순위 회전 인에이블	
ADD MODEO	[0]		1
ARB_MODE2	[2]	0 = 우선순위가 회전하지 않음,	1
		1 = 우선순위 회전 인에이블 중재자 1 그룹 운선순위 회전 인에이블	
ARB_MODE1	[1]	0 = 우선순위가 회전하지 않음,	1
AKD_MODET	[1]	0 - 구선군기가 외선아시 ᆭ듬,	1
		- 구선단위 최선 단에이들 중재자 0 그룹 운선순위 회전 인에이블	
ARB_MODE0	[0]	0 = 우선순위가 회전하지 않음.	1
	[]	1 = 우선순위 회전 인에이블	-
	l	- 16611-166116	

인터럽트 펜딩(INTPND) 레지스터

인터럽트 펜딩 레지스터의 32비트는 서비스될 인터럽트를 마스크하지 않고 기다리는 대응되는 인터럽트 요청을 나타낸다. INTPND 레지스터가 우선순위 로직 다음에 위치하기 때문

에, 오직 1비트만 1로 설정되며, 인터럽트 요청이 IRQ를 CPU에 발생시킨다. IRQ 용 인터럽 트 서비스 루틴에서, 32개의 소스 중에서 어느 인터럽트 소스가 서비스 될 것인지를 결정하기 위해서 이 레지스터를 읽으면 된다.

SRCPND 레지스터와 마찬가지로, 이 레지스터는 SRCPND 레지스터를 클리어 하고 난 후에 인터럽트 서비스 루틴에서 클리어 되어야 한다. 이 레지스터에 데이터를 기록해서 INTPND 레지스터의 특별한 비트를 클리어 할 수 있다. 데이터에 1을 셋팅해서 대응되는 INTPND 레지스터의 비트 위치만 클리어 한다. 이에 대응되는 비트 위치는 0으로 설정한다.

레지스터	어드레스	R/W	설 명	리셋 값
			인터럽트 요청 상태를 나타낸다.	
INTPND	0X4A000010	R/W	0 = 인터럽트가 요청되지 않았다.	0x00000000
			1 = 인터럽트 소스가 인터럽트 요청을 하였다.	

	-3		- 1 .1 .1
INTPND	비트	설 명	초기 상태
INT_ADC	[31]	0 = 요청 안 함, 1 = 요청 함	0
INT_RTC	[30]	0 = 요청 안 함, 1 = 요청 함	0
INT_SPI1	[29]	0 = 요청 안 함, 1 = 요청 함	0
INT_UART0	[28]	0 = 요청 안 함, 1 = 요청 함	0
INT_IIC	[27]	0 = 요청 안 함, 1 = 요청 함	0
INT_USBH	[26]	0 = 요청 안 함, 1 = 요청 함	0
INT_USBD	[25]	0 = 요청 안 함, 1 = 요청 함	0
Reserved	[24]	사용 안 함	0
INT_UART1	[23]	0 = 요청 안 함, 1 = 요청 함	0
INT_SPI0	[22]	0 = 요청 안 함, 1 = 요청 함	0
INT_SDI	[21]	0 = 요청 안 함, 1 = 요청 함	0
INT_DMA3	[20]	0 = 요청 안 함, 1 = 요청 함	0
INT_DMA2	[19]	0 = 요청 안 함, 1 = 요청 함	0
INT_DMA1	[18]	0 = 요청 안 함, 1 = 요청 함	0
INT_DMA0	[17]	0 = 요청 안 함, 1 = 요청 함	0
INT_LCD	[16]	0 = 요청 안 함, 1 = 요청 함	0
INT_UART2	[15]	0 = 요청 안 함, 1 = 요청 함	0
INT_TIMER4	[14]	0 = 요청 안 함, 1 = 요청 함	0
INT_TIMER3	[13]	0 = 요청 안 함, 1 = 요청 함	0
INT_TIMER2	[12]	0 = 요청 안 함, 1 = 요청 함	0
INT_TIMER1	[11]	0 = 요청 안 함, 1 = 요청 함	0
INT_TIMER0	[10]	0 = 요청 안 함, 1 = 요청 함	0
INT_WDT	[9]	0 = 요청 안 함, 1 = 요청 함	0
INT_TICK	[8]	0 = 요청 안 함, 1 = 요청 함	0
nBATT_FLT	[7]	0 = 요청 안 함, 1 = 요청 함	0
Reserved	[6]	사용 안함	0
EINT8_23	[5]	0 = 요청 안 함, 1 = 요청 함	0
EINT4_7	[4]	0 = 요청 안 함, 1 = 요청 함	0
EINT3	[3]	0 = 요청 안 함, 1 = 요청 함	0
EINT2	[2]	0 = 요청 안 함, 1 = 요청 함	0
EINT1	[1]	0 = 요청 안 함, 1 = 요청 함	0
EINT0	[0]	0 = 요청 안 함, 1 = 요청 함	0

주의할 점: FIQ 모드 인터럽트가 발생되면, INTPND의 대응되는 비트는 INTPND 레지스터가 IRQ 모드의 인터럽트로만 유용할 때 온되지 않을 것이다.

인터럽트 옵셋(INTOFFSET) 레지스터

인터럽트 옵셋 레지스터의 값은 INTPND 레지스터에 IRQ 모드의 어떤 인터럽트 요청이 있을것인지를 나타낸다. 이 비트는 SRCPND와 INTPND를 클리어 해서 자동적으로 클리어 될수 있다.

레지스터	어드레스	R/W	설 명	리셋 값
INTOFFSET	0X4A000014	R	IRQ 인터럽트 요청 소스를 나타낸다.	0x00000000

INT 소스	옵셋 값	INT 소스	옵셋 값
INT_ADC	31	INT_UART2	15
INT_RTC	30	INT_TIMER4	14
INT_SPI1	29	INT_TIMER3	13
INT_UART0	28	INT_TIMER2	12
INT_IIC	27	INT_TIMER1	11
INT_USBH	26	INT_TIMER0	10
INT_USBD	25	INT_WDT	9
Reserved	24	INT_TICK	8
INT_UART1	23	nBATT_FLT	7
INT_SPI0	22	Reserved	6
INT_SDI	21	EINT8_23	5
INT_DMA3	20	EINT4_7	4
INT_DMA2	19	EINT3	3
INT_DMA1	18	EINT2	2
INT_DMA0	17	EINT1	1
INT_LCD	16	EINT0	0

주의할 점 : FIQ 모드 인터럽트는 레지스터가 IRQ 모드 인터럽트용으로만 사용될 때 INTOFFSET 레지스터에 영향을 미치지 않는다.

서브 소스 펜딩(SUBSRCPND) 레지스터

이 레지스터에 데이터를 기록해서 SUBSRCPND 레지스터의 특별 비트를 클리어 한다. 데이터에 1을 셋팅해서 대응되는 SUBSRCPND 레지스터의 비트 위치를 클리어 한다. 이에 대응되는 비트 위치는 데이터 안에 0으로 설정된다.

레지스터	어드레스	R/W	설 명	리셋 값
			인터럽트 요청 상태를 나타낸다.	
SUBSRCPND	0X4A000018	R/W	0 = 인터럽트가 요청되지 않았다.	0x00000000
			1 = 인터럽트 소스가 인터럽트 요청을 하였다.	

SUBSRCPND	비트	설 명	초기 상태
Reserved	[31:11]	사용 안 함	0
INT_ADC	[10]	0 = 요청 안 함, 1 = 요청 함	0
INT_TC	[9]	0 = 요청 안 함, 1 = 요청 함	0
INT_ERR2	[8]	0 = 요청 안 함, 1 = 요청 함	0
INT_TXD2	[7]	0 = 요청 안 함, 1 = 요청 함	0
INT_RXD2	[6]	0 = 요청 안 함, 1 = 요청 함	0
INT_ERR1	[5]	0 = 요청 안 함, 1 = 요청 함	0
INT_TXD1	[4]	0 = 요청 안 함, 1 = 요청 함	0
INT_RXD1	[3]	0 = 요청 안 함, 1 = 요청 함	0
INT_ERR0	[2]	0 = 요청 안 함, 1 = 요청 함	0
INT_TXD0	[1]	0 = 요청 안 함, 1 = 요청 함	0
INT_RXD0	[0]	0 = 요청 안 함, 1 = 요청 함	0

인터럽트 서브 마스크(INtSUBMSK) 레지스터

이 레지스터는 인터럽트 소스와 관련해서 11비트를 갖는다. 특별한 비트를 1로 설정하면, 대응되는 인터럽트 소스로부터의 인터럽트 요청이 CPU에 의해서 서비스 되지 않는다. 마스크 비트가 0이면, 인터럽트 요청이 서비스 된다.

레지스터	어드레스	R/W	설 명	리셋 값
INTSUBMSK 0X4A00001C			어느 인터럽트 소스가 마스크 되는 지를 결정한	
	R/W	다.	0.700	
		0 = 인터럽트 서비스 가능	0x7FF	
		1 = 인터럽트 서비스 마스크		

INTSUBMSK	비트	설 명	초기 상태
Reserved	[31:11]	사용 안 함	0
INT_ADC	[10]	0 = 서비스 가능, 1 = 마스크	1
INT_TC	[9]	0 = 서비스 가능, 1 = 마스크	1
INT_ERR2	[8]	0 = 서비스 가능, 1 = 마스크	1
INT_TXD2	[7]	0 = 서비스 가능, 1 = 마스크	1
INT_RXD2	[6]	0 = 서비스 가능, 1 = 마스크	1
INT_ERR1	[5]	0 = 서비스 가능, 1 = 마스크	1
INT_TXD1	[4]	0 = 서비스 가능, 1 = 마스크	1
INT_RXD1	[3]	0 = 서비스 가능, 1 = 마스크	1
INT_ERR0	[2]	0 = 서비스 가능, 1 = 마스크	1
INT_TXD0	[1]	0 = 서비스 가능, 1 = 마스크	1
INT_RXD0	[0]	0 = 서비스 가능, 1 = 마스크	1