

周爽

求职意向

FPGA 工程师

出生年月：00 年 8 月

籍贯：重庆

手机：19936095980

邮箱：shuangzhou163@gmail.com



教育背景

毕业时间：2023.07

毕业院校：重庆交通大学

专业：物联网工程

主修课程：Verilog 程序设计、嵌入式原理、单片机开发、数电模电、通信原理等

实习经历

工作时间：2022.8 至今

公司名称：湖北视拓光电科技有限公司

职位名称：FPGA 开发工程师

- 参与项目需求分析、编写概要设计、详细设计文档。
- 根据项目具体要求，承担各种图像处理算法 Verilog 实现任务，并编写仿真文件进行仿真。
- 根据项目需要，编写各种外部设备驱动，解决开发过程中遇到的时序问题。
- 完成上级分配的其他工作任务并解决系统开发、运行中出现的各种问题。

项目经验

项目名称：基于 FPGA 的红外图像处理系统

项目简介：该系统主要通过相关红外图像处理算法对红外探测器采集的数据进行处理，处理完的数据保存在 SRAM 中。后续可以通过 WiFi 器件将图像数据传输到手机 APP 中进行实时展示，或者是传输到 OLED 屏幕上。传感器型号：海康威视 H3812C1SD。FPGA 型号：Xilinx XC7S50(复旦微 FMK50)

开发内容：

传感器驱动模块、相关算法模块设计、SRAM 控制模块、菜单控制模块（采用 Microblaze）、OLED 驱动模块、图像格式转换及 WiFi 传输模块。

专业技能

- 熟练掌握 Verilog HDL、C，熟悉 VHDL 和 System Verilog，具有扎实的编程基础和良好的编程习惯。
- 熟练使用 Viddo、Quartus II 和 Modelsim 开发环境以及 Signaltap 和 ILA 在线调试工具。
- 掌握常用存储器件接口模块的逻辑设计，如 DDR、SDRAM、SRAM、FIFO 等。
- 有丰富的板级调试经验，熟练使用示波器、万用表、逻辑分析仪等仪器进行分析。
- 熟悉时序分析、时序约束等相关理论与方法。
- 英语水平 CET-六，能够熟练阅读各类芯片手册，能够和客户进行简单的口语沟通。

自我评价

- 有较强的学习和动手能力，做事踏实认真、责任心强，善于总结和思考。
- 乐于钻研，勤于动手，勇于挑战，对 FPGA 开发具有浓厚兴趣。
- 富有责任心和团队协作精神，具有充满激情的工作态度。