

MARQUESINA COMBINACIONAL

Hernández Castellanos César Uriel

Centro de Investigación en Computación
Instituto Politécnico Nacional, México
uuriel12009u@gmail.com

Resumen: En el presente informe se diseña e implementa un circuito con la capacidad de emular una marquesina combinacional por medio de un conjunto de entradas que representarán los códigos de las letras y una entrada que indica la posición de nuestra marquesina.

Palabras Clave: Circuitos combinacionales, Diseño digital, VHDL, Verilog.

1. Introducción.

1.1. Electrónica digital

El gran desarrollo experimentado por la electrónica en los últimos años ha propiciado que la mayoría de los equipos actuales funcionen con sistemas digitales. Un sistema digital se caracteriza por utilizar señales discretas, es decir, señales que toman un número finito de valores en cierto intervalo de tiempo.

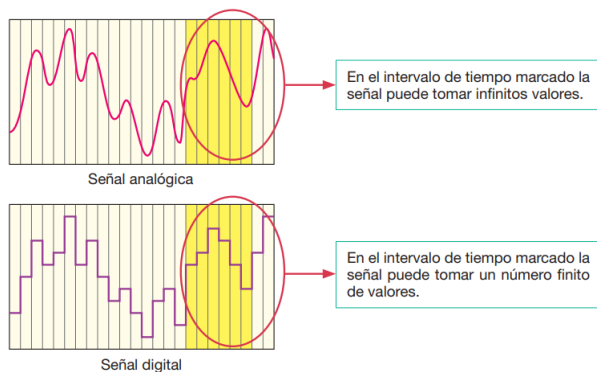


Figura 1: Comparativa gráfica de dos señales

En la figura 1 es posible apreciar que la señal inferior corresponde a la digitalización de la señal analógica, y contiene información suficiente para poder reconstruir la señal digital.

Todas las telecomunicaciones modernas (Internet, telefonía, móvil, etc) están basadas en el uso de este tipo de sistemas.

Son múltiples las razones que han favorecido el uso extensivo de los sistemas digitales, entre ellas: Mayor fiabilidad, disposición de soporte matemático, dominio de las tecnologías de fabricación y una amplia distribución comercial.

1.2. Circuito combinacional

De manera genérica podemos decir que los circuitos combinacionales son aquellos en los que una serie de variables X_i , definen una serie de funciones Z_j . Las principales restricciones que caracterizan el comportamiento funcional son las siguientes:

1. Cada combinación de valores de X_i define un sólo valor de Z_j
2. Los valores de Z_j sólo pueden cambiar cuando cambian los valores de X_i

La Figura 1 muestra un bloque combinacional genérico.

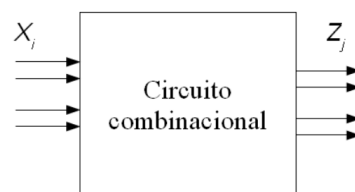


Figura 2: Circuito combinacional

2. Descripción del problema.

Implementar un diseño digital con la capacidad de desplegar mensajes de un máximo de cinco caracteres en un espacio de ocho displays.

Realizando el control de la posición por medio de una entrada de datos.

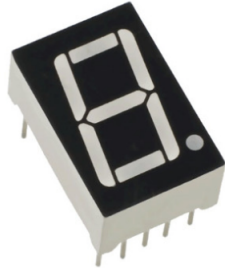


Figura 3: Display de siete segmentos

3. Descripción de la solución.

Con la finalidad de dar solución a la problemática anterior se propuso definir las siguientes entradas y salidas de nuestro diseño digital.

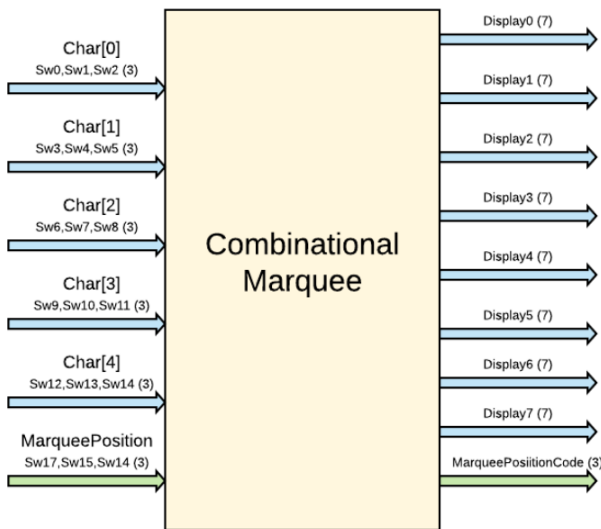


Figura 4: Diagrama a bloques

Nuestro diseño digital cuenta con un conjunto de buses de entrada en los cuales será posible ingresar los códigos de las caracteres a desplegar en los displays los cuales son nuestros buses de salida.

Además se contempla un bus de entrada que indicará la posición de nuestra marquesina, así co-

mo un bus de salida de 8 bits el cual activará o desactivará los display pertinentes.

A un nivel más interno se decidió colocar un decodificar por cada bus de entrada de código como se muestra a continuación.

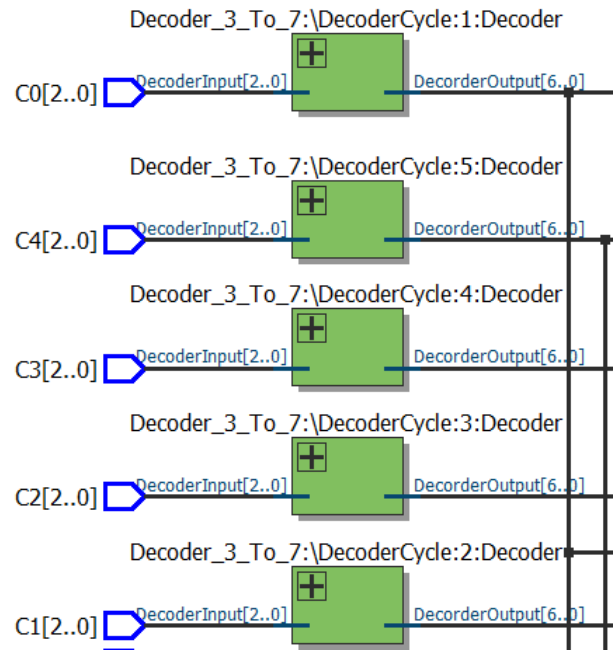


Figura 5: Decodificadores para los códigos

Una vez que se obtuvo la decodificación de los códigos se procedió a implementar diferentes multiplexores que nos auxilian a crear el efecto de marquesina.

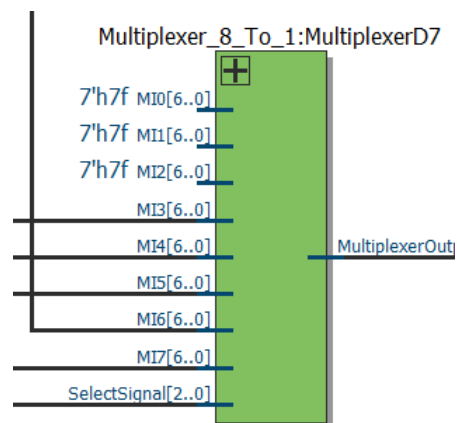


Figura 6: Decodificadores para los códigos

La figura anterior muestra uno de los multiplexores empleados.

Dichos multiplexores reciben como entradas un conjunto de buses provenientes de la etapa de decodificación.

En el primer decodificador las tres primeras entradas son de un bus que representa carácter nulo.

Los siguientes multiplexores tendrán las mismas entradas pero con un corrimiento de tamaño uno en sus entradas.

4. Implementación.

Para mayores detalles de la implementación se puede consultar el siguiente [repositorio de github](#)

5. Simulación.

Con el propósito de tener una mayor legibilidad se procedió a vaciar los resultados de la simulación en la tabla siguiente.

Message	Marquee Position	Output
FPGAA	000	56,24,32,8,8,127,127,127
FPGAA	001	127,56,24,32,8,8,127,127
FPGAA	010	127,127,56,24,32,8,8,127
FPGAA	011	127,127,127,56,24,32,8,8
FPGAA	100	8,127,127,127,56,24,32,8
FPGAA	101	8,8,127,127,127,56,24,32
FPGAA	110	32,8,8,127,127,127,56,24
FPGAA	111	24,32,8,8,127,127,127,56

Figura 7: Tabla de resultados

8. Anexo.

Code	Display 0	Display 1	Display 2	Display 3	Display 4	Display 5	Display 6	Display 7	MarqueePositionCode	EnableDisplays
000001010011011	56	127			8		32	24		
	24	56	127			8		32		
	32	24	56	127			8			
	8	32	24	56	127			8		
	8		32	24	56	127				
	127	8		32	24	56	127			
	127		8		32	24	56	127		
	127			8		32	24	56		
	0	1	2	3	4	5	6	7		
00000111	10000011	11000001	11100000	01110000	00111000	00011100	00001110			

Figura 8: Simulación del circuito final

6. Conclusiones.

1. La lógica digital es una herramienta fundamental para la solución de problemas diarios, tanto así que nos encontramos rodeados de sus aplicaciones.
2. Una señal digital se caracteriza por utilizar señales discretas.
3. Analizar un circuito combinacional consiste en obtener la función de salida a partir de las entradas y las puertas a las que se encuentran conectadas.
4. Cada combinación de valores nos generará una salida en nuestro circuito combinacional.
5. El diseño digital a nivel de componentes resulta ventajoso cuando se desea implementar circuitos más complejos.

7. Referencias.

- [1] Bosque Pérez, G. and Fernández Rodríguez, P. (2016). Principios de Diseño de Sistemas Digitales. 1st ed. Vitoria: Euskal, p.89.
- [2] Couch II, L. (2011). Sistemas de comunicación digitales y analógicos. Pearson Educación de México S.A. de C.V.