

**Escuela de Ingeniería en Electrónica**

**Laboratorio de Diseño de Sistemas Digitales**

**Bitácora**

**Proyecto:**

Control y programación RTC con Nexys3

**Profesor:**

Alfonso Chacón Rodríguez

**Estudiantes:**

Keylor Mena Venegas

Luis Leon Vega

Luis Merayo Gatica

**Periodo**

II Semestre, 2016

## ***Descripción del problema***

Se debe realizar un controlador para realizar la lectura y escritura del módulo RTC V3023. Los datos del sistema deben poder ser desplegados en un monitor LCD mediante el protocolo VGA. Ante ello, se debe realizar un controlador para el RTC y para la VGA. Asimismo, se deben poder ajustar la hora, activar la alarma y el cronómetro de forma descendente mediante botones e interruptores dispuestos en la FPGA Nexys3.

## ***Introducción al proyecto***

Este proyecto consiste en realizar un controlador de módulos RTC (Real Time Controller), específicamente para el módulo V3023. Este controlador será capaz de escribir y leer dicho módulo para obtener parámetros de reloj, cronómetro y alarma. Asimismo, para poder desplegar la información relevante de los parámetros anteriores, se conectará un monitor LCD mediante el protocolo VGA. Por otro lado, para poder programar y dar instrucciones al circuito, se deberán usar los botones señalados en el instructivo y algunos interruptores. Finalmente, el conjunto es un circuito que permita controlar el módulo y comunicar al usuario mediante los botones y el monitor LCD, donde él podrá recibir la información relevante y poder modificar dicha información.

## ***Objetivo General***

Diseñar un controlador de RTC que permita leerlo y programarlo mediante una interfaz de usuario consistente en botones incorporados dentro de la FPGA (Nexys3) y un monitor comunicado a través del protocolo VGA.

## ***Objetivos Específicos***

- Investigar el funcionamiento del módulo RTC y el protocolo de comunicación del mismo.
- Diseñar un controlador para el módulo RTC, cuyo bus de datos y direcciones estén multiplexados.
- Cumplir con las reglas de temporizado del sistema, en especial, con el protocolo de comunicación del módulo RTC.
- Combinar el controlador de RTC con un controlador VGA para poder desplegar la información del módulo al usuario. Este módulo VGA será adaptado del proyecto anterior.
- Desarrollar un banco de pruebas (testbench) para poder emular el comportamiento del módulo RTC con la finalidad de comprobar el funcionamiento del circuito controlador.

## *Control de eventos*

**Fecha: 30 de Agosto**

**Integrantes:** Luis Leon, Luis Merayo, Keylor Mena

**Hora:** 13:00 - 15:00

**Actividad:**

El profesor explicó el instructivo y expresó las necesidades que deben ser cubiertas durante todo el proyecto. Quedó claro en que se debe desarrollar unidades de control para el proyecto (que se pueden hacer con FSM o Máquinas de Estados Finita) y desarrollar un controlador para obtener datos del RTC y para programarlo.

El reto de este último surge, principalmente, de comunicar el circuito al RTC mediante un bus multiplexado de direcciones y datos (A/D Bus). Se debe crear un control que permita escribir y leer de forma controlada y, con ello, que se pueda seleccionar el hardware para cada caso.

En este día, se hizo una reunión grupal para decidir las tareas de cada miembro, lo cual estableció:

- Luis Leon: Control general del circuito - Controlador VGA
- Luis Merayo: Control del RTC
- Keylor Mena: Encargado de testbench.

No se estableció ninguna aproximación al diseño del proyecto para dar tiempo de que cada miembro pueda estudiar el instructivo y el RTC con calma y de forma individual. Asimismo, se quedó que el día de mañana, esta tarea será efectuada al igual que la distribución de todas las tareas que puede implicar el proyecto.

Sin embargo, se ha decidido usar el control VGA que se ha diseñado en el proyecto anterior para agilizar la tarea del nuevo diseño de proyecto, asumiendo de que se conocen todas las partes de este controlador. Por otro lado, para efectos de la comprensión del nuevo proyecto, se asistió a la tutoría el día anterior, brindando la facilidad de que uno de los miembros conozca el sistema de antemano. Para ello será recomendado ver el enlace de interés al final de esta entrada.

**Enlaces de interés:**

- Documento de la tutoría: <http://bit.ly/2bEI3RZ>
- Datasheet del RTC: <http://bit.ly/2cpNGJa>

**Fecha: 31 de Agosto**

**Integrantes:** Luis Leon

**Hora:** 7:30 - 8:00

**Actividad:**

Se incorporaron los apartados de descripción del problema, introducción al proyecto y los objetivos dentro del documento de control de eventos (bitácora). Esto para seguir el formato de la plantilla proporcionada por el profesor.

**Fecha: 1 de Septiembre**

**Integrantes:** Keylor Mena, Luis Leon, Luis Merayo

**Hora:** 8:00-9:00

**Actividad:**

Se realizó una reunión de todos los miembros del grupo, donde se plasmaron las ideas del control del RTC y se establecieron las comunicaciones entre los módulos principales, donde se destacan

1. Control VGA
2. Control de Usuario
3. Control de Memoria
4. Control de RTC

Como parte del protocolo, se estableció una comunicación entre el control principal (de Memoria) con el control RTC, ilustrado en la siguiente imagen de la Figura 1

Por otro lado, se hizo un acercamiento al diagrama de flujo del módulo de RTC, mostrado en la Figura 2

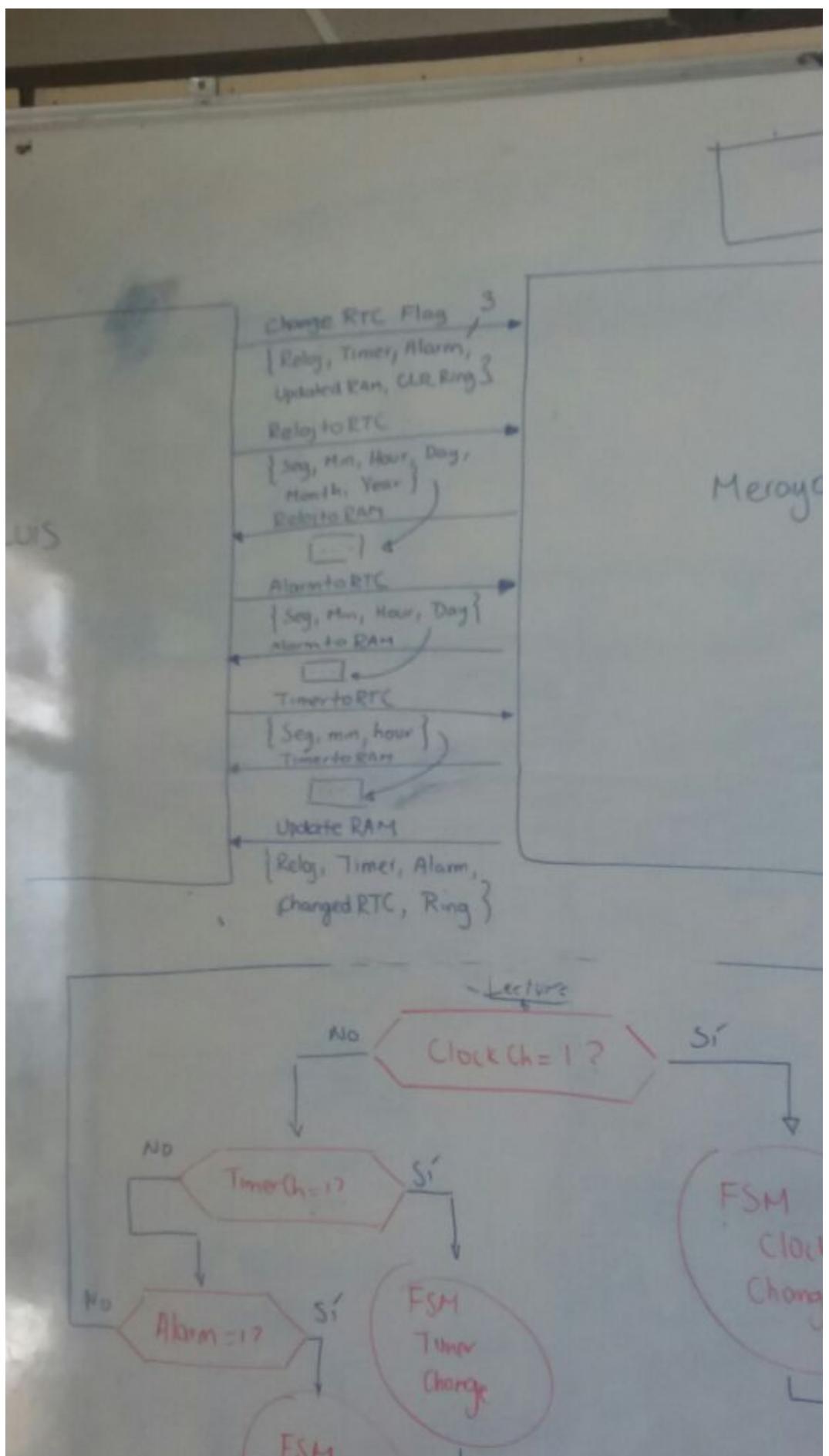


Figura 1: Diagrama de protocolo

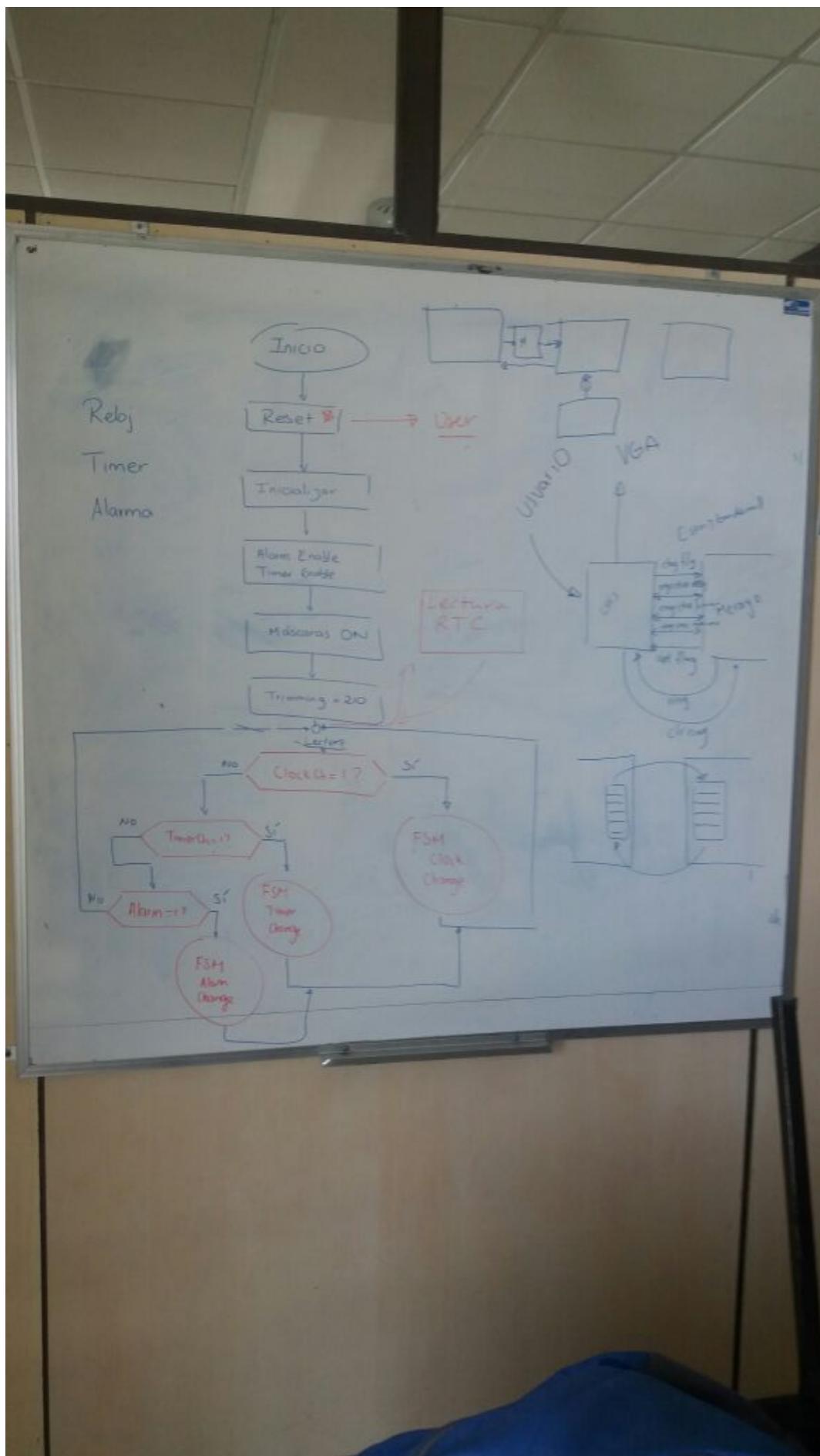


Figura 2: Diagrama de flujo para el control del RTC

**Fecha:** 2 de Septiembre

**Integrantes:** Keylor Mena

**Hora:** —

**Actividad:**

ACTUALIZACION REQUERIDA

**Fecha: 3 de Septiembre**

**Integrantes:** Luis Leon

**Hora:** 13:00 - 16:00

**Actividad:**

Se hizo el diseño del sistema, que incorpora la etapa de control de acceso a la memoria por parte del control de usuario y el RTC. Además, se incorporó el módulo VGA como parte del control de memoria. Esto se puede ver en la figura 3

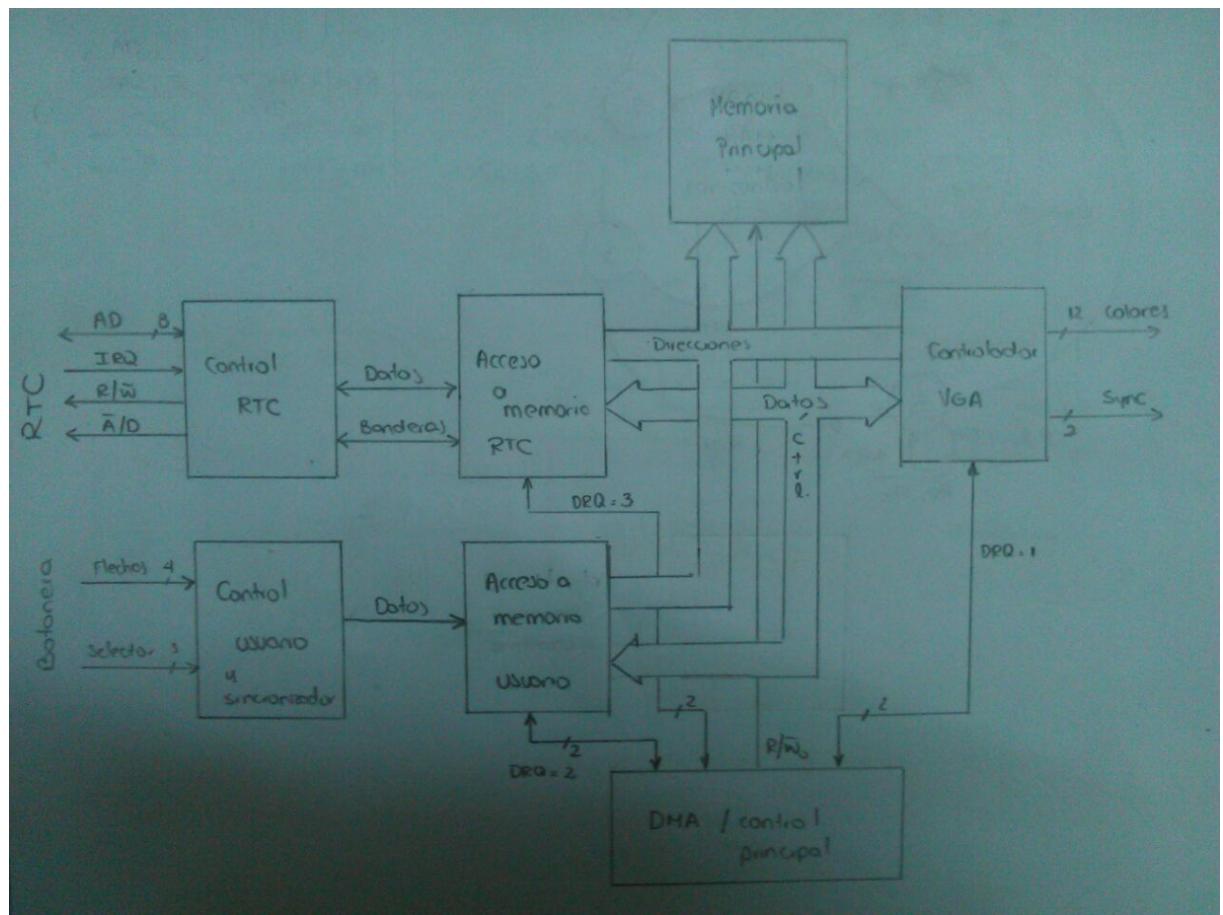


Figura 3: Diagrama general del sistema

En cuanto al acceso a la memoria, esta se regirá por una FSM (máquina de estados), cuyos diseños se presentan en las figuras 4 y 5.

**Enlaces de interés:** <http://bit.ly/2c3durR>

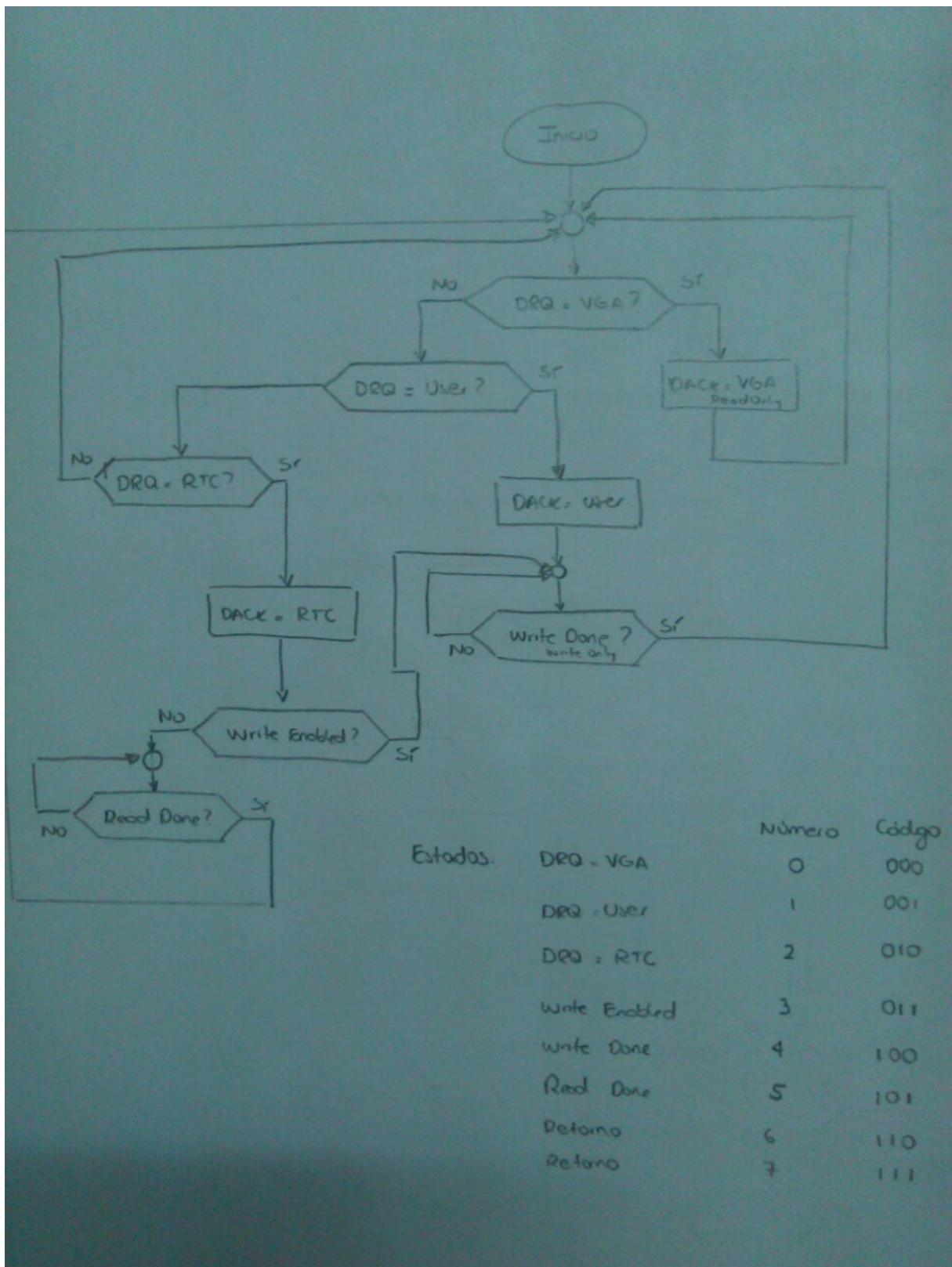


Figura 4: Diagrama de flujo de la máquina de estados principal

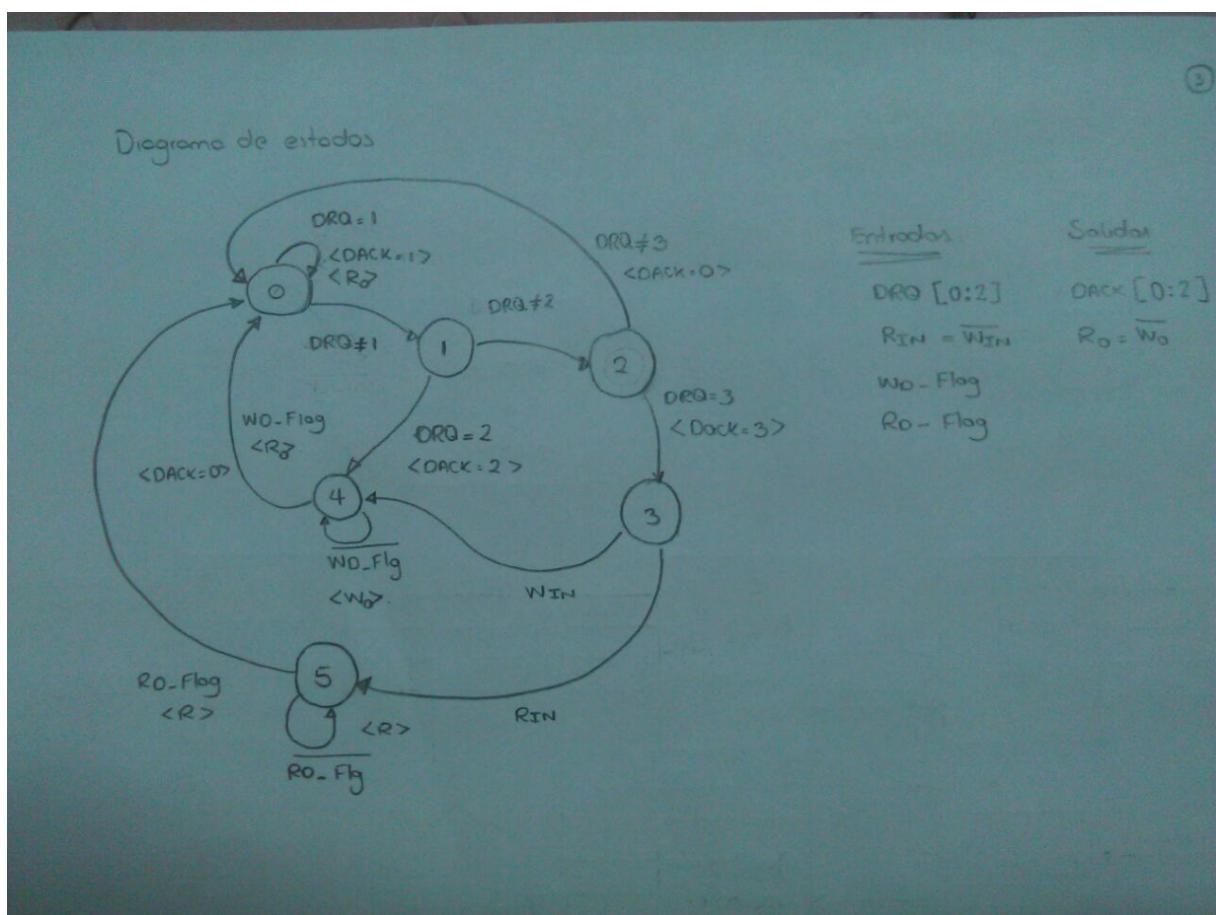


Figura 5: Diagrama de estados de la máquina de estados principal

**Fecha: 5 de Septiembre**

**Integrantes:** Luis Leon

**Hora:** 14:30 - 17:00

**Actividad:**

Se hicieron los diagramas de bloques del control VGA y del control de usuario. Estos diagramas contienen unidades de control y otras subunidades que deben ser descritas, por ello, se hace un pequeño índice de los elaborado el día de hoy.

■ Control VGA:

Diagrama de bloques (Figura 6)

Diagrama de flujo (Figura 7)

Diagrama de bloques direccionamiento (Figura 8)

Diagrama de flujo direccionamiento (Figura 9)

■ Control de Usuario:

Diagrama de bloques (Figura 10)

Diagrama de flujo (Figura 11)

Finalmente, por algunos problemas de salud, se ha decidido colaborar en la parte de implementación del código en Verilog y al diseño del control VGA. Se expondrá a los compañeros la situación y, por otro lado, se aclararán algunos aspectos de memoria que deben ser discutidos para que haya armonía en la implementación.

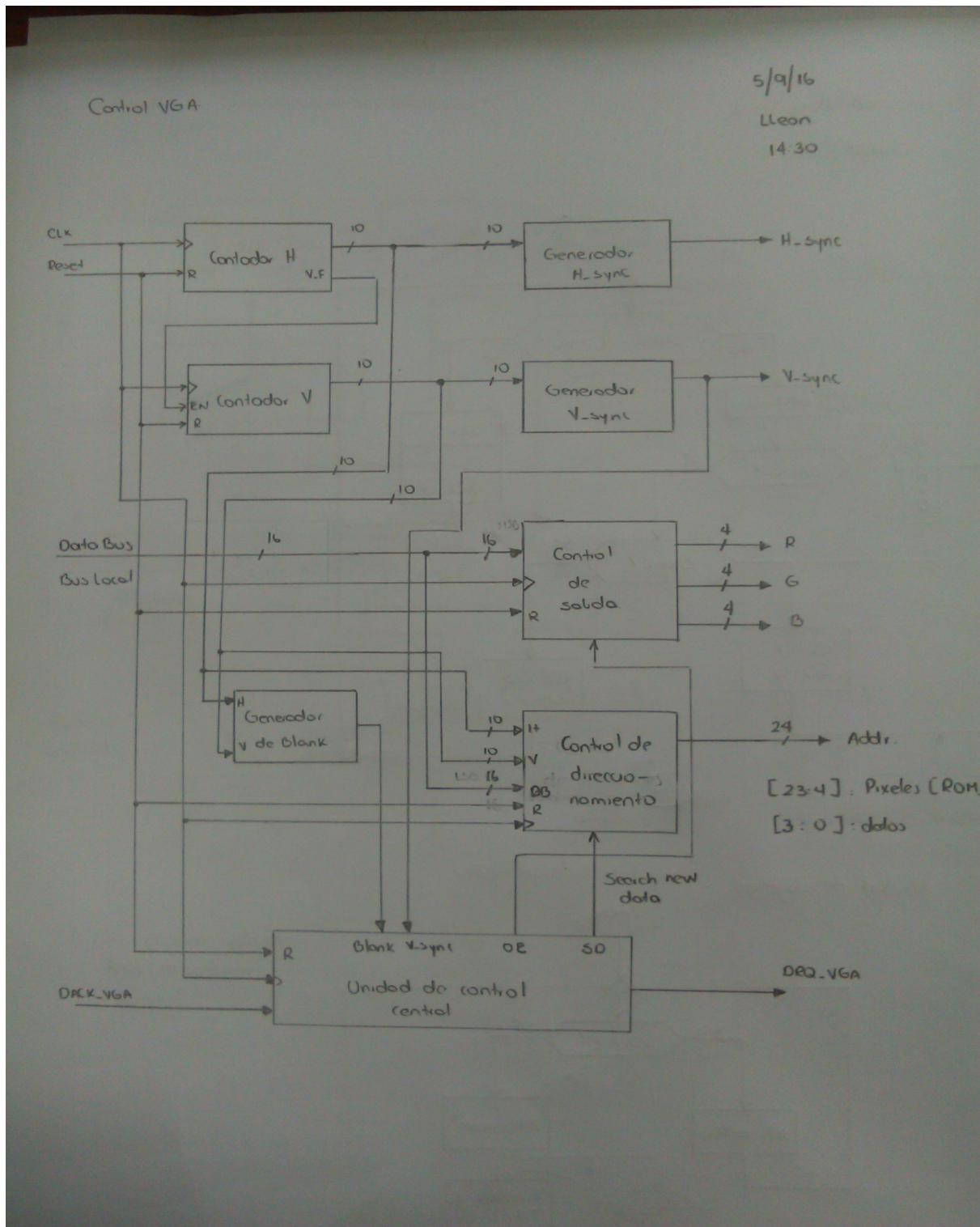


Figura 6: Diagrama de bloques del Control VGA

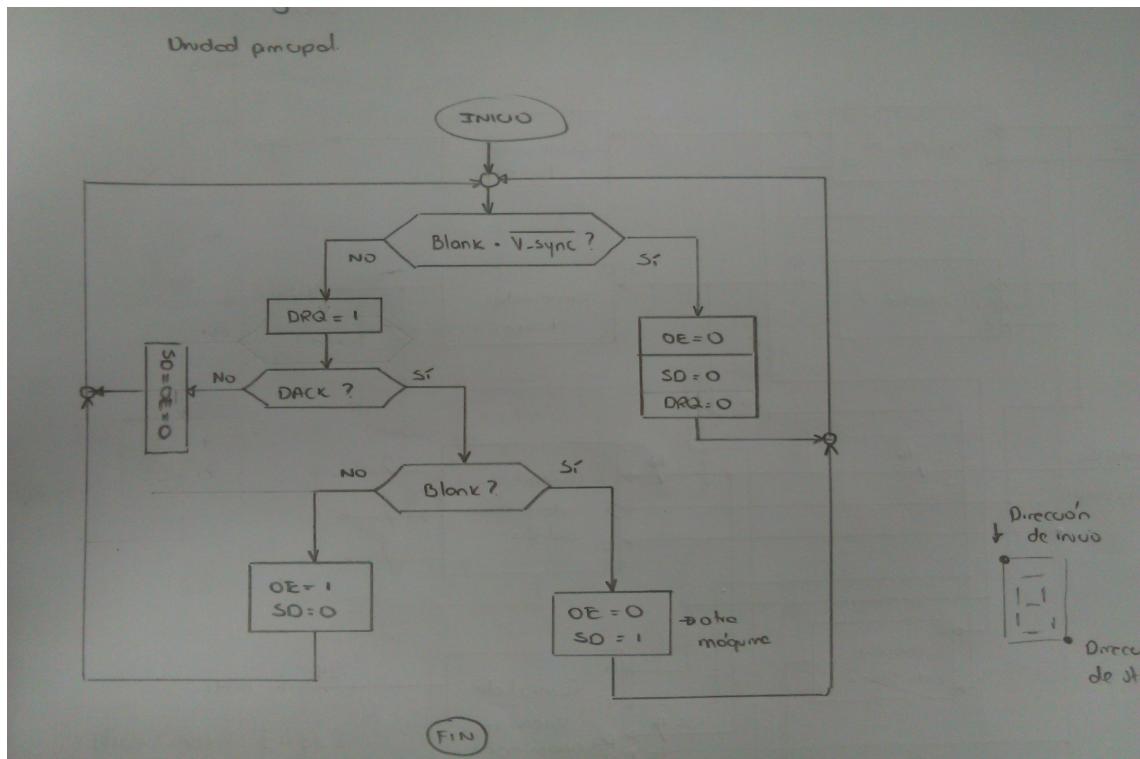


Figura 7: Diagrama de Flujo del Control VGA

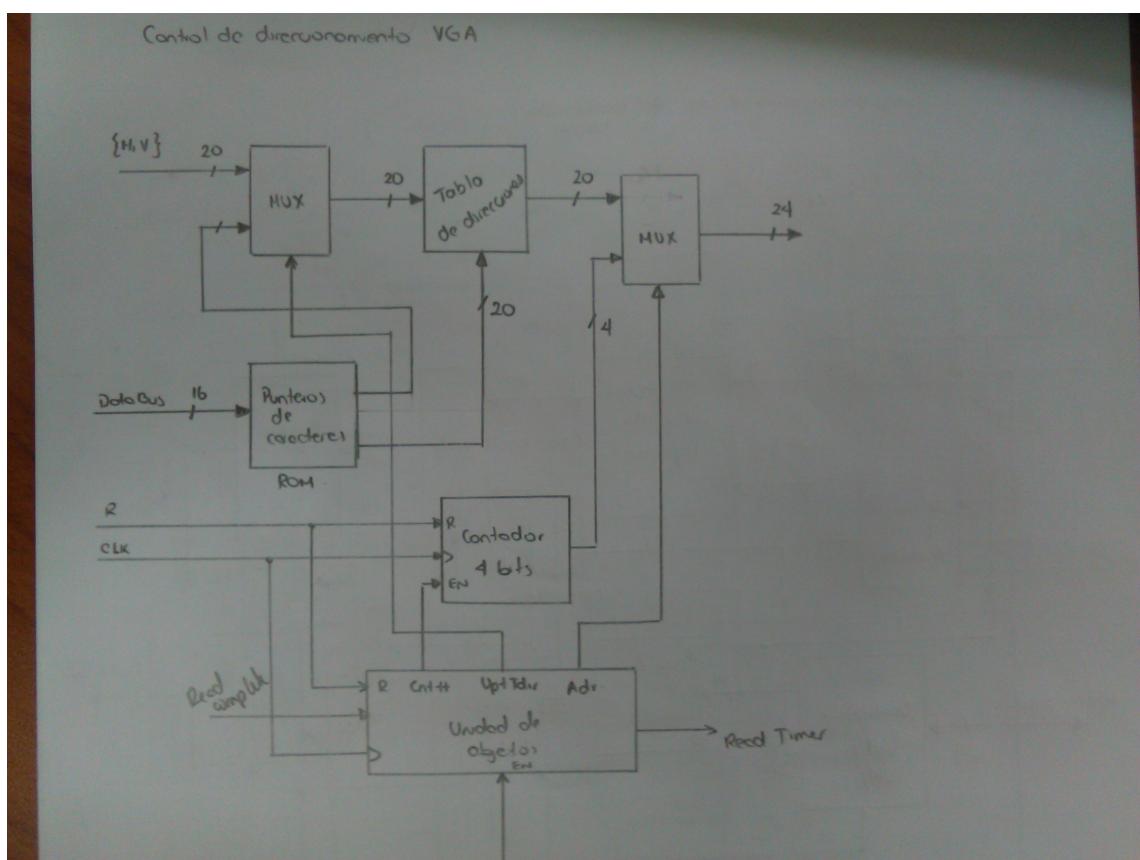


Figura 8: Diagrama de Bloques del Control VGA - Sección de Direccionamiento

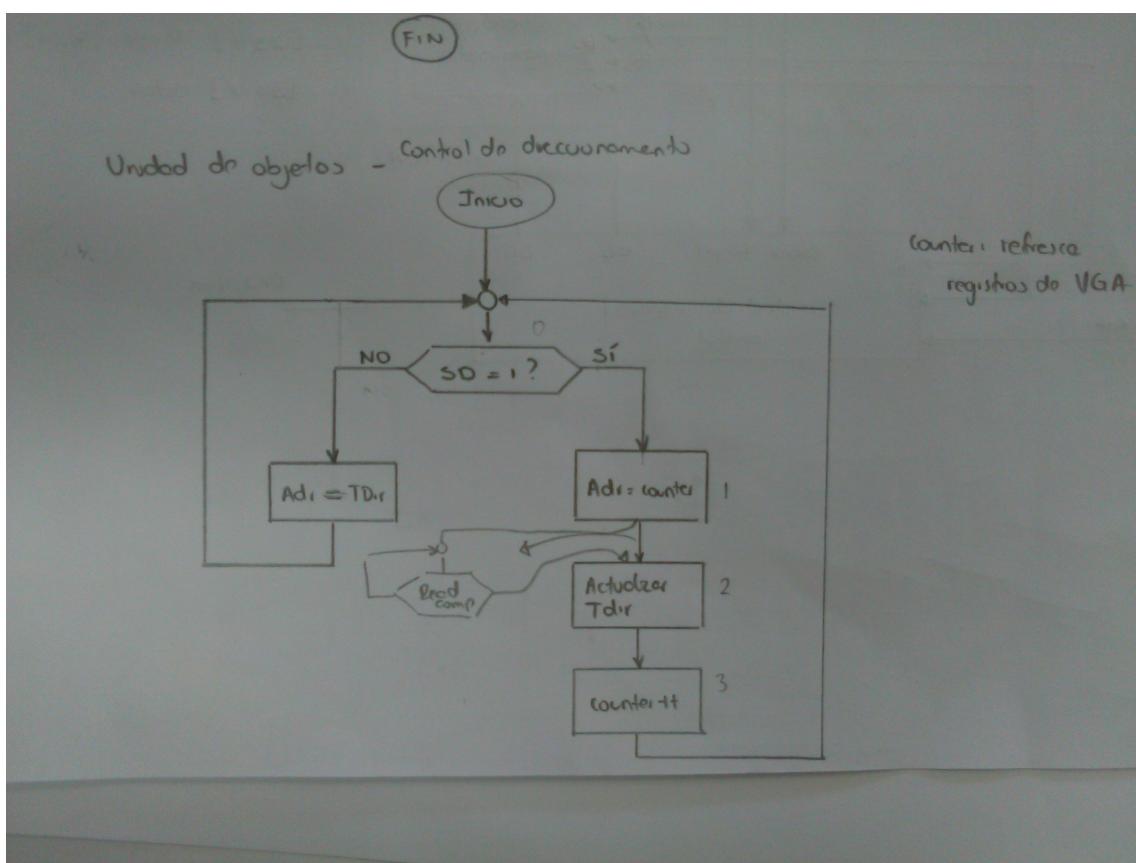


Figura 9: Diagrama de Bloques del Control VGA - Sección de Direccionamiento

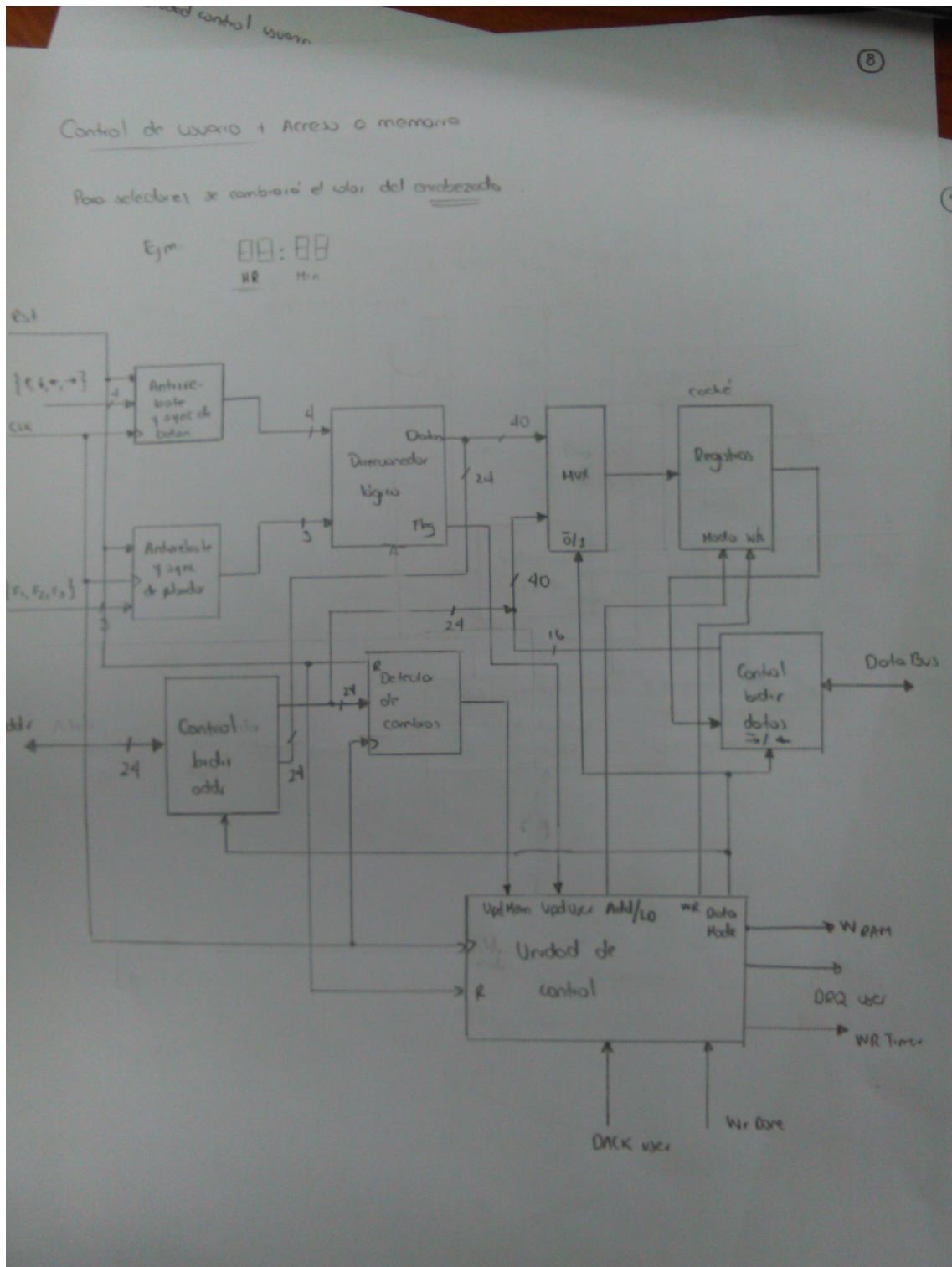


Figura 10: Diagrama de Bloques del Control de Usuario

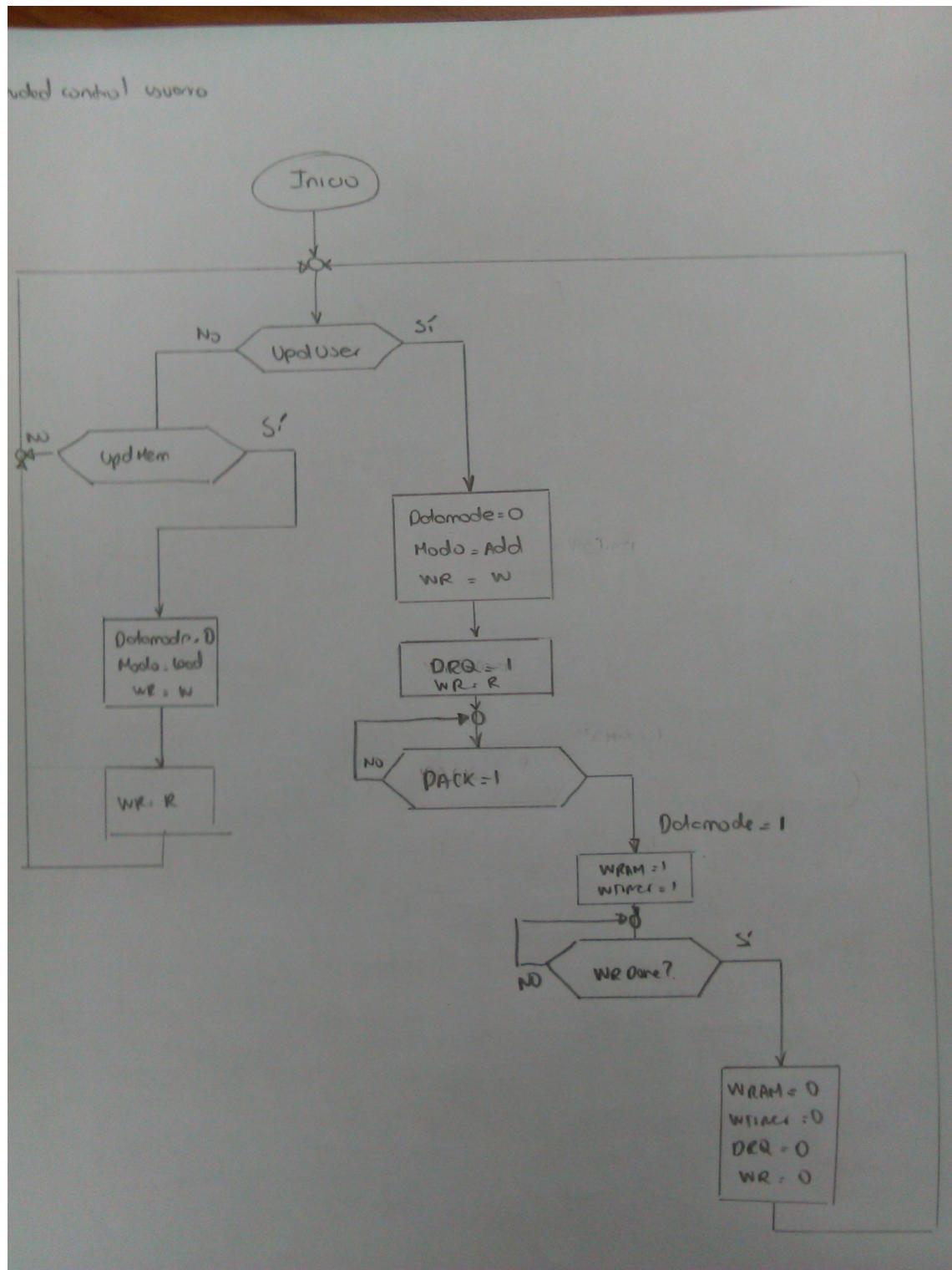


Figura 11: Diagrama de Flujo del Control de Usuario