

# 硬件设计指导手册

EasyARM-i.MX28x 开发平台

UM1311214 V1.05 Date: 2014/06/20

产品用户手册

类别	内容
关键词	EasyARM-i.MX28x、i.MX28x、核心板、原理图、硬件设计
摘要	EasyARM-i.MX28x 开发平台硬件电路设计及接口使用说明



## 修订历史

版本	日期	原因
V1.00	2013/12/14	创建文档
V1.01	2014/03/08	1: 修改电源电路部分描述 2: 添加 JTAG 口引脚定义 3: 添加“电气参数”章节 4: 添加核心板机械尺寸图
V1.02	2014/04/16	添加复位电路参考设计
V1.03	2014/05/09	修改表 4.1 中 CAN 功能引脚描述
V1.04	2014/05/16	添加 EasyARM-i.MX283 不同版本硬件的区别
V1.05	2014/06/20	1: 修改文档表述, 以使文档适用于 EasyARM-i.MX283、 EasyARM-i.MX287 两款开发套件 2: 添加“双以太网设计注意事项”小节 3: 添加“精华微信技术短文”章节



## 目 录

1. EasyARM-i.MX28x 简介 .....	1
1.1 系统框图.....	1
1.2 产品特性.....	1
1.3 产品图片 .....	2
2. EasyARM-i.MX28x 核心板系统设计 .....	3
2.1 核心板电路框图.....	3
2.2 电源设计 .....	3
2.2.1 处理器电源设计.....	3
2.2.2 启动时序.....	6
2.2.3 DDR2 电源电路设计 .....	6
2.3 存储器电路.....	7
2.3.1 NANDFlash 电路设计.....	7
2.3.2 DDR2 电路设计 .....	8
2.4 看门狗复位电路.....	8
2.5 启动配置电路.....	9
3. 底板硬件设计 .....	11
3.1 使用 EasyARM-i.MX28x 核心板搭建系统 .....	11
3.2 电源电路.....	11
3.3 复位电路.....	12
3.4 从机串口电路.....	13
3.5 USB OTG 电路.....	13
3.6 USB Host 接口 .....	14
3.7 以太网接口 .....	15
3.7.1 以太网收发器电路 .....	15
3.7.2 以太网接口电路 .....	16
3.7.3 双以太网设计注意事项 .....	17
3.8 SD 卡接口电路.....	17
3.9 LCD 接口电路.....	18
3.10 蜂鸣器驱动电路.....	19
3.11 PSWITCH 引脚电路 .....	20
4. 管脚说明 .....	21
4.1 核心板 I/O 引脚信息 .....	21
4.2 底板管脚说明.....	25
5. 电气参数 .....	29
5.1 核心板静态参数 .....	29
5.2 开发套件静态参数 .....	29
5.3 IO 静态参数 .....	29
6. 机械尺寸 .....	30
7. 产品版本对比表 .....	31
8. 精华微信技术短文 .....	32
8.1 小电容，大作用 .....	32



8.1.1	EMC 整改过程，首要任务就是定位敏感源 .....	32
8.1.2	滤波电容放置位置不对，也白劳一场 .....	32
8.2	EasyAEM-iMX283 教你设计蜂鸣器电路 .....	34
8.2.1	常见错误接法.....	34
8.2.2	NPN 三极管控制有源蜂鸣器常规设计 .....	35
8.2.3	改进方案.....	35
8.2.4	兼容性设计 .....	37
8.3	M283 的 PCB 设计.....	39
8.3.1	叠层设计 .....	39
8.3.2	电源设计 .....	40
8.3.3	模拟信号 .....	40
8.3.4	晶振 .....	41
8.3.5	DDR2 .....	41
8.3.6	USB .....	43
8.3.7	以太网 .....	43
8.3.8	总结和其他 .....	43
9.	免责声明 .....	45



## 1. EasyARM-i.MX28x 简介

EasyARM-i.MX283、EasyARM-i.MX287(以下统称 EasyARM-i.MX28x)是广州致远电子股份有限公司精心设计的一款集教学、竞赛、工控与产品设计功能评估于一身的开发套件，套件以 Freescale 公司的基于 ARM9 内核的 i.MX28x 多媒体应用处理器为核心，该处理器主频 454MHz，支持 DDR2 和 NAND Flash，并提供多达 5 路 UART、1 路 I<sup>2</sup>C、1 路 SPI、4 路 12bit ADC、1 路 10/100M 以太网接口、1 路 SDIO、1 路 I<sup>2</sup>S 接口、1 路 USB OTG 接口、1 路 USB Host 接口、支持 TFT 液晶屏和电阻式触摸屏、满足数据采集或更高水平用户互动的消费电子和工业控制应用。

EasyARM-i.MX28x 开发套件为入门级评估平台，广州致远电子股份有限公司提供实用的 WinCE/Linux 的 BSP 包、测试 DEMO 和配套文档，极大地提高了 WinCE/Linux 系统移植、驱动和应用程序的开发效率，使您能顺利地在实践中熟悉 i.MX28x 系列处理器及其 WinCE/Linux 开发平台，大大降低了 WinCE/Linux 开发入门门槛和学习的难度，可帮助您在短期内实现产品设计阶段的功能验证和开发。

### 1.1 系统框图

图 1-1 所示是 EasyARM-i.MX28x 开发套件的功能框图。中间部分是核心板板载资源，底板将核心板的资源以接口或排针的形式引出，方便客户的学习与开发评估。

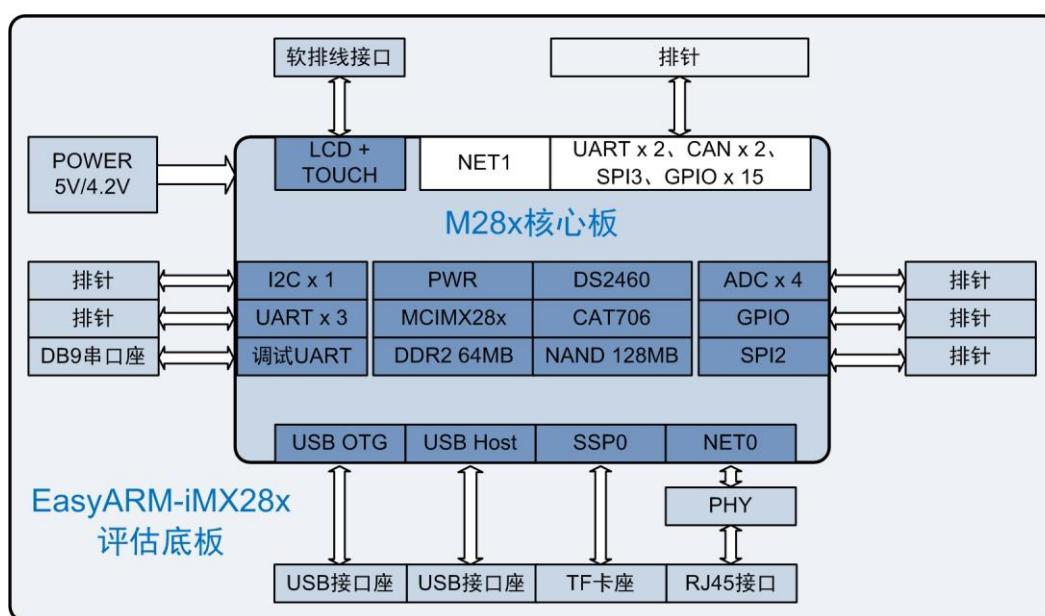


图 1-1 EasyARM-i.MX28x 功能框图

注：为方便客户升级扩展，EasyARM-i.MX28x 核心板将 i.MX287 具有而 i.MX283 没有的资源引到邮票孔上，如图 1-1 白色方块所示。除 NET1 外，这些资源均接到了 EasyARM-i.MX28x 底板的排针上。

### 1.2 产品特性

- ◆ 基于 ARM926EJ-S™内核的 Freescale MCIMX28x 多媒体应用处理器，主频 454MHz
- ◆ 支持 64MB DDR2，兼容 128MB DDR2
- ◆ 支持 128MB NAND Flash
- ◆ 支持硬件看门狗
- ◆ 集成 1 路 10M/100M 以太网接口



- ◆ 集成 1 路 USB2.0 OTG 接口，1 路 USB2.0 HOST 接口
- ◆ 集成 1 路 SD 卡接口
- ◆ 集成 TFT 液晶屏显示，支持 4 线电阻式触摸屏
- ◆ UART：
  - EasyARM-iMX283：5 路（其中有 2 路被 SPI 占用）
  - EasyARM-iMX287：5 路
- ◆ SPI：
  - EasyARM-iMX283：1 路
  - EasyARM-iMX287：2 路
- ◆ CAN：
  - EasyARM-iMX283：不支持
  - EasyARM-iMX287：2 路
- ◆ 支持一路 I<sup>2</sup>C、一路 I<sup>2</sup>S（可复用为 2 路 PWM、1 路 UART）
- ◆ 支持 4 路 12bit ADC
- ◆ 支持 5V、4.2V（电池电源）供电

### 1.3 产品图片

图 1-2 所示为 EasyARM-i.MX28x 核心板、EasyARM-i.MX28x-EV 底板和 4.3 寸液晶套件组装后的实物图。



图 1-2 产品图片

注：图片仅供参考，以实际销售的产品为准。



## 2. EasyARM-i.MX28x 核心板系统设计

### 2.1 核心板电路框图

如图 2-1 所示是 EasyARM-i.MX28x 核心板的结构框图，该核心板已经集成 CPU、电源、存储器、复位、加密等电路，用户只需将所需要的外设连接到对应端口即可，操作非常简单。

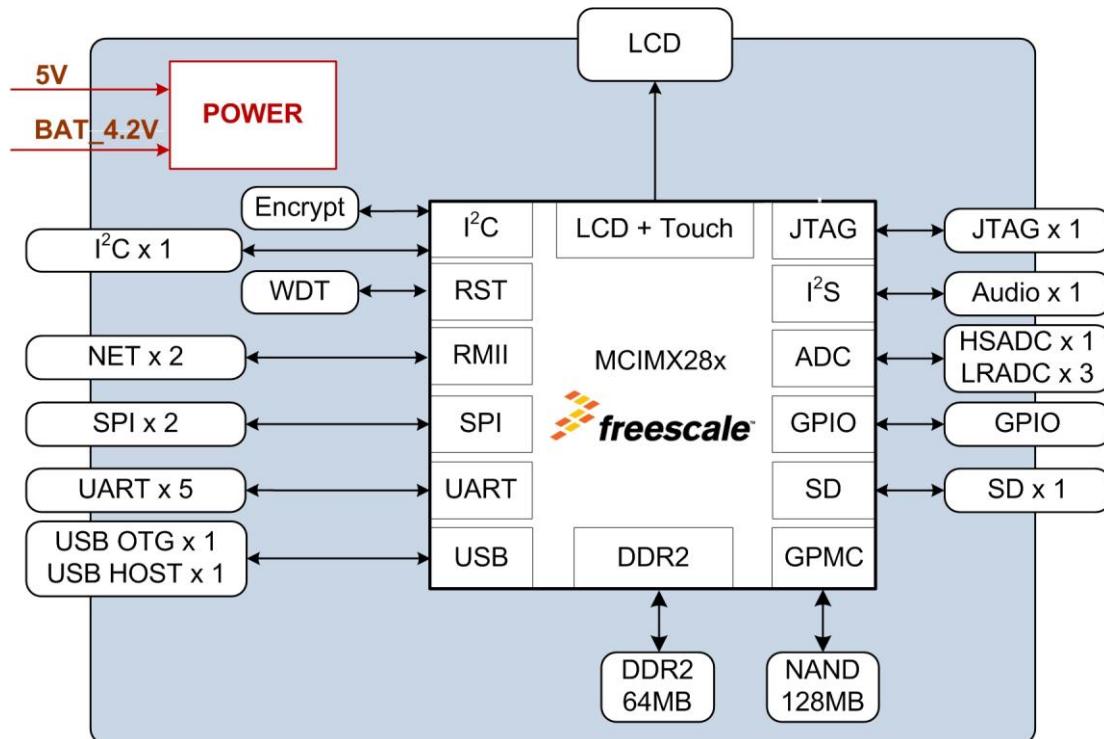


图 2-1 核心板结构框图

### 2.2 电源设计

#### 2.2.1 处理器电源设计

i.MX28x 多媒体应用处理器内部集成有高效的电源管理单元（PMU）。它由 DCDC、若干个线性稳压器及电池充电模块组成。外部只需给 CPU 提供 5V 或 4.2V 电源（电池电源），PMU 就能自动产生 CPU 正常工作所需的所有电压。这不仅极大降低了硬件成本，同时还降低了系统电源设计的难度，使得 i.MX28x 非常适用于电池供电的便携设备。i.MX28x PMU 内部框图详见图 2-2。

PMU 可采用 3 种供电方式，分别是：

- ◆ 5V 单独供电：如 USB 供电，5V 电源适配器或 5V 线性稳压器供电；
- ◆ 4.2V 单独供电：如电池供电，或通过线性稳压器、DCDC 产生的 4.2V 电源供电；
- ◆ 电池供电：即采用电池供电，5V 电源作为电池充电电源。

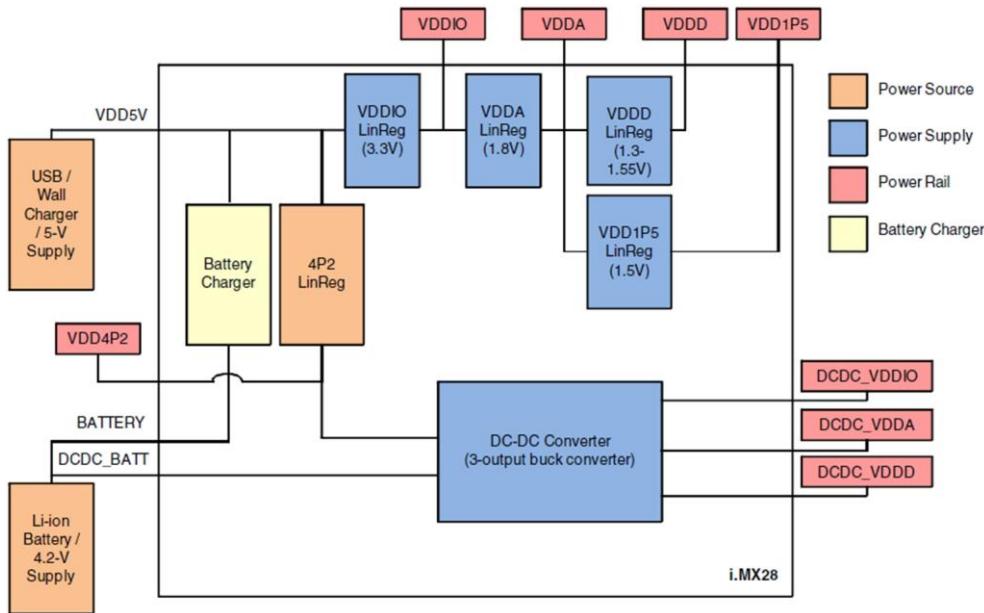


图 2-2 PMU 内部结构框图

### 1. 5V 单独供电

外部 5V 电源需要连接到 VDD5V 引脚。同时，4P2 引脚分别通过一个  $1k\Omega$  的电阻接到 DCDC\_BATT 和 BATT 引脚，处理器内部 ADC 会采集 DCDC\_BATT 引脚电压，以判断电源是否正常。当 5V 电源有效时，PMU 内部的线性稳压器会自动启动。当线性稳压器输出的电压上升到默认值后，片上 ROM 代码开始执行。CPU 启动后，固件会使能 4.2V 线性稳压器，输出 4.2V 电源提供给 DC-DC 转换器，DC-DC 转换器开始工作并取代线性稳压器，从而提高电源利用效率。

需要注意的是，当 5V 电源有效时，内部部分线性稳压器输出是一直正常的，因此 CPU 无法进入待机模式。在 CPU 前期启动（片上 ROM 代码还未开始执行）时，5V 电源的输入电流是限制在 100mA 以下的。在 4.2V 线性稳压器启动前，CPU 各电源域是由线性稳压器供电的，而线性稳压器的输出电流能力比 DC-DC 转换器要低不少。因此在这种供电方式下电源利用率相比电池供电时要低。

### 2. 4.2V (DCDC\_BATT) 单独供电

这是优先的配置，因为 DCDC\_BATT 直接给 DC-DC 转换器供电，没有用到内部线性稳压器。显然这种方式电源利用率更高。这在对电源要求及其严格的应用场合显得尤其重要。

采用 4.2V 电源供电时，电源连接到 DCDC\_BATT 引脚，同样也连接到 BATT 引脚。此外，外部 5V 电源不能接到 VDD5V 引脚上，否则当 CPU 处于待机状态时系统会从 VDD5V 电源启动。**仅采用 4.2V 供电时，要使 DCDC 启动，还需要给 PSWITCH 引脚一个中间电平（0.65V~1.5V）且持续时间超过 100ms。**当 DCDC 输出的 3 路电源分别上升到默认的电压值后，片上的 ROM 代码开始执行。

**注：**EasyARM-i.MX28x 开发套件中，PSWITCH 的电平状态可通过底板按键 S2、S3 控制。按键 S3 用于控制系统上电、掉电或唤醒系统，当核心板仅采用 4.2V 电源（电池电源）供电时，需要按住 S3 (PWR) 1s ~ 2s，以使能 DC-DC 转换器，控制系统上电。按键 S2 用于使系统进入 USB Recovery 模式。

### 3. 电池供电应用

采用电池供电时，DCDC\_BATT 引脚应直接与电池相连。同时，5V 电源可以连接到 VDD5V 引脚从而给电池供电。这是系统最主要的供电方式，也是 BSP 中的默认配置。

如图 2-3 所示，电池供电应用中，供电电源可以在 5V 和 4.2V（电池电源）之间进行动态切换。

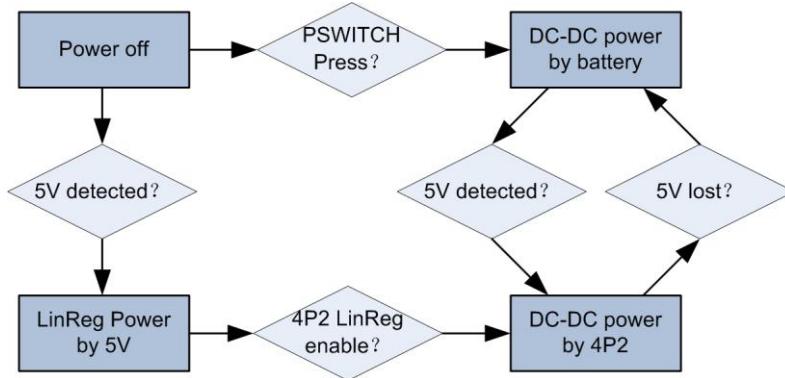


图 2-3 供电电源切换

从 5V 供电转换为电池供电的过程对时间要求很严格。当 5V 电源断开时，DC-DC 转换器必须在 CPU 各电源电压跌落前切换为电池供电，这个过程很短。为保证在切换期间电源稳定，前一段切换过程是由硬件完成的。当 4P2 引脚电压大于电池电压的 85% 时，DC-DC 的控制逻辑（由 4P2 线性稳压器供电）就会将 4P2 配置为 DC-DC 转换器的电源。当 5V 电源断开时，4P2 线性稳压器输出电压下降、DC-DC 转换器切换为电池供电，同时产生 5V 检测中断。

从电池供电切换到 5V 供电的过程对切换时间没有限制，因此可以通过软件处理。同样，当 5V 电源插入时会产生中断，之后软件使能 4P2 线性稳压器，并设置 4P2 线性稳压器的输出作为 DC-DC 转换器的输入电源。

电池充电功能仅在电池供电应用的情况下才使能。在这种情况下，只要插入 5V 电源，电池充电功能就会使能。电池充电可分为恒流充电和恒压充电两个过程，最大充电电流（0~780mA）和充电截止电流（0~180mA）都可以通过软件进行配置。

**不同的供电方式硬件设计和软件配置都有所不同。EasyARM-i.MX28x 核心板采用的是电池供电应用方案，参考电路详见图 2-4。**

DC-DC 转换器 3 路输出电压共用一个电感 L1，电感量根据具体应用及产品来确定，为延长电池寿命，电感直流阻抗尽量低，同时应确保电感能承受的峰值电流大于可能流过的最大电流。Freescale 官方推荐电感值 4.7μH~15μH。为保证输出电压稳定，DC-DC 输出三路电压的去耦电容至少 33μF。DCDC\_BATT 和 VDD4P2 间接肖特基二极管，保证供电电源切换过程中输出电压稳定。

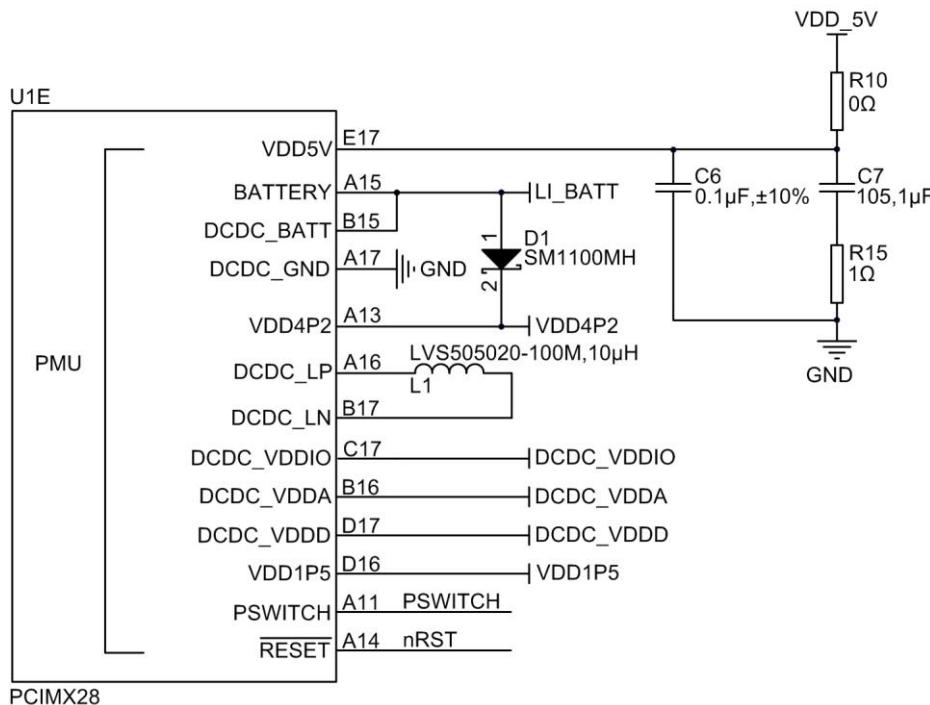


图 2-4 i.MX28x 电源电路

## 2.2.2 启动时序

由于 i.MX28x 内部 PMU 已经做了处理，用户无需关注 CPU 上下电时序，电池电源和 5V 电源可在任意时刻接上或断开。

## 2.2.3 DDR2 电源电路设计

i.MX28x 支持 mobile DDR(1.8V)、DDR2(1.8V)、和 LV-DDR2(1.5V)。EasyARM-i.MX28x 核心板中选用的是 DDR2。由于我们选用的 DDR2 芯片电源电压 1.8V，最大工作电流为 240mA，而 PMU 输出的 DCDC\_VDDA 最大能输出 225mA。为确保 DDR2 能正常工作，核心板上设计了一路 1.8V 电源电路作为备用，用户可通过焊接跳线来决定是否使用该电源。该电路使用成熟的 NCP1529 电源方案，该芯片关键特性如下：

- ◆ 高达 96% 的转换效率；
- ◆ 输出电源可调：0.9V~3.9V；
- ◆ 最大输出电流 1A；
- ◆ 关断电流为 0.3 μA，静态电流 28 μA；
- ◆ 内置同步调整开关管，提高转换效率；
- ◆ 开关频率 1.7MHz；
- ◆ 集成短路、过流及 ESD 保护；

NCP1529 可极大缩小 PCB 面积、提升电源使用效率及减少发热量，适合用于高密度电路中，如便携设备、电池供电系统。因此核心板选用此方案，具体电路详见图 2-5。

输出电压可通过改变 R25、R26 和 R27 的阻值来调节，参考公式：

$$V_{OUT} = V_{FB} \times [1 + R25 / (R26 + R27)]$$

其中，反馈电压  $V_{FB} = 0.6V$ 。

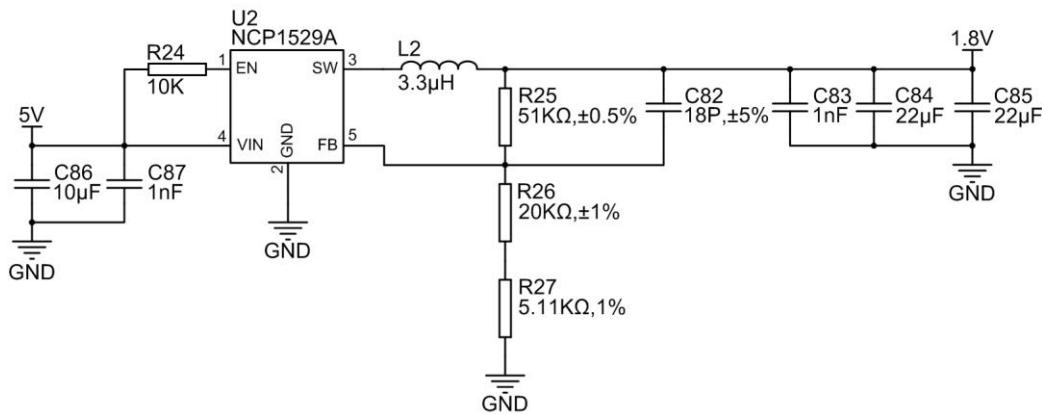


图 2-5 1.8V 电源电路

注：备用的 1.8V 电源电路只有 5V 供电时才可以使用。

## 2.3 存储器电路

### 2.3.1 NAND Flash 电路设计

i.MX28x 内置的 NAND Flash 控制器支持 8bit 数据宽度，I/O 速度最高达 50MB/s，有独立的片选信号。

为使用户程序、数据能掉电保存，EasyARM-i.MX28x 核心板上配置了 NAND Flash，型号是 MXIC（旺宏）的 MX30LF1G08AA-TI，容量 128MB。典型应用电路如图 2-6 所示。R36、R38、R41 和 R42 是为兼容 16bit NAND Flash 而设计的，使用 8bit NAND 时不需焊接。  
/RE 通过 10K 电阻下拉到地，确保在上下电及空闲状态时不会对芯片进行误写、误擦除操作。  
/CE 通过 10K 电阻上拉到 V<sub>cc</sub>，使芯片在上下电及空闲状态时失能，以免发生误操作。LED 用于指示程序是否运行正常。/WP 通过 10K 电阻下拉到地，确保芯片在上、下电时处于保护状态。

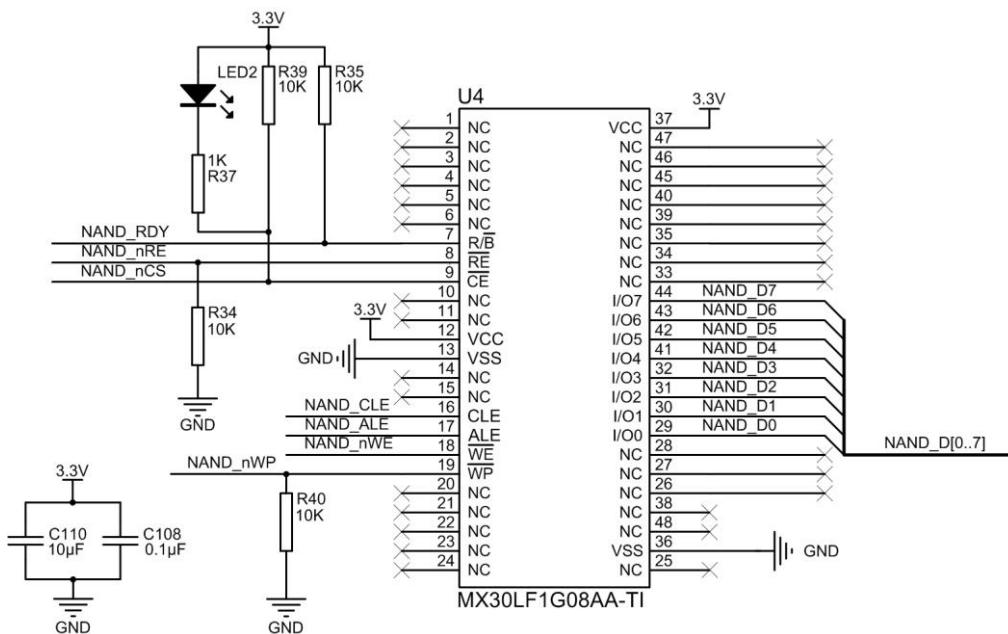


图 2-6 NAND Flash 电路设计

### 2.3.2 DDR2 电路设计

i.MX28x 支持 16bit mobile DDR、DDR2、和 LV-DDR2，时钟频率高达 205MHz。EasyARM-i.MX28x 核心板上选用的是 DDR2，具体选用 Nanya 公司的 NT5TU32M16DG-AC，内存大小 64MB，完全满足系统应用需求。DDR2 参考电路详见图 2-7。

为满足用户多元化需求，图 2-7 的设计兼容 IS43DR16320D-3DBLI（64MB，工业级）、IS43DR16640B-3DBLI（128MB，工业级）等型号的 DDR2。如果选用其他公司相应型号的芯片，请确保引脚和封装兼容。

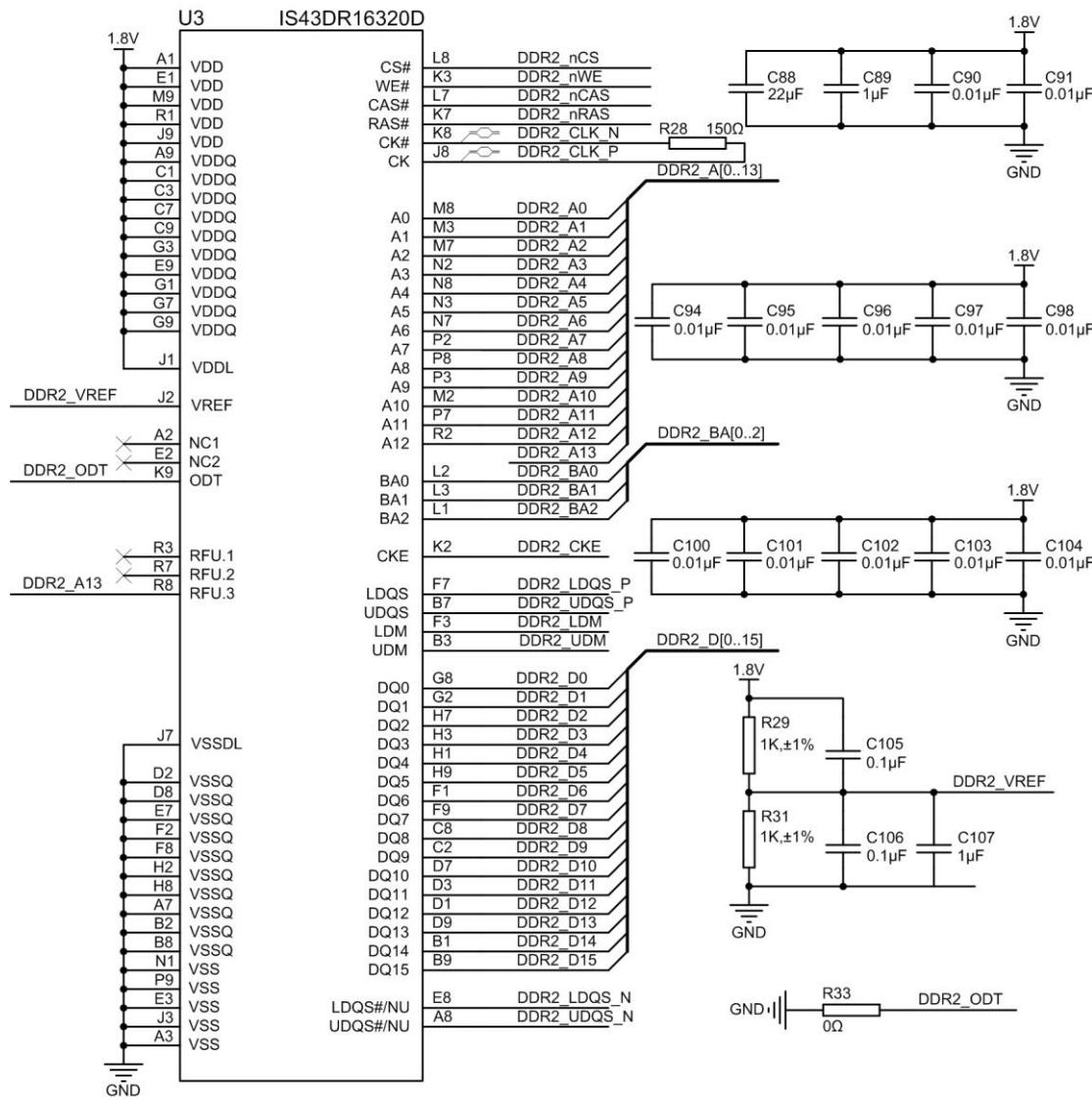


图 2-7 DDR2 典型应用电路

## 2.4 看门狗复位电路

对于嵌入式产品，由于电磁干扰严重及环境变化（如温度、湿度等），设备可能出现死机、程序跑飞等现象。但是，这些设备不可能随时有工作人员监控，因此一旦发生问题，设备需要自行重启。而用来监控设备是否正常及不正常时重启设备的电路被称为看门狗电路。

为提高系统可靠性，EasyARM-i.MX28x 核心板上设计了看门狗电路。考虑到 CPU 低电平复位信号至少需要维持 100ms，为使 CPU 正常复位，决定采用集成复位芯片来产生复位信号。最终选用的集成看门狗复位芯片是安森美（ON）公司的 CAT706。该芯片具有如下



特性：

- ◆ 精确的欠压系统监控；
- ◆  $V_{CC} < 1.0V$  时复位信号一直有效；
- ◆ 供电电流仅  $6\mu A$ ；
- ◆ 复位脉冲 200ms；
- ◆ 看门狗定时器：1.6s 溢出周期；
- ◆ 精确的电源电压检测

参考设计电路如图 2-8 所示。

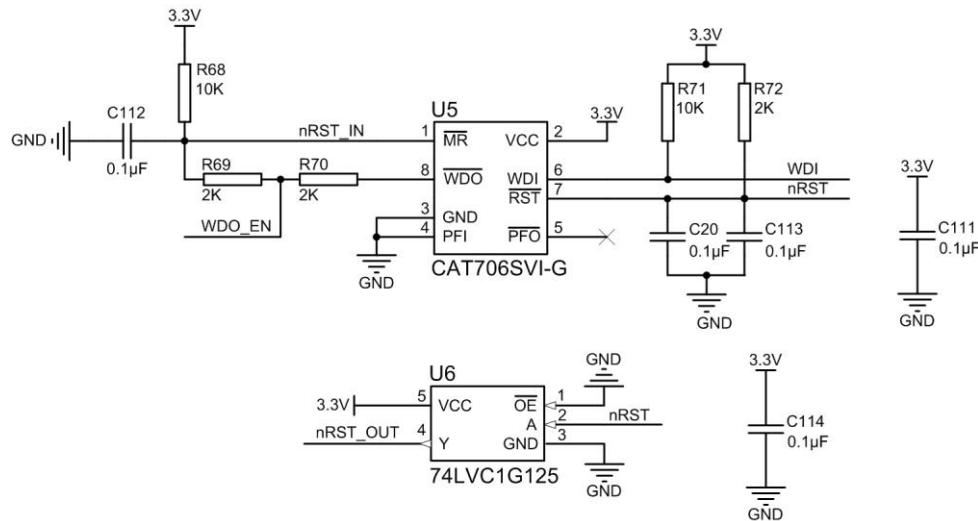


图 2-8 看门狗复位电路

WDI 是看门狗输入引脚，连接到 CPU 的 GPIO0\_21。该 IO 需要在 1.6s 内进行电平反转，否则看门狗定时器将会溢出，/WDO 输出低电平。/MR 是手动复位输入引脚，低电平有效。图 2-8 中将看门狗输出引脚/WDO 与手动复位输入引脚/MR 通过电阻接到一起，当看门狗定时器溢出时，/MR 输入低电平，/RST 引脚将会输出 200ms 的低电平复位脉冲，从而引起 CPU 复位。C20、C113 这两个电容起滤波作用，一个放 CAT706 旁，一个放 CPU 复位引脚旁，能极大地提高 EMC 性能。

如果在程序开发阶段，需要禁止看门狗功能，可以将图中的 WDO\_EN 信号连接到 3.3V，此时看门狗电路就算没有喂狗信号也不会导致处理器复位。74LVC1G125 将复位信号隔离并从核心板输出，方便同步复位系统中的其它电路。

注：看门狗芯片选型时需注意芯片监控电压的阈值不能高于 3V。用户也可以通过短接底板跳线 JP6 来禁能看门狗功能。

## 2.5 启动配置电路

处理器上电复位后，i.MX28x 内部硬件复位逻辑会引导 ARM 内核执行片内 ROM 上的启动代码。之后内部 ROM 的启动代码会读取 CPU BOOT 配置引脚或 OCOTP 里的位状态，从而确定启动方式。**i.MX28 boot ROM 支持以下启动方式：**

- ◆ NAND Flash 启动；
- ◆ ONFI 2x BA-NAND 启动；
- ◆ SD/eSD/MMC/eMMC 启动（由于 SD 卡信号线驱动能力较弱，因此不支持从 Class6



以上的高速 SD 卡启动，但系统启动完成后可以对高速 SD 卡进行读写操作);

- ◆ 串行 ROM 设备启动，包括 SPI NOR Flash、SPI EEPROM 和 I<sup>2</sup>C EEPROM

启动模式配置选择如表 2.1 所示。

表 2.1 i.MX28 启动模式选择

LCD_D4	LCD_D3	LCD_D2	LCD_D1	LCD_D0	PORT	BOOT MODE
x	0	0	0	0	USB0	USB 启动
0	0	1	0	0	GPMI	NAND 启动, 3.3V
0	0	1	1	0	JTAG	等待 JTAG 连接
0	1	0	0	1	SSP0	SD/MMC 启动, 3.3V

注：表 2.1 仅列出了部分启动模式，完整的启动模式配置请参阅芯片的技术参考手册。

EasyARM-i.MX28x 核心板保留了 USB0、NAND Flash 和 SD 卡 (SSP0) 三种启动方式，启动配置电路详见图 2-9。

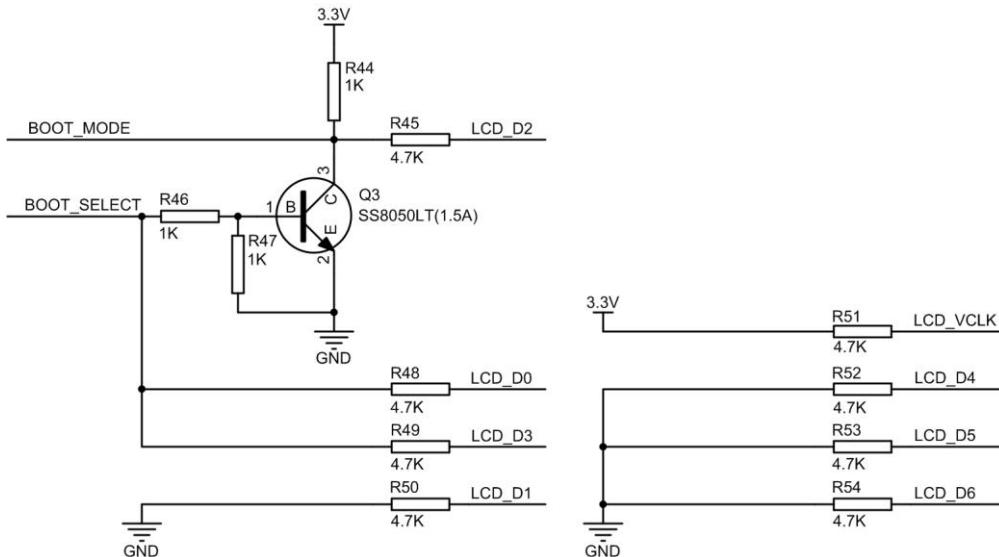


图 2-9 启动配置电路

系统上电时，CPU 会判断这些引脚状态，以决定系统启动方式。LCD\_D4 用于配置启动电压，低电平时为 3.3V，高电平时为 1.8V。LCD\_D0~LCD\_D3 用于选择启动设备，可以通过控制 BOOT\_MODE、BOOT\_SELECT 的电平状态来简化启动设置。启动模式配置引脚与 LCD 的部分数据线复用，因此不能直接接地或 V<sub>CC</sub>。



### 3. 底板硬件设计

#### 3.1 使用 EasyARM-i.MX28x 核心板搭建系统

使用 EasyARM-i.MX28x 核心板进行开发，系统电路变得非常简单，**底板只需要提供两路电源：5V 和 3.3V。5V 电源给核心板、USB 和 LCD 使用，3.3V 电源给底板 3.3V 外设系统使用。**为了方便模拟电池供电，EasyARM-i.MX28x 评估底板还提供了一路 4.2V 电源接到核心板的电池供电引脚。

使用 EasyARM-i.MX28x 核心板构建系统的最小系统框图如图 3-1 所示，其中 USB\_BT、BOOT\_SELECT、WDO\_EN、ENC、CLR 为核心板引出的系统配置信号。在处理器启动时，通过设置这 5 个信号的电平状态来配置核心板的启动方式和默认功能，具体描述详见表 3.1。

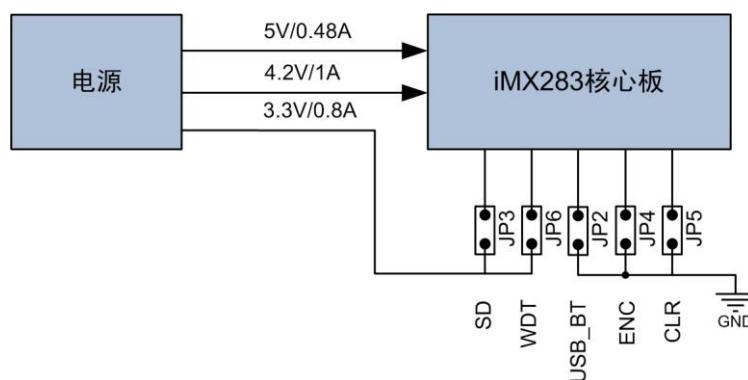


图 3-1 使用 EasyARM-i.MX28x 核心板构建最小系统框图

表 3.1 核心板配置信号功能描述

跳线器	标号	功能说明	
		短接	断开
JP2	USB_BT	USB 启动	通过 SD 卡/NAND FLASH 启动
JP3	SD	SD 卡启动	NAND Flash 启动
JP4	ENC	厂家保留使用	正常工作模式
JP5	CLR	清除注册表	正常工作模式
JP6	WDT (WinCE 系统有效)	禁能看门狗输出	使能看门狗输出

#### 3.2 电源电路

如上文所述，系统需要 3 路电源：5V、4.2V 和 3.3V。核心板供电电源可通过 R68、JP7 和 R1 来选择。核心板可采用 4.2V 单独供电，也可以采用 5V 和电池同时供电。**但鉴于处理器内部电池充电模块可能存在隐患，因此当 5V 和电池同时供电时，建议禁能处理器的充电功能。使用 USB\_OTG 功能时，核心板需要 5V 供电。**

注：电阻 R1 和 R68 还有另一个作用，就是对核心板整体功耗进行测试。

为使用方便，5V 电源采用适配器供电方式，选用的适配器规格为 5V/1A，内正外负。3.3V 电源系统仅供给底板，无需供给核心板，综合考虑系统功耗、设计难度等因素后，决定采用 SPX1117M3 产生 3.3V 电源，参考电路详见图 3-2。

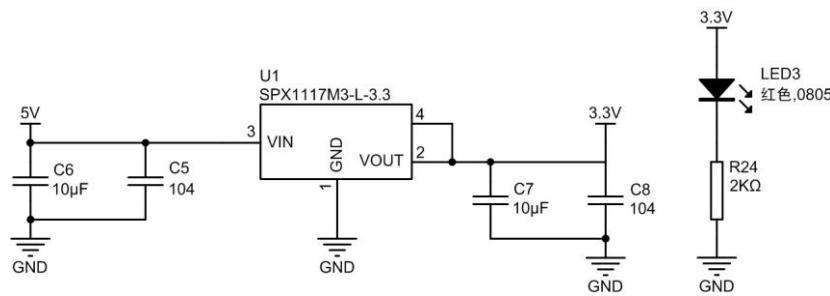


图 3-2 3.3V 电源电路

4.2V 电源方案采用与 DDR2 的 1.8V 电源相同的方案。参考电路详见图 3-3。

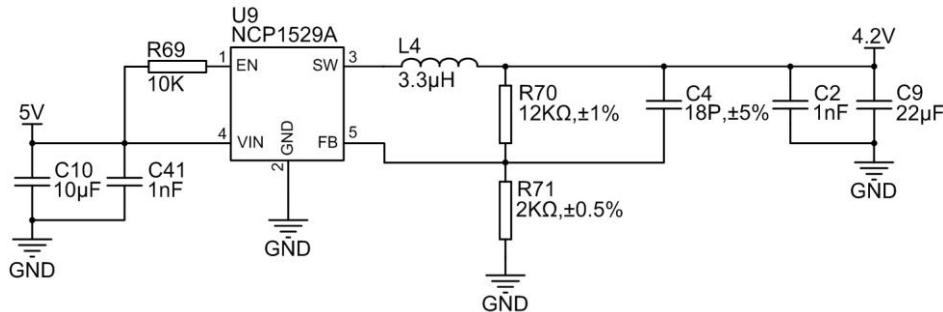


图 3-3 4.2V 电源电路

注：考虑到处理器内部已处理了上下电时序，因此底板电源设计没有特定的时序。

### 3.3 复位电路

当处理器供电方式不同时，相应的复位电路也有所不同。当处理器采用 5V 和电池同时供电时，复位电路推荐使用图 3-4 所示电路图。当复位按键按下时，nRST\_IN 变低电平，同时 Q3 截止，供给处理器的 5V 电源会断开，从而保证复位正常。若采用电池供电，则仅需向处理器发送复位信号即可（即保留 S1、D1、R67、C55）；若仅采用 5V 供电，则无需向处理器发送复位信号，将供给处理器的 5V 电源断开即可（R67、C55 可删除）。

广州致远电子股份有限公司推出的 M283、M287 核心板采用的是 5V 和电池同时供电的方案，因此用户在设计相应底板时复位电路建议采用图 3-4 所示电路。

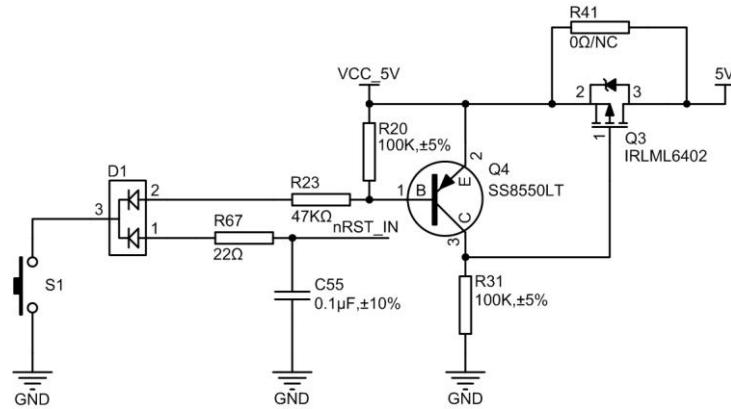


图 3-4 复位电路参考设计



### 3.4 从机串口电路

EasyARM-i.MX28x 核心板使用 DUART(GPIO3\_2、GPIO3\_3)作为调试串口，用于在开发时输出调试信息。参考电路如图 3-5 所示。

电平转换芯片采用 SP3232，它内部有一个高效的电荷泵，工作电压为 3.3V 时只需 0.1μF 电容就可进行操作。电荷泵允许 SP3232 在+3.3V 到+5.0V 内的某个电压下发送符合 RS-232C 的信号。SP3232 器件内部的 ESD 保护使得驱动器和接收器的管脚可承受±15kV 人体放电和 IEC61000-4-2 气隙放电。SP3232 器件包含一种低功耗关断模式，该模式下器件的驱动器输出和电荷泵被禁止。关断状态下，电源电流低于 1μA。

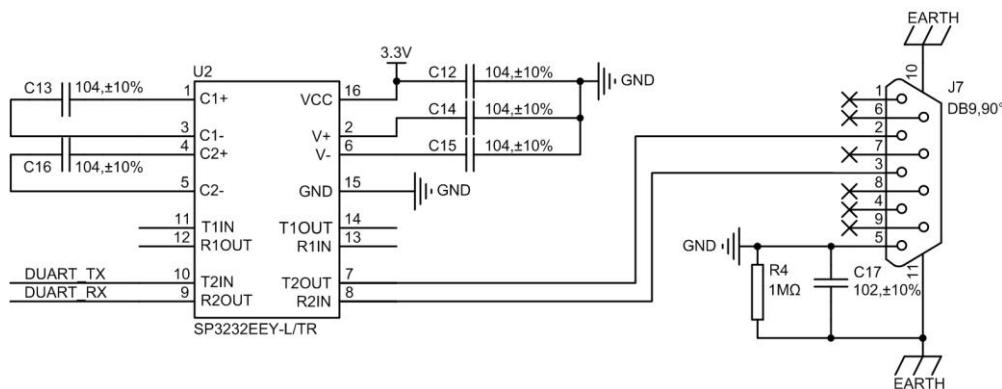


图 3-5 调试串口接口电路

### 3.5 USB OTG 电路

MCIMX28x 应用处理器集成了 OTG 控制器和 PHY，用户只需要外接简单的 OTG 接口电路便可实现 USB\_OTG 功能。为了防止 USB 热插拔损坏器件，在 USB 接口上加有 ESD 保护器件，对数据线、VBUS 电源线和 ID 线进行保护。PRTR5V0U2X ESD 保护器件其引脚容抗仅为 1pF，非常适合保护高速或高频（可达 200MHz 以上）数据线。图 3-6 所示的 USB OTG 电路，VBUS 由 SP2526A 双路电源开关控制，可以实现 USB OTG 接口的电源管理。

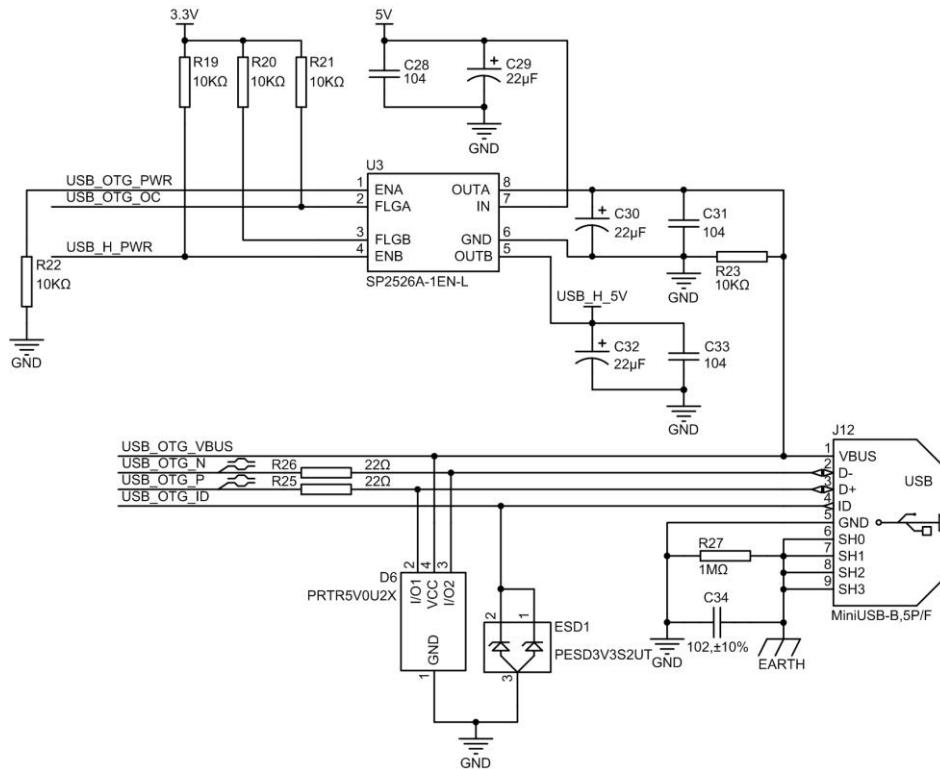


图 3-6 USB OTG 电路

### 3.6 USB Host 接口

MCIMX28x 应用处理器内部还集成了 1 路 USB Host 控制器和 PHY，用户只需要外接 USB 接口座子就能实现 Host 功能，为了防止热拔插过程的静电损坏处理器，在数据引脚上也接了 PRTR5V0U2X ESD 保护器件，如图 3-7 所示，其中 USB\_5V 电源也可以通过 SP2526A 来控制，实现 USB Host 电路的电源管理。

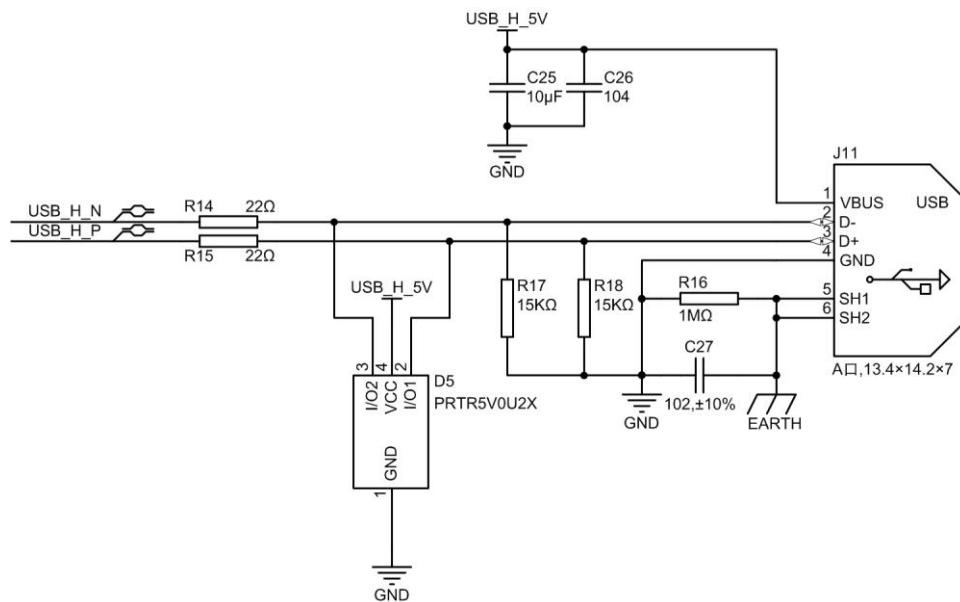


图 3-7 USB Host 接口电路



### 3.7 以太网接口

EasyARM-i.MX28x 核心板将处理器的以太网的 RMII 总线接口引出，底板需要外接以太网 PHY 和以太网接口电路，其框图如图 3-8 所示。

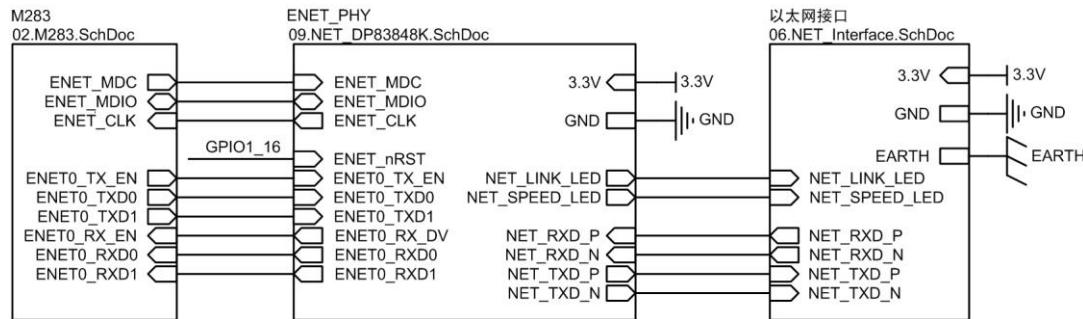


图 3-8 以太网应用电路框图

#### 3.7.1 以太网收发器电路

EasyARM-i.MX28x-EV 底板使用的以太网 PHY 是 TI 公司的 DP83848J。该芯片是单端口 10/100M 以太网收发器，支持 MII/RMII 接口，支持 2 个 LED 指示连接状态和速度。EasyARM-i.MX28x 核心板与收发器通过 RMII 接口相连。值得注意的是，使用 RMII 接口时，需要为 ENET\_CLK 引脚提供 50MHz 的参考时钟。该时钟可以由 CPU 提供，也可以外接 50MHz 的有源晶振。以太网地址默认配置为 00001，接口模式配置为 RMII。参考电路详见图 3-9。

**EasyARM-i.MX28x 默认不使用外部晶振**，驱动中使用的以太网时钟信号是由 CPU 内部产生的。EasyARM-i.MX28x-EV 底板保留有源晶振的焊盘，用户如果想使用外部晶振提供以太网时钟，可自行焊接。

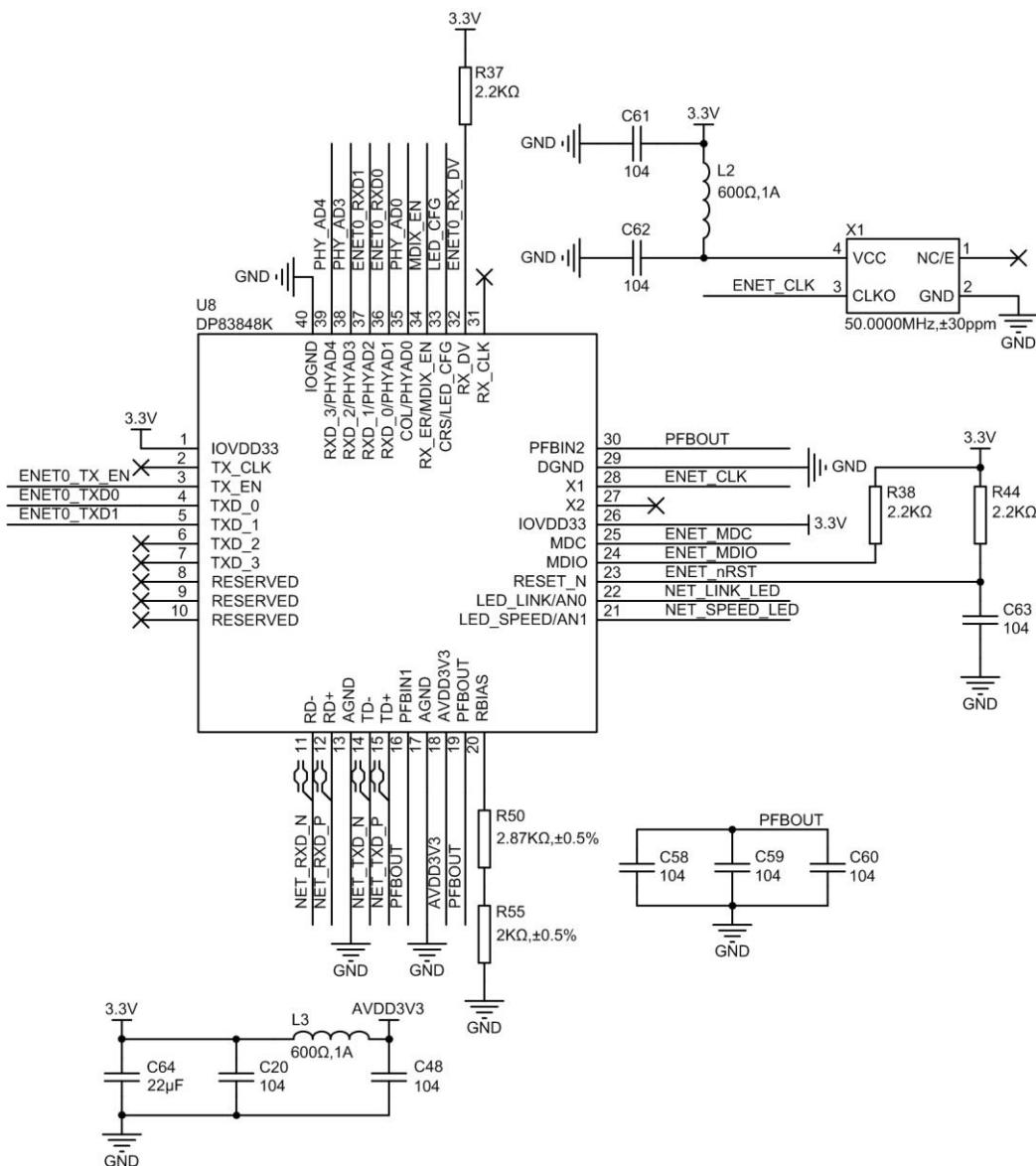


图 3-9 以太网收发器电路

### 3.7.2 以太网接口电路

以太网接口电路选用的是不带网络变压器的网线插座，网络变压器选用 HR601680。以太网 PHY 的 TXD\_P、TXD\_N、RXD\_P、RXD\_N 信号经过经过网络变压器后再与网线插座 RJ45 连接。网络变压器 HR601680 与 DP83848J 之间的差分数据线需要通过  $49.9\Omega$  的匹配电阻接 3.3V 偏置。网络变压器与 RJ45 网线接口之间也要接匹配电阻。**RJ45** 网线插座上集成两个 LED，通过限流电阻连接到 DP83848J 相应的引脚，用于指示以太网的速率和活动状态。参考电路详见图 3-10。

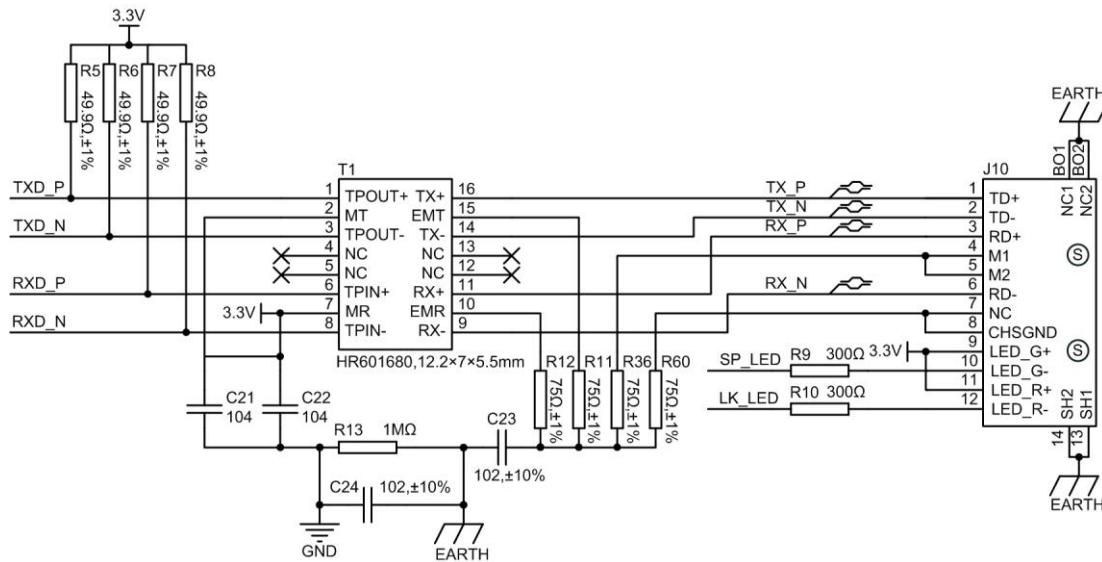


图 3-10 网线接口电路

### 3.7.3 双以太网设计注意事项

MCIMX287 支持 2 路以太网。双以太网的电路设计和单以太网电路设计基本相同。需要注意的是，在双以太网电路设计中，2 路以太网 PHY 共用 ENET\_MDC、ENET\_MDIO、ENET\_CLK 三个信号。同时，2 个以太网 PHY 的 ID 不能相同，即 2 路 PHY 的 PHYAD0～PHYAD4 这 5 个引脚的电平状态不能相同，否则通讯失败。

## 3.8 SD 卡接口电路

Freescale MCIMX28x 应用处理器集成了 SD/MMC 控制器，支持 SD, SDIO, MMC 和高速 MMC 卡。EasyARM-i.MX28x 核心板使用了 SD0 并通过邮票孔的方式将数据与控制信号引出，底板只需要将 SD 卡座的信号连接到相应的信号线即可。

由于现在 TF 卡更为常见，为方便用户，EasyARM-i.MX28x-EV 底板决定使用 TF 卡。参考电路如图 3-11 所示。由于处理器内部已经集成有  $47\text{K}\Omega$  上拉电阻，因此图中数据线和命令线的上拉电阻可以不焊。在初始化 SD 卡时软件会使能 CMD 线上的  $10\text{K}\Omega$  上拉电阻，初始化完成后切换为  $47\text{K}\Omega$  弱上拉。卡插入检测信号线 SD\_nCD 用于检测卡是否插入。当卡未插入卡座时，SD\_nCD 被上拉为高电平；当卡完全插入卡座时，SD\_nCD 被拉低。卡写保护信号 SD\_WP 信号线连接到处理器的 GPIO0\_17 引脚，用于检测卡是否处于写保护。驱动程序对写保护未作处理，因此 R29 可不焊。

由于 i.MX28x 的 SD 卡信号线驱动能力较弱，因此当系统从高速 SD 卡（Class6 以上）启动时可能会启动失败。当系统启动完成后，可以对高速 SD 卡进行正常的读写操作。

SD 卡 PCB 走线上面，注意 SD 走线控制在 80mm 以内，否则会照成 SD 卡无法启动的现象，但 150mm 以内的走线不影响操作系统对 SD 卡的读写，仅仅影响 SD 卡的启动，同时不建议在 SD 卡走线上面添加 ESD 器件。

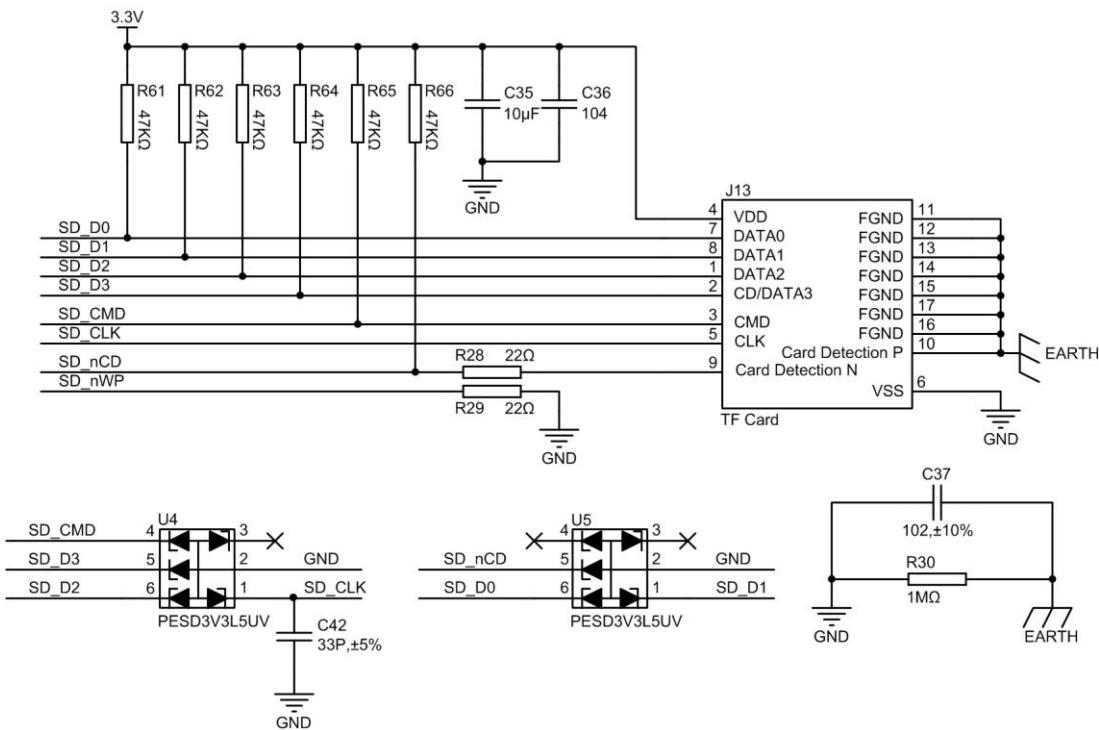


图 3-11 mini SD 卡接口电路

注：ESD 保护器件 U4、U5 和 C42 保留工位，不建议焊接，以免造成 SD 卡启动失败。如果用户需要在 SD 卡接口添加 ESD 保护器件，建议使用结电容更小的器件。

### 3.9 LCD 接口电路

Freescale MCIMX28X 应用处理器集成 LCD 控制器和触摸屏控制器，支持 24-bit RGB (DCLK) 模式和 24-bit 系统模式，同时支持四线式电阻触摸屏。为充分利用 IO 资源，EasyARM-i.MX28x 开发套件采用 16bit RGB 显示，参考电路详见图 3-12。

EasyARM-i.MX28x-EV 底板液晶屏接口选用 50pin 的软排线接口，该接口兼容 TFT-4.3 液晶套件的液晶数据接口。为防止信号反射，每根信号线上均串联了  $22\Omega$  的匹配电阻。时钟线 TFT\_VCLK 上加了磁珠和电容滤波电路，能有效滤除时钟线上的干扰。触摸屏信号线加了 RC 滤波电路和 ESD 保护电路，能有效提高触摸屏的抗干扰能力。

注：由于 CPU 驱动能力有限，当液晶屏连接线过长，可能导致液晶屏显示不正常。此时可以在信号线上添加总线收发器（例如 SN74LVC245），增强驱动能力。

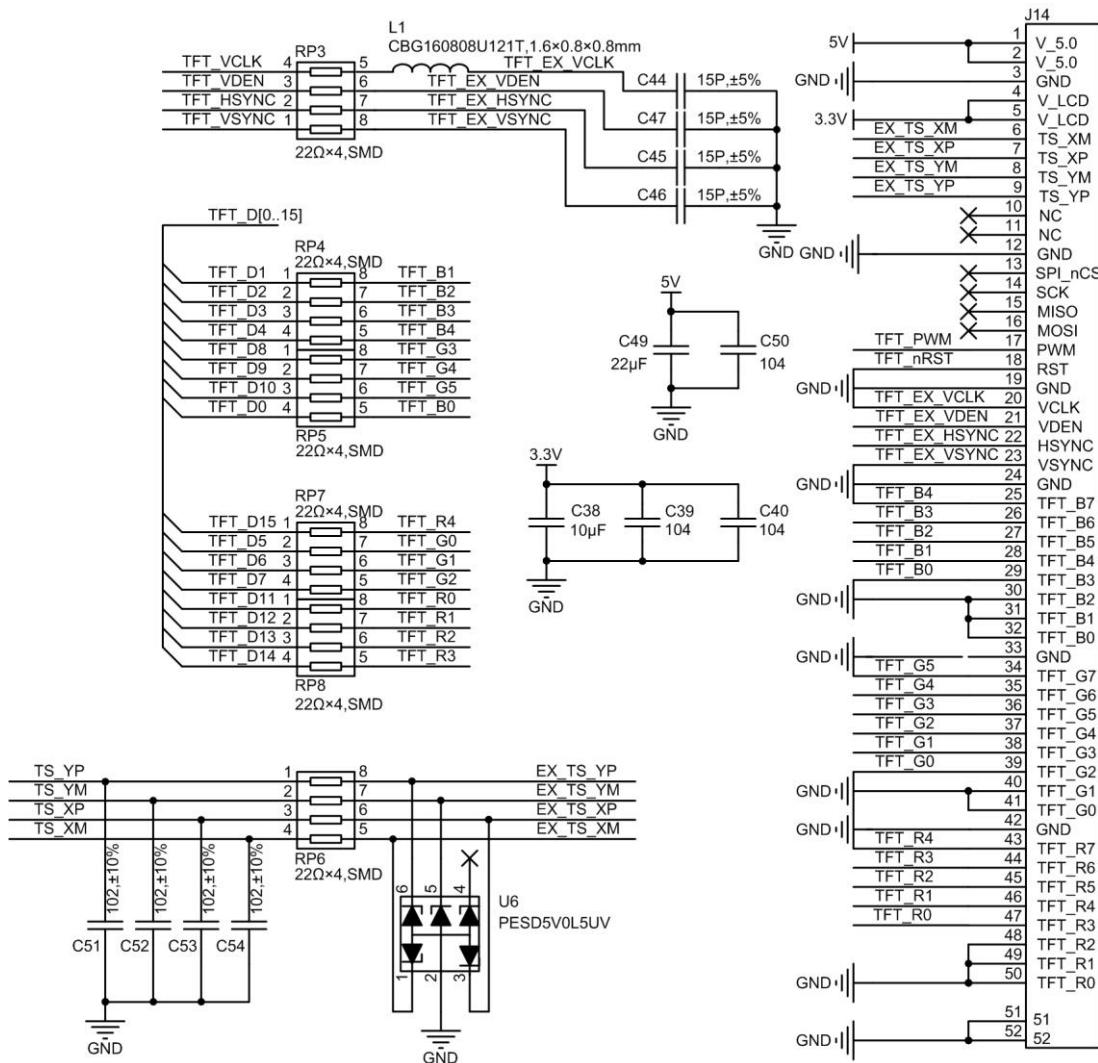


图 3-12 LCD 接口电路

### 3.10 蜂鸣器驱动电路

为便于调试, EasyARM-i.MX28x-EV 底板设计了蜂鸣器驱动电路, 如图 3-13 所示。

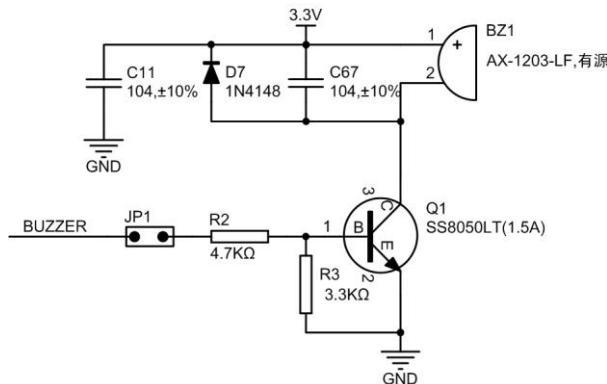


图 3-13 蜂鸣器驱动电路



底板中使用的是有源蜂鸣器，因此控制信号为高电平（1.2V~3.3V）时蜂鸣器鸣叫。为低电平时（0~1.2V）不工作。电容 C67 用于提高电路抗干扰性能。D7 起保护三极管的作用，当三极管突然截止时，无源蜂鸣器两端产生的瞬时感应电动势可以通过 D7 迅速释放掉，避免叠加到三极管集电极上从而击穿三极管。若使用有源蜂鸣器则 D7 不需要焊接。如果不需要使用蜂鸣器，可将跳线 JP1 断开。

### 3.11 PSWITCH 引脚电路

在电池供电应用中，可通过设置 PSWITCH 引脚状态来控制 CPU 上电、掉电或进入 USB Recovery 模式。它有三种电平状态，分别是：

- ◆ 低电平：0~0.30V
- ◆ 中间电平：0.65V~1.50V
- ◆ 高电平：(1.1×VDDXTAL + 0.58V) ~2.45V

中间电平和高电平可通过按键分别连接到 VDD\_XTAL 和 3.3V 电源来产生，参考电路如图 3-14 所示。

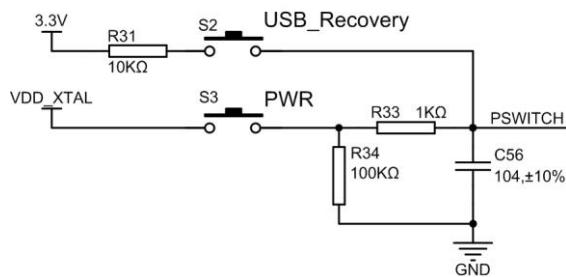


图 3-14 PSWITCH 引脚电路

从图可以看出，中间电平可以通过按键连接到 VDD\_XTAL 得到。需要注意的是当接到 PSWITCH 上的电压小于 1.5V 时，引脚呈高阻抗 ( $300\text{K}\Omega$ )，大于 1.5V 时呈低阻抗。为简化设计，图中 PSWITCH 引脚通过  $10\text{K}\Omega$  电阻接到 3.3V 电源来产生高电平状态（当有  $10\text{K}\Omega$  限流电阻时 PSWITCH 引脚可以承受超过 2.45V 的电压）。

**当核心板由电池供电时（或 4.2V 电源），需按住 S3 键 2s 左右，系统才会启动。在系统上电启动时，长按 S2（超过 5s）可使处理器进入 USB 固件恢复状态，用于修复固件。**

如果用户不用电池供电，也不需进入 USB Recovery 模式，可以将图 3-14 所示电路删除。



## 4. 管脚说明

### 4.1 核心板 I/O 引脚信息

EasyARM-i.MX28x 核心板管脚排列如图 4-1 所示，本套件提供的 WinCE 和 Linux 操作系统对 EasyARM-i.MX28x 核心板管脚默认功能均如表 4.1 所示，用户更改这些管脚的功能需要小心慎重，避免出现驱动冲突。

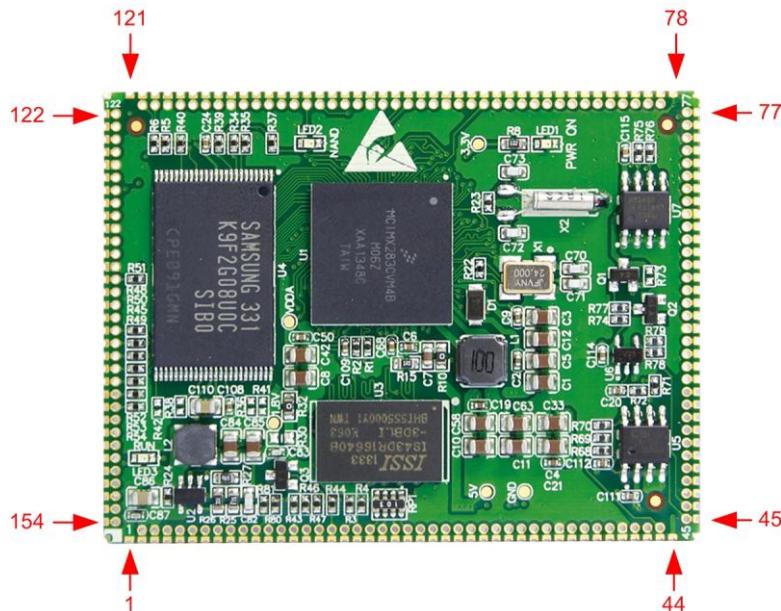


图 4-1 核心板实物及管脚定义

表 4.1 核心板引脚功能

管脚号	标号	默认功能	功能描述
1	GND	电源	电源地
2	5V		5V 电源输入
3	5V		
4	BAT_4V2		电池电源/4.2V 电源输入
5	BAT_4V2		
6	GND		电源地
7	GND		
8	GPIO1_16	GPIO	在底板中用作以太网 PHY 复位控制
9	GPIO1_17		GPIO1_17
10	GPIO1_18		GPIO1_18
11	Factory	系统模式	0: 厂商保留使用 1: 正常模式
12	REG	注册表配置(Wince 系统有效)	0: 清除注册表 1: 正常工作模式
13	BEEP	GPIO	有源蜂鸣器控制信号
14	RUN	状态指示	运行正常指示灯
15	ERR		运行错误指示灯



续上表

管脚号	标号	默认功能	功能描述
16	BOOT_SELECT	启动配置	0: 从 NAND Flash 启动 1: 从 SD 卡启动
17	BOOT_MODE		0: 从 USB0 启动 1: 从 NAND Flash 启动
18	JTAG_TDO	JTAG	数据输出
19	JTAG_RTCK		返回时钟输出
20	JTAG_TCK		时钟输入
21	JTAG_TMS		模式选择输入
22	JTAG_TDI		数据输入
23	JTAG_TRST		复位输入
24	GPIO2_15	GPIO	i.MX287 全支持, i.MX286 仅支持 GPIO3_27, i.MX283 都不支持
25	GPIO2_14		
26	GPIO2_13		
27	GPIO2_12		
28	GPIO3_27		
29	GPIO3_15		
30	GPIO3_14		
31	GPIO3_11		
32	GPIO3_10		
33	GPIO3_7		
34	GPIO3_6		
35	GND	电源	电源地
36	HSADC	ADC	高速 ADC
37	ADC0		低分辨率 ADC
38	ADC1		
39	ADC6		
40	GND	电源	电源地
41	VDD_XTAL	电源	晶振电源
42	PSWITCH	多功能引脚	多功能引脚 (如上电、掉电、固件恢复)
43	WDO_EN	看门狗	0: 看门狗使能 1: 看门狗禁能
44	GND	电源	电源地
45	nRST_IN	复位	手动复位信号输入
46	nRST_OUT		看门狗复位信号输出
47	GND	电源	电源地
48	SD_WP	SD 卡接口	卡写保护信号
49	SD_DETECT		卡插入检测信号
50	SD_SCK		时钟信号
51	SD_CMD		命令信号
52	SD_D0		数据信号
53	SD_D1		



续上表

管脚号	标号	默认功能	功能描述
54	SD_D2	SD 卡接口	数据信号
55	SD_D3		
56	GPIO2_4	GPIO	SD 卡接口数据信号 D4~D8 底板作为 GPIO 使用
57	GPIO2_5		
58	GPIO2_6		底板作为 GPIO 使用
59	GPIO2_7		
60	GND	电源	电源地
61	SPI2_SCK	SPI2	SPI2 时钟信号
62	SPI2_MOSI		SPI2 主出从入
63	SPI2_MISO		SPI2 主入从出
64	SPI2_SS0		SPI2 片选信号 0
65	SPI3_SCK	(仅 i.MX287 支持, i.MX283、i.MX286 均悬空)	SPI3 时钟信号
66	SPI3_MOSI		SPI3 主出从入
67	SPI3_MISO		SPI3 主入从出
68	SPI3_SS0		SPI3 片选信号 0
69	GND	电源	电源地
70	USB_OTG_OC	USB OTG	USB OTG 过流检测
71	USB_OTG_PWR		USB OTG 电源使能
72	USB_OTG_N		USB OTG 差分线 N
73	USB_OTG_P		USB OTG 差分线 P
74	USB_OTG_ID		USB OTG 主/从识别
75	USB_H_N	USB HOST	USB HOST 差分线 N
76	USB_H_P		USB HOST 差分线 P
77	USB_H_OC		USB HOST 过流检测, 评估底板中用作电源 使能
78	GND	电源	电源地
79	NET1_TXD1	(仅 i.MX287 支持, i.MX283、i.MX286 均悬空)	以太网 1 发送数据线 1
80	NET1_TXD0		以太网 1 发送数据线 0
81	NET1_TX_EN		以太网 1 发送使能
82	NET1_RXD1		以太网 1 接收数据线 1
83	NET1_RXD0		以太网 1 接收数据线 0
84	NET1_RX_EN		以太网 1 接收数据有效
85	NET0_TXD1	NET0	以太网 0 发送数据线 1
86	NET0_TXD0		以太网 0 发送数据线 0
87	NET0_TX_CLK		以太网 0 发送时钟 (仅 i.MX287 支持)
88	NET0_TX_EN		以太网 0 发送使能
89	NET0_RXD1		以太网 0 接收数据线 1
90	NET0_RXD0		以太网 0 接收数据线 0
91	NET0_RX_CLK		以太网 0 接收时钟 (仅 i.MX287 支持)
92	NET0_RX_EN		以太网 0 接收数据有效
93	NET_CLK	NET	以太网时钟



续上表

管脚号	标号	默认功能	功能描述
94	NET_MDC	管理接口	管理接口时钟
95	NET_MDIO		管理接口数据
96	GND	电源	电源地
97	I <sup>2</sup> S_RXD	I <sup>2</sup> S	I <sup>2</sup> S 数据接收, 可复用为 PWM7
98	I <sup>2</sup> S_TXD		I <sup>2</sup> S 数据发送, 可复用为 AUART4_TX
99	I <sup>2</sup> S_LRCLK		I <sup>2</sup> S 帧时钟, 可复用为 PWM4
100	I <sup>2</sup> S_MCLK		I <sup>2</sup> S 主时钟
101	I <sup>2</sup> S_BITCLK		I <sup>2</sup> S 位时钟, 可复用为 AUART4_RX
102	GND	电源	电源地
103	AUART2_TX	AUART2 (仅 i.MX287 支持)	应用串口 2 发送数据线
104	AUART2_RX		应用串口 2 接收数据线
105	AUART0_TX	AUART0	应用串口 0 发送数据线
106	AUART0_RX		应用串口 0 接收数据线
107	DUART_TX	DUART (调试串口)	调试串口发送数据线
108	DUART_RX		调试串口接收数据线
109	AUART1_TX	AUART1	应用串口 1 发送数据线
110	AUART1_RX		应用串口 1 接收数据线
111	AUART3_TX	AUART3 (仅 i.MX287 支持)	应用串口 3 发送数据线
112	AUART3_RX		应用串口 3 接收数据线
113	GND	电源	电源地
114	GPIO1_28	GPIO	GPIO, 仅 i.MX287 支持
115	GPIO1_29		
116	GPIO1_30		
117	GPIO1_31		
118	GND	电源	电源地
119	I <sup>2</sup> C1_SCL	I <sup>2</sup> C1	I <sup>2</sup> C1 时钟线
120	I <sup>2</sup> C1_SDA		I <sup>2</sup> C1 数据线
121	GND	电源	电源地
122	CAN1_TX	CAN (i.MX286、i.MX287 支持, i.MX283 悬空)	CAN1 发送数据线
123	CAN1_RX		CAN1 接收数据线
124	CAN0_TX		CAN0 发送数据线
125	CAN0_RX		CAN0 接收数据线
126	GND	电源	电源地
127	TS_XM	触摸屏接口	X 方向负极 (ADC4)
128	TS_XP		X 方向正极 (ADC2)
129	TS_YM		Y 方向负极 (ADC5)
130	TS_YP		Y 方向正极 (ADC3)
131	GND	电源	电源地
132	TFT_PWM	LCD 接口	背光控制 (PWM3)
133	TFT_PWR		液晶屏复位
134	GND	电源	电源地



续上表

管脚号	标号	默认功能	功能描述
135	TFT_VCLK	LCD 接口	TFT 主时钟
136	TFT_VDEN		TFT 数据输出使能
137	TFT_HSYNC		TFT 行同步
138	TFT_VSYNC		TFT 帧同步
139	TFT_D0		
140	TFT_D1		
141	TFT_D2		TFT_B0~TFT_B4
142	TFT_D3		
143	TFT_D4		
144	TFT_D5		
145	TFT_D6		
146	TFT_D7		TFT_G0~TFT_G5
147	TFT_D8		
148	TFT_D9		
149	TFT_D10		
150	TFT_D11		
151	TFT_D12		
152	TFT_D13		TFT_R0~TFT_R4
153	TFT_D14		
154	TFT_D15		

注：当处理器为 i.MX283/i.MX286 时，表 4.1 中有说明 i.MX283/i.MX286 不支持或仅 i.MX287 支持的引脚均悬空。

## 4.2 底板管脚说明

EasyARM-i.MX28x-EV 底板将核心板的以太网、SD 卡、USB、液晶屏、JTAG 和调试串口功能以接口座的形式引出，其余的功能引脚以排针的形式引出，方便开发与测试。底板资源布局、排针功能分别如图 4-2、表 4.2 所示。

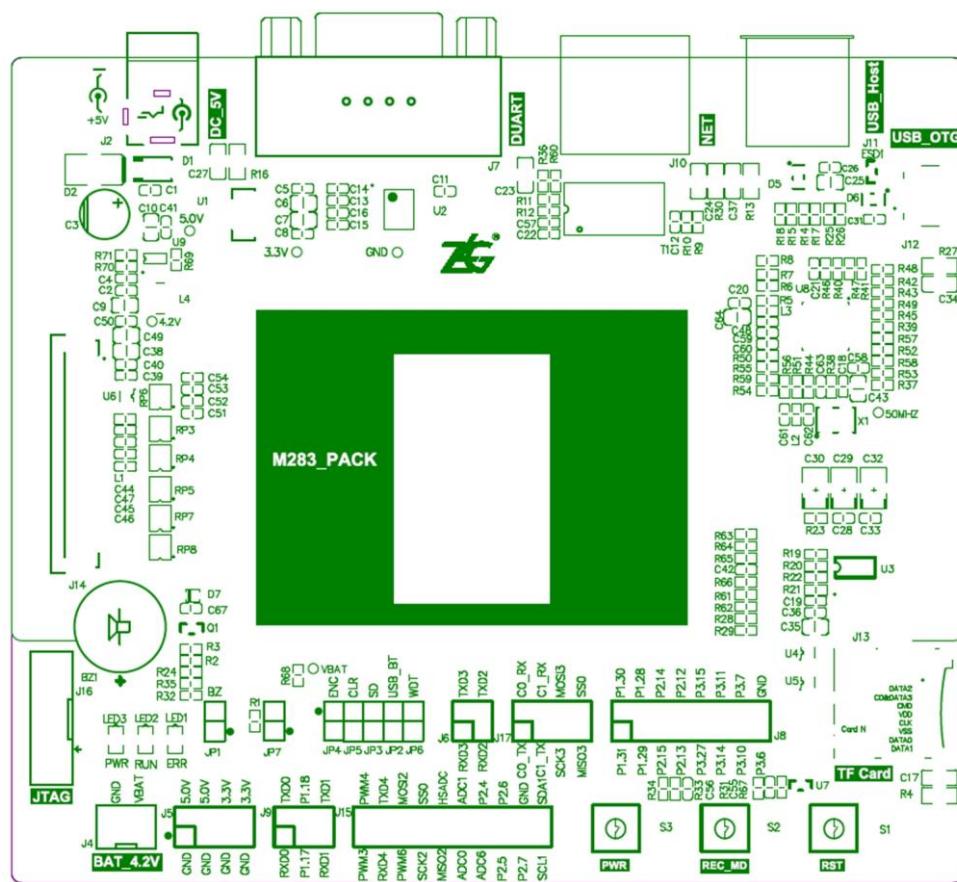


图 4-2 EasyARM-i.MX28x-EV 资源布局

表 4.2 EasyARM-i.MX28x-EV 排针接口说明

排针标号	标号	I/O	功能说明
J6	TXD2	AUART2_TXD	应用串口 2、应用串口 3 (i.MX287 支持)
	RXD2	AUART2_RXD	
	TXD3	AUART3_TXD	
	RXD3	AUART3_RXD	
J17	C0_TX	CAN_TX_0	CAN0、 CAN1 (i.MX286、 i.MX287 支持)
	C0_RX	CAN_RX_0	
	C1_TX	CAN_TX_1	
	C1_RX	CAN_RX_1	
	SCK3	SPI3_SCK	SPI3 总线 (i.MX287 支持)
	MOSI3	SPI3_MOSI	
	MISO3	SPI3_MISO	
	SS0	SPI3_SS0	
J8	P1.31	GPIO1_31	GPIO (i.MX287 支持)
	P1.30	GPIO1_30	
	P1.29	GPIO1_29	
	P1.28	GPIO1_28	
	P2.15	GPIO2_15	



续上表

排针标号	标号	I/O	功能说明
J8	P2.14	GPIO2_14	GPIO (i.MX287 全支持, i.MX286 支持 GPIO3_27)
	P2.13	GPIO2_13	
	P2.12	GPIO2_12	
	P3.27	GPIO3_27	
	P3.15	GPIO3_15	
	P3.14	GPIO3_14	
	P3.11	GPIO3_11	
	P3.10	GPIO3_10	
	P3.7	GPIO3_7	
	P3.6	GPIO3_6	
J4	GND	GND	电源地
	VBAT	DCDC_BATT	电池 (3.3V~4.2V) 输入插座
J9	GND	GND	
	TXD0	AUART0_TXD	应用串口 0
	RXD0	AUART0_RXD	
	P1.18	GPIO1_18	GPIO, 靠近 AUART0/AUART1, 方便用于 RS485 的方向控制
	P1.17	GPIO1_17	
	TXD1	AUART1_TXD	应用串口 1
	RXD1	AUART1_RXD	
J15	PWM3	GPIO3_20	可复用为 I <sup>2</sup> S_MCLK (PWM3 已被占用)
	PWM4	GPIO3_21	可复用为 I <sup>2</sup> S_LRCLK
	RXD4	GPIO3_22	可复用为 I <sup>2</sup> S_BITCLK
	TXD4	GPIO3_23	可复用为 I <sup>2</sup> S_TXD
	PWM6	GPIO3_26	PWM7, 可复用为 I <sup>2</sup> S_RXD (丝印有误)
	MOSI2	SPI2_MOSI	SPI2 总线
	SCK2	SPI2_SCK	
	SS0	SPI2_SS0	
	MISO2	SPI2_MISO	
	HSADC	HSADC	ADC
	ADC0	LRADC0	
	ADC1	LRADC1	
	ADC6	LRADC6	
	P2.4	GPIO2_4	GPIO
	P2.5	GPIO2_5	
	P2.6	GPIO2_6	
	P2.7	GPIO2_7	
	GND	GND	电源地
	SCL1	I <sup>2</sup> C1_SCL	I <sup>2</sup> C
	SDA1	I <sup>2</sup> C1_SDA	
JP1	BZ	—	短接: 蜂鸣器使能 断开: 蜂鸣器禁能



续上表

排针标号	标号	I/O	功能说明
J16	JTAG	1: 3.3V	电源
		2: JTAG_TRST	复位输入
		3: JTAG_TDI	数据输入
		4: JTAG_TMS	模式选择输入
		5: JTAG_TCK	时钟输入
		6: JTAG_RTCK	返回时钟输出
		7: JTAG_TDO	数据输出
		8: JTAG_nRST	系统复位
		9: GND	地
		10: NC	悬空



## 5. 电气参数

### 5.1 核心板静态参数

表 5.1 核心板电源静态电气参数

参数	标号	规格				说明
		最小	典型	最大	单位	
5V 核心板电压	5V	4.75	5.00	5.25	V	
5V 核心板电流	I <sub>5V</sub>	--	110	--	mA	5V 单独供电
4.2V 核心板电压	V <sub>BAT</sub>	3.30	4.20	4.24	V	
4.2V 核心板电流	I <sub>V<sub>BAT</sub></sub>	--	100	--	mA	4.2V 单独供电

注：核心板电流最大值可参考处理器数据手册。测试条件：核心板正常工作，系统从 SD 卡启动，液晶屏正常显示，以太网、USB 均未连接。

### 5.2 开发套件静态参数

表 5.2 开发套件电源静态电气参数

参数	标号	规格				说明
		最小	典型	最大	单位	
5V 系统电压	5V	4.75	5.00	5.25	V	
5V 系统电流	I <sub>5V</sub>	--	240	--	mA	核心板 5V 供电
5V 系统电流	I <sub>V<sub>BAT</sub></sub>	--	200	--	mA	核心板 4.2V 供电

注：测试条件：核心板正常工作，系统从 SD 卡启动，液晶屏正常显示，以太网、USB 均未连接。

### 5.3 IO 静态参数

表 5.3 IO 静态电气参数（3.3V 模式）

参数	标号	测试条件	规格			
			最小	典型	最大	单位
高电平输入电压	V <sub>IH</sub>	--	2	--	VDDIO	V
低电平输入电压	V <sub>IL</sub>	--	--	--	0.8	V
高电平输出电压	V <sub>OH</sub>	--	0.8×VDDIO	--	--	V
低电平输出电压	V <sub>OL</sub>	--	--	--	0.4	V
高电平驱动电流 (GPIO)	I <sub>OH-Low</sub> I <sub>OH-Medium</sub> I <sub>OH-High</sub>	VDDIO×0.8V	-5.0 -9.5 -11.4	--	--	mA
低电平灌电流 (GPIO)	I <sub>OL-Low</sub> I <sub>OL-Medium</sub> I <sub>OL-High</sub>	0.4V	3.8 7.7 9.0	--	--	mA
高电平驱动电流 (GPIO_CLK)	I <sub>OH-Low</sub> I <sub>OH-High</sub>	VDDIO×0.8V	-9.2 -15.2	--	--	mA
低电平灌电流 (GPIO_CLK)	I <sub>OL-Low</sub> I <sub>OL-High</sub>	0.4V	7.6 12.0	--	--	mA

## 6. 机械尺寸

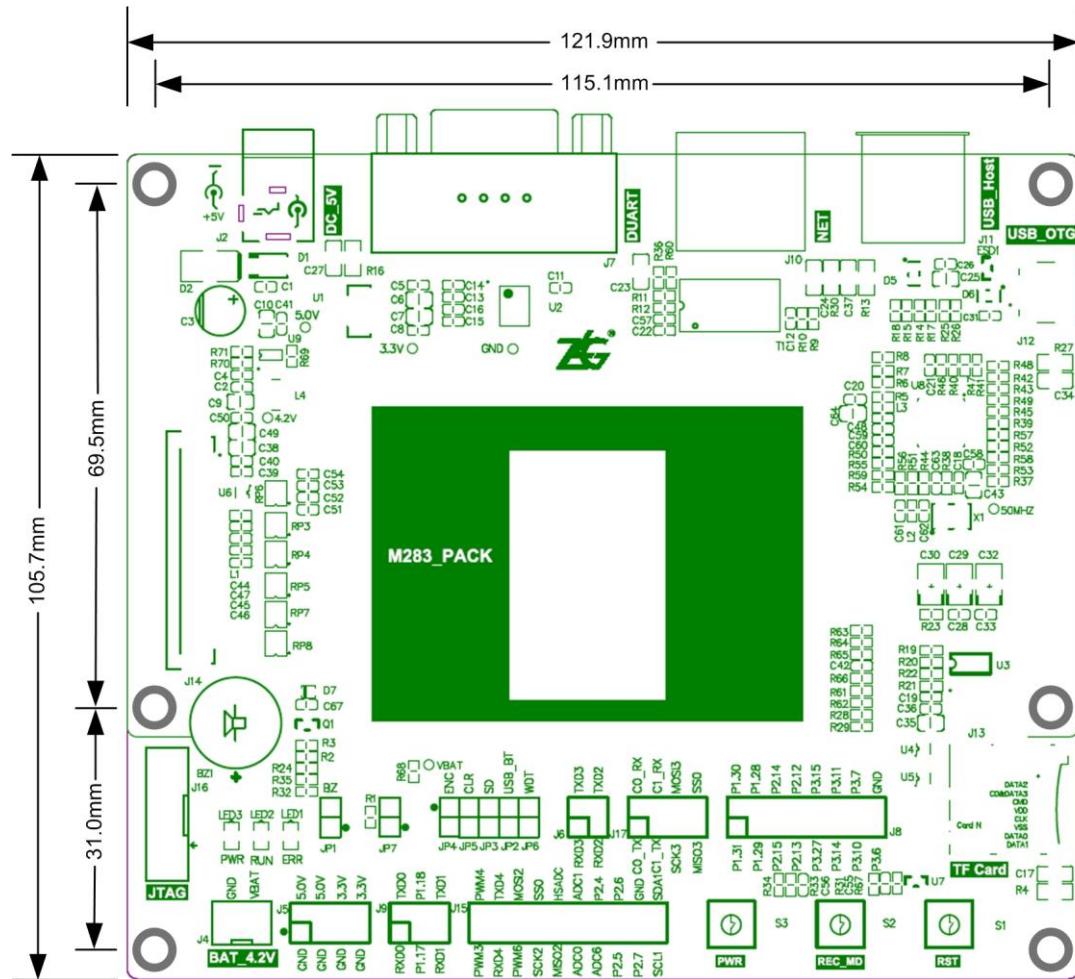


图 6-1 EasyARM-i.MX28x 底板机械尺寸图

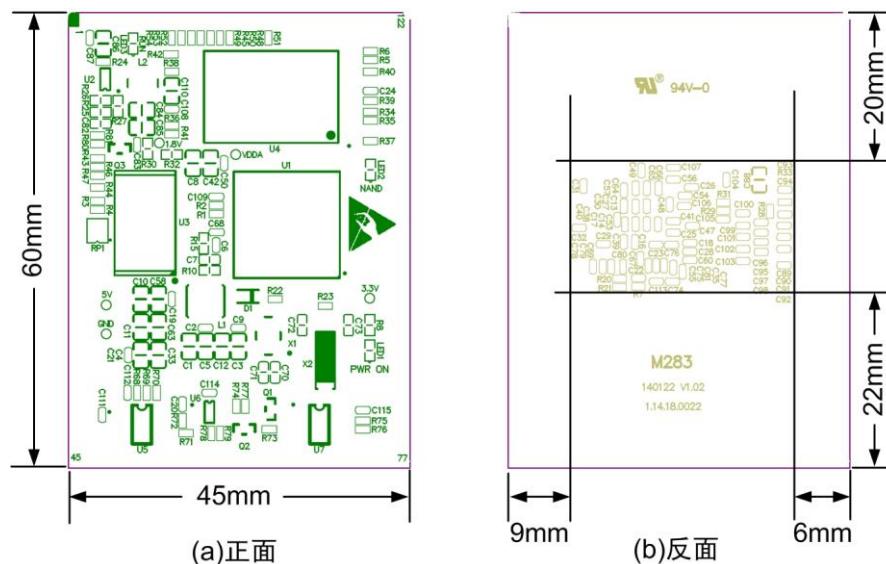


图 6-2 EasyARM-i.MX28x 核心板机械尺寸图



## 7. 产品版本对比表

根据市场实际需要，我们对 EasyARM-i.MX28x 开发套件的硬件配置进行了变更。  
EasyARM-i.MX28x V1.00 和 V1.01 硬件资源对比如表 7.1 所示。

表 7.1 EasyARM-i.MX28x 产品版本资源对比

版本	DDR	NAND Flash	触摸屏	加密	电源适配器	USB OTG 线缆
V1.00	128MB	256MB	--	--	配送	配送
V1.01	64MB	128MB	支持	支持	改为 USB 供电	--



## 8. 精华微信技术短文

### 8.1 小电容，大作用

EMC，即电磁兼容，是指电子、电气设备在其电磁环境中能正常工作，且不对该环境中任何事物构成不能承受的电磁骚扰的能力。广州致远电子股份有限公司对于产品的电磁兼容设计非常重视，即使 EasyARM-iMX283 开发平台是一款“免费硬件”，对于其 EMC 性能的要求也不会有所降低。本文谨通过介绍 EasyARM-iMX283 开发平台的 EMC 整改过程，以期抛砖引玉，共同学习。

以静电为例，第一版 EasyARM-iMX283 开发平台接口仅能通过 IEC61000-4-2: 2001 标准中的 2kV 接触放电测试，在经过不断的测试、整改，并进行两次硬件改版，EasyARM-iMX283 开发平台最终通过 ESD 接触放电最高等级的 8kV 测试。其中起决定作用的并不是多么复杂的电路，而是一颗小小的 0.1 μF 电容！

#### 8.1.1 EMC 整改过程，首要任务就是定位敏感源

敏感源即在受到外界干扰时可能会造成电路系统工作异常、复位或死机的电路。复位、晶振、电源和高速信号处理电路等相关电路都是常见的敏感源。这些敏感源有可能是单独或相互作用的，给 EMC 整改带来了非常多的困难。因此，在 EMC 整改过程中，要对这些敏感信号进行逐个排除性测试，观察并记录其信号变化。

对第一版开发平台进行 ESD 测试时，测试等级为 2kV，系统工作正常，当测试等级上升至 4kV 后系统就会复位。仔细分析后，我们将系统复位的原因归结到两点：

1. 复位相关的信号线 PCB 布线过长，且周围没有敷地保护，容易受到外界干扰；
2. USB 信号线 PCB 布线离晶振过近，外界干扰容易通过 USB 信号线耦合到晶振，引起系统复位。

在此基础上我们进行了第一次 PCB 改版，元器件重新布局；缩短复位信号和晶振信号的布线，并在这些信号线周围敷地保护；同时优化电源的布局。

令人失望的是，测试第二版电路时，硬件接口仅能通过 4kV 接触放电测试，测试等级升至 6kV 时系统依旧会复位，抗干扰能力只有一点点提高，并未达到公司对工业产品的设计要求。

经过两个星期探索和排除测试，复位信号线和晶振信号线并不是主要敏感源，造成系统复位的应该还有其他信号。品管部经理在研究所有的测试步骤与分析方法后，将示波器探头接到 PSWITCH 信号线上观察（该管脚用于控制 iMX283 内部集成的 DC-DC 电源启动和关闭等功能）信号线上再进行 4kV 接触放电测试时，系统会复位；将探头移开则系统正常工作。将该信号线割断后再测试，测试等级为 4kV 和 6kV 时，系统都没有复位，8kV 时系统偶尔会复位，表明 PSWITCH 才是造成系统复位的“罪魁祸首”！

#### 8.1.2 滤波电容放置位置不对，也白劳一场

敏感源定位后，就该考虑如何保护信号以减小外界干扰对其产生的影响。常见的方案有：接地、屏蔽、滤波、接口电路保护、PCB 布局布线设计等。iMX283 芯片参考手册指出：“当 PSWITCH 上出现小于 15ns 的下降沿时，iMX283 就会向片内 DC-DC 发出掉电请求。”可是我们已经在底板的 PSWITCH 信号线上添加了滤波电容，可是为什么测试还是不通过？。

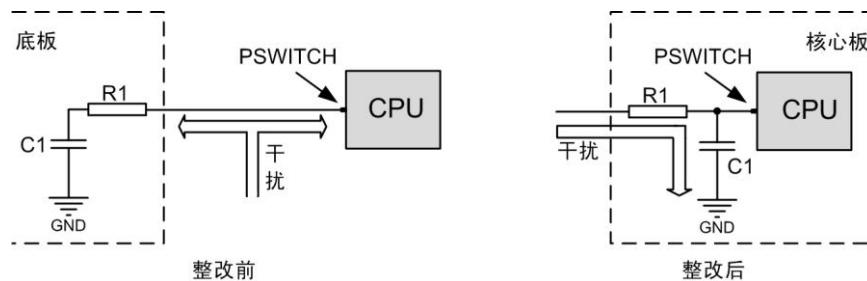


图 8-1 整改前后 PSWITCH 滤波电路效果分析示意图

PSWITCH 从核心板引到底板按键上，走线较长。原电路中 PSWITCH 的滤波电路设计在底板上，当干扰信号耦合到该信号线上时，一部分干扰被滤信号会被底板的电容滤除，一部分直接进入 CPU，影响 iMX283 的片内电源的稳定性，造成系统复位，滤波电路没有起到应有的作用。若将滤波电容焊接至 CPU 引脚底下，PSWITCH 上的干扰信号在进入 CPU 前大部分被滤波电容滤除，从而保证系统正常工作。这种猜想经过实际测试得到了验证：当我们把滤波电容焊接至 PSWITCH 引脚下，如图 2 所示。电路整改后再进行 8kV 接触放电测试，系统运行一切正常工作，未发生复位现象。一个小小的电容放对了位置，决定了产品的 EMC 性能，事情就是这么神奇。

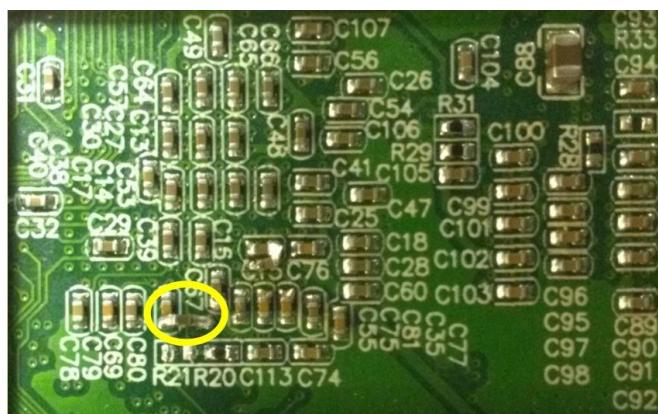


图 8-2 PSWITCH 滤波电容位置示意图

## 8.2 EasyAEM-iMX283 教你设计蜂鸣器电路

蜂鸣器是电路设计中常用的器件，广泛用于工业控制报、机房监控、门禁控制、计算机等电子产品作预警发声器件，驱动电路也非常简单，然而很多人在设计时往往随意设计，导致实际电路中蜂鸣器不发声、轻微发声和乱发声的情况发生。

下面我们从 EasyARM-iMX283 开发套件入手，就 3.3V NPN 三极管驱动有源蜂鸣器设计，从实际产品中分析电路设计存在的问题，提出电路的改进方案，使读者能从小小的蜂鸣器电路中学会分析和改进电路的方法，从而设计出更优秀的产品，达到抛砖引玉的效果。

### 8.2.1 常见错误接法

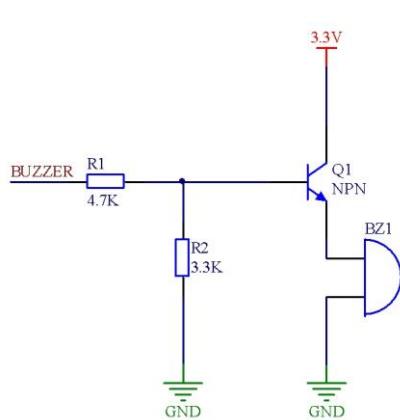


图 1 错误接法 1

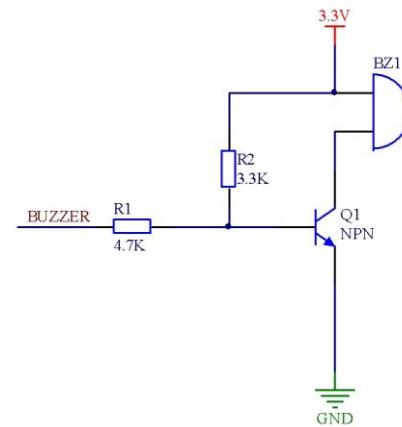


图 2 错误接法 2

图 1 为典型的错误接法，当 BUZZER 端输入高电平时蜂鸣器不响或响声太小。当 I/O 口为高电平时，基极电压为  $3.3/4.7 \times 3.3V \approx 2.3V$ ，由于三极管的压降 0.6~0.7V，则三极管射极电压为  $2.3 - 0.7 = 1.6V$ ，驱动电压太低导致蜂鸣器无法驱动或者响声很小。

图 2 为第二种典型的错误接法，由于上拉电阻 R2，BUZZER 端在输出低电平时，由于电阻 R1 和 R2 的分压作用，三极管不能可靠关断。

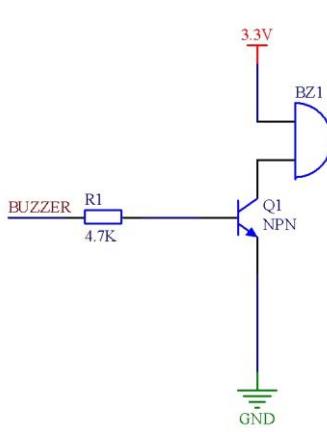


图 3 错误接法 3

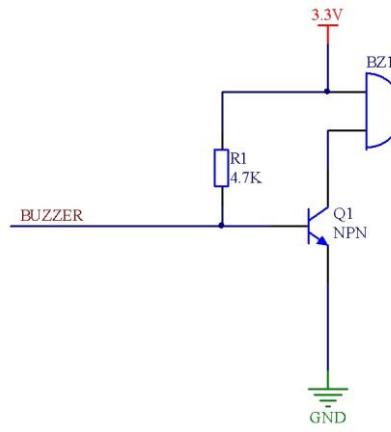


图 4 错误接法 4

图 3 为第四种错误接法，三极管的高电平门槛电压就只有 0.7V，即在 BUZZER 端输入电压只要超过 0.7V 就有可能使三极管导通，显然 0.7V 的门槛电压对于数字电路来说太低了，在电磁干扰的环境下，很容易造成蜂鸣器鸣叫。



图 4 为第三种错误接法，当 CPU 的 GPIO 管脚存在内部下拉时，由于 I/O 口存在输入阻抗，也可能导致三极管不能可靠关断，而且和图 3 一样 BUZZER 端输入电压只要超过 0.7V 就有可能使三极管导通。

### 8.2.2 NPN 三极管控制有源蜂鸣器常规设计

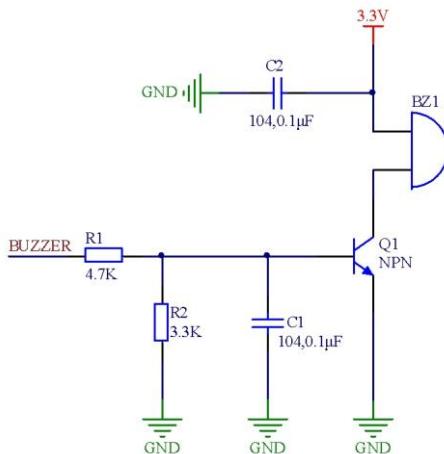


图 5 NPN 三极管控制有源蜂鸣器常规设

图 5 为通用有源蜂鸣器的驱动电路。电阻 R1 为限流电阻，防止流过基极电流过大损坏三极管。电阻 R2 有着重要的作用，第一个作用：R2 相当于基极的下拉电阻。如果 A 端被悬空则由于 R2 的存在能够使三极管保持在可靠的关断状态，如果删除 R2 则当 BUZZER 输入端悬空时则易受到干扰而可能导致三极管状态发生意外翻转或进入不期望的放大状态，造成蜂鸣器意外发声。第二个作用：R2 可提高电平的门槛电压。如果删除 R2，则三极管的高电平门槛电压就只有 0.7V，即 A 端输入电压只要超过 0.7V 就有可能导通，添加 R2 的情况就不同了，当从 A 端输入电压达到约 2.2V 时三极管才会饱和导通，具体计算过程如下：

假定  $\beta = 120$  为晶体管参数的最小值，蜂鸣器导通电流是 15mA。那么集电极电流  $I_C = 15\text{mA}$ 。则三极管刚刚达到饱和导通时的基极电流是  $I_B = 15\text{mA}/120 = 0.125\text{mA}$ 。流经 R2 的电流是  $0.7\text{V}/3.3\text{k}\Omega = 0.212\text{mA}$ ，流经 R1 的电流  $I_{R1} = 0.212\text{mA} + 0.125\text{mA} = 0.337\text{ mA}$ 。最后算出 BUZZER 端的门槛电压是  $0.7\text{V} + 0.337\text{ mA} \times 4.7\text{k}\Omega = 2.2839\text{ V} \approx 2.3\text{V}$ 。

图中的 C2 为电源滤波电容，滤除电源高频杂波。C1 可以在有强干扰环境下，有效的滤除干扰信号，避免蜂鸣器变音和意外发声，在 RFID 射频通讯、Mifare 卡的应用时，这里初步选用 0.1uF 的电容，具体可以根据实际情况选择。

### 8.2.3 改进方案

蜂鸣器竟然有 EMI 辐射？！在 NPN 3.3V 控制有源蜂鸣器时，在电路的 BUZZER 输入高电平，让蜂鸣器鸣叫，检测蜂鸣器输入管脚（NPN 三极管的 C 极）处信号，发现蜂鸣器在发声时，向外发生 1.87KHz, -2.91V 的脉冲信号，如图 6 所示。

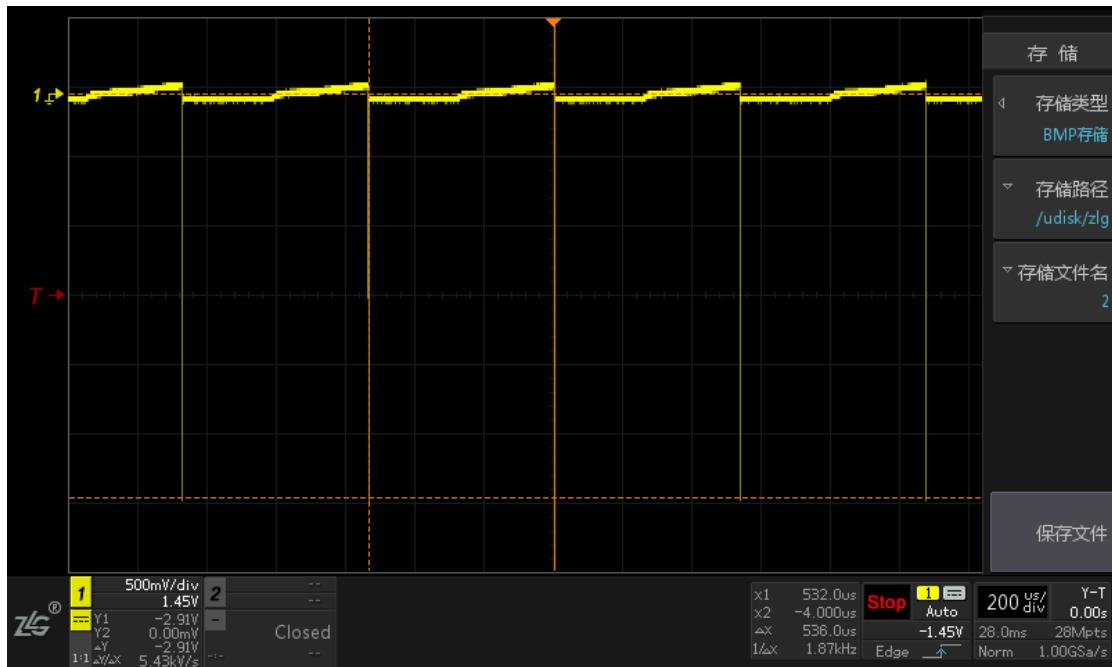


图 6 蜂鸣器自身发放脉冲

在电路的 BUZZER 输入 20Hz 的脉冲信号, 让蜂鸣器鸣叫, 检测蜂鸣器输入管脚处信号, 发现蜂鸣器在发声时, 在控制电平上叠加了 1.87KHz, -2.92V 的脉冲信号, 并且在蜂鸣器关断时出现正向尖峰脉冲 ( $\geq 10V$ ), 如图 7 所示。

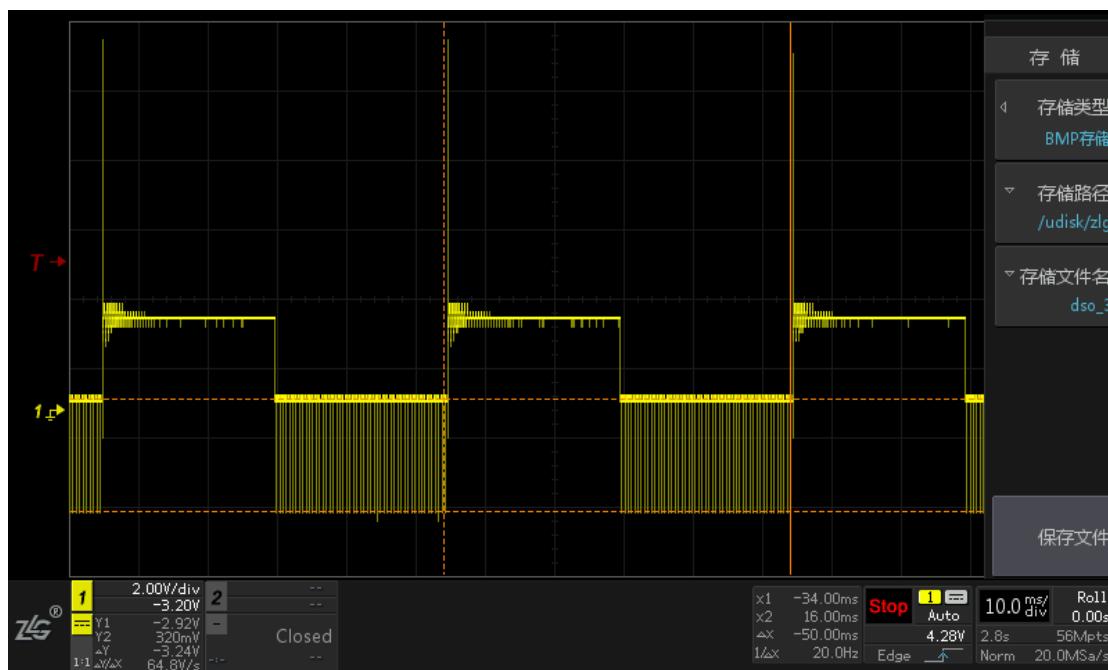


图 7 蜂鸣器自身发放脉冲

图 7 中 1.87KHz, -2.92V 的脉冲信号应该是有源蜂鸣器内部震荡源释放出来的信号。

常用有源蜂鸣器主要分为压电式、电磁震荡式两种, iMX283 开发板上用的是压电式蜂鸣器, 压电式蜂鸣器主要由多谐振荡器、压电蜂鸣片、阻抗匹配器及共鸣箱、外壳等组成, 而多谐震荡器由晶体管或集成电路构成, 我们所用的蜂鸣器内部含有晶体管震荡电路(有兴趣的朋友可以自己拆开看看)。

有源蜂鸣器产生脉冲信号能量不是很强, 可以考虑增加滤波电容将脉冲信号滤除。在有



源蜂鸣器的两端添加一个 104 的滤波电容，脉冲信号削减到-110mV，如图 8 所示，但顶部信号由于电容充电过慢，有点延时。

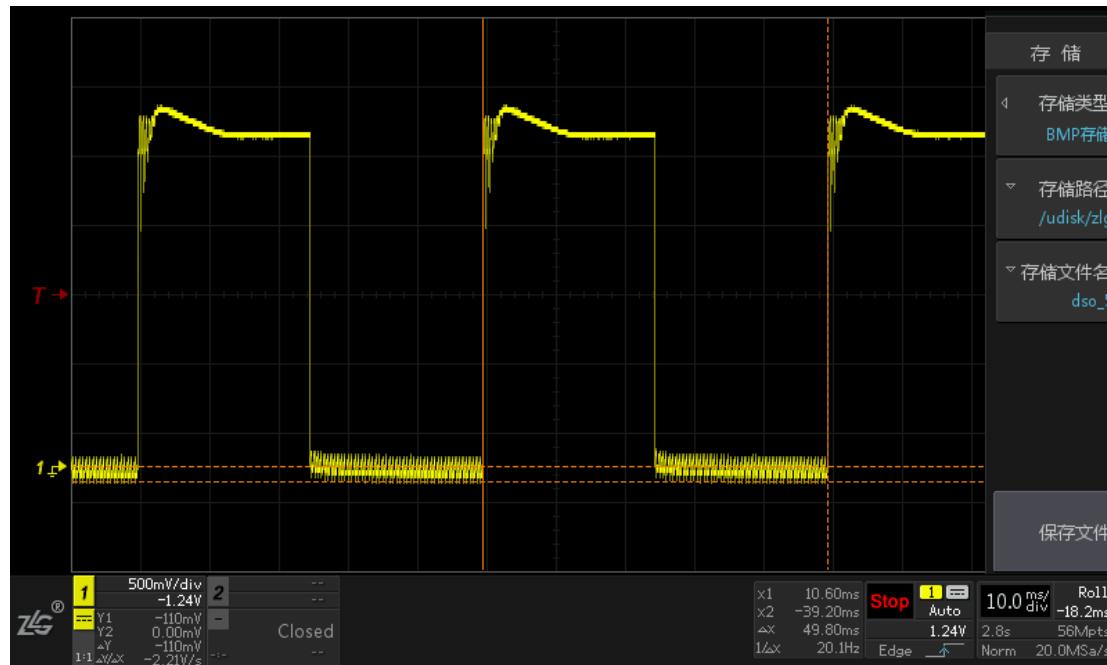


图 8 减少蜂鸣器自身发放脉冲

消除蜂鸣器 EMI 辐射后改进电路图如图 9 所示：

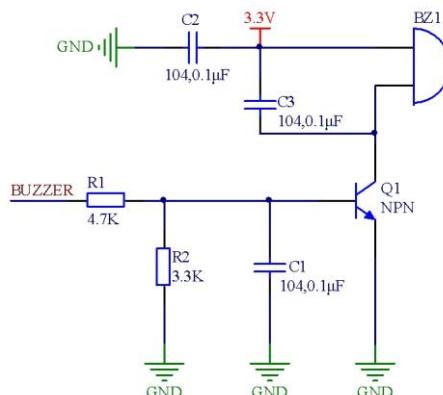


图 9 NPN 有源蜂鸣器控制电路改善后电路图

#### 8.2.4 兼容性设计

作为标准电路，需要考虑电路的兼容性问题，比如同样耐压不同功率的有源蜂鸣器，有源蜂鸣器和无源蜂鸣器的兼容性问题。

##### 1. 兼容同样耐压不同功率的有源蜂鸣器电路设计

为了电路的兼容性和可扩展性，电路需要考虑兼容不同厂家和不同功率的蜂鸣器。同一个耐压的蜂鸣器主要是蜂鸣器的内阻和工作电流不一样，一般 3V~5V 耐压的蜂鸣器，不同功率的蜂鸣器导通电流是 10mA~80 mA。我们按照最大功率的蜂鸣器去设计电路即可，即三极管的推动电流按照 80 mA 设计。

假定： $\beta = 120$  为晶体管参数的最小值，蜂鸣器导通电流是 80 mA。那么集电极电流  $I_C = 80 \text{ mA}$ 。则三极管刚刚达到饱和导通时的基极电流  $I_B = 80 \text{ mA} / 120 = 0.667 \text{ mA}$ 。流经  $R_2$  的电流是  $0.7V / 3.3k\Omega = 0.212 \text{ mA}$ ，所以流经  $R_1$  的电流应该是  $I_{R1} = 0.667 \text{ mA} + 0.125 \text{ mA}$



=0.792mA。BUZZER 端的门槛电压是设定在 2.2V，那么  $R1=(2.2V-0.7V)/0.792mA=1.89K$ 。电阻取常规 2K 即可。

如果电路更换功率稍大一点的有源蜂鸣器，可以按照上面的计算方法计算 R1 的大小。

## 2. 兼容有源蜂鸣器和无源蜂鸣器电路设计

在电路的设计过程中，往往会碰到需求变更，比如项目前期，对蜂鸣器的发声频率没有要求，但后期有要求，需要更换为无源蜂鸣器，这时就需要修改电路图，甚至修改 PCB，这样就增加了改动成本、周期和风险。

有源蜂鸣器和无源蜂鸣器的驱动电路区别主要在于无源蜂鸣器本质上是一个感性元件，其电流不能瞬变，因此必须有一个续流二极管提供续流。否则，在蜂鸣器两端会有反向感应电动势，产生几十伏的尖峰电压，可能损坏驱动三极管，并干扰整个电路系统的其它部分。而如果电路中工作电压较大，要使用耐压值较大的二极管，而如果电路工作频率高，则要选用高速的二极管。这里选择的是 IN4148 的开关二极管。电路如图 10 所示。

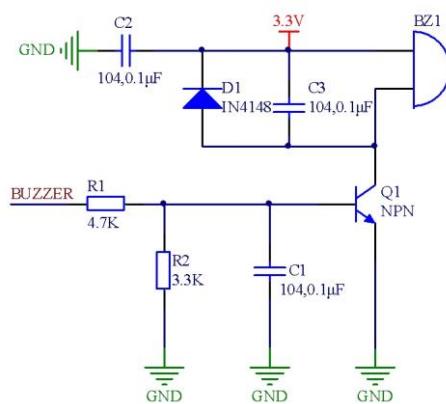


图 10 NPN 无源蜂鸣器控制电路



## 8.3 M283 的 PCB 设计

i.MX28 系列是飞思卡尔 ARM9 系列处理器的新成员，集成了显示、电源管理、CAN、USB 和以太网等连接功能，可为各种成本敏感型的应用降低了系统成本和复杂性。针对其在 PCB 设计方面，我们总结了一些方法和经验，欢迎大家借鉴和指导。

### 8.3.1 叠层设计

推荐的叠层（适用于 6 层板）：

- 1) L1 (TOP, 信号) - L2 (地平面) - L3 (电源平面、少量信号) - L4 (信号) - L5 (地平面) - L6 (BOTTOM, 信号)

L3, L4 在 RAM 部分可走信号，BOOTOM 走 1.8V 电源；CPU 部分 L3 可敷电源。优点是有两个地平面，有较好的 EMC 性能和信号完整性。但 L3 只能走少量信号，需要配合底层扇出，可能需要增加更多的过孔进行换层。

- 2) L1 (TOP, 信号) - L2 (地平面) - L3 (信号) - L4 (信号) - L5 (电源平面) - L6 (BOTTOM, 信号)

此叠层适合信号比较交叉的情况，保证 L3, L4 皆可出线。L5 电源平面进行了分割，相对上述叠层在一定程度上电源完整性会更好一点。顺便提一下的是要留意 L4, L6 的重要信号不要跨电源平面走线。

**推荐的走线、叠层**

**单端：5mil**

**差分：4/6mil（线宽 4mil，间距 6mil）**

叠层设计可参照下图所示，对于 L1, L3, L4, L6 的阻抗有较好的控制。

层				厚度
TOP	PP	S0401	3313	0.3330z
L2	Core	S1141	0.1	3.912(mil)
L3	PP	S0401	2116	0.50z
	光板	S1141	1.2	3.937(mil)
	PP	S0401	2116	4.507(mil)
L4	Core	S1141	0.1	45.826(mil)
L5	PP	S0401	3313	4.522(mil)
BOT				0.50z
				0.3330z

完成板厚:2(+0.2/-0.2) MM  
设计板厚:1.880 MM  
板材类型:S1141

Impedance Information:										
控制	层间	阻抗类型	要求值	客户要求值	设计值	阻抗计算	H1	Erl	H2	Erl2
L1	L2	单端	5.00	50+/-10%	5.00	54.411	3.91	3.85		
L6	L5	单端	5.00	50+/-10%	5.00	54.269	3.89	3.85		
L1	L2	差分	4.00/6.00	100+/-10%	4.00/6.00	98.548	3.91	3.85		
L6	L5	差分	4.00/6.00	100+/-10%	4.00/6.00	98.383	3.89	3.85		
L3	L2/L5	单端	5.00	50+/-10%	5.00	52.418	3.93	3.95	60.0	3.95
L4	L2/L5	单端	5.00	50+/-10%	5.00	52.486	59.4	3.95	4.58	3.95
L3	L2/L5	差分	4.00/6.00	100+/-10%	4.00/6.00	97.791	3.93	3.95	60.0	3.95
L4	L2/L5	差分	4.00/6.00	100+/-10%	4.00/6.00	97.880	59.4	3.95	4.58	3.95

过孔：可使用 8/16mil 或者 10/16mil。该过孔大小刚好符合 CPU 内 5mil 走线的扇出。

4 层走线可参考官方指导手册的扇出方法。注意使用 4 层板的话，需要走线的空间相对



较大，而且底层信号走线较多，会影响滤波电容等的放置，会大大削弱信号完整性和 EMC 性能。对于要求较高的场合例如工业环境下，尽量还是使用 6 层及以上的设计。

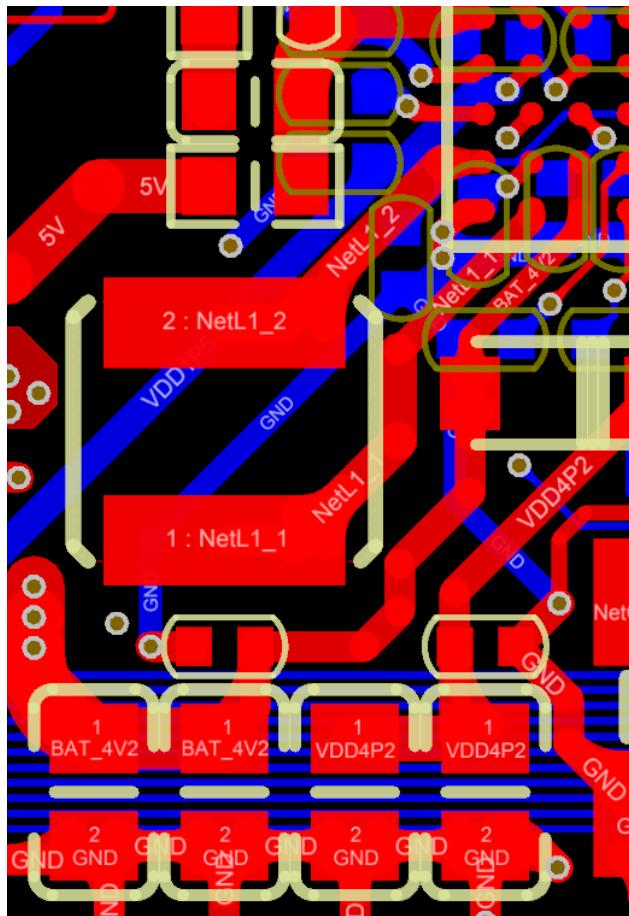
### 8.3.2 电源设计

DCDC\_GND PIN(A17)至少有两个过孔到地平面，可减少开关电源产生的噪声。

DC-DC 电感尽可能放置与 CPU 同一面，且尽可能靠近 CPU，这样可避免走线过长和使用过孔。如果电感一定要放反面，则必须通过过多过孔进行连接。

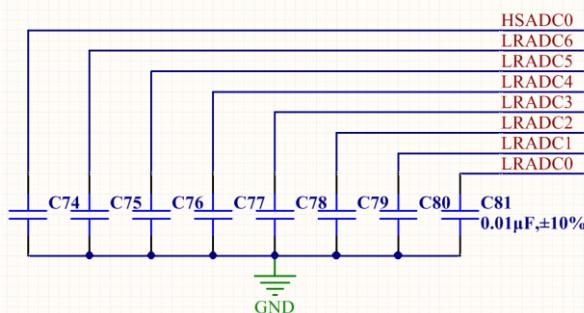
DCDC\_BATT PIN (B15)的输入电容尽量靠近 PIN 脚放置，保持走线不长于 5mm。

以下布局和走线供参考（由于结构的限制，DCDC\_BATT 的电容放置得较远）：



滤波电容必须靠近电源脚放置，包括 DCDC\_VDDIO, DCDC\_VDDA, DCDC\_VDDD。

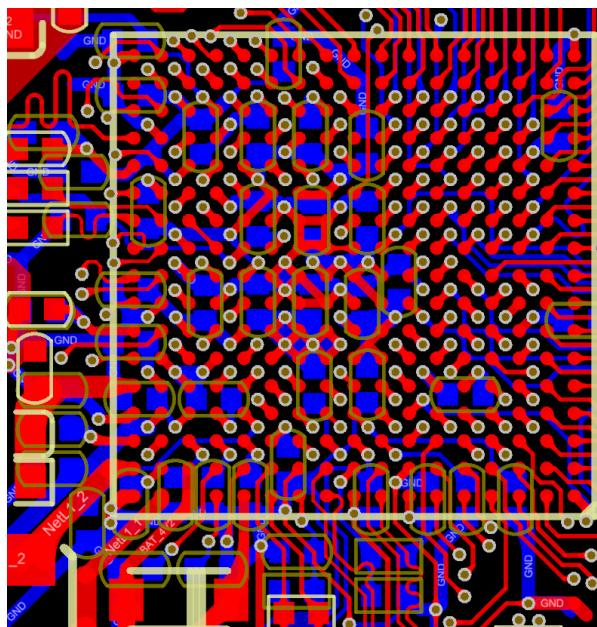
### 8.3.3 模拟信号





LRADC 和 HSADC 的各个信号都需要接 0.01uF 的电容，该电容须靠近 CPU 放置，并远离 DCDC 和其他数字电路（或者用地线隔开）。HSADC 包地。

滤波电容放置的例子（包括 CPU 电源的电容）：



#### 8.3.4 晶振

晶振电路比较敏感，靠近 CPU 放置，走线尽可能短，并用地线保护起来。

#### 8.3.5 DDR2

地址/控制信号：长度差控制在 200mil；

时钟 CLK：差分长度差控制在 5mil；

数据 DQ/数据掩码 DQM：长度差控制在 100mil；

数据选取 DQS：差分对长度差控制在 5mil；长度与 DQ 匹配。

以上信号单端阻抗为 50-60 欧姆，差分阻抗为 100 欧姆。地址和数据线之间不要交叉走线。可能的话同组的信号尽量使用相同的层。

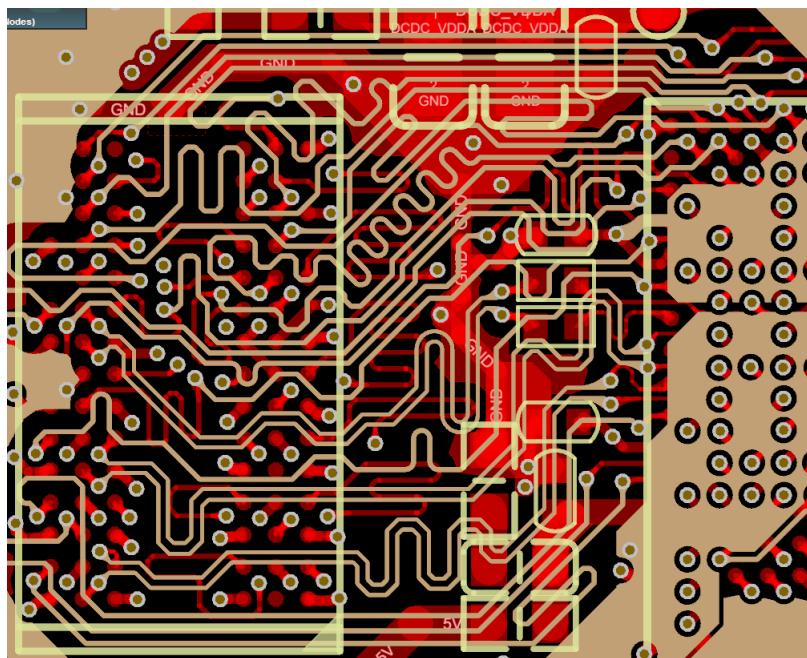
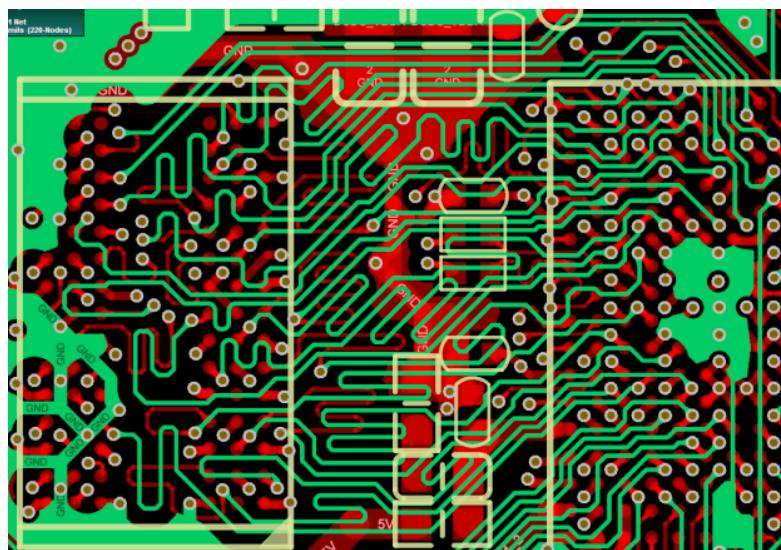
VREF 尽可能用比较宽的线。

有条件的话 RAM 各信号长度匹配越精确越好，以下例子是严格等长的（因为 CLK 差分上有串联的匹配电阻，实长会比表格显示的数值大），供参考。

参考例子（分别为 CPU 与 RAM 之间的 L3, L4 走线，BOTTOM 层已隐藏）：

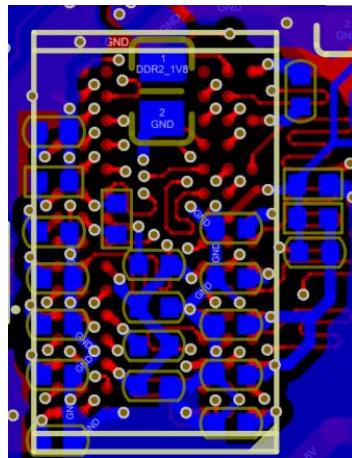


25 Nets (0 Highlighted)				22 Nets (0 Highlighted)				
*	Name	/	N...	*	Name	/	N...	
			Route...				Route...	
	DDR2_A0	2	966.9	0	DDR2_D0	2	966.381	0
	DDR2_A1	2	966.654	0	DDR2_D1	2	966.312	0
	DDR2_A2	2	966.712	0	DDR2_D2	2	966.654	0
	DDR2_A3	2	966.001	0	DDR2_D3	2	966.205	0
	DDR2_A4	2	966.428	0	DDR2_D4	2	966.337	0
	DDR2_A5	2	966.03	0	DDR2_D5	2	966.52	0
	DDR2_A6	2	966.779	0	DDR2_D6	2	966.033	0
	DDR2_A7	2	966.338	0	DDR2_D7	2	966.239	0
	DDR2_A8	2	966.527	0	DDR2_D8	2	966.205	0
	DDR2_A9	2	966.579	0	DDR2_D9	2	966.368	0
	DDR2_A10	2	966.539	0	DDR2_D10	2	966.777	0
	DDR2_A11	2	966.178	0	DDR2_D11	2	966.172	0
	DDR2_A12	2	966.925	0	DDR2_D12	2	966.944	0
	DDR2_A13	2	966.169	0	DDR2_D13	2	966.601	0
	DDR2_BA0	2	966.195	0	DDR2_D14	2	966.836	0
	DDR2_BA1	2	966.115	0	DDR2_D15	2	966.526	0
	DDR2_BA2	2	966.105	0	DDR2_LDM	2	966.623	0
	DDR2_CKE	2	966.757	0	DDR2_LDQS_I_2	2	966.395	0
	DDR2_CLK_N	3	816.847	0	DDR2_LDQS_I_2	2	966.539	0
	DDR2_CLK_P	3	818.67	0	DDR2_UDM	2	966.432	0
	DDR2_NCAS	2	966.471	0	DDR2_UDQS_2	2	966.667	0
	DDR2_NCS	2	966.007	0	DDR2_UDQS_2	2	966.154	0
	DDR2_NRAS	2	966.183	0				
	DDR2_NWE	2	966.798	0				
	DDR2_ODT	3	966.107	0				





RAM 的 1.8V 电源 PIN, 滤波电容要靠近放置, 保持每个电源 PIN 和 GND 至少有一个过孔。如下图:



### 8.3.6 USB

差分信号等长走线, 长度差控制在 5mil; 阻抗约 90 欧姆。走线与其他信号要隔开一定的距离, 约 20mil 以上。也可包地处理。注意其信号不要跨越不同的地/电源平面, 可保证其信号质量, 以避免其他 EMI 问题。

### 8.3.7 以太网

TX/RX 差分长度差控制在 5mil; 差分阻抗为 100 欧姆。且其与板边距离须 1in 以上, 提高其辐射抗扰度。

TX 与 RX 之间保持一定的距离, 至少 30mil 以上。

49.9 欧的上拉电阻尽量靠近接口放置, 连线尽量短, 不要超过 400mil。

以太网变压器两端要进行隔离处理, 包括信号和地 (适用需要外接变压器的情况)。

### 8.3.8 总结和其他

1. CPU 直接引出且靠近板边、外壳、按钮、接口等的信号, 比较敏感, 特别是做 ESD 测试时很容易引入干扰, 所以要做保护处理。比较好的情况下是增加防护器件, 兼顾成本的情况下至少也要作包地处理, 靠近 CPU 附近位置要添加一小电容或者 RC 滤波。
2. 电源平面进行分割的时候, 不要让邻近层的重要信号, 特别是有阻抗要求的信号跨越不同的平面。否则会影响其信号完整性。
3. M28X 芯片自带的 DC-DC 电路, 其引脚的分布刚好与模拟、复位、晶振、USB 等重要信号相邻, 在布局上可能会造成一定的困难。建议 DC-DC、晶振电路的元件与 CPU 放置同一层, 走线可直连, 且减少了大量的过孔, 可空出很多空间放置小电容与及其他信号的扇出。另外走线的时候建议每一层都用地线将以上信号分别包起来, 避免互相影响。
4. 1.8V、3.3V 电源由 M28X 内部直接产生, 所以尽量采用敷铜的形式, 且 CPU 背面尽可能每个引脚都添加至少一个滤波电容, 保证其电源的完整性并往外部供电。留意并避免 CPU 内部大量的过孔可能会切断其电源平面的完整。



我们用上述方法，完成 M283 的核心板设计。核心板采用四周是邮票孔方式和外界连接，也可以使用 1.27 的排针相连。然后配置一个底板，就组成了一个可用的学习板或工控板了。



经过我们测试，整个板所有接触静电放电 8KV，耦合放电 15KV，可见整个板的抗干扰能力是非常强的，作为工业控制用也是满足要求的。



## 9. 免责声明

EasyARM-i.MX28x 系列学习套件旨在为用户提供一个快速熟悉 Freescale i.MX28 系列处理器的开发评估平台，用户可以在本学习套件上进行学习和技术评估。本学习套件由 EasyARM-i.MX28x-EV、M28x 核心板和 TFT-4.3 液晶套件组成，套件将提供底板硬件上的 Linux、WinCE 驱动程序及其应用说明文档以方便用户使用。

广州周立功单片机科技有限公司保留任何时候在不事先声明的情况下对 EasyARM-i.MX28x 系列产品相关文档的修改的权力。



## 销售与服务网络

### 广州周立功单片机科技有限公司

地址：广州市天河北路 689 号光大银行大厦 12 楼 F4

邮编：510630

传真：(020)38730925

网址：[www.zlgmcu.com](http://www.zlgmcu.com)

电话：(020)38730916 38730917 38730972 38730976 38730977



<http://www.zlgmcu.com>

### 广州专卖店

地址：广州市天河区新赛格电子城 203-204 室

电话：(020)87578634 87569917

传真：(020)87578842

### 南京周立功

地址：南京市珠江路 280 号珠江大厦 1501 室

电话：(025)68123920 68123923 68123901

传真：(025)68123900

### 北京周立功

地址：北京市海淀区知春路 108 号豪景大厦 A 座 19 层

电话：(010)62536178 62536179 82628073

传真：(010)82614433

### 重庆周立功

地址：重庆市九龙坡区石桥铺科园一路二号大西洋国际大厦（赛格电子市场）2705 室

电话：(023)68796438 68796439

传真：(023)68796439

### 杭州周立功

地址：杭州市天目山路 217 号江南电子大厦 502 室

电话：(0571)89719480 89719481 89719482

89719483 89719484 89719485

传真：(0571)89719494

### 成都周立功

地址：成都市一环路南二段 1 号数码科技大厦 403 室

电话：(028)85439836 85437446

传真：(028)85437896

### 深圳周立功

地址：深圳市福田区深南中路 2072 号电子大厦 12 楼 1203

电话：(0755)83781788 (5 线) 83782922 83273683

传真：(0755)83793285

### 武汉周立功

地址：武汉市洪山区广埠屯珞瑜路 158 号 12128 室（华中电脑数码市场）

电话：(027)87168497 87168297 87168397

传真：(027)87163755

### 上海周立功

地址：上海市北京东路 668 号科技京城东座 12E 室

电话：(021)53083452 53083453 53083496

传真：(021)53083491

### 西安办事处

地址：西安市长安北路 54 号太平洋大厦 1201 室

电话：(029)87881296 83063000 87881295

传真：(029)87880865

### 厦门办事处

E-mail：[sales.xiamen@zlgmcu.com](mailto:sales.xiamen@zlgmcu.com)

### 沈阳办事处

E-mail：[sales.shenyang@zlgmcu.com](mailto:sales.shenyang@zlgmcu.com)