

Федеральное государственное бюджетное образовательное учреждение высшего образования

# «МИРЭА – Российский технологический университет» РТУ МИРЭА

# **ЛЕКЦИОННЫЕ МАТЕРИАЛЫ** по дисциплине

Цифровые устройства и микропроцессоры

Часть 1 (5 семестр)

Лекция 8

#### Основные темы лекции

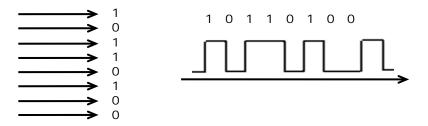
Регистры

Счетчики. Классификация.

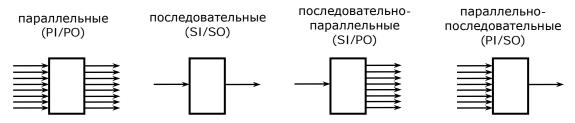
# Регистры

*Регистр* – устройство, осуществляющее прием, хранение, возможное преобразование (сдвиг) и выдачу многоразрядного двоичного кода.

Многоразрядный код может быть параллельным и последовательным.



#### Соответственно регистры делят на:



Регистр может быть также универсальным — иметь все варианты входов/выходов — как параллельных, так и последовательных.

Работа с последовательным кодом требует операций сдвига (влево/вправо), соответствующие регистры называют сдвиговыми или регистрами сдвига (хотя и в чисто параллельном регистре такая обработка может присутствовать). Реверсивный регистр позволяет сдвигать код в обоих направлениях. Если направление специально не оговорено, обычно подразумевается сдвиг от младших к старшим разрядам (логический/арифметический сдвиг влево).

#### Регистры имеют:

- информационные входы (в количестве от 1 до N, N − разрядность);
- информационные выходы (в количестве от 1 до N);
- сигнал записи / приема / ввода;
- сигнал чтения / передачи / вывода.

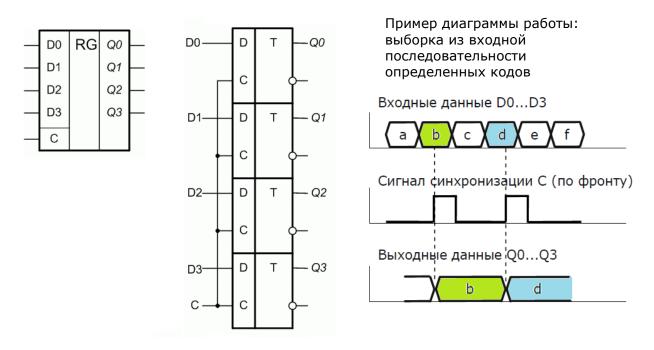
Последние два сигнала могут быть объединены в один, а при работе с последовательным кодом — выполнять и функцию сдвига.

#### Дополнительные сигналы:

- сброс регистра в нулевое состояние;
- реверс направления сдвига (или раздельные сигналы записи/чтения для каждого направления);
- разрешение выходных сигналов (при наличии 3-го состояния);
- переключатель типа входного/выходного кода и др.

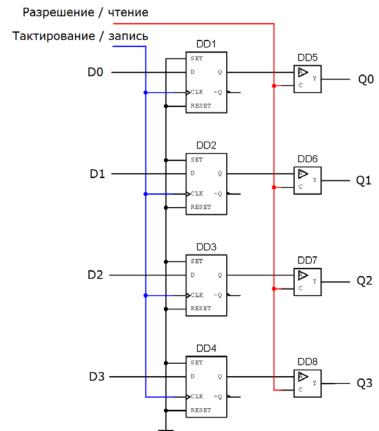
# Параллельный регистр

Состоит из синхронно работающих триггеров (с общим сигналом синхронизации). Как и в триггере, по входу записи возможно статическое или динамическое управление. Таблицы/диаграммы переключения такие же, как и для соответствующих триггеров.

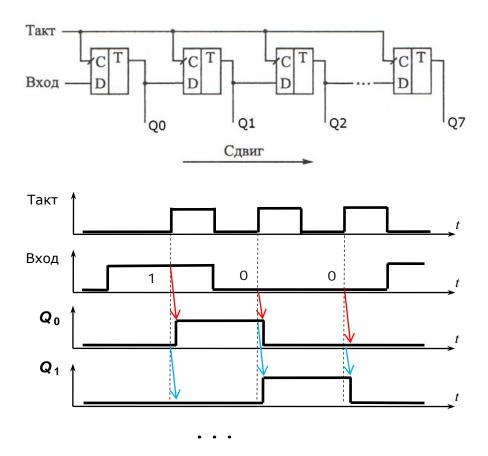


Задание на самостоятельную работу: составить схему распараллеливания последовательности кодов на 2 и 4 потока (идущих с меньшей скоростью).

Вариант регистра с сигналом разрешения выходов (сигналом чтения) исследуется в лабораторной работе 3 (на выходах триггеров установлены буферные элементы — повторители с Z-состоянием):



## Последовательно-параллельный регистр



В приведенной схеме сдвиг происходит **влево** — от младшего к старшему разряду. Сигнал тактирования последовательных данных — динамический (в данном случае по фронту). По возрастающему фронту тактового сигнала каждый триггер захватывает входной сигнал, который на выходе данного триггера появляется с некоторой задержкой. Этот выходной сигнал передается в триггер более старшего разряда на следующем фронте.

Сдвиговый регистр может использоваться для задержки данных на заданное число тактов.

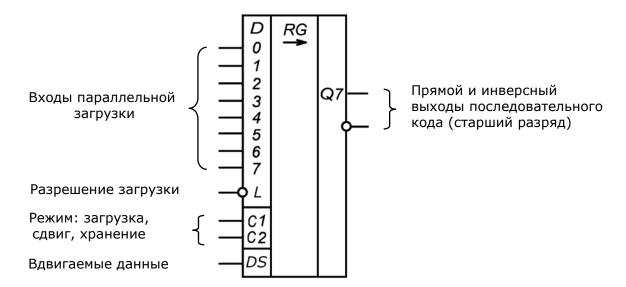
## Пример реальной микросхемы 74164 (ИР8)



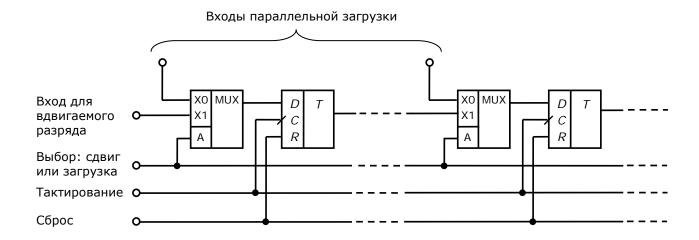
Микросхема осуществляет сдвиг от младших разрядов к старшим, при этом в младший разряд вдвигаются биты с одного из входов данных D1 или D2 (на втором входе при этом должна быть лог. 1). Соединение одного из входов данных со старшим выходным разрядом позволяет получить кольцевой регистр для реализации циклического сдвига.

#### Параллельно-последовательные регистры

Пример обозначения одного из таких регистров (микросхема 74165, ИР9):



Внутри такие регистры содержит цепочку триггеров (как и на ранее показанной схеме для последовательно-параллельного регистра). Задача состоит в одновременной загрузке всех триггеров внешним двоичным кодом. Удобно для этой цели использовать D- и JK-триггеры с установочными входами R, S. Пример построения и функционирования подобного параллельно-последовательного регистра на JK-триггерах рассматривается на практических занятиях. Ниже представлено еще одно решение:

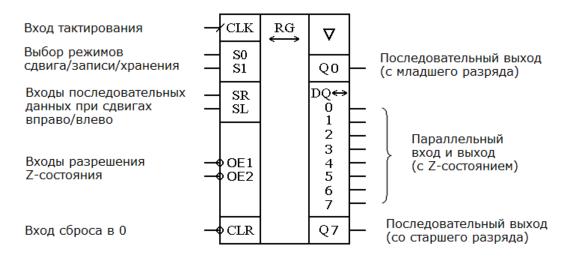


С помощью мультиплексоров коммутируется информационный вход D-триггеров, конфигурируя устройство либо как обычный параллельный регистр, принимающий данные с внешних входов, либо как сдвиговый. Сигнал тактирования используется как для загрузки, так и для сдвига. Выходной сигнал в принципе можно взять с выхода любого триггера, обычно задействуется старший.

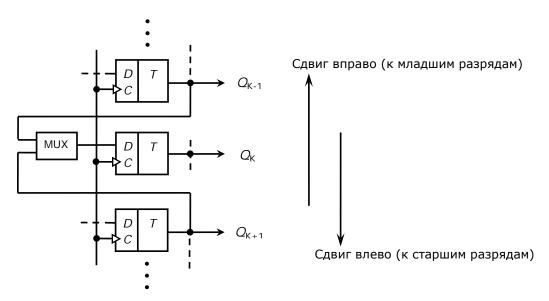
Рекомендуется самостоятельно построить временные диаграммы всех сигналов и для всех режимов работы.

#### Универсальные регистры

# Пример реальной микросхемы 74299 (ИР24)



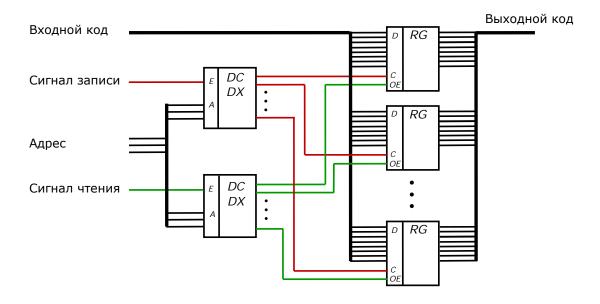
Один из вариантов осуществления реверса сдвига (показан ниже): на входе данных каждого триггера устанавливается мультиплексор, подключающий этот вход либо к выходу предыдущего младшего разряда (для сдвига влево), либо к выходу следующего старшего разряда (для сдвига вправо). Полную схему предлагается составить самостоятельно.



#### Регистровый блок (файл)

Обычно регистровый блок/файл определяют как процессорную память относительно небольшого объема, состоящую из специальных регистров (управления, конфигурирования, состояния и др.), причем не обязательно одинаковой разрядности. Рассмотрим принцип объединения нескольких регистров в одно устройство.

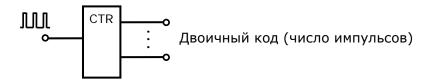
Для обращения более чем к одному регистру необходима адресация. Отдельно взятые регистры не содержат никаких адресных входов, а большинство регистров не имеют даже общего сигнала разрешения работы. Поэтому при объединении регистров задействуются сигналы записи и чтения (разрешения выходов). Выходы при отсутствии разрешения должны переходить в 3-е состояние. Функциональная схема такого устройства приведена ниже. Для выбора регистров используются дешифраторы, фактически это демультиплексоры, передающие сигналы чтения-записи только одному регистру, выбранному посредством адресного кода.



В рамках самостоятельной работы предлагается раскрыть структуру и составить схемы для всех микросхем регистров, рассмотренных на занятии (74164, 74165, 74299).

## Счетчики

Счетчик – устройство, предназначенное для счета поступающих на вход импульсов и фиксации этого числа в виде N-разрядного двоичного кода.



Счетчики строятся на триггерах, при отсутствии импульсов или при наличии запрещающего сигнала — хранят последнее значение. Счетчики работают циклически. Максимальное число входных импульсов, соответствующее разным состояниям счетчика, называется **модулем счета** или **коэффициентом пересчета**. Например, 8-разрядный двоичный счетчик имеет модуль счета K = 256, т.е. считает от исходного состояния 0 до максимального 255, а 256-й импульс вызывает переполнение и переход счетчика снова в состояние 0. Вычитающий счетчик считает в обратном направлении (например: 255, 254, ..., 0, 255, ...).

# Классификация

По коэффициенту пересчета различают:

- двоичные счетчики, в которых модуль счета K = 2N (N разрядность);
- двоично-десятичные или просто десятичные К = 10, 100, ...;
- с произвольным модулем счета.

По последовательности счета: суммирующие, вычитающие, реверсивные.

По способу организации переноса и переключения триггеров:

- с последовательным переносом (асинхронные): строго последовательное переключение триггеров, от младшего к старшему разряду;
- с ускоренным или сквозным переносом (асинхронные) последовательное переключение с меньшими задержками;
- с параллельным переносом (синхронные) одновременное переключение всех триггеров.

Кроме основного сигнала счета и выходного кода (показаны на рисунке выше), счетчики могут иметь следующие входные и выходные сигналы:

- разрешения счета;
- сброса в состояние 0;
- направления счета, вместо него может использоваться отдельный сигнал для обратного счета;
- входной код для предустановки счетчика в заданное состояние;
- сигнал записи кода предустановки;
- выходные сигналы переполнения счетчика (перехода на новый цикл счета в прямом и обратном направлениях) используются для каскадирования.