

Федеральное государственное бюджетное образовательное учреждение высшего образования

«МИРЭА – Российский технологический университет» РТУ МИРЭА

ЛЕКЦИОННЫЕ МАТЕРИАЛЫ по дисциплине

Цифровые устройства и микропроцессоры

Часть 1 (5 семестр)

Лекция 3

Основные темы лекции

Диодно-транзисторная логика.

Схемотехника логических элементов транзисторно-транзисторной логики (ТТЛ).

Схемы ТТЛ с диодами и транзисторами Шоттки.

Схемотехника логических элементов КМДП логики.

Эмиттерно-связанная логика.

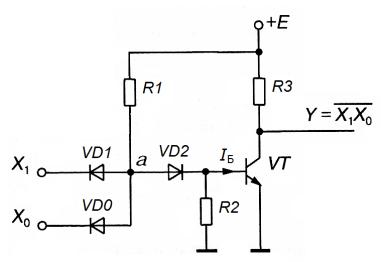
Логические элементы с открытым коллектором/стоком.

Логические элементы с тремя состояниями выхода (Z-выходами).

Типы выходных каскадов логических элементов.

Диодно-транзисторная логика (ДТЛ)

Простейший логический элемент, выполняющий функцию И-НЕ:



При наличии на обоих входах логической "1", т.е. напряжения, близкого к напряжению питания и более высокого, чем в точке "а", диоды VD0, VD1 закрыты, через резистор R1, открытый диод VD2 и базу-эмиттер транзистора протекает ток $I_{\rm b}$, открывающий транзистор, вследствие чего на выходе схемы образуется логический "0". В этом состоянии потенциал точки "а" относительно земли формируется как падение напряжения на двух p-n переходах — VD2 и база-эмиттер транзистора, т.е. примерно $0.7 \times 2 = 1.4 \, \rm B$. При наличии хотя бы одного логического "0" на входе, т.е. когда один или оба входа замыкаются на землю, соответствующий диод открывается, пропуская через себя ток, задаваемый резистором R1, потенциал точки "а" падает до $0.7 \, \rm B$, в цепь базы ток практически не ответвляется, транзистор закрывается, на выходе — логическая "1". Резистор R2 в принципе не обязателен и используется для более надежного запирания транзистора.

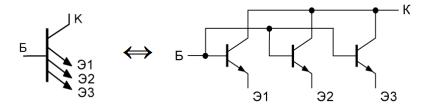
Данный тип логики является устаревшим и в таком виде в настоящее время применяется редко.

Вопрос для самостоятельной работы: в чем недостаток элементов ДТЛ по сравнению с элементами ТТЛ, рассматриваемыми далее?

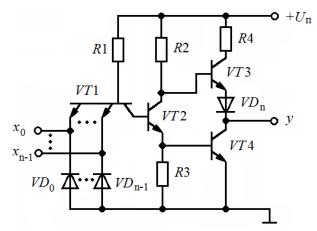
Схемотехника логических элементов транзисторно-транзисторной логики (ТТЛ)

Многоэмиттерный транзистор

Многоэмиттерный транзистор является специфичным для логических элементов, он эквивалентен нескольким параллельно соединенным транзисторам (см. также схему из лабораторного практикума):



Базовый логический элемент



Если хотя бы один из входов X имеет лог. "0", т.е. какой-либо из эмиттеров VT1 замкнут на землю, транзистор VT1 открывается базовым током через R1, его коллектор, а с ним и база VT2 принимают практически потенциал земли ("0"), VT2 закрывается, потенциал его эмиттера как и базы VT4 равны 0, т.е. VT4 закрыт, а VT3 открывается базовым током, идущим от источника питания через R2. При этом на выход поступает положительный потенциал с +Uп через ограничительный резистор R4, открытый VT3 и прямосмещенный диод VDn.

И только когда на всех входах присутствует лог. "1", т.е. все эмиттеры VT1 имеют высокий уровень, сам VT1 закрыт: потенциал его базы, определяемый прямосмещенными переходами VT1, VT2, VT4 может составлять 1...2 В, а на эмиттерах — уровень > 2.4 В. Через р-п переход база-коллектор VT1 и резистор R1 протекает базовый ток VT2, открывающий последний. Резистор R2 и открытый VT2 задают базовый ток VT4, последний также открывается, обуславливая на выходе лог. "0". Транзистор VT3 закрыт по следующей причине: хотя потенциал его базы из-за открытого VT2 практически равен потенциалу базы VT4 (около 0.7 В), но эмиттер VT3 смещен падением напряжения на диоде VDn, так что напряжение база-эмиттер VT3 недостаточно для его открывания.

Диоды VD0...VDn-1 служат исключительно для защиты от импульсных помех отрицательной полярности.

Базовый логический элемент выполняет операцию И-НЕ. Для реализации функции ИЛИ параллельно коллектору и эмиттеру VT2 можно подключить точно такой же узел на VT1', VT2' (так называемый расширитель) — данное решение рассмотреть самостоятельно или подсмотреть в учебнике [Микушин..., с. 35].

Схемы с диодами и транзисторами Шоттки

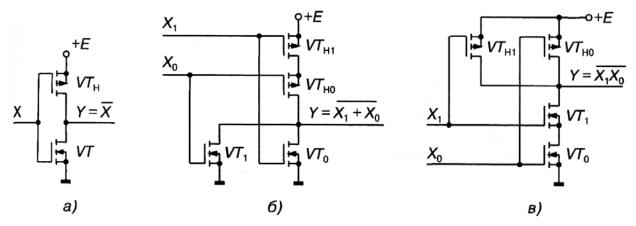
Биполярные транзисторы имеют одну особенность, проявляющуюся в ключевом режиме работы: переход в закрытое состояние после насыщения происходит относительно медленно из-за рассасывания накопившихся неосновных носителей. Для увеличения быстродействия используют диоды и транзисторы Шоттки. Для подобной логики существует аббревитура ТТЛШ.

Диод Шоттки выполняется на основе перехода металл-полупроводник, имеет малое прямое падение напряжения (0.2...0.4 В) по сравнению с обычным кремниевым p-n переходом (0.5...1 В). Включение его между базой и коллектором транзистора создает подобие отрицательной обратной связи, препятствует сильному насыщению транзистора и, соответственно, ускоряет переход из открытого в закрытое состояние. Кроме того, сам диод Шоттки, являясь быстродействующим устройством, создает дополнительный путь для протекания носителей заряда.

Схемотехника логических элементов КМДП логики

Другие аббревиатуры для обозначения логики: KMOП, CMOS.

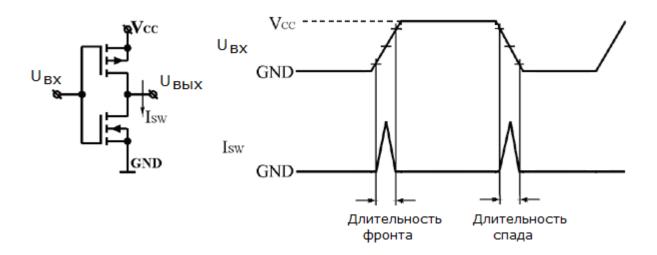
Комплементарная логика строится на основе n-u р-канальных транзисторов, работающих обычно в паре, выходной лог. "0" формируется, как правило, n-канальным транзистором, лог. "1" — p-канальным.



Логические элементы на комплементарных МОП-транзисторах: инвертор **HE** (a), элементы **ИЛИ**—**HE** (b) и **И**—**HE** (b)

Особенностью КМОП логики является минимальное энергопотребление в статическом режиме. Этому способствует практически полное отсутствие входного тока. Если логический элемент не имеет нагрузки (например, нагружен на подобный КМОП элемент), то даже через открытые транзисторы ток не протекает. Основное потребление происходит при переключениях и оно примерно пропорционально частоте переключения.

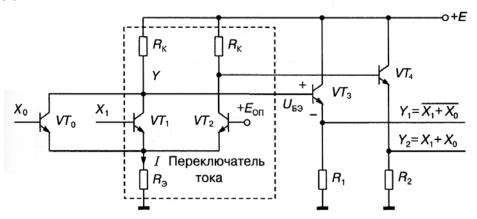
Дополнительные особенности КМДП-логики. В момент переключения оба транзистора приоткрываются, а в быстродействующих схемах для ускорения переключения могут даже открываться полностью. Протекающий сквозной ток при большой входной длительности фронтов может вывести транзисторы из строя. Также велика вероятность сквозных токов, если входы оставить неподключенными и на них, например, будет наведен потенциал, близкий к половине питания.



Еще одно достоинство схем на КМОП транзисторах — использование вместо резисторов самих же транзисторов, к тому же размеры МОП транзистора меньше размеров биполярного. Поэтому современные БИС выполняются, как правило, по данной технологии.

Эмиттерно-связанная логика (ЭСЛ, ECL - англ.)

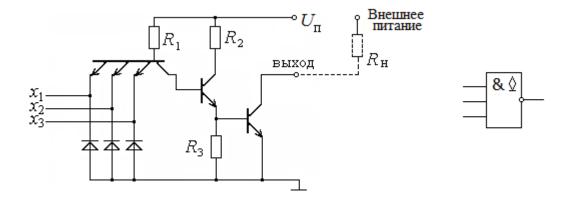
В основе лежит схема на транзисторах, связанных эмиттерами. Через транзисторы протекает общий неизменный ток (это тот редкий случай, когда транзисторы работают практически как в аналоговой схеме). Изменение логических состояний приводит к некоторому перераспределению (переключению) тока между этими транзисторами, при этом они никогда не входят в режим насыщения. Чем обусловлено наивысшее быстродействие схем ЭСЛ.



Схема, иллюстрирующая принципы построения логических элементов эмиттерно-связанной логики

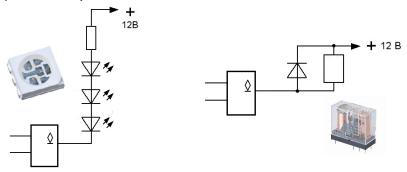
Выходы схемы являются дифференциальными (противофазными). Подобные сигналы обладают высокой помехоустойчивостью (этот аспект будет рассмотрен при изучении микропроцессоров). Изначально ЭСЛ работала с двуполярным источником питания, в настоящее время используют микросхемы с одним положительным напряжением, их обозначают аббревиатурой РЕСL. Подробнее см. [Новожилов, гл. 3.6]. Недостатки ЭСЛ: высокое энергопотребление, сложности сопряжения с другими типами логики.

Логические элементы с открытым коллектором/стоком

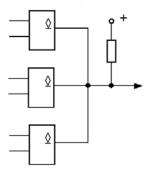


Назначение:

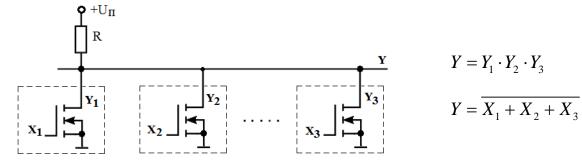
1. Использование внешнего питания, отличного от внутреннего (Uп). Применяется для сдвига уровней и для подключения различных исполнительных устройств (индикаторов, двигателей, реле и т.п.).



2. Безопасное объединение выходов логических элементов для увеличения выходной мощности (тока).



3. Реализации функций "монтажное И", "монтажное ИЛИ".



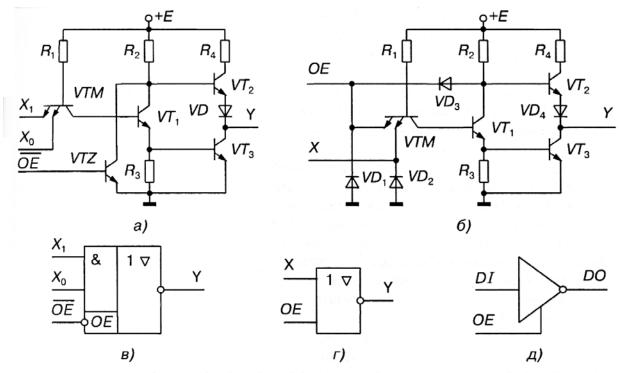
Логические элементы с тремя состояниями выхода (Z-выходами)

3-е (или Z- или высокоимпедансное) состояние выхода — соответствует отключению выхода от внешней цепи. Уровень напряжения в этой цепи определяется другими элементами цепи.



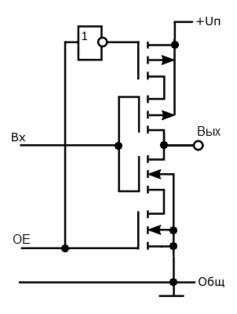
Для перевода выхода в 3-е состояние обычно закрывают оба транзистора двухтактного каскада (в элементах с открытым коллектором/стоком достаточно закрыть единственный выходной транзистор). Подобные элементы также называют *тристабильными*.

Примеры реализации Z-состояния для базового элемента ТТЛ логики (OE – Output Enable):



Схемы логических элементов с транзисторной (а) и диодной (б) реализацией высокоомного Z-состояния и условные графические обозначения элементов (в), (г), (д)

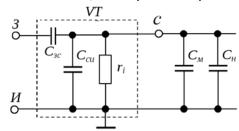
Пример реализации Z-состояния для инвертора КМОП логики



Основное применение Z-состояния — подключение нескольких устройств к общей шине, когда передачу информации в данный момент осуществляет только одно устройство, а остальные должны быть неактивны и не шунтировать линию.

Сравнение выходных каскадов

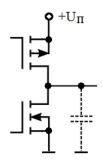
Схема замещения транзистора

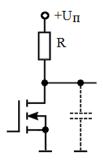


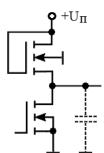
В транзисторе имеются внутренние емкости (затвор-сток, сток-исток), к которым добавляются внешние емкости монтажа и нагрузки. Для простоты их можно заменить одной эквивалентной емкостью.

Двухтактный каскад

С резистивной нагрузкой С динамической нагрузкой







В каскаде с динамической нагрузкой в верхнем плече установлен транзистор со встроенным каналом (обедненного типа, "нормально открытый"). Каскад используется обычно в усилителях аналогового сигнала и далее не рассматривается.

При логическом выходном уровне "1" конденсатор заряжается от источника питания через открытый верхний транзистор или через резистор. При логическом уровне "0" в обеих схемах конденсатор разряжается через открытый нижний транзистор. Постоянная времени заряда/разряда $\tau = RC$. Сопротивление нагрузочного резистора значительно больше сопротивления открытого транзистора, поэтому положительный фронт сигнала в каскаде с резистивной нагрузкой более затянут. Кроме этого, уровень напряжения логической "1" в двухтактном каскаде ближе к напряжению питания.

Примечание. В процессрной технике используют универсальные выходные каскады, программно конфигурируемые как двухтактные, с открытым стоком, с 3-м состоянием, с подтягивающими резисторами.