



МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное образовательное учреждение  
высшего образования

«МИРЭА – Российский технологический университет»

**РТУ МИРЭА**

---

## **ЛЕКЦИОННЫЕ МАТЕРИАЛЫ**

**по дисциплине**

**Цифровые устройства и микропроцессоры**

**Часть 1 (5 семестр)**

**Лекция 9**

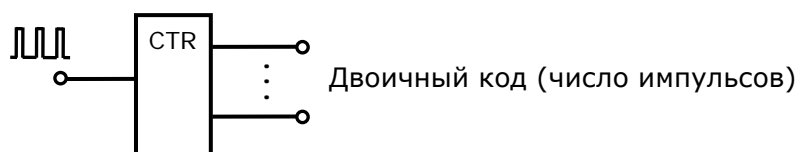
## Основные темы лекции

Счетчики:

- классификация;
- суммирующие / вычитающие с последовательным переносом;
- с параллельным, групповым, сквозным переносом;
- реверсивные;
- с произвольным модулем счета;
- интегральные микросхемы.

## Счетчики

**Счетчик** – устройство, предназначенное для счета поступающих на вход импульсов и фиксации этого числа в виде N-разрядного двоичного кода.



Счетчики строятся на триггерах, при отсутствии импульсов или при наличии запрещающего сигнала — хранят последнее значение. Счетчики работают циклически. Максимальное число входных импульсов, соответствующее разным состояниям счетчика, называется **модулем счета** или **коэффициентом пересчета**. Например, 8-разрядный двоичный счетчик имеет модуль счета  $K = 256$ , т.е. считает от исходного состояния 0 до максимального 255, а 256-й импульс вызывает переполнение и переход счетчика снова в состояние 0. Вычитающий счетчик считает в обратном направлении (например: 255, 254, ..., 0, 255, ...).

## Классификация

По коэффициенту пересчета различают:

- двоичные счетчики, в которых модуль счета  $K = 2^N$  ( $N$  – разрядность);
- двоично-десятичные или просто десятичные —  $K = 10, 100, \dots$ ;
- с произвольным модулем счета.

По последовательности счета: суммирующие, вычитающие, реверсивные.

По способу организации переноса и переключения триггеров:

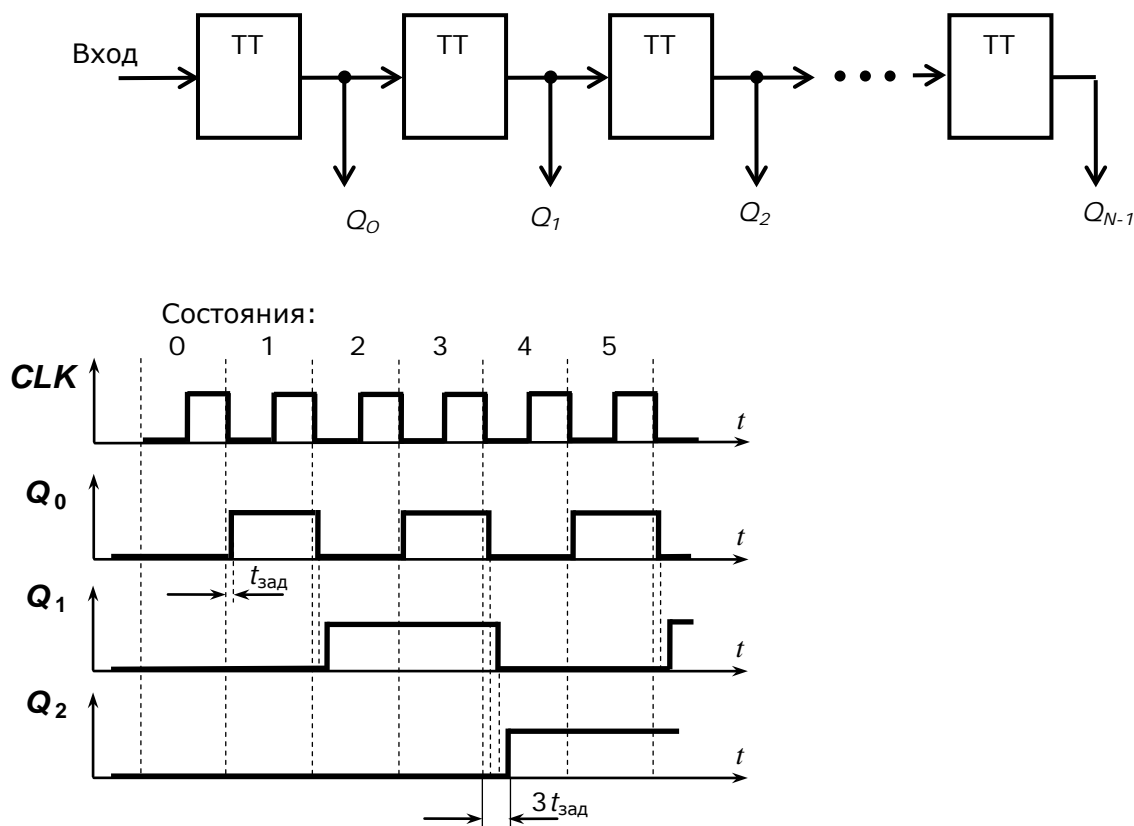
- с *последовательным* переносом (асинхронные): строго последовательное переключение триггеров, от младшего к старшему разряду;
- с *ускоренным* или *сквозным* переносом (асинхронные) – последовательное переключение с меньшими задержками;
- со *сквозным* переносом (синхронные) — одновременное переключение всех триггеров, последовательное распространение переноса;
- с *параллельным* переносом (синхронные) — одновременное переключение всех триггеров.

Кроме основного сигнала счета и выходного кода (показаны на рисунке выше), счетчики могут иметь следующие входные и выходные сигналы:

- разрешения счета;
- сброса в состояние 0;
- направления счета, вместо него может использоваться отдельный сигнал для обратного счета;
- входной код для предустановки счетчика в заданное состояние;
- сигнал записи кода предустановки;
- выходные сигналы переполнения счетчика (перехода на новый цикл счета в прямом и обратном направлениях) — используются для каскадирования.

## Двоичные суммирующие счетчики с последовательным переносом

### Общая структура и диаграммы работы

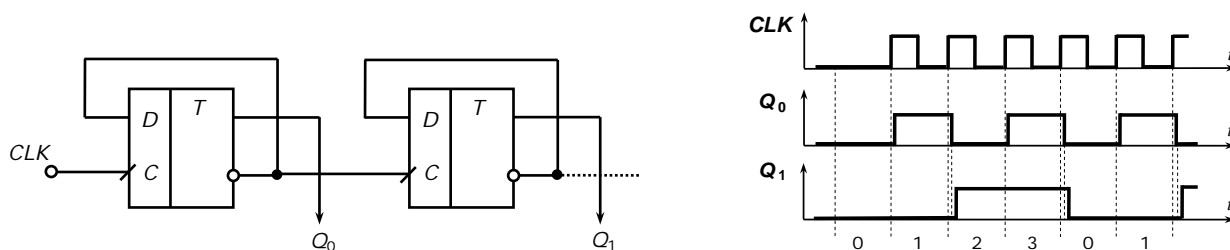


Триггер следующего старшего разряда переключается выходным сигналом предыдущего младшего разряда, т.е. сигнал переноса распространяется через все триггеры. Например, в 4-разрядном счетчике старший разряд устанавливается с задержкой равной 4-кратной задержке переключения одного триггера.

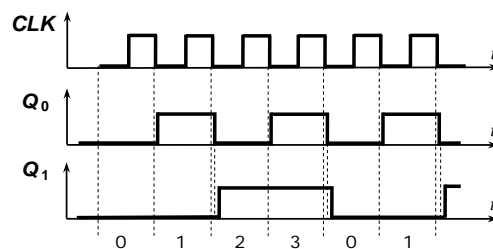
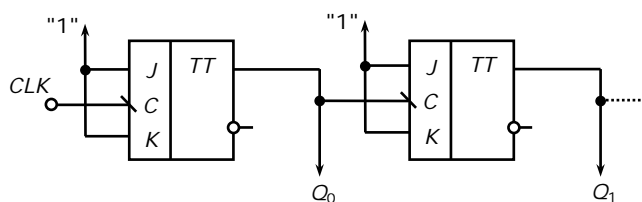
Достоинством счетчиков с последовательным переносом является простота схемного решения, а главные недостатки:

- пониженное быстродействие из-за задержек распространения переноса;
- появление на выходе ложных кодов.

### Вариант построения на D-триггерах (переключение по фронту)

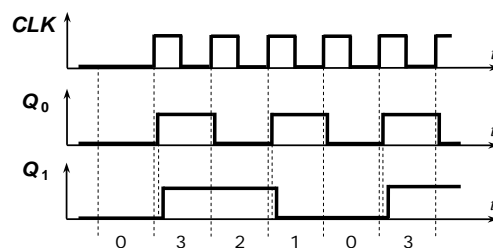
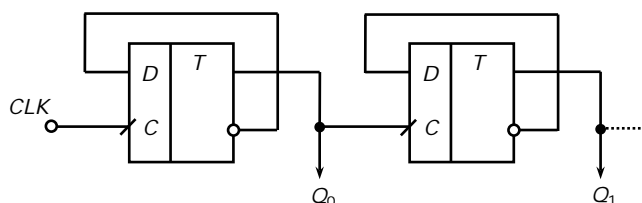


### Вариант построения на JK-триггерах (переключение по спаду)

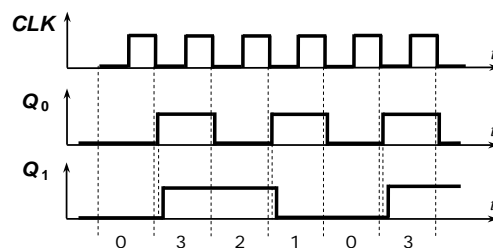
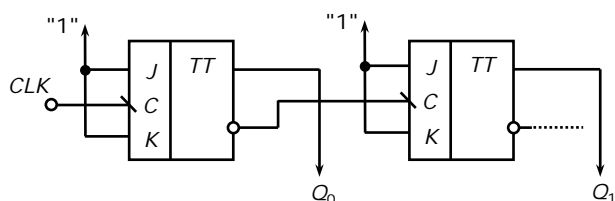


### Двоичные вычитающие счетчики с последовательным переносом

#### Вариант построения на D-триггерах (переключение по фронту)



#### Вариант построения на JK-триггерах (переключение по спаду)



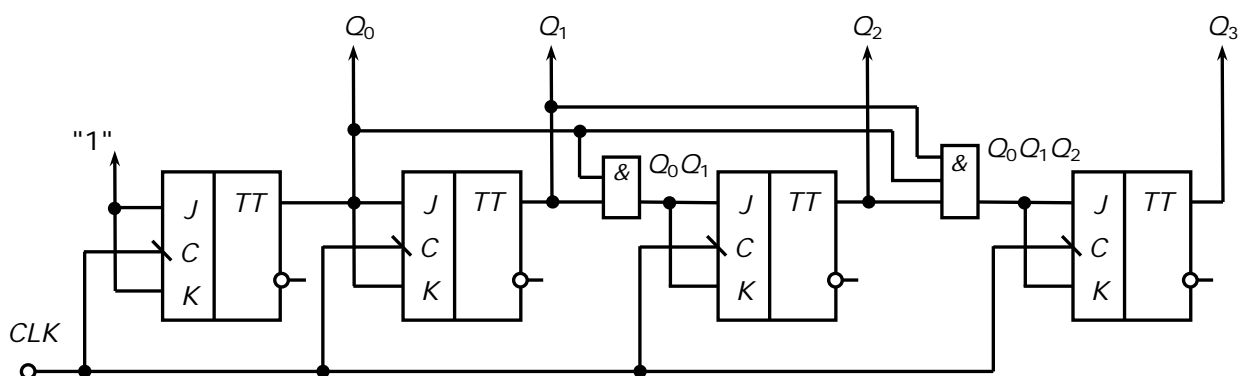
Из сравнения суммирующих и вычитающих счетчиков видно, что вычитающий счетчик легко получить из суммирующего, если поменять прямые и инверсные выходы либо для передачи сигнала следующему разряду, либо для съема результата. Рекомендуется для выходного кода задействовать прямые выходы.

### Двоичные счетчики с параллельным переносом (синхронные)

Для повышения быстродействия все триггеры переключаются синхронно. Входные импульсы подаются одновременно на тактовые входы всех триггеров, при этом триггер должен иметь разрешающий вход — D- и T-триггеры с таким входом называются DV- и TV-триггерами, у JK-триггера для разрешения счета необходимо подать лог. 1 на входы J, K. В схему счетчика вводятся логические элементы, которые обеспечивают параллельное формирование сигналов переноса для всех разрядов.

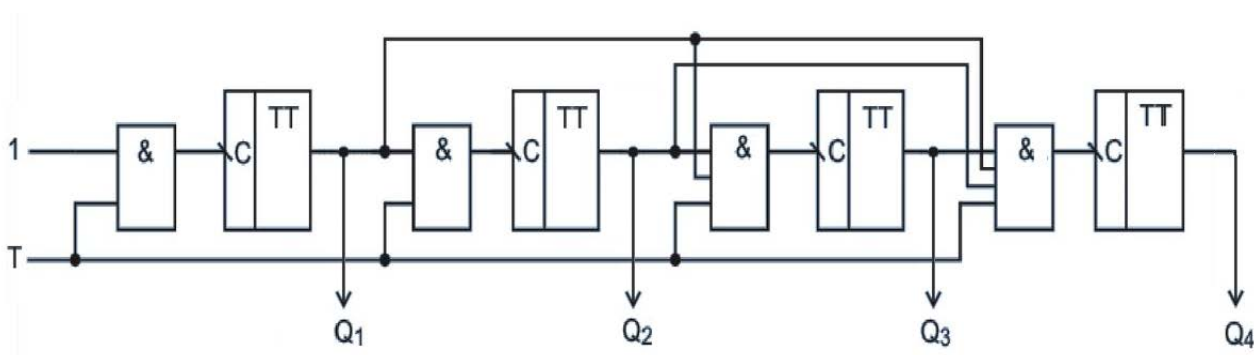
Ниже представлена схема суммирующего счетчика на JK-триггерах. Выдача сигнала разрешения для переключения текущего разряда происходит только, если во всех предыдущих младших разрядах имеются лог. 1.  $i$ -й триггер находится в режиме хранения, когда  $Q_0 \cdot \dots \cdot Q_{i-1} = 0$ , и переходит в счетный режим при  $Q_0 \cdot \dots \cdot Q_{i-1} = 1$ .

Диаграммы работы рекомендуется нарисовать **самостоятельно**, подсказки см. [Новожилов, раздел 7.4, с. 245-247].



В приведенной схеме можно исключить логические элементы И, если использовать триггеры с несколькими входами J и K, в которых уже реализована функция И.

Аналогично строятся счетчики на T- и D-триггерах, если у них имеется отдельный сигнал разрешения работы, т.е. на TV- и DV-триггерах (предлагается это сделать **самостоятельно**). На обычных T- и D-триггерах возможен следующий вариант:

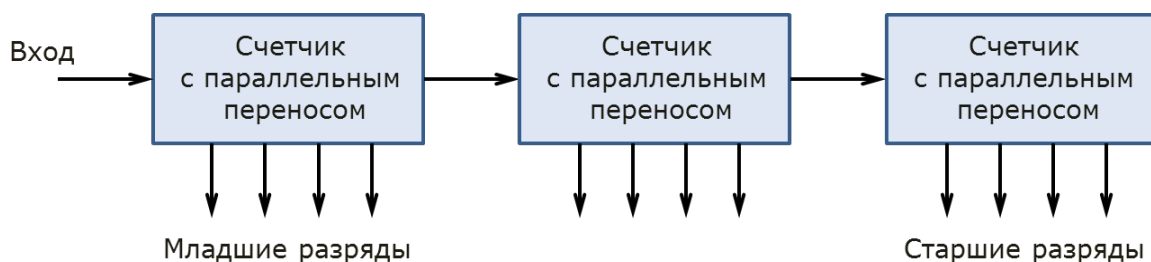


Но здесь логические элементы И вносят однократную задержку сигнала управления триггерами относительно входного сигнала, и важно, чтобы она была одинакова для всех элементов И.

Счетчики с параллельным переносом имеют наивысшее быстродействие. Но с ростом разрядности, во-первых, усложняется схема устройства, а во-вторых, одновременное переключение большого числа триггеров приводит к большим импульсам потребляемого тока и создаваемым при этом помехам.

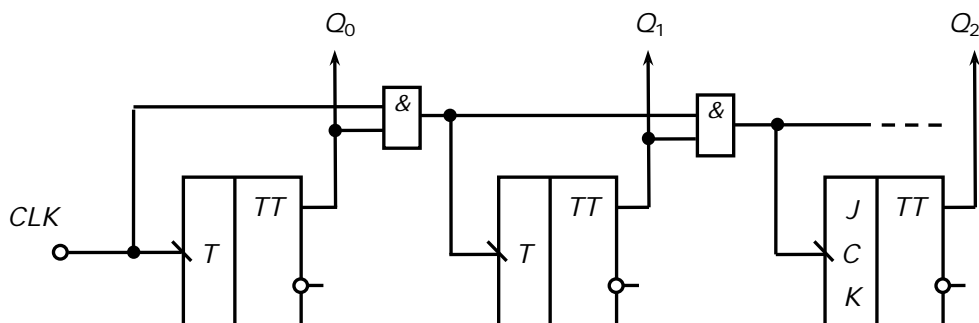
## Двоичные счетчики с групповым переносом

В связи с указанными выше недостатками устройств с параллельным переносом счетчики увеличенной разрядности часто строятся по следующему принципу: весь счетчик разбивается на группы, в каждой группе ограниченной разрядности реализован параллельный перенос, между группами используется последовательный. Такой перенос называют групповым, комбинированным, последовательно-параллельным.



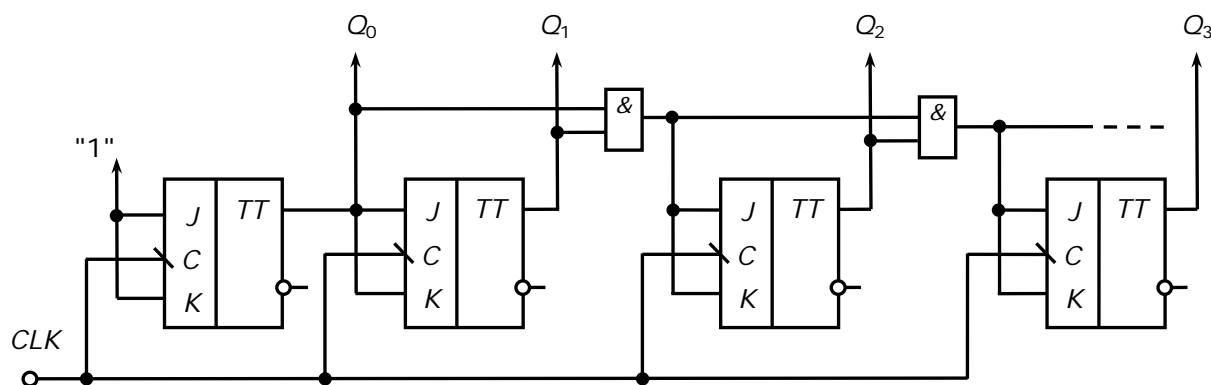
### Двоичные счетчики со сквозным переносом (асинхронные)

По сравнению с ранее рассмотренным счетчиком с последовательным переносом, здесь перенос организован через дополнительные логические элементы. На последующий каскад перенос поступает еще до переключения предыдущего, триггер переключается счетным импульсом, задержанным не триггерами, а логическими вентилями, которые являются более быстрыми, чем триггер (в котором не один подобный вентиль).



Временную диаграмму предлагается построить **самостоятельно**.

### Двоичные счетчики со сквозным переносом (синхронные)



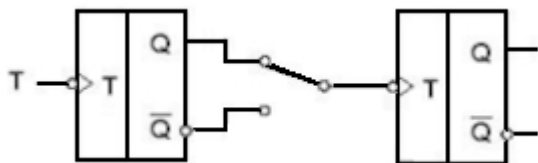
Как и в схеме с параллельным переносом триггеры переключаются одновременно по общему сигналу синхронизации, таков же и принцип разрешения их работы (старший разряд переключается, если во всех младших — единицы). Этим устраняется проблема ложных выходных сигналов. В цепи переноса используются двухвходовые логические элементы, перенос распространяется последовательно. Быстродействие схемы выше, чем устройства с обычным последовательным переносом, но уступает счетчику с параллельным переносом.

Временную диаграмму предлагается построить **самостоятельно**.

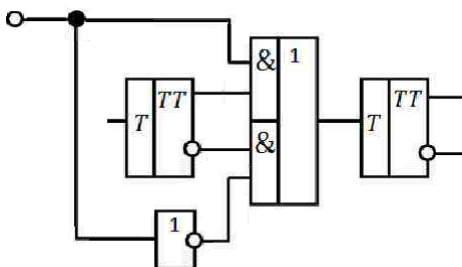
## Реверсивные счетчики

В реверсивных счетчиках по управляющему сигналу выбора направления осуществляется коммутация выходов триггеров в соответствии со схемой суммирующего или вычитающего счетчика. Коммутатор представляет собой мультиплексор 2 x 1, который можно выполнить на обычных логических элементах или элементе 2И-ИЛИ. Рекомендуется **самостоятельно** составить соответствующие схемы. Подробнее см. [Новожилов, раздел 7.5].

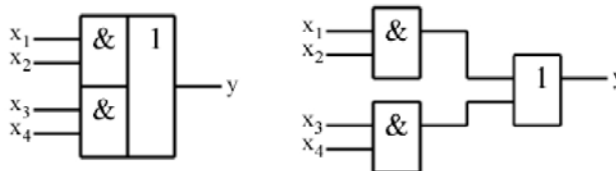
Принцип коммутации:



Коммутатор на логической микросхеме:



Микросхема 2И-ИЛИ и ее реализация:



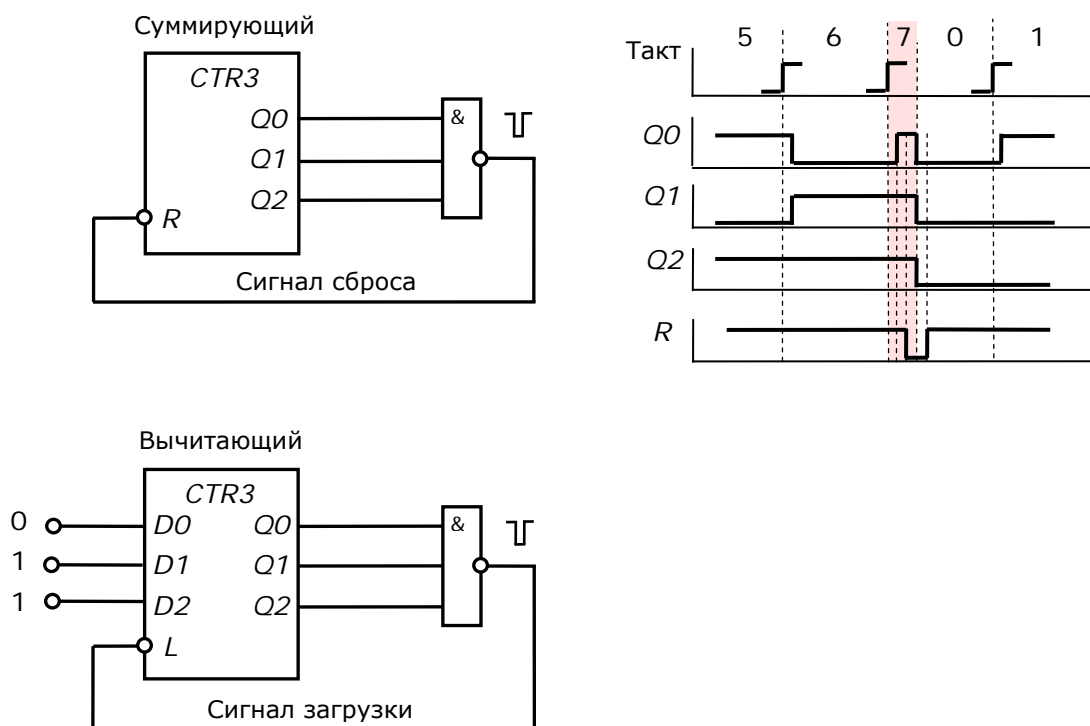
В качестве задания на **самостоятельную** работу предлагается составить схему счетчика с автореверсивным режимом работы. Порядок смены состояний: 0, 1, 2, ..., K-2, K-1, K-2, ..., 2, 1, 0, 1, ... (K – модуль счета). Если к такому счетчику подключить цифро-аналоговый преобразователь, то получится генератор аналогового сигнала треугольной формы.

## Счетчики с произвольным модулем счета

Другое название подобных счетчиков: по произвольному основанию. N-разрядный двоичный счетчик осуществляет счет от 0 до K-1 (или от K-1 до 0), где  $K < 2^N$ .

Один из способов построения таких счетчиков: дополнительная логическая схема (схема сравнения/совпадения) идентифицирует состояние, следующее после разрешенных — это K (для суммирующего счетчика) или  $2^{N-1}$  (для вычитающего) — и осуществляет либо сброс в состояние 0 (для суммирующего), либо установку в состояние K-1 (для вычитающего).

Пример для  $K = 7$  (разрядность  $N = 3$ ):



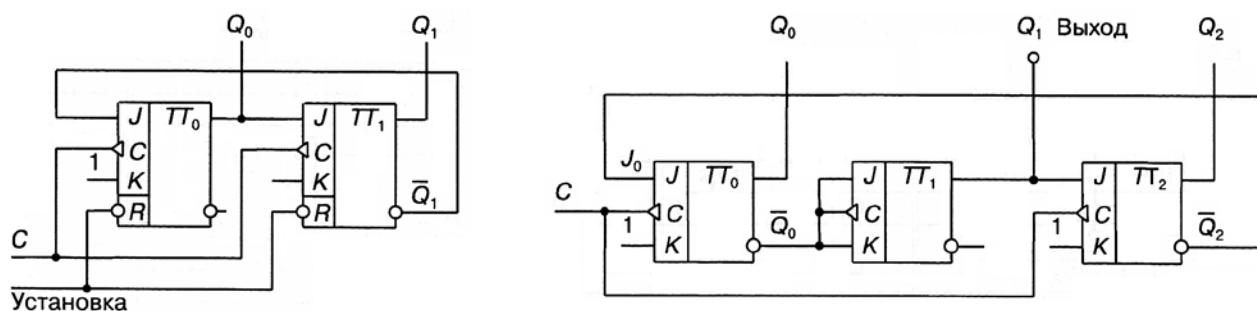
Из временной диаграммы для суммирующего счетчика видно, что между разрешенными состояниями "6" и "0" имеется короткий временной интервал (определяется задержками в логических элементах) с состоянием "7", где формируется также короткий сигнал сброса.

В вычитающем счетчике после состояния "0" будет естественное для трехразрядного счетчика состояние "7", где логический элемент ЗИ-НЕ сформирует импульс загрузки в счетчик внешнего кода  $110_2$ , т.е. счетчик через короткое время перейдет в состояние "6". Временную диаграмму предлагается нарисовать **самостоятельно**.

Для рассмотренного варианта очень важно отсутствие на выходе ложных кодов, они неизбежно возникают в счетчиках с последовательным переключением триггеров. Более подробно эта проблема исследуется на практических и лабораторных занятиях. Одно из решений: схема сравнения настраивается не на следующий, а на текущий код, вызывает срабатывание дополнительного триггера, и уже этот триггер на следующем такте формирует сигнал сброса/установки.

Другой способ задания произвольного модуля счета — использование так называемых безвентильных (т.е. без дополнительных логических элементов) счетчиков, в которых требуемый модуль счета достигается определенными соединениями входов/выходов триггеров (для этой цели наиболее подходят JK-триггеры). Подробнее см. [Новожилов, раздел 7.6]. Данное решение индивидуально, для изменения модуля счета требуется серьезная переделка схемы. Ниже даны примеры схем из указанного источника (рекомендуется, не заглядывая в источник, определить модуль счета этих схем):

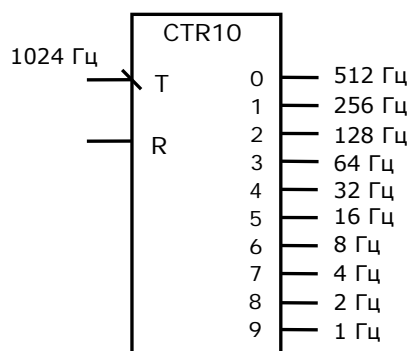




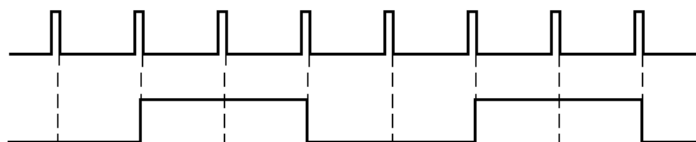
Универсальным, хотя и затратным по ресурсам, является следующий способ. Текущий выходной код счетчика с помощью цифрового компаратора сравнивается с кодом, задаваемым либо органами управления, либо записанным в регистр. При совпадении выдается сигнал на сброс/установку. Схем сравнения может быть не одна. Соответствующее решение в виде схемы также предлагается воспроизвести **самостоятельно**.

### Использование счетчиков для деления частоты

Любой  $i$ -й выходной разряд счетчика можно использовать как выход с частотой в  $2^{i+1}$  раз меньшей входной тактовой частоты, а в случае произвольного модуля счета  $K$  входная частота делится в  $K$  раз (на выходном старшем разряде). При делении на число, кратное степени 2, выходной сигнал всегда имеет коэффициент длительности 50 % (скважность 2) независимо от скважности входного сигнала. Симметричный меандр можно получить и просто при делении в четное число раз (в этом случае счетчик делается, например, двухкаскадным, где последний каскад делит частоту на 2).



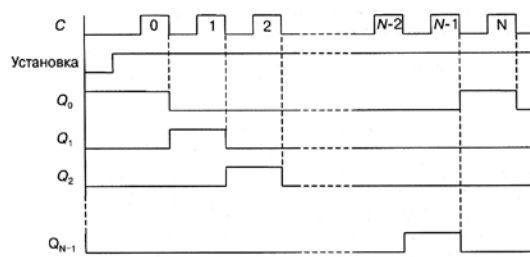
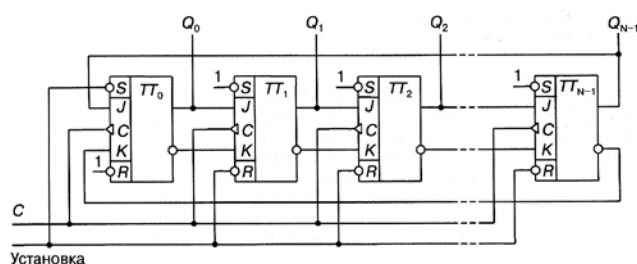
Пример деления частоты на 4



### Кольцевые счетчики

Выдают унитарный код, который циклически сдвигается с каждым входным импульсом. Такой счетчик может быть построен на основе обычного двоичного счетчика с подключенным к выходу дешифратором, но более простое решение — использовать сдвиговый регистр. Подробнее см. [Новожилов, раздел 7.7].

Пример схемы и временной диаграммы из указанного источника:

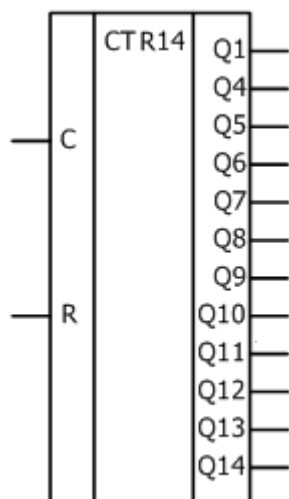


## Таймеры

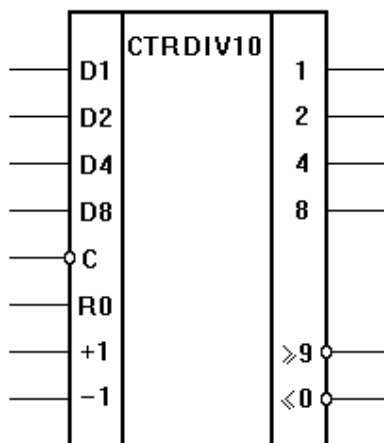
Таймеры являются важным узлом в микропроцессорных системах, используются для формирования временных интервалов в широком диапазоне (нс, мкс, мс, с, мин), генерации последовательностей импульсов, выполняют ряд других функций. Таймеры строятся на реверсивных счетчиках с программируемым модулем счета. Подробно функционирование этих устройств будет рассматриваться во второй части дисциплины.

### Интегральные микросхемы счетчиков

#### 4020 (561IE16)

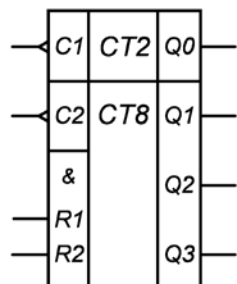


#### 74192 (IE6)

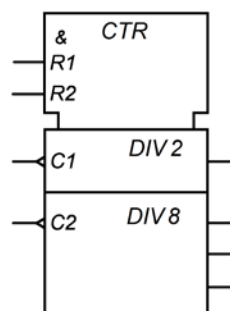
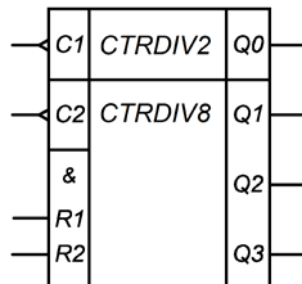
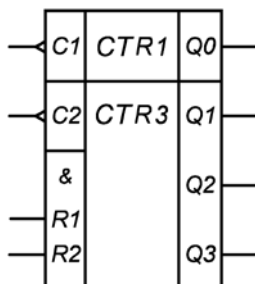


#### 7493 (IE5)

Старое обозначение



Варианты обозначений по ЕСКД (ГОСТ)



В качестве **самостоятельной** работы предлагается сформулировать функции, выполняемые представленными микросхемами, назначение входных и выходных сигналов.