

# H2821E用户指南 (小熊派修订版)

Version 1.0 2025年5月6日



# 目 录

#### 目录

H2821E 用户指南	1
目 录	2
1产品概述	4
1.1 功能描述	4
1.2 电气特性	8
1.3 应用场景	8
2系统	9
2.1 复位	9
2.2 时钟	10
2.3 功耗模式控制	11
2.4 处理器子系统	12
2.5 中断系统分配	13
2.6 存储器空间映射	14
2.7 RTC	
2.8 Timer	
3 电源管理	
3.1 电源拓扑	19
3.2 内部常见电源参数	19
3.3 极限工作电压和负载电流	24
4 时钟	25
4.1 32M XO 时钟	25
4.2 32MHz 时钟输出	26
4.3 27.12MHz RC 时钟	28
4.4 32K 实时时钟	28
5 BLE & SLE	
5.1 BLE	
5.3 WLAN 与 B/SLE 共存	
6 NFC	
6.1 特性	
6.2 性能	
7.1 对称加密算法	
7.2 TRNG 真随机数模块	
8 外围设备	
8.1 GPIO	44
8.2 UART	
8.3 I2S	44



8.4 I2C	45
8.5 SPI	46
8.6 QDEC	
8.7 KEY SCAN	46
8.8 PWM	47
8.9 PDM	47
8.10 USB	47
9 AFE	48
9.1 特性	48
9.2 GAFE	48
9.3 AAFE	
9.4 比较器	51
10功耗	53
Δ 缩略语	5.4



# 1 产品概述

# 1.1 功能描述

H2821E 是一款高度集成 2.4GHz SoC BLE&SLE 芯片,集成 BLE5.4/SLE1.0 和 RF 电路, RF 包含功率放大器 PA、低噪声放大器、 TX/RX Switch、集成电源管理等 模块,支持 1M/2M/4M 3 种带宽,最大支持 12Mbit/s 速率。

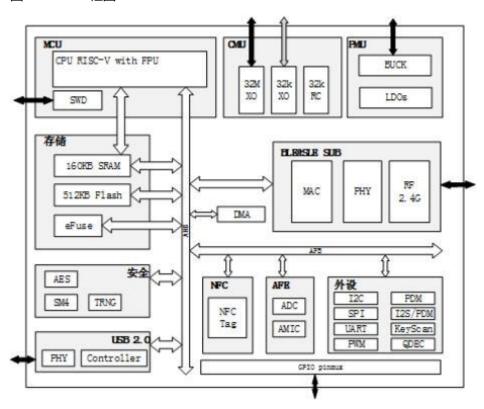
H2821E 集成高性能 32bit 微处理器 (MCU),硬件安全引擎以及丰富的外设接口,外设接口包括 SPI、UART、I2C、PWM、GPIO、USB2.0、NFC Tag、PDM、

I2S/PCM、QDEC、KEYSCAN 键盘扫描电路,支持 8 路 13bit 分辨率 ADC、ADC 支持对接音频 AMIC,内置 SRAM 和合封 Flash,并支持在 Flash 上运行程序。

H2821E 支持 LiteOS,并配套提供开放、易用的开发和调试运行环境。

H2821E 适应于 PC 配件、 IOT 等物联网智能终端领域。

#### 图1-1 SLE01 框图





#### SLE01 集成了如下功能:

- BLE (Bluetooth Low Energy) (4.0/4.1/4.2/5.0/5.1/5.2/5.3/5.4) Baseband+RF.
- SLE (SparkLink Low Energy) (1.0) .
- 支持内置 PA,集成 TX/RX switch;支持 TX 最大发送功率 8dBm。
  - BLE 灵敏度 (dBm)
    - LE1M: -97
    - LE2M: -94
    - LR125K: -103
  - SLE 灵敏度 (dBm)
    - 2MGFSK, rate1: -93
    - 2MQPSK, rate3/4: -95
    - 2M8PSK, rate3/4: -90
    - 4MGFSK, rate1: -90
    - 4MQPSK, rate3/4: -92
- 更持 BLE 和 SLE 双模共存。
- RISC-V 高性能 32bit CPU,最大主频支持 64MHz,支持浮点, 支持 SWD。
- 支持 SRAM 160KB。
- 内置 1MB Flash。
- 支持加密: AES (Advanced Encryption Standard) 、SM4 和 TRNG (True Random Number Generator) 。
- 支持丰富的对外接口。
  - AFE (Analog Front-End)
    - 传感器通路 (General Analog Front-End):支持 8 ch 13bit 1.6Msps SARADC,支持单端/差分/扫描模式,支持过采样和 buf 功能。
    - 音频通路 (Audio Analog Front-End): 支持复用 13bit SARADC, 降采 样 到 16ksps/8ksps; 支持 40dB 倍放大。
  - 支持 2×I2C (The Inter-Integrated Circuit),可配置为 Master 和 Slave。
  - 支持 1 路 2 通道 I2S (Integrated Interchip Sound) /PCM ( Pulse Code Modulation)。
  - 支持 2 通道 PDM (Pulse Density Modulation)接口。
  - 支持 3×SPI (Serial Peripheral Interface), 支持 master 和 slave 模式可配。



- 支持 3×UART (Universal Asynchronous Receiver-Transmitter ), 最大速率 4Mbit/s, 其中 2 个 4 线 UART。
- 支持 2×PWM (Pulse Width Modulation)。
- 支持 USB2.0 (Universal Serial Bus),支持 FS/HS mode,最大支持 480Mbit/s。
- 支持 NFC Type2 Tag 功能,支持 NFC 场唤醒功能。
- 支持 QDEC (QuaDrature EnCoding )接口。
- 支持 KeyScan 功能。
- 支持 32 个 GPIO (General-Purpose Input/Output)。
- 支持电源电压直接输入 (1.8V ~3.6V)。
- 支持 32kHz RC 振荡器。
- 支持 32MHz 晶振,支持 32kHz 晶振。

#### 1.1.1 BLE 主要特性

- 支持 BLE 5.4。
- 支持 LE1M、LE2M、Long Range。
- 支持内置 PA,集成 TX/RX switch。 ●

#### 灵敏度

- LE1M: -97dBm.
- LE2M: -94dBm.
- LR125K: -103dBm。
- 发射功率支持 8dBm。
- 支持最多连接 8 条链路, 8 条链路 BLE 和 SLE 共享。
- 支持 BLE 白名单、可解析。
- 支持 HID 人机接口设备。
- 支持 BLE 业务间隙扫频功能。
- 支持 BLEAFH 跳频。

## 1.1.2 SLE 主要特性

- 支持 SLE 1.0 协议。
- 支持无线帧类型 1 (GFSK 帧)和无线帧类型 2 (低时延帧)。
- 支持 G 帧和 T 帧。
- 支持广播、发现和接入功能。



- 支持单播功能。
- 支持组播功能。
- 支持高精度测距

## 1.1.3 MCU 主要特性

SLE01 支持独立的 RISC-V。

- 支持最高主频 64MHz。
- 支持 D-Cache 4KB。
- 支持 I-Cache 8KB。
- 支持 I-TCM 80KB (包含与 EM 共享的 16KB) /D-TCM 64KB。
- 支持 PC/LR/SP 的 Trace。
- 支持浮点运算。
- 支持多种外设,如: SPI、I2C、PDM、PWM、UART、PCM、QDEC、KeyScan 等。
- 支持 USB2.0。
- 支持 NFC Tag。
- 支持加密: AES、SM4和TRNG。

### 1.1.4 Flash 主要特性

- 合封 Flash 大小 1MB。
- 更持 XIP 访问。
- 支持 CPU 访问。

## 1.1.5 AFE 主要特性

- 传感器通路 (General Analog Front-End)
  - 支持 8 通道单端/差分/扫描模式。
  - 支持过采样和 BUF 功能。
  - 支持最高 1.6Msps 13b SARADC
- 音频通路 (Audio Analog Front-End)
  - 支持 40dB 放大
  - 支持复用 13b SARADC,降采样到 16ksps/8ksps
- 比较器模块
  - 支持 4 通道差分或 8 通道单端模式



- 单端模式内置 6bit 参考电压选择
- 数字域内置可选的事件滤波器

## 1.1.6 共存主要特性

- 支持 B/SLE 和 WLAN , 3/4 线片外共存 (实时性高) 。
- 支持 B/SLE 和 WLAN,通过 UART 共存(实时性低)。

## 1.2 电气特性

#### SLE01 芯片具有以下电气特性:

- 芯片支持电源电压范围: 1.8V ~3.6V。
- 芯片支持欠压保护和过压保护功能。
- 封装 QFN48,尺寸为 6mm×6mm×0.85mm。
- 芯片环境温度: -40°C~+85°C。

# 1.3 应用场景

#### SLE01 芯片适用于以下场景:

- 鼠标、键盘。
- Tag、遥控器、牙刷等消费领域。
- IOT 设备。



# **2** 系统

# 2.1 复位

# 2.1.1 概述

复位模块根据输入控制信号产生各模块的复位信号,支持整个芯片全局复位和各个模块的单独复位。

复位信号异步生效, 同步撤离。

## 2.1.2 复位控制

复位控制的输入信号分为:

- 全局复位控制
- 单独模块复位控制

芯片可以使用的复位控制方式如表 2-1 所示。

#### 表2-1 复位控制

复位方式	来源	复位时间	复位范围	复位后芯 片模式
管脚复位	GPIO 管脚	1ms	全芯片	Work
Watch Dog 复位 控制	Watch Dog 模块输出, 软件可以屏蔽	-	CPU 对应子系统	Work
ULP Watch Dog 复位控制	ULP Watch Dog 模块输出,软件可以屏蔽	-	全芯片	Work
全局软复位控制	软件配置	-	全芯片	Work
子系统软复位控制	软件配置	-	各子系统	Work



模块软复位控制	CRG (Clock and Reset Generator) 寄存器, 软 件配置	软件 控制	模块	保持
模块硬复位控制	芯片模块, 软件可以屏蔽	-	模块	保持

#### 🗀 说明

管脚复位时,管脚拉低时间需大于 1ms。

# 2.1.3 复位信号

表 2-2 描述了复位信号的含义。:

表2-2 复位信号/管脚

信号名称	含义	复位时间	I/O	说明
P0.21 pin	复位管脚, 低电平有效。	1ms	I	<ul> <li>拉低此信号,芯片复位并下电,10ms后自动上电解复位。</li> <li>复位整个芯片包括测试和调试逻辑。</li> <li>该功能默认被屏蔽,需要配置寄存器解除屏蔽。</li> <li>可以通过配置寄存器选择其他管脚作为复位管脚,支持 P0.00~P0.31。</li> </ul>

# 2.2 时钟

# 2.2.1 概述

时钟管理模块对芯片时钟输入、生成、控制进行统一的管理, 其功能包括:

- 时钟输入的管理和控制。
- 时钟分频和控制。
- 各模块工作时钟的生成。



## 2.2.2 时钟分配

表2-3 正常工作时主要时钟分配

模块名称	时钟频率(单位: MHz)	模块名称	时钟频率 (单 位: MHz)
CPU	64	WDT (WatchDog)	0.032
CPU Bus	64	RTC (Real-Time	0.032
Timer	32	UART_H	64
GPIO	32	UART_L	32
Efuse	0.032	USB PHY	32
BT MAC	32	USB MAC	64
BT PHY	32	I2C	32
晶体	32	SPI	64
PMU OSC	0.032	I2S	8 (晶体分频)
NFC	13.56	-	-

## 2.2.3 时钟控制

- 时钟分频和时钟源选择控制。
- 时钟门控管理。

# 2.3 功耗模式控制

## 2.3.1 概述

芯片的低功耗模式用于有效减少芯片的功耗,芯片提供多种低功耗的控制来动态降低 芯片的功耗:

#### ● 系统工作模式控制

除了 Work 模式之外,各种模式对功耗都有一定的减少作用,可以根据实际的功耗要求和功能要求选择不同的工作模式。



#### 时钟门控和时钟频率调整

提供时钟关断功能, 可以关闭没有必要的时钟, 减少芯片的功耗。

系统工作的时钟频率可以进行调整,在满足功能的情况下可以调节时钟频率,动态降低芯片功耗。

● 模块级低功耗控制

提供模块级的低功耗控制,可以在某模块不工作的情况下,关断该模块或使模块处于低功耗状态,以减少芯片的功耗。

### 2.3.2 系统工作模式

系统工作模式分为以下三种模式:

Work

正常工作状态,所有电源供电均打开,完成正常业务。

Light Sleep

浅睡模式为可快速恢复业务收发的睡眠模式,关闭收发时钟以降低功耗。此时 CPU 配置为 WFI(Wait For Interrupt)模式,等待中断唤醒后恢复收发, IO 保持供电(VDDIO),可通过外围设备(GPIO、RTC、Timer、UART、SPI、USB、KEY SCAN、QDEC、NFC)中断唤醒系统。

Deep Sleep

深睡模式相比浅睡模式牺牲业务恢复的速度,关闭更多电源(CLDO)以进一步降低功耗。唤醒后, TCM 中数据依然保持, CPU 可以从睡眠前的 PC 处继续执行,部分 IO 保持供电(VDDIO),可通过外围设备(部分 GPIO、RTC、NFC)中断唤醒系统。

## 2.4 处理器子系统

系统提供一个自研处理器作为主控 CPU, 完成各种系统任务和控制工作。

该芯片 CPU 具有以下功能特点:

- 处理器的工作频率最高可达 64MHz。
- 支持直接模式和向量模式的中断方式, 支持64个非标准外部中断。
- 支持边沿和电平两种中断触发方式。
- 支持 PMP (Physical Memory Protection) 功能,遵循 RISC-V Privileged Architecture Specification v1.10 标准。
- 支持 SWD (Serial Wire Debug) 调试接口。



# 2.5 中断系统分配

支持电平中断触发方式。支持优先级可编程,优先级配置寄存器(共 3bit)可配置 8 级的优先级。

#### 中断系统包括:

● CPU 的内部标准中断:中断编号 0 ~ 25。

● CPU 外部的非标准中断: 所支持的非标准中断编号如表 2-4 所示。

#### 表2-4 非标准中断编号列表

中断编号	中断描述	中断编号	中断描述
12	NMI 中断 (WDT 中断)	58	-
26	-	59	SPI_MS0 中断。
27	-	60	SPI_MS0 中断。
28	GADC 采样完成中断	61	SPI_MS0 中断。
29	GADC 校准值超阈值告警中 断	62	I2C0 中断。
30	HADC 采样完成中断	63	I2C1 中断。
31	HADC 校准值超阈值告警中 断	64	BT_BB_BT_IRQ 中断。
32	CPU PC/LR 锁存完成中断	65	BT_BB_BLE_IRQ 中断。
33	ULP_GPIO 中断	66	-
34	GPIO0 中断	67	12S 中断。
35	-	68	RF_REG & RF_PLL_REG 下 电访问超时中断。
36	BT_TOOGLE 上升沿中断	69	NFC 中断。
37	BT_TOOGLE 下降沿中断	70	AFE_CMP_ALARM 中断。
38	KEY_SCAN 唤醒中断	71	PWM0 中断。
39	UART_L0 中断	72	PWM1 中断。



40	CLDO/SYSLDO 调压请求完成中断	73	OSC_EN_WKUP 中断。
41	UART_H0 中断	74	OSC_EN_SLEEP 中断。
42	UART_L1 中断	75	M_TTCAN_INT0 中断。
43	SFC 中断	76	M_TTCAN_INT1 中断。
44	PDM 中断	77	BUCK/MICLDO 调压请求完成中断。
45	-	78	PMU_CMU_ERR 中断。
46	KEY_SCAN 中断	79	ULP 中断。
47	MCU 唤醒中断	80	-
48	MCU 睡眠中断	81	-
49	M_RTC_0 中断	82	-
50	M_RTC_1 中断	83	PULSE_CAPTURE 中断。
51	M_RTC_2 中断	84	-
52	M_RTC_3 中断	85	clk_32k_det_done_sts 中 断。
53	M_TIMER0 中断	86	ULP_WKUP 中断。
54	M_TIMER1 中断	87	TSENSOR 中断。
55	M_TIMER2 中断	88	QDEC 中断。
56	M_TIMER3 中断	89	USB 中断。
57	M_SDMA 中断	-	-

# 2.6 存储器空间映射

# 2.6.1 概述

CPU 共有 4 组 ITCM\_MEM\_BANK、2 组 DTCM\_MEM\_BANK, 其中 4 组可灵活复用。



#### 这些 MEM 主要提供 3 个功能:

- 1. CPU TCM: ITCM\_MEM\_BANK\_0~3、DTCM\_MEM\_BANK\_0~1 可以分配给 CPU 作为 TCM 使用。
- 2. BT EM (Extended MEM): ITCM\_MEM\_BANK\_2~3 可以独立分配给 BT MAC 作为 EM 使用。
- 3. 数据采集: ITCM\_MEM\_BANK\_1、DTCM\_MEM\_BANK\_1 可以独立分配给数据采集模块使用。

#### 表2-5 SHARE\_RAM 介绍

MEM 分组	大小	说明
ITCM_MEM_BANK_0	32KB	СРИ ТСМ
ITCM_MEM_BANK_1	32KB	CPU TCM/数据采集
ITCM_MEM_BANK_2	16KB	CPU TCM/BT EM
ITCM_MEM_BANK_3	16KB	CPU TCM/BT EM
DTCM_MEM_BANK_0	32KB	СРИ ТСМ
DTCM_MEM_BANK_1	32KB	CPU TCM/数据采集

# 2.6.2 配置寄存器

每一组 TCM\_MEM\_BANK,都有一组独立寄存器负责控制它的复用关系

注意: BASE\_ADDRESS=0x5200\_0000

#### 表2-6 SHARE\_MEM 配置寄存器

OFF SET	REG NAME	WID TH	ATT RIT UBE	DEFAU LT	DESCRIPTION
0xF 90	TCM_SHARE	16	RW	0x3030	<ul> <li>[15:14]: reserved。</li> <li>[13]:     ITCM_MEM_BANK_3 时 钟门控。     1'b1: 打开时钟;     1'b0: 关闭时钟。</li> </ul>



OFF SET	REG NAME	WID TH	ATT RIT UBE	DEFAU LT	DESCRIPTION
SEI		I.H			• [12]:     ITCM_MEM_BANK_2 时钟门控。     1'b1: 打开时钟;     1'b0: 关闭时钟。  • [11:10]: reserved  • [9:8]:     ITCM_MEM_BANK_2~3     复用选择。     2'b00:     ITCM_MEM_BANK_2~3     由 CPU使用;     2'b01:     ITCM_MEM_BANK_3 由 BT_EM 使用;     2'b11:     ITCM_MEM_BANK_2~3     由 BT_EM 使用。  • [7:6]: reserved。  • [5]:     DTCM_MEM_BANK_1     rb1: 打开时钟;     1'b0: 关闭时钟。  • [4]:     ITCM_MEM_BANK_1 时钟门控。     1'b1: 打开时钟;
					1'b0:关闭时钟。 • [3:1]: reserved。
					• [0]: ITCM_MEM_BANK_1 和



OFF SET	REG NAME	WID TH	ATT RIT UBE	DEFAU LT	DESCRIPTION
					DTCM_MEM_BANK_1 复用选择。
					1'b1: MEM 用于数据采 集;
					1'b0: MEM 用于 CPU 访 问。

#### 配置说明如下:

步骤 1 配置 TCM\_MEM\_BANK\_(x) 的时钟门控寄存器为 0, 关闭时钟。

步骤 2 配置 TCM\_MEM\_BANK\_(x) 的复用选择寄存器, 配置复用给对应模块。

步骤 3 配置 TCM\_MEM\_BANK\_(x) 的时钟门控寄存器为 1, 打开时钟。

#### ----结束

## 2.6.3 切换过程异常访问上报

## 2.7 RTC

### 2.7.1 概述

该系统支持一个 RTC 模块,主要实现定时、计数功能,可以供操作系统用作系统时钟, 也可以供应用程序用作定时和计数。

## 2.7.2 功能描述

- 32bit 位宽的 free running 递加计数器。
- 计数器上电解复位后默认不使能,需要初始化。
- 计数时钟为 32kHz 时钟。
- 支持配置中断产生寄存器阈值,计数器递加到阈值时产生中断。
- 支持计数器值实时读取。
- RTC 内部提供 4 组独立的寄存器, 4 组独立的中断,基地址分别为:



- RTC0: 0x5702\_4100

- RTC1: 0x5702\_4200

- RTC2: 0x5702\_4300

- RTC3: 0x5702\_4400

#### 2.8 Timer

## 2.8.1 概述

本系统支持 1 个 Timer 模块,主要实现定时、计数功能,可以供操作系统用作系统时钟,也可以供应用程序用作定时和计数。

## 2.8.2 功能描述

- 32bit 减法定时器/计数器。
- 计数时钟为晶振时钟。
- 支持 3 种计数模式:自由运行模式、周期模式和单次计数模式。
- 当前的计数值可随时读取。
- 中断使能时,当前计数值递减到0会产生中断。

## 2.9 WatchDog

## 2.9.1 概述

本系统支持 2 个 WatchDog(WatchDog 和 ULP WatchDog),可以用于系统异常情况下,一定时间内发出复位信号,以复位 CPU 相关系统或整个芯片。

## 2.9.2 功能描述

- 内部具有一个 32bit 减法计数器,计数时钟源固定为 PMU OSC (32kHz)。
- 支持超时时间间隔 (即计数初值) 可配置。
- 支持寄存器锁定,防止寄存器被误改。
- 支持超时中断产生。
- 支持复位信号产生。
- 支持调试模式。



# 3 电源管理

## 3.1 电源拓扑

SLE01 的外部电源只需接电池电源 VBAT,内部有 PMU,提供内部电路所需要的电源。

LDO 模式: 板级上 DCC 管脚到 VDD 管脚之间加电阻  $(10k\Omega \sim 1M\Omega)$ ,省去板级电感 和 buck 输出电容,此时 BUCK 不工作,配置 HI-Z 态 (不会从 DEC4 有下拉电流);

板级上 MICBIAS 管脚接到 DEC4,由 MICBIAS 给 1P1 电源供电。

BUCK 模式:板级没有特殊配置, BUCK 正常工作。

# 3.2 内部常见电源参数

## 3.2.1 BUCK 参数 (管脚 DEC4)

BUCK 参数如表 3-1 所示。

表3-1 BUCK 参数说明

参数	条件	最小值	典型值	最大值	单位	备注
输入电压	-	1.8	3.3	3.6	V	VBAT
输出电压	-	0.9	1.1	1.3	V	通过寄存器配置可调。
输出电流	-	50	-	-	mA	-
输出电压精 度 (normal)	V <sub>IN</sub> =1.8~3.6V; V <sub>OUT</sub> =1.1V; I <sub>LOAD</sub> =0 ~ MAX	-3	0	3	%	-



输出电压精 度 (sleep)	V <sub>IN</sub> =1.8~3.6V; V <sub>OUT</sub> =1.1V; I <sub>LOAD</sub> =0 ~ MAX	-6	-	6	%	-
线性调整率	-	-	-	-	%	-
负载调整率	空载到满载。	-	-	20	mV	-
输出缓启	输出缓启动时间。	-	-	200	μs	-
	输出缓启动过冲。	-	-	10	mV	-
正常功耗模式	-	-	90	-	μΑ	-
低功耗模式 (deepsleep )	-	-	10	-	μΑ	-
电源纹波	Vripple_ccm	-	-	10	15.0	mVpp
	Vripple_dcm	-	-	-	30.0	mVpp
效率	I <sub>LOAD</sub> =5~25mA (正常 模式)	-	85	-	%	-
效率	I <sub>LOAD</sub> =25~130mA (正 常模式)	-	80	-	%	0805 , 2.2 μH, DCR=0.1 7mΩ, 饱 和电流 0.9A。
静态电流	无负载。	-	-	5	μΑ	VBAT
片外电容	-	-	10	-	μF	-

# 3.2.2 CLDO 参数 (管脚 DEC1)

CLDO 参数如表 3-2 所示。

#### 表3-2 CLDO 参数说明

参数	条件	最小	典型	最大	单位	备注
		值	值	值		



输入电压	-	-	1.1	-	V	输入电压为 BUCK 输 出。
输出电压	-	0.9	1.0	1.2	V	以 50mV 步 进调节,去 掉最低 0.7V 的电 压范围。
输出电流	-	1	-	-	mA	-
輸出电压精度	-	-3	0	3	%	-
输出负载调整 率	空载到满载	-	-	20.0	mV	-
负载调整率	空载到满载	-	-	20	mV	-
输出缓启	输出缓启动时间	-	-	138	μs	-
	输出缓启动过冲	-	-	36	mV	-
瞬态响应	30mA/µs 电流变化 1mA ~	-	3.6	-	mV	-
	30mA/30mA ~ 1mA					
静态电流	无负载	-	0.2	-	μΑ	VBAT
片外电容	-	-	1	-	μF	-
外部输出电容	-	-	-	1	μF	-

# 3.2.3 XLDO 参数 (管脚 DEC3)

XLDO 参数如表 3-3 所示。

#### 表3-3 XLDO 参数说明

参数	条件	最小值	典型值	最大值	单位	备注
输入电压	-	-	1.1	-	V	BUCK 输 出



	1					
输出电压	-	-	1	-	V	-
输出电压精度	-	-3	-	3	%	trim 调整
						后精度。
輸出电流	-	6	-	10	mA	-
线性调整率	-	-	-	10	mV/V	-
负载调整率	-	-	-	10	mV/mA	从空载到
						满载。
电源抑制	10Hz ~ 10kHz	50	60	-	dB	-
	1MHz	20	25	-	dB	-
输出噪声	@1k , 2mA	-	-	-	-	与 DCDC
	@10k , 2mA	-	-	75	$nV/\sqrt{Hz}$	转换器级 联。
	@100k , 2mA	-	-	24.5	$nV/\sqrt{Hz}$	7/0
	@1M , 2mA	-	-	17.5	$nV/\sqrt{Hz}$	
	@10M, 2mA	-	-	-	$nV/\sqrt{Hz}$	
开关杂散	2.5MHz	-	30	-	μV	-
静态电流	-	-	150	-	μΑ	-
待机电流	-	-	0.1	-	μΑ	-
外部输出电容	-	-	1	-	μF	-

# 3.2.4 BIASLDO 参数

参数如表 3-4 所示。

#### 表3-4 BIASLDO 参数说明

参数	条件	最小值	典型值	最大值	单位	备注
输入电压	-	1.8	3.3	3.6	V	BUCK 精度± 3%。
输出电压	-	1.1	1.8	3.3	V	-



输出电压	-	-3	-	3	%	默认:
精度						4'b0000: 1.1V
						档位:
						4'b0000:
						1.1V;
						4'b0001:
						1.3V;
						4'b0010:
						1.5V;
						4'b0011:
						1.8V;
						4'b0100:
						2.0V;
						4'b0101:
						2.2V;
						4'b0110:
						2.5V;
						4'b0111:
						2.8V。
输出电流	-	-	-	75	mA	输入 2.5V 带 载到 75mA;
						输入 2.5V 以 下带载
						10mA。
线性调整 率	V <sub>IN</sub> =1.8V ~ 3.6V	-	-	0.4	%	-
	I <sub>OUT</sub> =5m A					
负载调整 率	-	-	-	70	mV/ mA	从空载到满 载。
电源抑制	10Hz ~ 10kHz	50	60	-	dB	-
	1MHz	20	25	-	dB	-



输出缓启	输出缓启 动时间	-	120	-	μV	-
	输出缓启 动过冲	-	-	10%	μs	-
噪声	-	-	-	20Hz ~ 20kHz, 积 分噪 8µ Vrms, 声 声 1mA/输 出 2V 的情 况; 邮理。	μV	-
静态电流	无负载	-	30	-	μΑ	VBAT 域

# 3.3 极限工作电压和负载电流

## 须知

1. 极限工作电压参数如表 3-5 所示, 超过这些数值,可能导致芯片损坏。

2.针对 VBAT 的浪涌测试:。

● 3.9V 以上的电压不做任何保证,即使短时间加载,也有可能造成芯片的永久性损伤。

● 性能保证工作电压范围: 1.8V~3.6V。

● 上电时间: 最快 10µs, 最慢 20ms。

#### 表3-5 工作电压参数

参数	符号	负载电流 最小值 (mA)	负载电流 最大值 (mA)	电压最小 值 (V)	电压最大 值(V)
电池电源	VBATa	-	-	1.8	3.6

a: VBAT 对应管脚: VDD1, VDD2



# 4.1 32M XO 时钟

SLE01 需要外部晶体 (XO) 提供参考时钟;芯片内部 PLL 提供时钟倍频功能。外 部 晶体提供产生内部电路工作需要的参考时钟,外部参考时钟频率 32MHz。

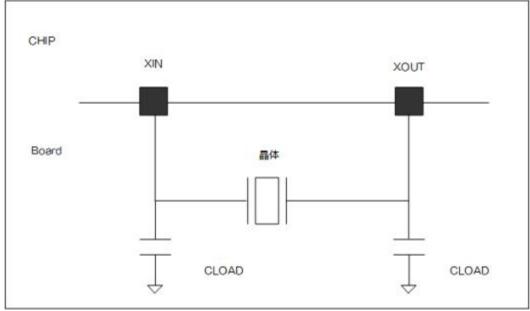
SLE01 支持晶体 XO (无源双端模式)和单端时钟(例如 TCXO 等在此统称为单端 时钟)两种参考时钟输入模式。

## 4.1.1 晶体输入模式

在晶体 (XO) 模式时, SLE01 使用 XO 输入参考时钟, 电路结构如图 4-1 所示。其中 , XIN 管脚和 XOUT 管脚,用于接片外晶体。

CHIP XIN

图4-1 XO 输入参考时钟的电路结构图



#### 🗀 说明

● CLOAD:请参阅项目实际选型中,所使用晶体的参考负载值。并根据具体单板型号做电容 微调, 已达到最优频率区间。



● 为保证最快的启动速度和最优的起振条件,晶体选择尽量遵循 ESR≤60Ω,晶体动态电感 Lm≤19.63mH,负载电容选择≤8pF 的器件。

## 4.1.2 晶振输入模式

对外部参考时钟的电气、性能等特性的要求如表 4-1 所示。

表4-1 参考时钟特性需求

参数	说明		最小值	典型值	最大值	单位
输出频率	-		-	32	-	MHz
輸出信号幅度	正弦波或者 AC 耦合	<b>省方波</b> ,	0.75	-	0.9	V
占空比	-		45	50	55	%
相位噪声	参考时钟	@10kHz offset	-	-	-140	dBc/Hz
	32MHz	@100kH z offset	-	-	-148	dBc/Hz
		@1MHz offset	-	-	-153	dBc/Hz

# 4.2 32MHz 时钟输出

SLE01 芯片内部的 32MHz XO 时钟支持差分输出, 频点 32MHz,可以作为其他需要 共时钟的设备的时钟输入,特性如表 4-2 所示。

表4-2 XO 输出时钟特性需求

参数	说明	最小值	典型值	最大值	单位
输出频率	-	-	32	-	MHz
供电电压	-	-5%	1	+5%	V
环境温度	-	-40	-	+125	°C
输出信号幅度	方波	-5%	1	+5%	V
稳定时间 a	普通模式	-	-	5	ms
	快启模式	-	-	1	ms
电流消耗	工作电流	-	0.3 <sup>b</sup> /0.7 5 <sup>c</sup>	-	mA



	关闭电流		-	10	-	μА
占空比	-		45	50	55	%
频率稳定度	-		-20	-	20	ppm
频率校准范围	校准范围		-20	-	20	ppm
	校准精度		-3	-	3	ppm
XO 输出时钟	XO 输出至 CLK 的性		-	-	15 (1kHz~1M Hz)	ps
	XO 输出至	J ADC	-	-	10 (1kHz~16	ps
	CLK 的性	能-jitter			MHz)	
	XO 输出至 的性能-jitt	J AFE CLK er	-	-	40 (1kHz~16 MHz)	ps
	XO 输出 到	@1kHz offset	-	-	-120	dBc/H
	ADPLL CLK 的	@10kHz offset	-	-	-138	dBc/H z
	性能-相	@100kH z offset	-	-	-144	dBc/H z
	噪   	@1MHz offset	-	-	-153	dBc/H z
		@10MHz offset	-	-	-156	dBc/H z
	时钟外	@10kHz offset	-	-	-138	dBc/H
	驱性能- 相噪	@100kH z offset	-	-	-144	dBc/H z
		@1MHz offset	-	-	-153	dBc/H z

a:表示 XO 起振后的稳定时间。

b: 低功耗模式。 c: 高性能模式



# 4.3 27.12MHz RC 时钟

SLE01 芯片支持产生 27.12MHz RC 时钟电路, 适用于低功耗处理。

27.12MHz RC 时钟性能等特性如表 4-3 所示。

表4-3 27.12MHz RC 时钟特性需求

参数	说明	最小值	典型值	最大值	单位
输出频率	-	-	27.12	-	MHz
输出信号幅度	方波(Vpp)	-	1.2	-	V
輸出占空比	-	45	50	55	%
频率稳定度	温度变化(-40℃	-2	-	+2	%
	~+125°C)				
供电电压	RC 的供电电压	1.14	1.2	1.26	V
电流消耗	正常工作电流 @27.12MHz	-	150	-	μΑ
	关闭	-	10	-	μΑ
稳定时间	频偏<±2%	-	-	5	μs

#### 🗀 说明

SLE01 默认 RTC 时钟频率为内部提供的 27.12MHz RC 时钟。

## 4.4 32K 实时时钟

SLE01 支持无源双端模式 (即 32.768kHz 晶体) 或单端时钟 (例如 TCXO) 两种参考 时钟输入, 内部分频实现实时时钟。

#### ● 无源双端模式

无源双端模式的电路需在 XIN, XOUT 间跨接晶体, 以及两个对地电容, 如图 4-2 所示。为了使时钟正常工作, 请选择符合表 4-4 参数需求的晶体。时钟工作特性 如表 4-5 所示。



图4-2 实时时钟电路拓扑示意图

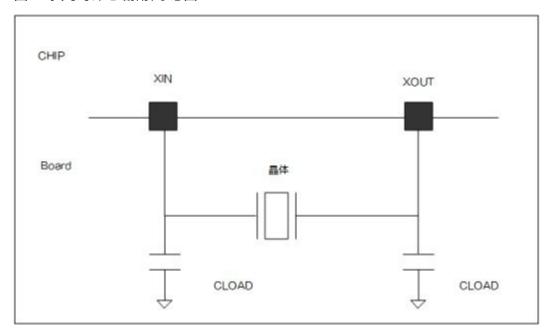


表4-4 32.768kHz 晶体需求

参数	说明	最小值	典型值	最大值	单位
f	晶体标称频率	-	32.76 8	1	kHz
CL	负载电容	-	7	12.5	pF
Rs	等效串联电阻	-	-	70	kΩ

#### 表4-5 实时时钟特性

参数	说明	最小值	典型值	最大值	单位
DL	驱动功耗	-	-	1	μW
1	振荡电流消耗	-	400	-	nA
tstab	起振至稳定时间	-	-	1	s



#### ● 单端时钟模式

单端时钟可采用直接耦合或交流耦合的形式输入,需满足表 3 的需求,时钟频偏视实际应用而定。

#### 表4-6 单端时钟输入特性需求

参数	说明	最小值	典型值	最大值	单位
Vt	输入阈值	0.2	0.4	0.55	V
dutycycle	输入时钟占 空比	45	50	55	%



# 5 BLE & SLE

## 5.1 BLE

## 5.1.1 特性

#### ● 支持蓝牙低功耗 5.4

- Adaptive Frequency Hopping (AFH).
- Low Energy Physical Layer.
- LE Link Layer Topology.
- Low Energy Direct Test Mode.
- LE Data Packet Length Extension.
- AES Encryption.
- Low duty cycle directed advertising.
- Link Layer Privacy.
- LE Advertising Extension.
- LE 2M PHY.
- LE Long Range.
- LE Channel Selection Algorithm #2.
- LE Channel Classification.
- High Duty Cycle Non-Connectable Advertising.



- 支持干扰检测。
- 支持最多同时 8 条 ACL 链路。
- 支持标准测试模式。
- 支持 BLE 和 SLE 并发。
- 支持低功耗模式。
- 支持 BLE/WLAN 共存。
- 支持 TX 功率产线校准。

# 5.1.2 性能

BLE 接收性能如表 5-1 所示, 发射性能如表 5-2 所示。

#### 表5-1 BLE 接收性能

ITEM	SUB ITEM	最小值	典型值	最大值	单位	备注
Frequency range	-	2402	-	2480	MHz	-
Rx sensitivity	LE,30.8%PER,1Mbit/s	-	-97	-	dBm	-
	LE,30.8%PER,2Mbit/s	-	-94	-	dBm	-
	LE,30.8%PER,500Kbit/s	-	-99	-	dBm	-
	LE,30.8%PER,125Kbit/s	-	-102	-	dBm	-
Interference	C/I cochannel	-	TBD	-	dB	-
Performance LE,30.8%PE R	C/I 1MHz adjacent channel	-	TBD	-	dB	-
	C/I 2MHz adjacent channel	-	TBD	-	dB	-
	C/I≥3MHz adjacent channel	-	TBD	-	dB	-
	C/I 1MHz adjancet to image channel	-	TBD	-	dB	-
	C/I image channel	-	TBD	-	dB	-
Interference	C/I cochannel	-	TBD	-	dB	-
Performance LE2M,30.8% BER	C/I 2MHz adjacent channel	-	TBD	-	dB	-
	C/I 4MHz adjacent	-	TBD	-	dB	-



ITEM	SUB ITEM	最小值	典型值	最大值	单位	备注
	channel					
	C/I≥6MHz adjacent channel	-	TBD	-	dB	-
	C/I 2MHz adjancet to image channel	-	TBD	-	dB	-
	C/I image channel	-	TBD	-	dB	-
Interference	C/I cochannel	-	TBD	-	dB	-
Performance LR125K,30.8 %BER	C/I 1MHz adjacent channel	-	TBD	-	dB	-
/ABERT	C/I 2MHz adjacent channel	-	TBD	-	dB	-
	C/I≥3MHz adjacent channel	-	TBD	-	dB	-
	C/I 1MHz adjancet to image channel	-	TBD	-	dB	-
	C/I image channel	-	TBD	-	dB	-
Interference	C/I cochannel	-	TBD	-	dB	-
Performance LR500K,30.8 %BER	C/I 1MHz adjacent channel	-	TBD	-	dB	-
705211	C/I 2MHz adjacent channel	-	TBD	-	dB	-
	C/I≥3MHz adjacent channel	-	TBD	-	dB	-
	C/I 1MHz adjancet to image channel	-	TBD	-	dB	-
	C/I image channel	-	TBD	-	dB	-

#### 🗀 说明

本章提供的性能数据均在芯片口测试获取。

#### 表5-2 BLE 发射性能

ITEM	SUB ITEM	最小	典型	最大	单位	备注
		值	值	值		



ITEM	SUB ITEM	最小值	典型值	最大值	单位	备注
Frequency range	-	2402	-	2480	MH z	-
BLE Tx Power at RF port (normal)	-	-	6	-	dB m	[1]
BLE Tx Power at RF port (high power)	-	-	8	-	dB m	[1]
Power control step	-	-	2	-	dB	-
LE In-Band Emissions	M-N =2MHz	-	TBD	-	dB m	-
(1M)	M-N ≥3MHz	-	TBD	-	dB m	-
LE In-Band Emissions	M-N =4MHz	-	TBD	-	dB m	-
(2M)	M-N =5MHz	-	TBD	-	dB m	-
	M-N ≥6MHz	-	TBD	-	dB m	-

#### 🗀 说明

【1】:从 ATE的 FT分布数据来看,最小值的分布基本集中在"典型值-0.5dB"以上,此为估计值。

## 5.2 SLE

# 5.2.1 特性

- 支持星闪 1.0 协议。
  - 支持 G 帧、 T 帧。
  - 支持广播数据最大长度为 255Byte。
  - 支持链路数据最大长度为 2047Byte (产品级可配置)。



- 支持无线帧类型 1 GFSK 帧 (1M/2M/4M)。
- 支持无线帧类型 2 (PSK 超低时延帧)。支持无线帧类型 2 QPSK (1M/2M/4M) /8PSK (1M/2M/4M) 的调制方式, 3/4 和 1 的 Polar 码率, 16:1/无导频的导频密度。
- 支持异步链路数据单播。
- 支持同步链路组播。
- 支持广播、发现和接入功能。
- 支持信道评估功能。
- 支持 AFH 功能。
- 支持发射功率控制。
- 支持 SM4 加密。
- 支持 AES 加密。
- 支持 CRC 校验。
- 支持 BLE/SLE 和 WLAN 系统间共存 (片外共存)。
- 最大支持8个连接数。
- BLE/SLE 分时工作。

## 5.2.2 性能

SLE 接收性能如表 5-3 所示, 发射性能如所示。

#### 表5-3 SLE 接收性能

ITEM	SUB ITEM	最小值	典型值	最大值	単位	备注
Frequenc y range	-	2402	-	2480	MHz	-
Rx sensitivity	SLE, 10%PER,帧类型 1, 1Mbit/s。	-	-96.5	-	dBm	-
	SLE, 10%PER,帧类型 1, 2Mbit/s。	-	-93.5	-	dBm	-
	SLE, 10%PER,帧类型 1,4Mbit/s。	-	-90.5	-	dBm	-



ITEM	SUB ITEM	最小值	典型值	最大值	单位	备注
	SLE , 10%PER , 帧类型 2 , BW=1MHz QPSK: 3/4 码率。	-	-99.0	-	dBm	-
	SLE , 10%PER , 帧类型 2 , BW=1MHz 8PSK: 3/4 码率。	-	-94.5	-	dBm	-
	SLE, 10%PER, 帧类型 2, BW=2MHz QPSK: 3/4 码率。	-	-96.0	-	dBm	-
	SLE , 10%PER , 帧类型 2 , BW=2MHz 8PSK: 3/4 码率。	-	-92.0	-	dBm	-
	SLE, 10%PER, 帧类型 2, BW=4MHz QPSK: 3/4 码率, pilot 16: 1。	-	-93.0	-	dBm	-
	SLE , 10%PER , 帧类型 2 , BW=4MHz 8PSK: 3/4 码率 , pilot 16: 1。	-	-88.0	-	dBm	-

#### 🗀 说明

本章提供的性能数据均在芯片口测试获取。

#### 表5-4 SLE 发射性能

ITEM	SUB ITEM	最小值	典型值	最大值	单位	备注
Frequency range	-	2402	-	2480	MHz	-
SLE Tx Power at RF port (normal)	无线帧类型 1	-	6	-	dBm	[1]
SLE Tx Power at RF port	无线帧类型 2	-	2	-	dBm	[1]



ITEM	SUB ITEM	最小值	典型值	最大值	单位	备注
(normal)						
SLE Tx Power at RF port (high power)	无线帧类型 1	-	8	-	dBm	[1]
SLE Tx Power at RF port	无线帧类型 2	-	4	-	dBm	[1]
(high power)						
Power control step	-	-	-	-	dB	-
SLE In-Band	M-N =2MHz	-	-	-	dBm	-
Emissions (1M)	M-N ≥3MHz	-	-	-	dBm	-
SLE In-Band	M-N =4MHz	-	-	-	dBm	-
Emissions (2M)	M-N =5MHz	-	-	-	dBm	-
(2.11)	M-N  ≤6MHz	-	-	-	dBm	-

#### 🗀 说明

【1】:从 ATE的 FT分布数据来看,最小值的分布基本集中在"典型值-0.5dB"以上,此为估计值。

## 5.3 WLAN 与 B/SLE 共存

B/SLE 支持 AFH 自适应跳频,尽量避开 WLAN 干扰频点,以提升共存性能。同时,支持 B/SLE 和 WLAN 通过四线方案共存, B/SLE 输出 BT\_Active、BT\_Status、

BT\_Freq 申请信道并指示 B/SLE 的工作状态(TX 或者 RX、优先级、频点),WLAN 根据优先级和业务状态进行仲裁,并将仲裁结果通过 Wlan\_Acitve 告知 B/SLE,以对 B/SLE 和 WLAN 的并发进行控制。

B/SLE 支持三种共存模式。

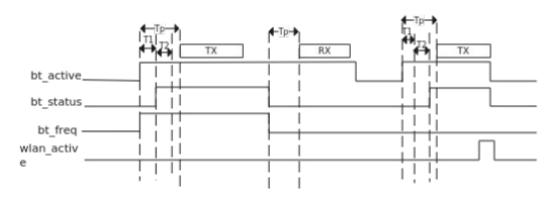


## 5.3.1 共存模式 1

表5-5 共存接口信号定义

信号名	方向	位宽	说明
BT_Active	0	1	B/SLE 业务申请指示信号,高有效。
BT_Status	0	1	B/SLE 业务状态指示信号,复用业务优先级和收发状态信号。 1 表示高优先级或者 TX。
BT_Freq	0	1	B/SLE 业务是否处于限制频段的指示信号。有效时表示 WLAN 可忽略其业务请求指示信号。
Wlan_Activ e	I	1	WLAN 业务状态指示信号,针对 B/SLE 的业务请求, 有效时禁止 B/SLE 的请求。

图5-1 共存模式 1 信号时序图



提前空口 Tp 发起申请信号 BT\_Active,发起申请后 T1 内,为一段保护时间(可配置为 0), T2 时间内 BT\_Status 表示 2 档优先级, T2 后,BT\_Status 为 1 表示发送,为 0 表示接收。

BT\_Freq 表示 B/SLE 业务是否处于限制频段的指示信号,有效时表示 WLAN 可忽略 B/SLE 的共存申请。

Wlan\_Active 为外部输入打断信号,默认为 0,打断时拉高。打断时, B/SLE 立即进入下电流程, 下电流程结束,拉低申请信号 BT\_Active。



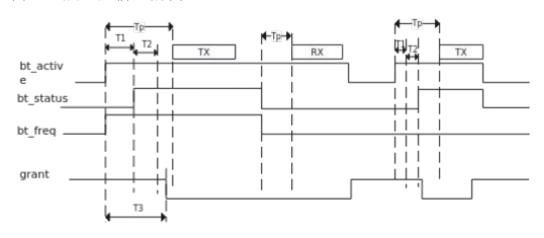
## 5.3.2 共存模式 2

相比于共存模式 1,接口模式 2 依然采用四线共存方案, B/SLE 作为共存的申请方, WLAN 是共存的仲裁方, 表 5-6 的方向以 B/SLE 方所见。与共存模式 1 的差别在于对端输入的为 Grant 信号。主要用于与外部厂家共存对接。

表5-6 共存接口信号含义

信号名	方向	位宽	描述/说明
BT_Active	0	1	B/SLE 业务申请指示信号,高有效。
BT_Status	0	1	B/SLE 业务状态指示信号,复用业务优先级和收发 状态信号。 1 表示高优先级或者 TX。
BT_Freq	0	1	B/SLE 业务是否处于限制频段的指示信号。有效时 表示 WLAN 可忽略其业务请求指示信号。
Grant (Wlan_Acti ve)	I	1	默认值为 1,在发起申请后, PTA 仲裁 B/SLE 可获取信道时拉低。在 B/SLE 完成释放或者 WLAN 打断时重新拉高。

图5-2 共存模式 2 信号时序图



提前空口 Tp 发起申请信号 BT\_Active,发起申请后 T1 内,为一段保护时间(可配置为 0),之后 T2 时间内 BT\_Status 表示 2 档优先级, T2 之后, BT\_Status 为 1 表示发送,为 0 表示接收。



BT\_Freq 表示 B/SLE 业务是否处于限制频段的指示信号,有效时表示 WLAN 可忽略 B/SLE 的共存申请。

Grant 为外部输入打断信号,默认为 1。打断时, B/SLE 立即进入下电流程,下电流程结束,拉低申请信号 BT\_Active。

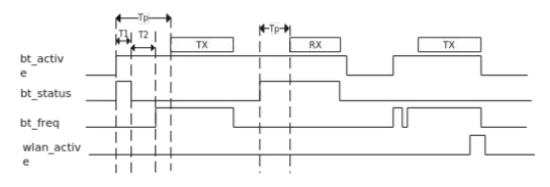
## 5.3.3 共存模式 3

接口模式 3 依然采用四线共存方案, B/SLE 作为共存的申请方,WLAN 是共存的仲裁方。

表5-7 共存接口信号定义

信号名	方向	位宽	描述/说明
BT_Active	0	1	B/SLE 业务申请指示信号,高有效。
BT_Status1 (BT_Freq)	0	1	B/SLE 优先级高位, 同时复用表示 B/SLE TX 业务申请(该模式下 BT_FREQ 与该 PIN 等价)。
BT_Status0 (BT_Status)	0	1	B/SLE 优先级低位, 同时复用表示 B/SLE RX 业务申请。
Wlan_Active	I	1	B/SLE 的业务请求的仲裁结果,有效时禁止 B/SLE 的请求。

#### 图5-3 共存模式 3 信号时序图



提前空口 Tp 发起申请信号 BT\_Active,发起申请后 T1 内,{BT\_Freq, BT\_Status}组成 2bit,表示 4 档优先级。之后 T2 为一段保护时间,信号无意义,T2 之后,BT\_Status 高电平表示接收, BT\_Freq 为高电平表示发送。

打断时, B/SLE 立即进入下电流程,下电流程结束,拉低申请信号 BT\_Active。



## 6 NFC

NFC 子系统支持 TAG 功能,用于防丢器、蓝牙配对。

## 6.1 特性

- 支持卡模拟模式,不支持读卡器模式和点对点模式。
- 支持 TAG 存储规格: 1KB。
- 支持用户数据容量可配置: ≤988Byte。
- 支持 UID 4Byte/7Byte/10Byte 可配置。
- 支持奇偶校验功能和 CRC 校验功能。
- 支持最大帧长 34Byte。
- 支持 ISO/IEC 14443-2/3 TYPE-A 技术。
- 支持 NFC Forum T2T。
- 支持工作在 13.56MHz±7kHz 频段。
- 支持 106kbit/s 数据速率。
- 支持被动负载调制 (PLM)。
- 支持无源场检测, ACTIVATE 状态有源:
  - 待机状态支持无源方案,场供电自检测外部场。
  - ACTIVATE 状态支持有源方案, 不支持无源场供电方案。
- 支持场恢复时钟(仅支持 CDR 模式)。



- 支持 SOC 共时钟。
- 支持非接触式接口, 可通过 SOC 访问全部地址空间。
- 支持 API 接口控制 NFC 芯片行为。
- 支持同 SOC 共享 Flash。

## 6.2 性能

- 支持通信距离不小于 2.5cm (Demo 天线 20×25 mm^2), 0, 2cm 平面,每个平面中心点位刷卡成功率 SPEC: 99%。
- 支持场检测唤醒门限: 1V。
- 支持卡仿真 RX 灵敏度:輸入电压单端 VPP>1.5V。
- 支持卡仿真 RX 解调功能的场强范围: 1.5~7.5 A/m。



## **7** 安全特性

安全模块主要实现了安全应用下的哈希运算、数据认证、数据加解密和真随机数产生等功能。

#### 特性如下:

- 支持 AES128 加解密算法,包括 ECB、CTR、CBC、OFB、CCM 和 GCM 模式。
- 支持 SM4 加解密算法,包括 ECB、CTR、CBC、OFB 模式。
- 支持通过总线读取真随机数, 随机数生成速率 12Mbit/s。

## 7.1 对称加密算法

- 支持加密类型可配置为 AES128, AES 算法设计符合 NIST Publication FIPS-197, 秘钥采用 128bit 规格。
- 支持加密类型可配置为 SM4, SM4 算法设计符合 GB/T 32907-2016 信息安全技术 SM4 分组密码算法。

## 7.2 TRNG 真随机数模块

TRNG 随机数模块支持生成可以支持生成真随机数,用于进行加密的 IV 向量、密钥等 随机数功能需求,随机数模块具有以下特性:

- 硬件实现的不确定性随机 bit 生成器 (NRBG) 并且与确定性随机 bit 生成器 (DRBG) 耦合。
- 支持 8 个 GARO, 启动时间大约为 0.6s。
- 支持 APB 接口,用于配置和随机数获取。
- TRNG 生成速率达到 12Mbit/s。



# 8 外围设备

## **8.1 GPIO**

支持 1 组 GPIO (General Purpose Input/Output), 共 32 个 GPIO 可用。

每个管脚可以配置为输入或者输出。这些管脚用于生成特定应用的输出信号或采集特 定应用的输入信号。作为输入管脚时, GPIO 可作为中断源;作为输出管脚时, 每个 GPIO 都可以独立地清 0 或置 1。

#### 🗀 说明

GPIO 具体管脚个数、管脚与其他管脚复用的说明请参见《H2821E 硬件用户指南》。

## **8.2 UART**

通用异步收发器 UART 是一个异步串行的通信接口, UART 的主要功能是和外部芯片 的 UART 进行对接,从而实现两芯片间的通信。

芯片提供3个UART单元。

#### UART 具有以下功能特点:

- 支持 64×8bit 的发送 FIFO 和 64×10bit 的接收 FIFO (First In First Out)。
- 支持数据位和停止位的位宽可编程:
  - 数据位可通过编程设定为 5/6/7/8 bit。
  - 停止位可通过编程设定为 1/2 bit。
- 更持奇、偶校验方式或无校验。
- 支持传输速率可编程、支持整数小数分频。
- 支持接收 FIFO 中断、发送 FIFO 中断、接收超时中断、错误中断。
- 支持中断状态查询。
- 支持通过编程禁止 UART 模块或 UART 发送/接收功能以降低功耗。
- UART\_L1/UART\_H0 支持硬件流控,UART\_L0 不支持硬件流控。

### 8.3 I2S



SLE01 I2S 接口支持 Master 模式和 Slave模式。支持的接口配置选项如表 8-1 所示。

表8-1 I2S 接口配置选项

描述		最小 值	典型	型値			最大值	单位
I2S sample rate	The I2S sample rate is communicated by command	-	8	16	.1	48	-	ksp s
I2S word select freq	Equals exactly the sample rate	-	8	16	44 .1	48	-	kHz
I2S word select	-	62.5						ns
cycle-to-cycle jitter								
I2S word select	-	-250	-				2	рр
freq jump							5 0	m
I2S word select	_	-	0.05			-	pp	
drift								m/s
I2S word select	10 ppm accurate wor measurement when a						ncy	
shape								
Audio BW 8k	External sample rate,-3dB wrt 400Hz	-	3.2				-	kHz
Audio BW 16k	External sample rate,-3dB wrt 400Hz	-	6.4				-	kHz
Audio BW 44.1k	External sample rate,-3dB wrt 400Hz	15k	-				-	kHz
Audio BW 48k	External sample rate,-3dB wrt 400Hz	15k	-				-	kHz
Sample clock ppm at release	-	-	100	00			-	pp m

## 8.4 I2C

I2C 控制器实现标准 I2C 主设备功能,兼容 Philips I2C 总线协议,可完成对 I2C 总线上的从设备的数据发送和接收。

SLE01 I2C 支持以下基本特性:



- 支持标准模式 (100kbit/s) 、快速模式 (400kbit/s) 、高速模式 (3.4Mbit/s) 。
- 支持 7bit/10bit 寻址模式。
- 为了便于扩展,支持 Master Mode 和 Slave Mode (主要工作模式)。
- 支持 I2C 进行中断上报和中断处理。
- 支持 I2C SDL、SDA 管脚的上下拉软件可配置。

## 8.5 SPI

SPI 接口是同步串行通信接口,连接一个从设备一共是四根信号线,包括时钟信号、 从设备使能信号、输入数据线、输出数据线。

#### SPI 支持以下基本特性:

- 支持串行传输的数据位宽可配置,配置值从 4bit ~ 32bit。
- 支持 TX、RX 分别与 DMA 控制器硬件握手。
- 支持每种中断都单独可屏蔽。
- 支持数据延迟采样, 采样值可配置。

## **8.6 QDEC**

正交解码器(QDEC)提供对正交编码的传感器信号的缓冲解码。适用于机械和光学传感器。

为匹配应用需求,采样周期和累积可以配置。 QDEC 提供以下内容:

- 从片外正交编码器解码数字波形。
- 采样累加消除了对应用的硬件实时要求。
- 可选的输入去抖动滤波器 (波形毛刺小于 3ms) 。
- 用于光学编码器的可选 LED 输出信号,支持 LED 极性配置和 LED 使能控制, 禁 用 LED 输出。

## 8.7 KEY\_SCAN

键盘扫描 (KEY\_SCAN) 提供键盘矩阵扫描功能的硬件实现,适用于各类矩阵键盘。

- 支持矩阵键盘 18×8 寸尺配置。
- 支持按键防抖, 防抖时间 1ms~40ms 可调。
- 支持高电平扫描、低电平扫描模式。



- 最高支持 10 键同时上报,支持长按键检测,支持按键按下、抬起事件上报。
- 支持行列扫描变换。
- 支持软件防鬼键功能 (鬼键、只上报前两个按键)。

### 8.8 PWM

PWM 接口全称为脉冲宽度调制接口, 支持输出范围为 488Hz~ 16MHz 的 PWM 波形 , PWM 共有 12 路,可以输出指定占空比的波形。

#### PWM 共有如下所示的各类特性:

- 工作时钟为 32MHz, 计数位宽为 16bit。
- 12 路 PWM 支持分组配置,同一组内 PWM 可以保证相位同步。
- PWM 支持个性化配置频率、相位、占空比、极性、输出高阻、输出使能、循环周期数信息。
- PWM 支持配置刷新平滑切换。
- PWM 支持简易 DMA 配置功能。
- PWM 支持中断异常上报。

## 8.9 PDM

PDM 接口全称为脉冲密度调制接口, 支持外接 DMIC 进行音频采样, 包含一个输出到 DMIC 的采样时钟 CLK 端口, 一个接收 DMIC 采样信号的 DIN 端口。输出采样时钟支持 3.072MHz/1.536MHz/768kHz,支持左右声道切换,左右声道同时采样、单声道采样。

## 8.10 USB

USB 接口设备提供一组差分对双向端口信号 DP、DM 进行串口通信, SLE01 的 USB 接口支持 USB2.0 协议的 FS(full-speed)、HS(high-speed)两种模式,串口速率分别到达 12Mbit/s 和 480Mbit/s,高速模式下 DP/DM 电压 400mV,而全速模式下 DP/DM 端口的交互电压为 800mV;



## 9 AFE

## 9.1 特性

AFE (Analog Front-End) 主要包含 2 个部分:

- GAFE (General Analog Front-End): 8 通道 13b 1.6Msps SAR ADC,提供过采样和 buf 功能,用于 Tag-ID 测量、Battery 电压测量、NTC 温度测量等低频单端/差分量测场景。
- AAFE (Audio Analog Front-End): 40dB 前级放大,复用 SARADC,数字域降 采样到 16ksps 或 32ksps,适用于模拟麦克风采样场景。

## **9.2 GAFE**

#### 典型应用如下:

- 传感器检测。
- 电压测量。
- 温度测量。

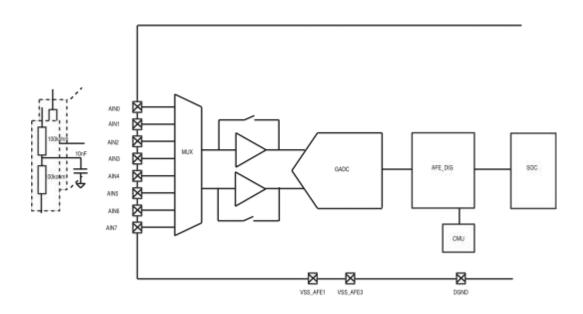
#### 支持的数字功能:

- GADC One-shot 转换或者连续转换。
- 集成片上平均滤波功能。
- 集成 GADC 失配和失调前台校准。
- 提供斩波模式。

系统框图如图 9-1 所示。

图9-1 SLE01GAFE 系统框图





关键参数如表 9-1 所示。

表9-1 GAFE 关键参数

ITEM	SUB ITEM	最小值	典型值	最大值	单位	备注
参考电压	-	-	1.5	-	V	-
GADC 关键	分辨率	-	13	-	bit	-
性能	采样率	0.4M	-	1.6M	sps	-
	DNL	-	±1	-	LSB	-
	INL	-	±3	-	LSB	-
	短接噪声	-	800	-	μ Vrm s	-
	功耗	-	-	-	mA	-
工作温度	-	-	-	-	°C	-

## 9.3 AAFE

典型应用: 模拟麦克风采集。

数字功能如下:

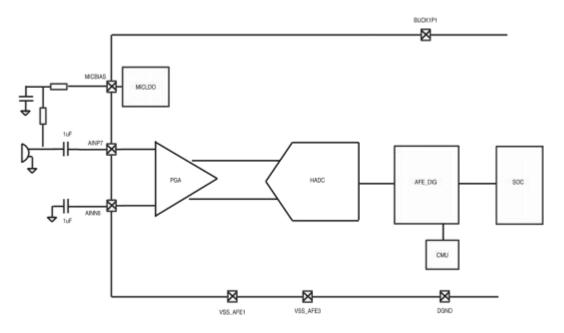
● 集成片上平均滤波功能,降采样到音频 16ksps 或 8ksps。



#### ● PGA 增益寄存器可配置。

系统框图如图 1 SLE01AAFE 系统框图所示。

#### 图9-2 SLE01AAFE 系统框图



关键参数如表 9-2 所示。

表9-2 AAFE 关键参数

ITEM	SUB ITEM	最小值	典型值	最大值	单位	备注
参考电压	-	-	1.5	-	V	-
GADC 关键	分辨率	-	13	-	bit	-
性能	采样率	800k	-	1.6M	sps	-
	DNL	-	±1	-	LSB	-
	INL	-	±3	-	LSB	-
	短接噪声	-	500	-	μ Vrm s	-
	功耗	-	1	-	mA	-
PGA 关键性	PGA 输入阻抗	-	20	-	kΩ	-
能	PGA 增益	14/15/16/17/18/19/20			dB	-



	功耗	-	TBD	-	mA	-
工作温度	-	-	-	-	°	-

## 9.4 比较器

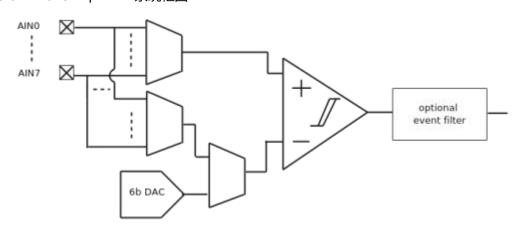
典型应用: 电平 crossing 监测。

#### 数字功能如下:

- 可配置的 4 输入差分或 8 输入单端模式。
- 可配置的 6bit 内置电压参考 (单端模式)。
- 可配置的迟滞电压范围。
- 可配置的功耗/延迟挡位。
- 可配置的数字域事件滤波器。

系统框图如图 9-3 所示。

#### 图9-3 SLE01Comparator 系统框图



关键参数如表 9-3 所示。

表9-3 Comparator 关键参数

ITEM	SUB ITEM	最小值	典型值	最大值	单位	备注
迟滞电压	-	-	30	-	mV	-
延迟	lower power	-	380	-	ns	20mV Overdrive



	normal	-	220	-	ns	20mV Ovdrdrive
	high speed	-	150	-	ns	20mV Overdrive
静态电流	lower power	-	2.4	-	μΑ	-
	normal	-	6	-	μΑ	-
	highi speed	-	12	-	μΑ	-



# 10 功耗

#### SLE01 功耗数据的测试环境:

- 环境温度 25°C。
- 电池电压 VBAT=3.3V。

### 表10-1 SLE01 Only 功耗数据

功耗场景	电流消耗@VBAT (Typical)
PowerOff	TBD
DeepSleep(160K RAM Ret, 32k RC)	5.5µA
DeepSleep(32K RAM Ret, 32k XO)	2.2µA
BLE TX (全芯片) @0dBm	5.5mA
BLE RX (全芯片)	4.2mA
MCU Active (32MHz)	TBD
BLE sniff 500ms	TBD



# **人** 缩略语

Α

AAFE Audio Analog Front-End 音频通路模拟前端

ADC Analog-to-Digital Converter 模数转换器

AES Advanced Encryption Standard 高级加密标准

AFE Analog Front-End 模拟前端

В

BLE Bluetooth Low Energy 低功耗蓝牙

BT Bluetooth 蓝牙

С

CPU Central Processing Unit 中央处理单元

G

GAFE General Analog Front-End 普通模拟前端

GPIO General-Purpose Input/Output 通用输入输出

I

I2C The Inter-Integrated Circuit 集成电路总线

Integrated Interchip Sound 集成电路内置音频



Internet of Things 物联网

L

**LNA** Low Noise Amplifier 低噪声放大器

М

MCU Main Control Unit 主控制器单元

Ρ

PA Power Amplifier 功率放大器

PCM Pulse-Code Modulation 脉冲编码调变

PDM Pulse Density Modulation 脉冲密度调制

PER Packet Error Rate 误包率

PMP Physical Memory Protection 物理内存保护

PMU Power Management Unit 电源管理单元

PWM Pulse-width Modulation 脉冲宽度调制

Q

QDEC QuaDrature EnCoding 正交编码器

R

RAM Random Access Memory 随机存取存储器

RF Radio Frequency 射频

RPA Resolvable Private Address 可解析私人地址

RSA Rivest-Shamir-Adleman RSA 加密算法

**RX** Receiver 接收器

S



SAR Successive Approximations 逐次逼近寄存器

Register

SHA Secure Hash Algorithm 安全散列算法

SLE SparkLink Low Energy 星闪低功耗

SOC System On Chip 片上系统

SPI Serial Peripheral Interface 串行外设接口

SRAM Static Random Access Memory 静态随机存取存储器

**SWD** Serial Wire Debug 串行线调试

Т

TRNG True Random Number Generator 真随机数生成器

**TX** Transmitter 发送器

U

Universal Asynchronous Receiver & 通用异步收发器

Transmitter

**USB** Universal Serial Bus 通用串行总线

٧

VBAT Voltage of Battery 电池电压

W

WFI Wait For Interrupt 等待中断

WLAN Wireless Local Area Networks 无线局域网络

X

XIP Executed In Place 芯片内执行