

Acordo de cooperação

Desenvolvimento de processo para
produção e testes de eletrônicas para
fontes de corrente dos eletroímãs do
projeto Sirius

Junho de 2016

Histórico de revisões

DATA	REVISÃO	DESCRIÇÃO	AUTORES	GRUPO
24/05/2016	0.0	Primeira versão	Gabriel Oehlmeyer Brunheira Angelo Romeu da Silva	ELP ELP
30/05/2016	0.1	Revisão após reunião de alinhamento da comitiva que visitará a WEG	Gabriel Oehlmeyer Brunheira	ELP

Índice

1 Introdução.....	5
2 Escopo de atuação da WEG.....	5
3 Escopo de atuação do LNLS.....	6
4 Detalhamento das fontes FBP.....	6
5 Fabricação de PCIs, montagens e integração de sub-bastidores.....	8
6 Testes das fontes FBP.....	8
7 Testes do DRS.....	9
8 Sugestão de cronograma simplificado para a fase de desenvolvimento de processo e produção.....	10
9 Observações.....	10
10 Contatos.....	10

1 Introdução

O grupo de Eletrônica de Potência (ELP) é responsável pelo desenvolvimento das fontes de corrente que fornecerão aos eletroímãs utilizados no *booster* e no anel de armazenamento do projeto Sirius a corrente elétrica necessária para gerarem seus campos magnéticos.

Serão utilizadas diferentes topologias de fontes chaveadas para atender aos requisitos de corrente dos diversos tipos de eletroímãs especificados. Orientado sob a perspectiva de desenvolvimento, produção e manutenção, o grupo ELP elaborou o sistema digital de regulação, denominado DRS (*Digital Regulation System*), que padroniza o hardware e software responsável pelas funcionalidades de acionamento, controle, interfaces de comunicação e monitoramento destas fontes. Serão necessárias cerca de mil unidades do DRS para o controle das fontes do *booster* e do anel de armazenamento.

Dentre estas diferentes topologias, as Fontes de Baixa Potência (FBP) representam aproximadamente 90% do número total de fontes a serem usadas no Sirius. Ela constitui de um conversor DC/DC montado em uma placa do mesmo padrão do DRS, permitindo a instalação de diversas unidades em um rack de sub-bastidores do tipo Eurocard 3U.

O objetivo deste documento é apresentar as informações necessárias para iniciar o acordo de desenvolvimento de um processo de produção e testes das fontes FBP e das placas eletrônicas constituintes do DRS que serão utilizadas nas fontes do Sirius, incluindo as FBP.

2 Escopo de atuação da WEG

2.1. Desenvolvimento de processo de produção e testes das fontes do tipo FBP e controladores DRS

2.2. Produção e testes pós-produção de 900 fontes FBP, instaladas em 450 sub-bastidores, particionada da seguinte forma:

2.2.1. Lote piloto de 50 fontes FBP (instaladas em 25 sub-bastidores)

2.2.2. Produção final de 850 fontes FBP (instaladas em 425 sub-bastidores)

2.3. Produção e testes pós-produção de 1000 controladores DRS:

2.3.1. Lote piloto de 60 unidades

2.3.2. Produção final de 940 unidades

3 Atribuições do LNLS

- 3.1.Transferência de informações técnicas necessárias para o desenvolvimento do processo de produção e testes das fontes FBP e controladores DRS
- 3.2.Fornecimento dos transdutores de corrente tipo DCCT modelo LEM ITN 12-P, parte constituinte das fontes FBP
- 3.3.Fornecimento das jigas de teste e parte dos equipamentos necessários para a execução dos testes das fontes FBP e dos controladores DRS

4 Detalhamento das fontes FBP

As fontes do tipo FBP do projeto Sirius serão instaladas em racks contendo sub-bastidores customizados do tipo Eurocard 3U. Cada sub-bastidor comporta duas fontes FBP independentes, bem como sua eletrônica de alimentação e controle. A Figura 1 apresenta imagens das instalações de fontes FBP.

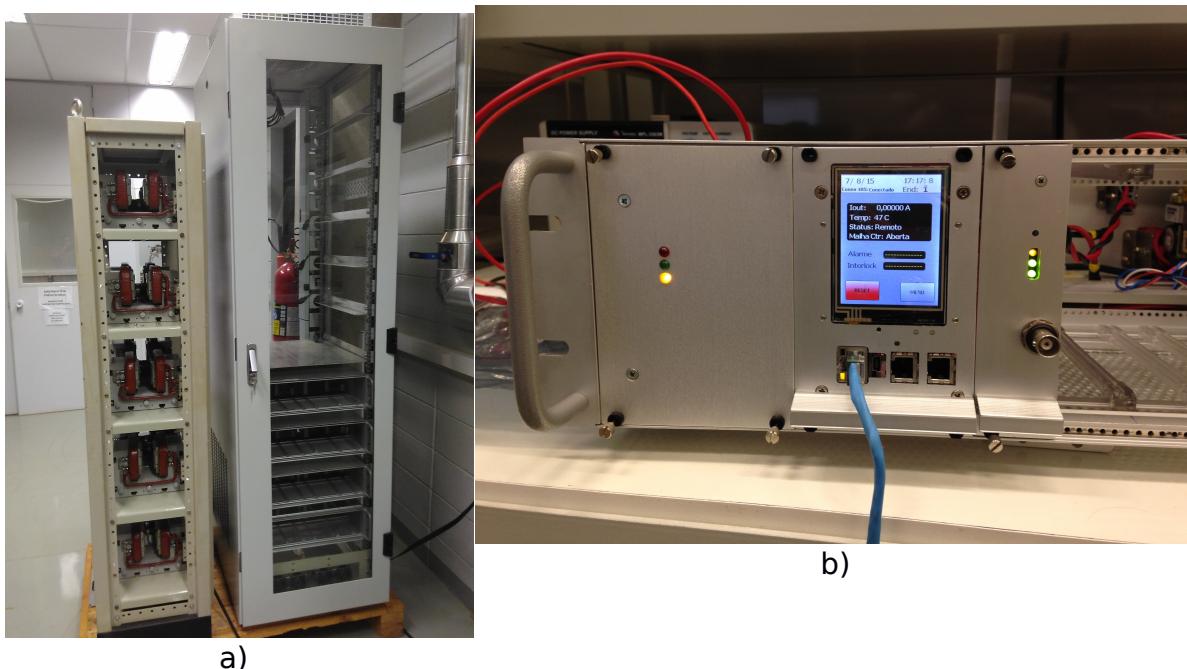


Figura 1: a) Rack de fontes FBP junto a conjunto de bobinas corretoras; b) Detalhe do sub-bastidor, apresentando o frontal de uma fonte FBP

O preço de referência para um sub-bastidor contendo duas fontes FBP deve ser de US\$ 2.000,00. Este valor não contempla o preço das placas DRS, que será contabilizado a parte, e dos transdutores de corrente do tipo DCCT modelo LEM ITN 12-P, que serão fornecidos pelo LNLS.

Informações a respeito dos componentes constituintes das fontes FBP são apresentadas na Tabela 1.

A Tabela 2 apresenta valores de referência de custo (em dólares) dos entregáveis,

Do ponto de vista de produção e montagem de PCIs (placas de circuito impresso), as fontes FBP são compostas de 8 tipos diferentes de placas de circuito impresso, sendo 5 constituintes do controlador DRS. Informações sobre as placas são listadas na Tabela 3.

Tabela 1: Lista de componentes das Fontes de Baixa Potência (FBP) do Projeto Sirius

Componentes	Observação	Quantidade por sub-bastidor FBP	Quantidade total a ser produzida
Sub-bastidor FBP	Conjunto formado por: bastidor de alumínio + trilhos + filtros e fontes de alimentação + cabos + terminais + conectores	1	450
UDC	Conjunto formado por painel frontal + 4 placas de circuito impresso: 1 placa UDC + 1 placa IHM + 1 placa RS-485-TB + 1 placa RS-485-BB	2	1000
HRADC	Placa de circuito impresso + painel frontal	2	1100
Potência	Placa de Circuito Impresso + Dissipador + Painel Frontal	2	900
Backplane	Placa de Circuito Impresso	2	900
DCCT	Placa de Circuito Impresso + Transdutor de corrente do tipo DCCT	2	900

Tabela 2: Valores de referência dos entregáveis

Item	Descrição	Valor de referência unitário (US\$)
Fontes FBP	Integração de 2 placas Potência, 2 placas Backplane e 2 placas DCCT em um sub-bastidor FBP	2.000,00
DRS	Conjunto formado por 1 UDC e 1 HRADC	1.000,00

Tabela 3: Informações sobre as placas de circuito impresso que compõe as Fontes de Baixa Potência (FBP) do Projeto Sirius

Nome da PCI	# layers	Qtde. de inserções SMD	BGAs/ No-leads packages	Comp. press-fit	Comp. PTH	Possui partes mecânicas
Potência	4	108	Não	Não	Sim	Sim
Backplane	2	0	Não	Sim	Sim	Não
DCCT	2	9	Não	Não	Sim	Não
UDC	6	515	Sim	Sim	Sim	Sim
IHM	4	86	Não	Não	Não	Sim
RS-485-TB	1	1	Não	Não	Sim	Sim
RS-485-BB	2	21	Não	Não	Sim	Sim
HRADC	4	267	Não	Sim	Sim	Sim

5 Fabricação de PCIs, montagens e integração de sub-bastidores

Anexo a este documento, encontram-se os arquivos de fabricação das placas eletrônicas, suas respectivas BOM List e instruções de montagem da placa UDC e dos sub-bastidores.

6 Testes das fontes FBP

Após o sub-bastidor da FBP estar completamente integrado e todas as placas eletrônicas correspondentes às duas fontes estiverem instaladas, conecta-se as fontes de alimentação e a carga especificada para este teste (provavelmente um eletroímã do tipo Bobina Corretora, desenvolvida pelo grupo de Imãs/LNLS e fabricado pela WEG) em cada um das fontes do sub-bastidor pelos conectores da chapa traseira.

Então o sub-bastidor é energizado, e a rotina de teste é executada automaticamente, que irá ligar e desligar as fontes e ajustá-las em correntes de

0, ± 5 A e ± 10 A. O operador verifica se a corrente fornecida pelas fontes à carga atinge a estes valores de referência (dentro de uma janela de acurácia) utilizando alicates amperímetros, e atesta se elas passaram ou não no teste.

É pertinente ressaltar que as placas do DRS a serem integradas no sub-bastidor já tenham sido testadas conforme descrito no item seguinte.

7 Testes do DRS

Os testes das placas do DRS serão do tipo *pass/fail*, a serem realizados usando jigas de teste fornecidas pelo LNLS.

Todas as eletrônicas e sub-bastidores produzidos deverão ser testados, não havendo a possibilidade de reparos nas placas.

Após fabricadas e montadas, as placas UDC e HRADC são programadas com seus respectivos firmwares e montadas nas jigas específicas para cada placa, a serem fornecidas pelo LNLS. Todo teste é executado automaticamente e ao final é exibida uma mensagem atestando se a placa passou no teste ou não.

A Figura 2 apresenta uma versão preliminar da jiga de teste da placa UDC. A montagem é feita realizando as conexões indicadas entre a placa UDC, a jiga e um PC host, bem como as ligações *loopback* feita em alguns conectores da placa UDC. Após completada as conexões, a alimentação do sistema é habilitada, o teste é inicializado e ao final de sua execução, uma mensagem informando se a placa passou no teste ou não é exibida e um relatório é gerado.

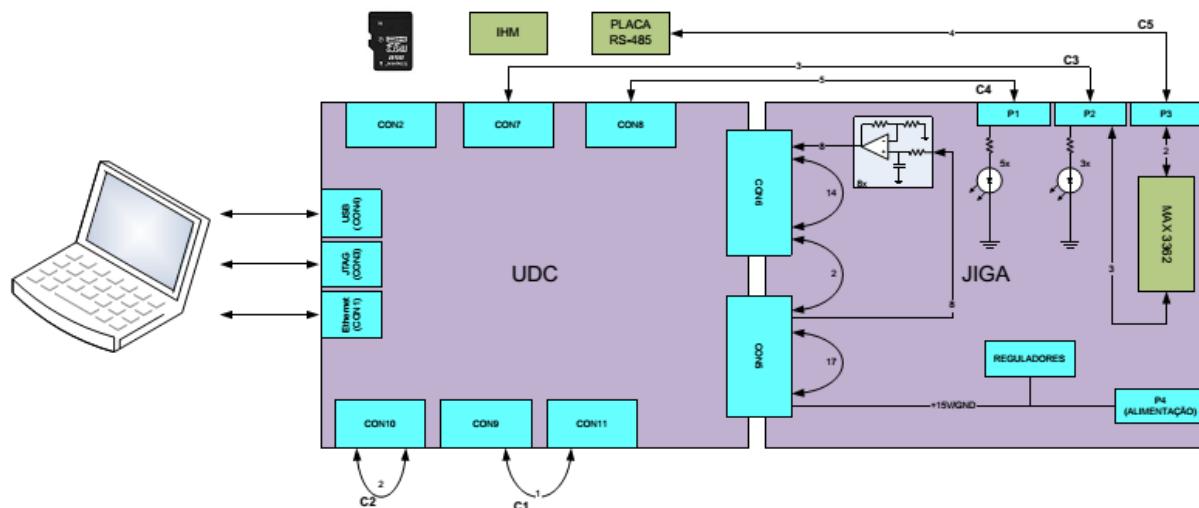


Figura 2: Diagrama em blocos da jiga de testes da placa UDC

A jiga de testes da placa HRADC ainda está sendo desenvolvida, e a princípio, utilizará uma placa UDC para controle do teste.

8 Sugestão de cronograma simplificado para a fase de desenvolvimento de processo e produção

- Mês N / 2016: concretização da cooperação junto à WEG;
- Mês N+1: consolidação dos projetos com revisão detalhada das listas de material, procedimentos de montagem e bancadas de testes por ambos os lados;
- Out/2016: liberação para produção de lote piloto do DRS (60 placas UDC e HRADC) e da FBP (25 sub-bastidores FBP)
- Jan/2017: entrega dos lotes piloto para testes no LNLS
- Maio/2017: Liberação para produção final das fontes FBP e do DRS
- Ago/2017: Recebimento das FBP e do DRS

9 Observações

- 9.1 O desenvolvimento dos processos de inserção, montagem e inspeção visual devem considerar automação total;
- 9.2 A WEG deve garantir a rastreabilidade de todos os componentes eletrônicos e placas de circuito impresso usados no processo;
- 9.3 A WEG deve informar quais normas seguirá para a fabricação e montagem das eletrônicas alvo deste acordo (IPC-J-STD-001 e IPC-A-610-F, por exemplo);
- 9.4 É possível que a empresa TECSOLDA, representada pelo engenheiro Jorge Moriya, auxilie o LNLS na validação do processo de fabricação e montagem de eletrônicas. Caso este seja o caso, isso será devidamente informado à WEG;
- 9.5 A WEG deve fornecer relatórios das etapas de fabricação e testes de cada placa, que deve ter uma numeração única de identificação.

10 Contatos

Focal point comercial: Jose Antonio Calzavara Lemos (jose.lemos@lnls.br)

Focal point técnico: Cleber Rodrigues (cleber.rodrigues@lnls.br)