

DG645

Цифровой генератор задержки



Сертификация

Stanford Research Systems подтверждает, что данное изделие соответствовало опубликованным спецификациям на момент отправки.

Гарантия

На данный продукт Stanford Research Systems предоставляется гарантия на отсутствие дефектов материалов и изготовления сроком на один (1) год с даты отгрузки.

Обслуживание

Для гарантийного обслуживания или ремонта данное изделие необходимо вернуть в авторизованный сервисный центр Stanford Research Systems. Прежде чем возвращать данное изделие для ремонта, обратитесь в Stanford Research Systems или к авторизованному представителю .

Информация в этом документе может быть изменена без предварительного уведомления.

Авторские права © Stanford Research Systems, Inc., 2008. Все права защищены.

Stanford Research Systems,
Inc. Римвуд-авеню, 1290-C
Саннивейл, Калифорния
94089 Телефон: (408)
744-9040 Факс: (408)
744-9049 www.thinkSRS.com

Напечатано в США



Цифровой генератор задержки DG645

Содержание

Содержание i	
Безопасность и подготовка к использованию	v
Технические характеристики vii	
Краткие инструкции по запуску	xii

Введение 1

Характеристики и производительность DG645	1
Параметры временной шкалы	2
Параметры задней панели	4
Аксессуар для передней панели	6
Обзор передней панели	7
Запуск BNCS на передней панели	8
Дисплей	9
Изменение	9
индикаторов состояния	12
Обзор задней панели	13
Мощность Переменного тока	13
GPIB	13
RS-232	14
Ethernet	14
Заземление шасси	14
Временная база	14
Запретить	15
Дополнительных выходов на задней панели	15

Операция 17

Пользовательский интерфейс на передней панели	17
Включение питания	17
Основной дисплей DG645	18
Сохранение и отзыв настроек	19
Вспомогательные функции	20
Запуск	20
Внутреннее срабатывание,	22
Внешнее срабатывание,	22
Одиночное срабатывание,	23
Линейное срабатывание,	23
Расширенное срабатывание,	23
Задержка срабатывания,	24
Предварительная настройка	24
состояния триггера	25
	26
Пакетный режим	

Задержки 27	
Связанные задержки	27
Уровни 28	
Второстепенные функции	29
TTL 29	
NIM 29	
Положительный ВЫХОД	29
Отрицательный ВЫХОД	29
СЕТЬ 29	
GPIB 31	
RS232 32	
ДАННЫЕ 32	
СТАТУС 33	
→ ВСЕ 34AB	
ОТКЛЮЧИТЬ	34
ЛОКАЛЬНЫЙ 35	
ЗАПУСК 35	
CAL 35	
ЗАПРЕТ 36	
Заводские настройки по умолчанию	36
Устранение неполадок 38	
Дистанционное программирование DG645	41
Введение 41	
41	
Конфигурация интерфейса GPIB 42	
RS-232 42	
LAN 43	
Индикаторы на передней панели	44
Синтаксис команды 44	
Указатель команд 46	
Общие команды IEEE-488.2	46
Команды состояния и	46
отображения Команды запуска	46
Пакетные команды	47
Команды задержки и вывода	47
Команды интерфейса	47
Список команд	48
Общий стандарт IEEE-488.2	48
Команды Команды состояния и	50
отображения, Команды запуска,	52
Пакетные команды,	54
команды задержки и вывода,	56
Команды интерфейса	57
Определения байтов состояния	60

Байт состояния последовательного опроса	60
Стандартный регистр состояния	61
событий Регистр состояния	61
прибора Коды ошибок	62
Совместимость с DG535	68
Пример программного кода	69
Калибровка DG645	73
Калибровочные Байты	73
Автоматическая калибровка задержки	73
Калибровка временной базы	73
Калибровка выходного уровня	74
Калибровка порога срабатывания	76
Описание схемы Обзор 79	79
Блок-схема и ввод-вывод	81
Внешние интерфейсы и интерфейсы	81
печатной платы Печатная плата дисплея -	82
J4 Печатная плата основного импульсного	82
выхода - J6 Источник питания - J11	83
Дополнительный разъем генератора - J7	84
Дополнительный импульсный выход	85
на задней панели - J8 Ethernet - J10	85
RS-232 - J2	85
GPIB - J3	85
Опорный вход 10 МГц - J9	86
Опорный выход 10 МГц - J5	86
Блокировка запуска - J1	86
Аналоговый интерфейс µP	86
Микроконтроллер 87	
Интерфейс 88	
Подсхемы 90	
FPGA 91	
Интерфейс 91	
Внутренние подсхемы FPGA	93
Временная база 100 МГц	96
Интерфейс 96	
Подсхемы 97	
DDS и триггер Интерфейс 99	99
Подсхемы 100	
Одиночный цикл и линейный триггер	101
Преобразователь времени в амплитуду 101	

Интерфейс 102	
Подсхемы 103	
Верньеры 106	
Интерфейс 107	
Подсхемы 108	
Логика T0 и T1	109
Интерфейс 109	
Подсхемы 109	
Логика A - D (E - H)	110
Интерфейс 110	
Подсхемы 111	
GPIB 112	
Ввод-вывод источника питания	112
Дисплей на передней панели 112	
Источник питания 113 Триггерный	
вход и выходы на передней панели 114	
Внешний Тригонометрический вход	114
Драйверы выходных данных на	114
передней панели Выходы на задней панели	116
Вариант 1: 8-канальный, 5 В	116
Вариант 2: 8-канальный, высокое напряжение	117
Вариант 3: Комбинаторные логические выходы	119
Список запасных частей	121
Сборка материнской платы	121
Сборка выходного драйвера	136
Сборка блока питания	143
Сборка дисплея на передней	145
панели Сборка шасси	147
Вариант 1 Сборка	148
Вариант 2 Сборка	150
Вариант 3 Сборка	154
Вариант 4 Сборка	156
Вариант 5 Сборка	157
Схемы 159	
Список принципиальных схем DG645	159

Безопасность и подготовка к использованию

Сетевое напряжение

DG645 работает от источника питания от 90 до 132 В переменного тока или от 175 до 264 В переменного тока с линейной частотой от 47 до 63 Гц. Общая потребляемая мощность составляет менее 100 ВА. В режиме ожидания питание основной платы отключается. Однако питание поддерживается постоянно в соответствии с любыми установленными дополнительными временными базами. Таким образом, ожидается, что устройство с дополнительным рубидиевым или термокварцевым генератором будет потреблять менее 25 ВА и 15 ВА мощности, соответственно, в режиме ожидания.

Модуль ввода питания

Модуль ввода питания с надписью AC POWER на задней панели DG645, обеспечивает подключение к источнику питания и к защитному заземлению.

Шнур питания

В комплект поставки DG645 входит съемный трехпроводной шнур питания для подключения к источнику питания и защитному заземлению. Открытые металлические части корпуса подключены к сетевому заземлению для защиты от поражения электрическим током. Всегда используйте розетку с надлежащим образом подключенным защитным заземлением. При необходимости проконсультируйтесь с электриком.

Заземление

На задней панели DG645 имеется выступ для заземления корпуса. Подсоедините мощный провод заземления № 12AWG или больше от выступа заземления корпуса непосредственно к заземлению объекта для обеспечения дополнительной защиты от поражения электрическим током. Экраны BNC подключаются к заземлению корпуса и к заземлению источника питания переменного тока через шнур питания. Не подавайте на экран никакого напряжения.

Сетевой предохранитель

Сетевой предохранитель встроен в прибор и не может обслуживаться пользователем.

Работайте только с установленными крышками.

Во избежание травм не снимайте крышки или панели изделия. Не эксплуатируйте изделие без установленных крышек и панелей.

Ремонтируемые детали

В комплект поставки DG645 не входят никакие детали, пригодные для обслуживания пользователем. Обратитесь за обслуживанием к квалифицированному специалисту.

Обозначения, которые вы можете найти на продуктах SRS

Обозначение	Описание
	Переменный ток
	Внимание - опасность поражения электрическим током
	Клемма на раме или шасси
	Внимание - обратитесь к сопроводительной документации
	Клемма заземления
	Аккумулятор
	Предохранитель
	Включен (питание)
	Выключен (питание)

Технические характеристики

Задержки

Каналы	4 независимых импульса, регулируемых по положению и ширине. В качестве опции доступны 8 каналов задержки (см. Параметры вывода). От 0 до 2000 с	
Диапазон		
Разрешение 5	ps	
Точность дрожания (RMS)	1 нс + (ошибка временной базы × задержка)	
Дополнительная настройка на любой выход	Задержка <100 мкс	Задержка >100 мкс
Частота срабатывания 100 МГц/	<20 пс	<30 пс + (дрожание временной базы × задержка)
N Другие частоты	<30 пс	<40 пс + (дрожание временной базы × задержка)
срабатываия T_0 на любой выход	<15 пс + (дрожание временной базы × задержка)	
Задержка срабатывания	85 нс (внутр. тригонометрия. до T_0 результат)	

Временные базы (От +20 °C до +30 °C окружающей среды)

Модель #	Тип	Дрожание (с/с)	Стабильность (от 20 до 30 °C)	Старение
Стандарт.	кристалл	10	(ppm/год) 2 × 10 ⁻⁵	
Вариант. 4	OCXO	10	1 × 10 ⁻²	
Вариант. 5	рубидия	10	1 × 10 ⁻³ 0.0005	

Внешний вход	10 МГц ± 10 стр/мин, синус > 0,5 B _{стр/мин} , импеданс 1 к	Ω
выход	10 МГц, 2 B _{pp} синусоидальный сигнал на 50 Ω	

Внешний триггер

Оценить	От постоянного тока до 1 / (100 нс + наибольшая задержка): максимум 10 МГц От постоянного тока до 100 МГц
Предварительно установленная частота	
Пороговое значение ±	В постоянного тока
3,50 наклона Импеданс	Срабатывание на восходящем или нисходящем фронте
1	
ОММ + 15 пФ	

Внутренний генератор частоты

Режимы запуска	Непрерывный, линейный или
Скорость	одиночный снимок от 100 мкГц до 10 МГц
Разрешение 1	Точность такая же, как у временной базы
Дрожание	МкГц
(среднеквадратичное значение)	<25 пс (частота срабатывания 10 МГц/Н) <100 пс (другие частоты срабатывания)

Пакетный генератор

Запуск до первого T_0	
Диапазон	от 0 до 2000 с
Разрешение 5	ps
Период между импульсами	
Диапазон	от 100 нс до 42,9 с
Разрешение 10 циклов задержки	ns
на пакет от 1 до 2 - 1	

Выходы (T_0 , AB, CD, EF и GH)

Превышение	$\Omega 50$
импеданса источника	<2 нс
время перехода	<100 мВ + 10 % от амплитуды импульса
Точность	
смещения ± 2 В по	от 0,5 до 5,0 В (уровень + смещение <6,0 В)
амплитуде	100 мВ + 5 % от амплитуды импульса

Общая информация

Компьютерные интерфейсы	GPIB (IEEE-488.2), RS-232 и Ethernet. Всеми функциями прибора можно управлять через компьютерные интерфейсы.
Энергонезависимая память	Можно сохранить и вызвать девять наборов конфигураций
питание	приборов. <100 Вт, от 90 до 264 В переменного тока, от 47 до 63 Гц
размеры	Гц 8,5" × 3,5" × 13" (WHD)
вес 9	фунтов.
гарантия	Один год на запчасти и оплату труда при дефектах материалов и изготовления

Варианты вывода**Опция 1 (8 выходов задержки на задней панели)**

Выходы (BNC)	T_0 , A, B, C,
Сопротивление источника	D, E, F, G и
Время перехода	H $\Omega 50$ <1 нс
Превышение <100	мВ
Уровень + 5 В КМОП-логика	
Импульсные характеристики	
Нарастающий фронт	С запрограммированной задержкой
Спадающий фронт	Чем дольше задержка срабатывания или 25 нс после наибольшей запрограммированной задержки

Вариант 2 (8 высоковольтных выходов задержки на задней панели)

Уровни выходного сигнала (BNC), Импеданс источника,	T_0 , A, B, C, D, E, F, G и H $\Omega 50$ <5 нс от 0 до 30 В время перехода с высоким сопротивлением От 0 до 15 В в 50 раз. Ω (амплитуда уменьшается на 1%/кГц)
Характеристики импульса	
Нарастающий фронт	С запрограммированной задержкой
Спадающий фронт	100 нс после нарастающего фронта

Вариант 3 (Комбинаторные выходы на задней панели)

Выходы (BNC)	T_0 , AB, CD, EF, GH, ($AB + CD$), ($EF + GH$), ($AB + CD + EF$), ($AB + CD + EF + GH$)
Характеристики импульса с временным превышением	$\Omega 50$ <1 нс <100 мВ + 10 % амплитуды импульса
импеданса источника	
$T0$, AB, CD, EF, GH ($AB + CD$), ($EF + GH$) ($AB + CD + EF$) ($AB + CD + EF + GH$)	Логический максимум для времени между запрограммированными задержками Два импульса, создаваемых логикой ИЛИ заданными каналами Три импульса, создаваемых логикой ИЛИ заданными каналами Четыре импульса, создаваемых логикой ИЛИ заданными каналами

Опция SRD1 (модуль быстрого нарастания)

Время нарастания,	<100 пс
Время спада,	<3 нс
Смещение	-0.8 -1.1 В. В до
амплитуды	0.5 В до 5,0 в

Ω Load 50

Краткое Руководство

Пошаговый пример

1. Удерживая кнопку питания в положении ожидания, подключите DG645 к заземленной розетке с помощью прилагаемого шнура питания.
2. Нажмите кнопку питания "in", чтобы включить устройство.
3. Последовательно нажимайте следующие клавиши, чтобы загрузить настройки по умолчанию: "RCL", "0", "ENTER".
4. Нажмите на спусковой крючок клавишу пять раз, пока не загорится индикатор INT в секции запуска передняя панель подсвечивается. Выбирается внутреннее срабатывание.
5. Запустите осциллограф на переднем крае выходного сигнала T0 и отобразите выходной сигнал AB в масштабе 1 мкс /дел.
6. Нажмите клавишу "DELAY", чтобы просмотреть задержку для канала A.
7. Нажмите КУРСОР и клавиши для изменения размера шага для канала A.
8. Нажмите кнопку ИЗМЕНИТЬ и клавиши для изменения задержки для канала A с помощью текущий размер шага.
9. Нажмите "1", "μs", чтобы установить задержку для канала A на 1 мкс с. (Обратите внимание, что клавиша "μs" находится общий доступ к МОДИФИКАЦИИ клавиша.) Осциллограф должен показывать выходной сигнал AB переместитесь на одно деление после срабатывания триггера.
10. Нажмите на КРАЙ клавиши для выбора различных задержек.
11. Обратитесь к приведенным ниже подробным инструкциям для получения дополнительной информации о работе DG645.

Введение

Характеристики и производительность DG645

Цифровой генератор задержки DG645 - это прецизионный 8-канальный генератор задержки, который может выдавать произвольные задержки от 0 до 2000 с с разрешением 5 пс и типичным среднеквадратичным дрожанием 12 пс.

В DG645 предусмотрены разъемы BNC на передней панели для пяти выходов задержки: T0, AB, CD, EF и GH. Внутренне DG645 генерирует 8 определяемых пользователем временных событий: A, B, C, D, E, F, G и H. Временные события имеют диапазон 2000 с и точность 5 пс. Выходы передней панели объединяют эти временные события для получения четырех выходных импульсов: AB, CD, EF и GH. Кроме того, вывод T0 утверждается при $t=0$ и остается установленным до тех пор, пока не произойдет более длительное удержание триггера или 25 нс после самой продолжительной задержки. Выходы могут быть сконфигурированы со смещениями в диапазоне более ± 2 В и ступенями амплитуды от 0,5 до 5,0 В с положительной или отрицательной полярностью. Как нарастающий, так и исходящий фронты составляют <2 нс для всех амплитуд. На рисунке 1 показаны взаимосвязи между запрограммированными задержками и выходными данными на передней панели.

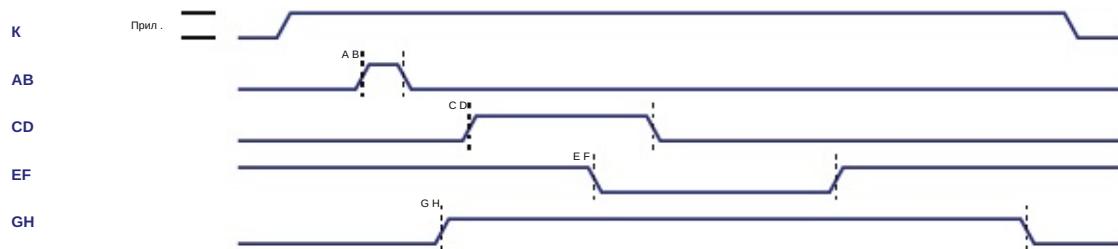


Рисунок 1: Выходные сигналы на передней панели DG645 в зависимости от запрограммированной задержки

Внутренний генератор частоты может генерировать триггеры с частотой от 100 МкГц до 10 МГц с разрешением 1 мкГц. Генератор использует технологию DDS для генерации триггеров с среднеквадратичным дрожанием от импульса к импульсу <100 пс. Такое низкое дрожание между триггерами сохраняется даже при низких частотах срабатывания, если временная база DG645 достаточно стабильна. DG645 также поддерживает задержки, инициируемые извне. Он может срабатывать при подъеме или падении фронтов с пороговыми значениями, превышающими $\pm 3,5$ В, и задержкой ввода приблизительно 85 нс. DG645 также может быть синхронизирован с источниками запуска, работающими на частоте до 100 МГц. Предварительный масштаб на входе триггера позволяет генерировать циклы задержки с частотой, кратной частоте входного сигнала триггера. Кроме того, каждый выход на передней панели имеет дополнительный прескалар, который обеспечивает вывод на уровне, кратном предварительно масштабированному входу триггера.

Генератор пакетов позволяет пользователю генерировать пакет циклов задержки с помощью одного триггера. Источник запуска может быть внутренним или внешним. Пользователь может настроить задержку от срабатывания до первого цикла пакетной задержки, период между циклами задержки и количество циклов задержки в пачке.

Вход 10 МГц позволяет DG645 синхронизировать свои внутренние часы с внешним эталоном. Для синхронизации внешних приборов с DG645 предусмотрен выход 10 МГц.

DG645, естественно, поддерживает дистанционное управление через главный компьютер. DG645 поставляется в стандартной комплектации с поддержкой GPIB (IEEE 488.2), RS-232 и локальных соединений TCP/IP. Главный компьютер, подключенный к DG645, может выполнять практически любые операции, доступные с передней панели.

Параметры временной шкалы.

Стандартная временная база DG645 имеет среднеквадратичное дрожание <10 s / s. Для повышения производительности, временная база DG645 может быть обновлена до OCXO (вариант 4) или рубидиевой временной базы (вариант 5), оба из которых имеют среднеквадратичное дрожание около 10 см. примечание. Обратите внимание, что дрожание DG645 и точность состоят из двух компонентов: базового компонента и временного компонента. Базовый компонент доминирует при коротких задержках, но компонент timebase доминирует при длительных задержках.

На рисунке 2 показана типичная ошибка синхронизации DG645 для трех временных баз через 1 год после калибровки. DG645 со стандартной временной базой будет иметь базовую погрешность в 1 нс для временных интервалов <10 мкс. Для интервалов времени, превышающих 10 мкс, временная составляющая ошибки начнет доминировать. Таким образом, при 10 мс ошибка синхронизации составляет 100 нс. Производительность OCXO примерно в 50 раз лучше. Производительность Rb все еще лучше еще в 100 раз .

На рисунке 3 показано типичное среднеквадратичное дрожание DG645 в зависимости от задержки для трех временных баз. Как и в случае с ошибкой синхронизации, в производительности DG645 при коротких задержках преобладает базовое среднеквадратичное дрожание в 25 пс. Это базовое дрожание в первую очередь связано со схемой синхронизации DG645. Однако при длительных задержках доминирует временная составляющая дрожания. Через 10 мс стабильность стандартной временной базы начинает ухудшать характеристики дрожания. Для OCXO базовые характеристики дрожания растягиваются до примерно 5 с. Для Rb базовые характеристики дрожания простираются примерно до 100 с.

Обратите внимание, что временная составляющая ошибки синхронизации и джиттера может быть устранена, если DG645 привязан к идеальной внешней временной привязке. В DG645 предусмотрен вход 10 МГц на задней панели для привязки DG645 к внешнему эталону.

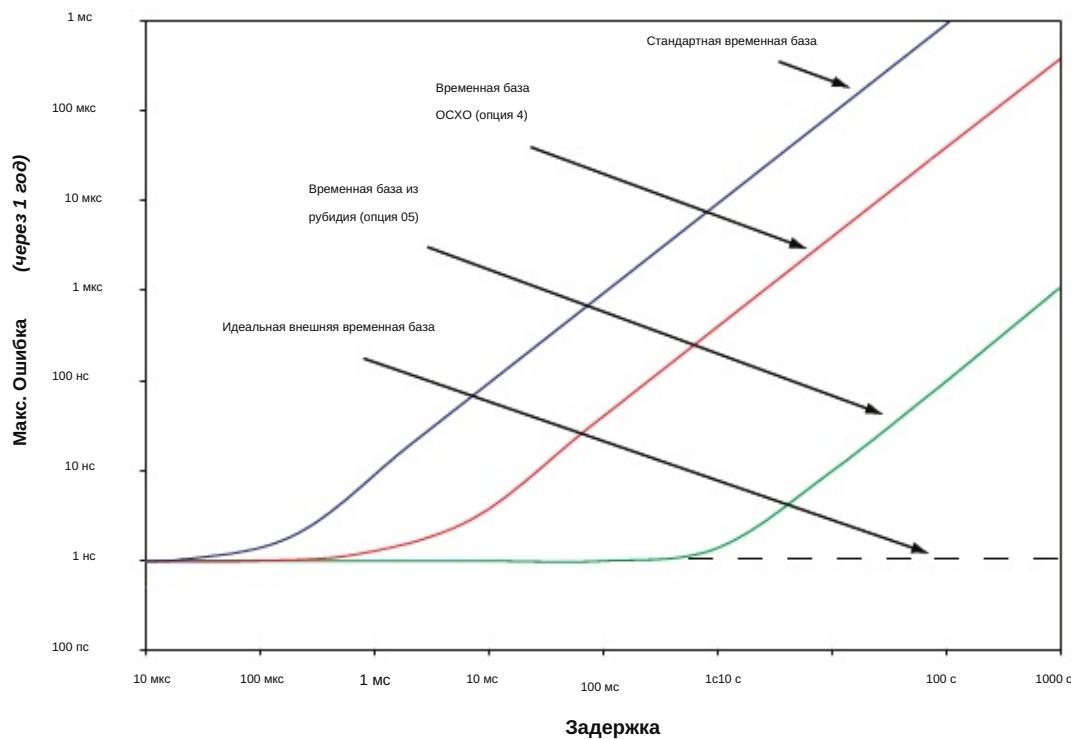


Рисунок 2: Типичная ошибка синхронизации DG645 через 1 год после калибровки

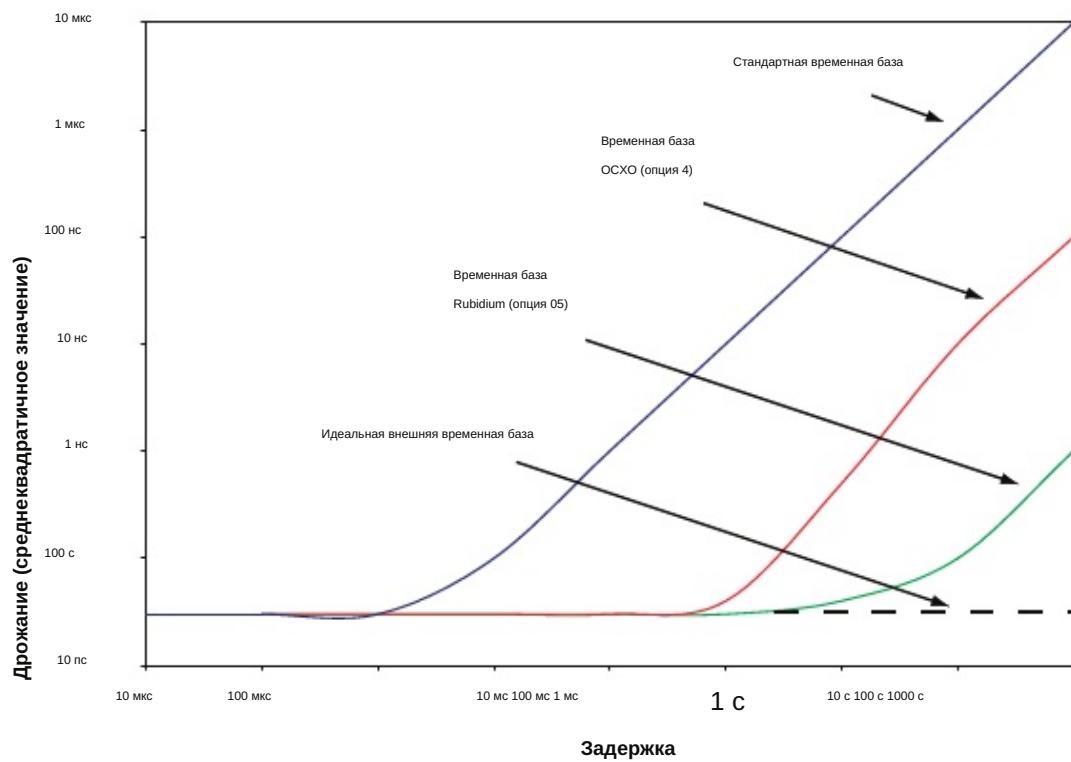


Рисунок 3: Типичный среднеквадратичный джиттер в зависимости от Настройки задержки

Опции на задней панели

Внутри, DG645 генерирует 8 определяемых пользователем временных событий: A, B, C, D, E, F, G и H. Временные события имеют диапазон 2000 с с разрешением 5 пс. Выходы на передней панели связывают эти временные события для получения четырех выходных импульсов: AB, CD, EF и GH. Кроме того, выходной сигнал T0 утверждается при $t = 0$ и остается утвержденным до тех пор, пока не произойдет более длительное удержание триггера или 25 нс после самой длительной задержки. Опционально может быть установлен один из трех выходных модулей на задней панели, чтобы предоставить пользователю 9 дополнительных выходов задержки в различных комбинациях.

Вариант 1: 8-канальные выходы.

Опция 1 на задней панели обеспечивает доступ к каждому из 8 временных событий независимо, выдавая выходные данные в момент времени T0 и в каждом из 8 определяемых пользователем временных событий: A, B, C, D, E, F, G и H. Все эти выходы используют положительную логику 5 В (2,5 В на 50 Ом), повышаясь при запрограммированной задержке и понижаясь после более длительного удержания триггера или 25 нс после самой длинной запрограммированной задержки. Для этих выходов нет ограничений по рабочему циклу. На рисунке 4 приведены эти выходы.

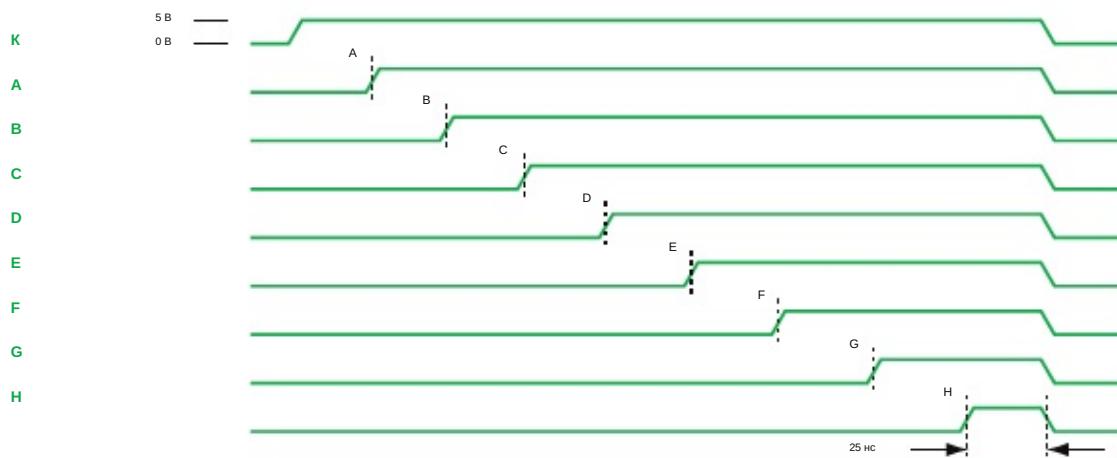


Рисунок 4: Выходы на задней панели варианта 1 в зависимости от запрограммированной задержки

Вариант 2: 8-канальные высоковольтные выходы

Опция 2 на задней панели обеспечивает 8 временных событий независимо друг от друга, выдавая выходные данные в T0 и в каждом из 8 заданных пользователем временных событий: A, B, C, D, E, F, G и H. Все эти выходы используются положительная логика 30 В (от 15 В до 50), которая повышается при запрограммированной задержке в течение периода около 100 нс.

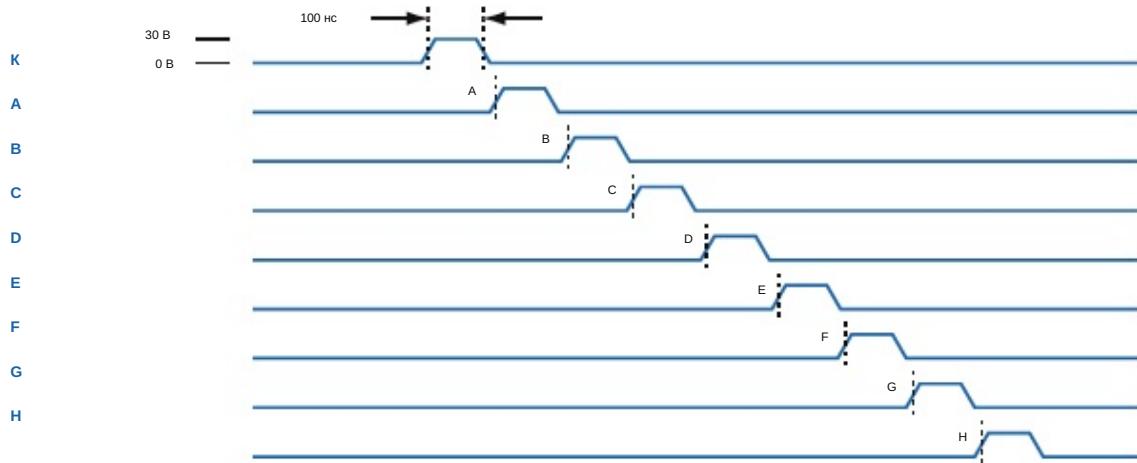


Рисунок 5: Вариант 2 выходов на задней панели в зависимости от запрограммированной задержки Каждый из девяти выходов может обеспечивать 50 Ом нагрузку до +15 В, требующая суммарного тока $9 \times 15/50 = 2,7$ А. Пиковая мощность в 108 Вт не может поддерживаться, и поэтому выходная амплитуда уменьшается по мере увеличения рабочего цикла. Как показано на рисунке 6, выходная амплитуда импульса уменьшается менее чем на 1% на кГц частоты срабатывания.

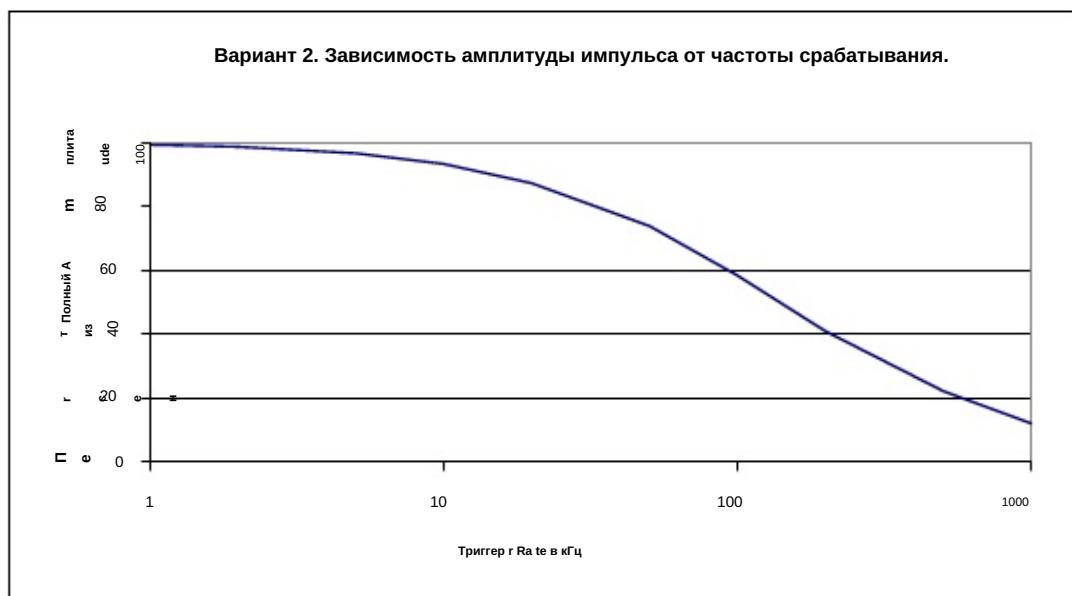


Рисунок 6: Вариант 2 Уменьшение амплитуды в зависимости от Частоты срабатывания

Вариант 3: Комбинаторные логические выходы

Вариант 3 на задней панели обеспечивает копии выходов передней панели на задней панели. В дополнение, также предусмотрены логические OP из $AB + CD$, $EF + GH$, $AB + CD + EF$ и $AB + CD + EF + GH$ для подачи 1, 2, 3 или 4 точно определенных импульсов на отдельные выходы BNC. Все эти выходы используют положительную логику 5 В (2,5 В на 50 Ом), повышенную на время между их запрограммированными задержками. Для этих выходов нет ограничений по рабочему циклу.

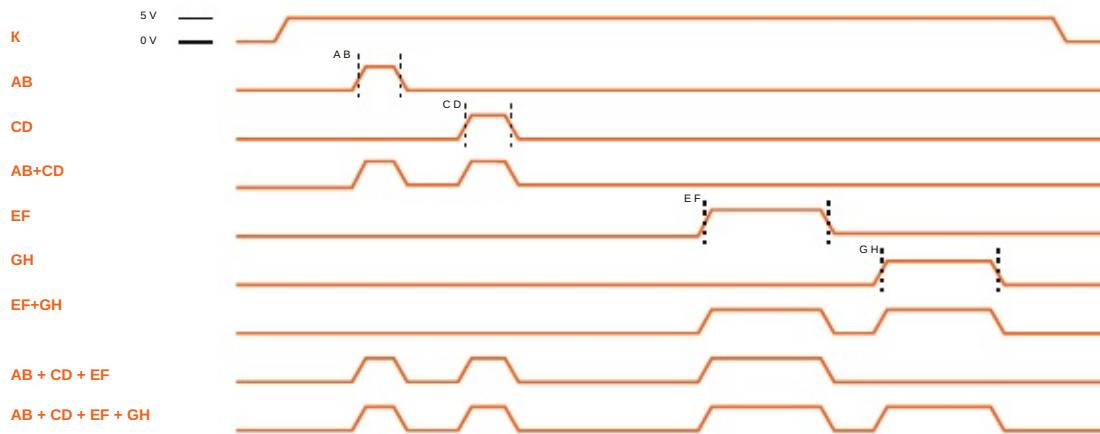


Рисунок 7: 3 варианта выхода на задней панели в зависимости от запрограммированной задержки

Аксессуар на передней панели

SRD 1: Модуль быстрого нарастания мощности

SRD 1 - это аксессуар на передней панели, который может генерировать быстрое нарастание мощности менее 100 л.с. Модуль содержит штекерный разъем BNC на одном конце и штекерный разъем BNC на другом для удобного подключения к выходам DG645 на передней панели. Для правильной работы выходы DG645 должны быть сконфигурированы с отрицательным смещением. В таблице 1 представлены предлагаемые смещения для различных амплитуд для получения оптимальной формы импульса с SRD 1.

Таблица 1: Предлагаемые выходные конфигурации для использования с SRD 1 для получения оптимальной формы импульса.

Амплитуда (V)	Смещение (V)
1,0 -0,8 В	
2,0 -0,9 В	
3,0 -0,9 В	
4,0 -1,0 В	
5,0 -1,1 В	

Обзор передней панели

Передняя панель была разработана таким образом, чтобы обеспечить простой и интуитивно понятный пользовательский интерфейс для всех функций DG645 (см. Рисунок 8). Выключатель питания расположен в правом нижнем углу передней панели. Нажатие на выключатель обеспечивает подачу питания на прибор. Повторное нажатие переключателя переводит прибор в режим ожидания, при котором питание включается только для опционально установленных временных баз. Питание основной платы отключено в режиме ожидания.

Передняя панель разделена на четыре секции для обозначения общей функциональности: ЗАПУСКА, ОТОБРАЖЕНИЯ, ИЗМЕНЕНИЯ и СОСТОЯНИЯ. Клавиши в разделе ЗАПУСКА позволяют пользователю выбрать желаемый тип запуска. Клавиши в разделе ОТОБРАЖЕНИЯ управляют тем, что отображается на главном дисплее. Клавиши в разделе "Изменить" используются для изменения текущего отображаемого элемента на определенное значение или увеличения его с помощью настраиваемых шагов. Этот раздел также используется для доступа к вспомогательным функциям. Светодиоды в разделе СОСТОЯНИЯ показывают состояние внешних временных баз и удаленных интерфейсов.

Передняя панель также включает в себя пять разъемов BNC, которые обеспечивают внешний триггерный вход и пять выходов задержки для подключения сигналов задержки DG645 к пользовательским приложениям по стандартным кабелям BNC.



Рисунок 8: Передняя панель DG645

BNCS на передней панели

Внешний триггерный вход

Этот BNC имеет маркировку EXT TRIG и расположен в нижнем левом углу передней панели. Если выбрано внешнее срабатывание, этот вход обеспечивает внешний сигнал для запуск пяти выходов задержки. Он имеет входное сопротивление $1 M\Omega$ и может быть сконфигурирован для триггеры нарастающего или спадающего фронта с пороговыми значениями, которые могут составлять более $\pm 3,5$ В.

Выходы сигнала задержки

На передней панели имеется пять выходов канала задержки. Они обозначены как T0, AB, CD, EF и GH. Все выходы имеют 50 сопротивлений источника и должны быть подключены к нагрузкам 50 Ом. Амплитуда, смещение и полярность каждого выходного сигнала программируются с передней панели. Амплитуды могут варьироваться от 0,5 В до 5,0 В. Смещения могут превышать $\pm 2,0$ В. Полярности могут быть положительными или отрицательными. Канал T0 всегда запрограммирован на вывод импульса, который начинается во время, определенное как $T \approx 0$ с, и заканчивается после более длительного удержания триггера или через 25 нс после завершения всех других запрограммированных задержек. Остальные каналы, от AB до GH, имеют программируемые пользователем выходы задержки. Канал AB имеет две программируемые задержки, связанные с ним: задержка A и задержка B. Задержка A обычно является начальным фронтом, а задержка B - конечным фронтом. Вместе эти две задержки позволяют пользователю управлять как задержкой, так и длительностью импульса на выходе относительно выхода T0. Каналы CD, EF и GH ведут себя аналогично.

Запуск

Секция ЗАПУСКА на дисплее передней панели управляет запуском DG645.

▲ ▼ и **◀ ▶** клавиши в этом разделе позволяют выбрать один из семи различных режимов запуска, перечисленных в таблица 2.

Таблица 2: Режимы запуска

DG645	Описание метки
INT	Внутреннее срабатывание с частотой от 100 мкГц до 10
EXT 	МГц. Внешнее срабатывание по восходящим кромкам
EXT 	Внешнее срабатывание по падающим кромкам Внешнее
ЛИНИЯ 	срабатывание одиночным выстрелом по восходящей
SNGL EXT 	кромке* Внешнее срабатывание одиночным выстрелом
SNGL EXT 	по падающим кромкам* Одиночное срабатывание
SNGL	Срабатывание на частоте линии электропередачи

* Обратите внимание, что одиночные выстрелы, запускаемые извне, обозначаются, когда горят как SNGL, так и заданные внешние светодиоды.

Светодиоды в секции ЗАПУСКА показывают, какой режим запуска в данный момент активен, а также состояние запуска DG645. Частота срабатывания и порог внешнего срабатывания могут отображаться и изменяться нажатием клавиши "TRIGGER" в разделе отображения. Одиночный выстрел запуск может быть инициирован с передней панели нажатием клавиши "ENTER", когда на главном дисплее появится надпись "TRG SINGLE SHOT".

DG645 может быть синхронизирован с источниками триггера, работающими на частоте до 100 МГц, запрограммировав время удержания триггера или включив предскалер входного сигнала триггера. Для получения подробной информации о настройке этих параметров см. раздел "Задержка запуска" (стр. 24) или "Предварительное масштабирование триггера" (стр. 24).

Состояние срабатывания DG645 отображается четырьмя светодиодами, показанными в таблице 3.

Таблица 3: Состояние

срабатывания DG645	Описание этикетки
ТРИГГЕР	Включается, когда DG645 получает действительный триггер. Выключается по завершении всех задержек.
ЧАСТОТА	Включается, когда активен пакетный режим. В противном
СЕРИЙНЫХ снимков	случае - выключен. Мигает, когда DG645 получает триггер, в то время как задержка все еще продолжается. Триггер игнорируется.
INH	Мигает, когда DG645 получает сигнал о срабатывании, который был заблокирован через вход БЛОКИРОВКИ на задней панели, или во время изменения настроек прибора

Дисплей

Раздел ОТОБРАЖЕНИЯ позволяет пользователю выбрать, какие значения выводятся на главный дисплей на передней панели. Четыре основных дисплея для просмотра и изменения настроек прибора показаны в таблице 4. Каждый дисплей активируется нажатием соответствующей клавиши с надписью.

Таблица 4: Основные дисплеи DG645.

Метка	Значение, отображаемое на главном дисплее при нажатии
ТРИГОНОМЕТРИЧЕСКОЕ	значение срабатывания, порог срабатывания, задержка срабатывания или конфигурация предустановки триггера
УРОВЕНЬ	настройка
ЗАДЕРЖКИ	настройка задержки канала
серийной передачи	Конфигурация выходного сигнала на передней панели, включая смещение, амплитуду и полярность.

Навигация по дисплею.

Многократное нажатие заданной клавиши отображения позволяет пользователю циклически просматривать все параметры конфигурации, связанные с данным дисплеем. Отображения ЗАДЕРЖКИ и УРОВНЯ связаны с заданным выходным BNC. Светодиоды, расположенные над выходными BNC, указывают, какой край выходного сигнала данного BNC отображается или изменяется. Пользователь перемещается между краями с помощью EDGE нажимает клавиши, и

На многих основных дисплеях будет мигать цифра. Это называется курсором. Курсор указывает, какая цифра будет изменена при нажатии клавиш ИЗМЕНИТЬ и . Во многих случаях пользователь может перенести курсор влево или вправо с помощью курсора и .

и клавиши

Изменить

Ввод цифр

Раздел "Изменить" используется для изменения текущих настроек DG645. В большинстве случаев, отображаемый в данный момент элемент может быть изменен путем ввода нового значения с помощью числового параметра

клавиши и нажатие соответствующей клавиши units для завершения ввода. Обратите внимание, что клавиши units доступны совместно с клавишами "ИЗМЕНИТЬ▲, ▼", "РАЗМЕР ШАГА" и "ВВОД". Например, если в данный момент отображается значение задержка, последовательное нажатие клавиши "1", "0", "ns" изменит заданную задержку на 10 ns. Аналогично, если отображается частота срабатывания, нажатие клавиши "2", "кГц" установит внутреннюю частоту срабатывания на 2 кГц.

Увеличение и уменьшение

Большинство настроек прибора могут быть увеличены или уменьшены на запрограммированную величину. Обычно,

▲ ▼ и нажатие клавиши ИЗМЕНИТЬ

приводят к увеличению и

уменьшению отображаемого элемента соответственно на соответствующую величину шага. Мигающая цифра определяет текущее положение курсора и размер шага. Она показывает цифру, которая изменится, если это клавиши

увеличивается или уменьшается с помощью кнопки ИЗМЕНИТЬ ▲ ▼. и

Размер шага

Размер шага может быть изменен в 10 раз с помощью курсора, расположенного в разделе отображения. При изменении размера шага мигающий курсор будет перемещаться соответствующим образом, обеспечивая визуальную индикацию текущего размера шага.

◀▶ клавиши и

В дополнение к просмотру текущего положения курсора, размер шага для текущего стандартного дисплея можно просмотреть, нажав клавишу "РАЗМЕР ШАГА". Повторное нажатие кнопки "РАЗМЕР ШАГА" возвращает вид к стандартному дисплею. При просмотре размера шага на главном дисплее будет гореть индикатор шага. Когда отображается текущий размер шага, пользователь может изменить его одним из двух способов. Во-первых, пользователь может установить произвольный размер шага, введя значение с помощью цифровых клавиш в разделе ИЗМЕНЕНИЯ и завершив ввод нажатием соответствующей клавиши единиц измерения. Во-вторых, он может увеличивать и уменьшать текущий размер шага с точностью до десяти раз, используя

▲ ▼ и нажимая клавиши MODIF.

Например, чтобы установить размер шага задержки равным 25.000 нс, последовательно нажимайте клавиши "РАЗМЕР ШАГА", '2', '5', 'ns'. Нажатие "РАЗМЕР ШАГА" вызывает отображение размера шага. Последующие нажатия клавиш устанавливают новый шаг размера. Если размер шага установлен на 25.000 нс, нажатие кнопки ИЗМЕНИТЬ

▲ ▼ клавиши, и

соответственно увеличит или уменьшит заданную задержку на 25.000 нс.

Сохраняйте и вызывайте настройки

Клавиши 'STO' и 'RCL' предназначены для сохранения и вызова настроек прибора. Настройки прибора, включая конфигурацию запуска, пакетную конфигурацию, задержки канала, конфигурации уровня и все связанные с ними размеры шага. В ячейках 1-9 может храниться до 9 различных настроек прибора. Чтобы сохранить текущие настройки в папке 5, последовательно нажмите клавиши "STO", "5", "ENTER". Чтобы вызвать настройки прибора из ячейки 5, последовательно нажмите клавиши "RCL", "5", "ENTER". Ячейка 0 зарезервирована для вызова настроек прибора по умолчанию. Смотрите Заводские настройки по умолчанию на стр. 36 для получения списка настроек по умолчанию.

Дополнительные функции

Со многими клавишами в разделе "Изменить" связаны дополнительные функции.

Названия этих функций напечатаны над клавишами. Например, клавиша "4" имеет над собой интерфейс RS232. Значение вспомогательных функций кратко представлено в таблице 5.

Таблица 5: Вспомогательные функции

Описание функции метки	
TTL	Установите для выбранного выходного сигнала уровень TTL: от 0 до 4 В
NIM	Установите для выбранного выходного сигнала уровень NIM: от -0,8 до 0 В
 BOH	Настройте для выбранного выходного сигнала положительную полярность
 BOH	Настройте для выбранного выходного сигнала отрицательную полярность
NET Configure	Интерфейс TCP/IP
GPIB Configure GPIB interface	
RS232 Configure RS232 interface	
DATA	Отображение самых последних данных, полученных через любой
STATUS	удаленный интерфейс. Просмотр TCP/IP, ошибок или состояния прибора.
→ ALL AB	Скопируйте настройки канала AB на все остальные каналы.
DISP OFF	Выключите дисплей на передней панели. Перейдите
ЛОКАЛЬНАЯ	на локальный. Включает клавиши на передней панели в удаленном режиме.
ИНИЦИАЛИЗАЦИЯ	Загрузите настройки прибора по умолчанию Автоматически настраивайте
CAL	задержки на передней панели для оптимальной характеристики
ЗАПРЕТИТЬ	дрожания. Настройте ввод запрета на задней панели.

Более подробное описание каждой из дополнительных функций приведено в разделе "Дополнительные функции" главы "Эксплуатация" (стр. 29). Доступ к вспомогательным функциям возможен только при активном режиме переключения передач, на что указывает включенный светодиод ПЕРЕКЛЮЧЕНИЯ передач. Режим SHIFT можно включать и выключать нажатием клавиши "SHIFT". Следовательно, чтобы настроить текущий канал на вывод уровней TTL, вам следует нажать клавишу "SHIFT", чтобы активировать режим переключения, а затем нажать "ПРОБЕЛ НАЗАД", чтобы выполнить дополнительную функцию TTL. Большинство вспомогательных функций автоматически отключают режим переключения при выполнении.

NET, GPIB, RS232 и STATUS являются исключениями из этого правила, поскольку они

отображать несколько параметров меню. Используйте клавиши ИЗМЕННИТЬ   и для изменения параметра

. Несколько раз нажмите дополнительную функциональную клавишу для переключения между пунктами меню. Например, последовательное нажатие 'SHIFT', 'STO' вызывает отображение меню конфигурации TCP/IP . Первый вариант - ВКЛЮЧЕНИЕ / ВЫКЛЮЧЕНИЕ TCP/IP.

Используйте ИЗМЕННИТЬ   для изменения опции. Выберите опцию ВКЛЮЧЕНИЕ / ВЫКЛЮЧЕНИЕ DHCP. Продолжайте нажимать "STO", пока все настройки TCP/IP не будут настроены должным образом.

Вспомогательные функции, после которых напечатана стрелка (→), например AB

→ ВСЕ, ИНИЦИАЛИЗАЦИЯ,

Функции CAL и INHIBIT требуют, чтобы пользователь нажал клавишу "ENTER" для завершения действия. Например, для инициализации настроек прибора по умолчанию, вы должны последовательно нажать "SHIFT", "INIT", "ENTER".

Отмена

Клавиша "SHIFT" также функционирует как клавиша отмены общего назначения. Любой ввод цифр, который не был завершен нажатием клавиши единиц измерения, может быть отменен нажатием клавиши "SHIFT". Из-за двойной роли, которую играет клавиша SHIFT, пользователю, возможно, придется дважды нажать "SHIFT", чтобы повторно активировать режим SHIFT. Первое нажатие клавиши отменяет текущее действие, а второе нажатие клавиши активирует режим сдвига.

Индикаторы состояния

ВРЕМЕННАЯ БАЗА

В верхней правой части передней панели расположены две группы светодиодных индикаторов. Верхняя группа помечена как TIMEBASE. Она содержит светодиоды EXT и ERR. Индикатор EXT показывает, что DG645 обнаружил внешнюю опорную частоту 10 МГц на входе 10 МГц BNC на задней панели DG645. DG645 заблокирует свои внутренние часы на этот внешний эталон.

Индикатор ERR показывает, что DG645 еще не привязал свою внутреннюю временную базу к временной базе внешнего входа 10 МГц. Обычно этот светодиод мигает только на мгновение, когда к заднему входу впервые применяется внешняя временная шкала. Если светодиод продолжает гореть, это указывает на то, что возможно, DG645 не может подключиться к внешней временной базе. Чаще всего это вызвано отклонением входной частоты от 10 МГц более чем на 10 ppm.

ИНТЕРФЕЙС

Нижняя группа светодиодных индикаторов обозначена как INTERFACE. Эти светодиоды показывают текущее состояние интерфейсов удаленного программирования TCP/IP, RS-232 или GPIB. Индикатор REM загорается, когда DG645 переводится в удаленный режим одним из удаленных интерфейсов. В этом режиме все клавиши на передней панели отключены, и управлять прибором можно только через удаленный интерфейс. Пользователь может вернуться в обычный локальный режим, нажав клавишу "3" один раз. Надпись "LOCAL" над клавишей указывает на двойную функциональность этой клавиши. Индикатор ACT мигает, когда символ принимается или отправляется по одному из интерфейсов. Это полезно при устранении проблем со связью. Если команда, полученная через удаленный интерфейс, не может быть выполнена либо из-за ошибки синтаксического анализа, либо из-за ошибки выполнения, индикатор ERR загорится и будет гореть до тех пор, пока не будет получен доступ к дисплею состояния. Информация об ошибке отображается на дополнительном дисплее СОСТОЯНИЯ.

Обзор задней панели

На задней панели расположены разъемы для подключения питания переменного тока, интерфейсов компьютера GPIB/RS-232/TCP/IP, заземления корпуса, внешних опорных точек синхронизации, входа запрета и различных опциональных дополнительных выходов задержки (см. Рисунок 9).

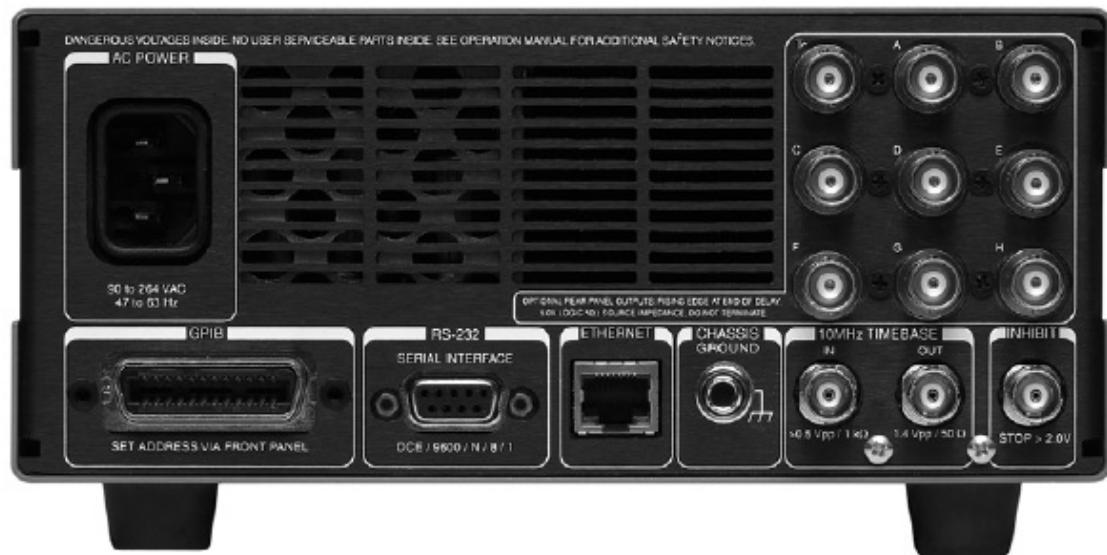


Рисунок 9: Задняя панель DG645

Питание от сети переменного тока

Модуль ввода питания используется для подключения DG645 к источнику питания с помощью сетевого шнура, входящего в комплект поставки прибора. Центральный штырь соединен с корпусом DG645 таким образом, что вся коробка заземлена. Требуемое напряжение источника составляет от 90 до 132 В переменного тока или от 175 до 264 В переменного тока частотой от 47 до 63 Гц (всего 100 ВА).

Подключите DG645 к правильно заземленной розетке. При необходимости обратитесь к электрику.

GPIB

В стандартную комплектацию DG645 входит коммуникационный порт GPIB (IEEE-488) для связи по шине GPIB. DG645 поддерживает стандарт IEEE-488.1 (1978) стандарта интерфейса . Он также поддерживает требуемые общие команды стандарта IEEE-488.2 (1987). Перед попыткой установить связь с DG645 через интерфейс GPIB необходимо настроить адрес GPIB , нажав клавиши "SHIFT", "GPIB", "GPIB". Используйте клавиши ИЗМЕНИТЬ ▲ ▼ и , чтобы выбрать желаемый адрес. Затем либо включите питание устройства, либо сбросьте интерфейс, чтобы убедиться, что новые настройки интерфейса активны.

Главный компьютер, подключенный к DG645, может выполнять практически любые операции, которые доступны с передней панели. Программирование DG645 обсуждается в главе DG645 Дистанционное программирование.

RS-232

DG645 поставляется в стандартной комплектации с коммуникационным портом RS-232. Интерфейсный разъем RS-232 представляет собой стандартный 9-контактный разъем типа D, сконфигурированный как DCE (передача на выводе 3, прием на выводе 2). Скорость передачи данных настраивается с передней панели, но остальные параметры связи фиксированы на уровне 8 бит данных, 1 стоповый бит, отсутствие четности, RTS / CTS аппаратное управление потоком.

Перед попыткой установить связь с DG645 по RS-232 необходимо настроить скорость передачи данных в бодах, нажав следующие клавиши: "SHIFT", "RS232", "RS232". Используйте ИЗМЕНЯТЕ **▲ ▼** и клавиши для выбора желаемой скорости передачи данных в бодах. Затем либо включите питание устройства, либо сбросьте интерфейс, чтобы убедиться, что новые настройки интерфейса активны.

Главный компьютер, подключенный к DG645, может выполнять практически любые операции, которые доступны с передней панели. Программирование DG645 обсуждается в главе DG645 Дистанционное программирование.

Ethernet

В стандартную комплектацию DG645 входит разъем RJ-45 для подключения к локальной вычислительной сети (LAN) на базе Ethernet с использованием стандартного кабеля категории 5 или категории 6. Он поддерживает 100 подключений Base-T Ethernet.

Перед попыткой установить связь с DG645 по локальной сети необходимо настроить IP-адрес, маску подсети и маршрутизатор по умолчанию. DG645 поддерживает автоматическую настройку этих параметров через DHCP или AUTO-IP. Также поддерживается ручная настройка статического IP-адреса. Обратитесь к разделу "Конфигурация локальной сети" в главе DG645 "Удаленное программирование" для получения подробной информации о настройке интерфейса TCP/IP.

Главный компьютер, подключенный к DG645, может выполнять практически любые операции, которые доступны с передней панели. Программирование DG645 обсуждается в главе DG645 Дистанционное программирование.

Заземление шасси

Используйте этот заземляющий выступ для подключения шасси DG645 непосредственно к заземлению объекта.

Временная база

10 МГц В

DG645 обеспечивает вход BNC с частотой 10 МГц для синхронизации его внутренних часов с внешним эталонным сигналом 10 МГц. Внешний эталонный сигнал должен обеспечивать более 0,5 В_{pp} в импеданс 1 к^Ω. DG645 автоматически обнаружит наличие внешнего опорного сигнала 10 МГц и, по возможности, зафиксируется на нем. Если DG645 не удастся подключиться к внешнему эталону, индикатор ОШИБКИ временной шкалы на передней панели загорится и будет гореть до тех пор, пока DG645 либо успешно не подключится к внешнему эталону, либо эталон не будет удален.

ВЫХОД 10 МГц

DG645 обеспечивает выход BNC 10 МГц для синхронизации других приборов с временной базой DG645.

Запретить

DG645 обеспечивает вход подавления BNC для подавления триггеров или различных выходов задержки . Когда вход запрета имеет логически высокий уровень ($> 2,0$ В), либо триггер, либо настроенный выход блокируется для этого цикла задержки. Смотрите раздел "Блокировка" главы "Эксплуатация" (стр. 36) для получения дополнительной информации о настройке функции "Блокировка".

Дополнительные выходы на задней панели.

DG645 может быть дополнен 9 дополнительными выходами задержки на задней панели. Доступны три различных комбинации выходов: 8-канальные логические выходы CMOS, 8-канальные высокочастотные выходы или 4-канальные комбинаторные логические выходы CMOS. Для получения дополнительной информации об этих дополнительных выходах см. Параметры задней панели на стр. 4.



Управление

Пользовательский интерфейс на передней панели

В предыдущей главе было описано назначение клавиш на передней панели в зависимости от их расположения на передней панели. В этом разделе приведены рекомендации по просмотру и изменению параметров прибора независимо от их расположения на передней панели.

Включение питания.

При включении питания на дисплее DG645 на короткое время отобразится надпись "DG645", за которой следует версия встроенного программного обеспечения и серийный номер устройства. По завершении инициализации включения питания DG645 восстановит последние известные настройки прибора из энергонезависимой памяти и будет готов к использованию. DG645 непрерывно отслеживает нажатия клавиш на передней панели и сохраняет текущие настройки прибора в энергонезависимой памяти примерно через пять секунд бездействия.

Однако, чтобы предотвратить износ энергонезависимой памяти, DG645 не будет автоматически сохранять настройки прибора, которые изменяются из-за команд, выполняемых через удаленный интерфейс. При желании удаленные команды *SAV и *RCL можно использовать для явного сохранения настроек прибора через удаленный интерфейс. Дополнительную информацию об этих командах см. в разделе "Удаленное программирование DG645".

DG645 можно принудительно загрузить с заводскими настройками по умолчанию. Это достигается путем нажатия и удерживания клавиши "НАЗАД" во время включения питания до тех пор, пока инициализация не будет завершена. Все настройки прибора, за исключением конфигураций удаленного интерфейса, будут возвращены к значениям по умолчанию. Все калибровочные байты будут сброшены до значений, установленных на заводе-изготовителе во время отправки. Смотрите раздел "Заводские настройки по умолчанию" на стр. 36 для получения списка настроек по умолчанию.

Конфигурации удаленного интерфейса также можно принудительно вернуть к заводским настройкам по умолчанию, нажав и удерживая клавишу STO во время инициализации включения питания.

Главный дисплей DG645

Меню дисплея

DG645 имеет четыре основных меню дисплея, которые активируются специальными клавишами в секции дисплея на передней панели. Функции каждой клавиши приведены в таблице 6.

Таблица 6: Клавиши раздела ОТОБРАЖЕНИЯ

Метка	Значение, отображаемое на главном дисплее при нажатии
ТРИГОНОМЕТРИЯ	Частота срабатывания, порог срабатывания, задержка срабатывания, или запустить настройку предварительного масштабирования
УРОВЕНЬ	настройки
ЗАДЕРЖКИ	задержки канала конфигурации
серийной съемки	Конфигурация выходного сигнала на передней панели, включая смещение, амплитуду и полярность.

Навигация по дисплею.

Каждое меню дисплея содержит одну или несколько настроек прибора, которые можно последовательно просмотреть, нажав данную клавишу дисплея несколько раз. Например, в меню УРОВНЯ есть три параметра, которые можно изменить: смещение, амплитуда (шаг) и полярность. При первом нажатии кнопки "УРОВЕНЬ" отображается выходное смещение. При нажатии кнопки "LEVEL" во второй раз отображается амплитуда выходного сигнала. При нажатии кнопки "LEVEL" в третий раз отображается полярность выходного сигнала. Повторное нажатие "LEVEL" приводит к повторному отображению выходного смещения .

Краевые клавиши

Меню ЗАДЕРЖКИ и УРОВНЯ привязаны к одному из пяти выходов на передней панели, обозначенных T0, AB, CD, EF и GH. Светодиоды над выходами указывают на выбранный в данный момент выходной сигнал.

◀ ▶ и РЕБРО клавиши позволяют пользователю перемещаться между начальными и конечными ребрами различных выходных данных. Например, если включено меню задержки и горит светодиод на левой стороне выхода AB, то на главном экране будет отображаться задержка канала A.
 ► двойное Нажатие EDGE Нажмите EDGE, что светодиод на правой стороне выхода AB загорится
 загорится и отобразится задержка канала B. Нажмите EDGE
 на светодиод канала C и отобразится задержка.

► повторное нажатие вызовет

Клавиши управления курсором

С большинством настроек прибора связан независимый размер шага. Это обозначается мигающей цифрой, называемой курсором. Курсор указывает, какой будет цифра изменяется при нажатии клавиш MODIFY ▲ ▼ и . КУРСОР раздел DISPLAY позволяет пользователю перемещать курсор влево и вправо соответственно. Каждое нажатие клавиши КУРСОРА увеличивает или уменьшает соответствующий размер шага для отображаемого параметра в 10 раз.

◀ и ► клавиши in

Размеры шага

Хотя клавиши управления КУРСОРОМ позволяют пользователю быстро изменять размер шага с точностью до 10 раз, иногда желательно установить произвольный размер шага. Находится ниже

ИЗМЕНИТЬ Δ ∇ и клавиши - это клавиша "РАЗМЕР ШАГА". Нажатие клавиши "РАЗМЕР ШАГА" позволяет пользователю просматривать и изменять текущий размер шага, связанный с параметром. Когда отображается шаг размер параметра, на главном дисплее будет подсвечен индикатор шага. После отображения размер шага может быть увеличен или уменьшен с точностью до 10 на нажатие клавиш ИЗМЕНИТЬ Δ ∇ . В качестве альтернативы можно ввести произвольный размер шага с помощью цифровых клавиш и завершить ввод нажатием соответствующих единиц измерения. клавиша. (Обратите внимание, что клавиши "Единицы измерения" Δ , ∇ , "РАЗМЕР ШАГА" и "измерения" используются совместно с клавишами "Изменить" "ВВОД".)

Например, если в данный момент отображается задержка канала А и мигает цифра 1 нс, то текущий размер шага для канала А равен 1 нс. При однократном нажатии "РАЗМЕР ШАГА" на дисплее отобразится "STP 000.00000001000". Последовательное нажатие клавиш "2", "5", "ns" изменит текущий размер шага на 25 нс. Повторное нажатие "РАЗМЕР ШАГА" приведет к повторному отображению задержки канала А, за исключением того, что теперь текущий размер шага составляет 25 нс, и поэтому цифра 10 нс будет мигать, указывая, что цифра 10 нс изменится при увеличении задержки . Продолжая пример, если текущая задержка для канала А равна 0 нс, то нажатие кнопки ИЗМЕНИТЬ Δ увеличит задержку до 25 нс.

Изменение параметра

Чтобы изменить параметр, введите новое значение с помощью цифровых клавиш в разделе "Изменить" на передней панели и завершите ввод, нажав соответствующую клавишу единиц измерения. (Обратите внимание, что клавиши "Единицы измерения" используются совместно с клавишами "Изменить" "РАЗМЕР ШАГА" и "ВВОД".) Вообще говоря, изменить можно только параметр, отображаемый на главном дисплее. Например, чтобы изменить задержку для канала А, нажмите клавишу "DELAY", чтобы отобразить задержки.

\blacktriangleleft \triangleright а затем используйте клавиши Δ ∇ чтобы установить задержку на 10 мкс последовательно нажимайте следующие клавиши: "1", "0", "мкс". Нажатие "1" инициирует изменение параметра, в то время как нажатие "мкс" завершает ввод и устанавливает задержку на 10 мкс.

Если пользователь вводит дополнительные цифры, превышающие допустимое разрешение параметра, дополнительные цифры будут округлены до ближайшей допустимой цифры. Например, ввод смещения по напряжению, равного 2,005 В, приведет к округлению смещения до 2,01 В. (Выходы имеют разрешение по напряжению 10 мВ.)

Пошаговое изменение параметра.

Большинство параметров можно увеличивать и уменьшать на соответствующие им величины шага с помощью кнопок Δ ∇ и в разделе "Изменить" на передней панели. Для соответствующего нажатия на пример, если задержка канала А в данный момент отображается как 'A = 0 + 000.001234567890' и 4 мигает, тогда текущий размер шага равен 1 мкс. Нажатие MODIFY Δ изменит задержку до 'A = 0 + 000.001235567890'. Нажатие ∇ , задержка вернется к кнопки ИЗМЕНИТЬ 'A = 0 + 000.001234567890'.

Сохранение и отзыв настроек.

Клавиши "STO" и "RCL" предназначены для сохранения и вызова настроек прибора. Прибор сохраняет режим запуска, конфигурацию серийной съемки, все задержки, все уровни, все связанные с ними размеры шага и текущее отображение. В ячейках с 1 по 9 может храниться до девяти различных настроек прибора . Чтобы сохранить текущие настройки, например, в ячейке 5, нажмите клавиши "STO", "5", "ENTER". Чтобы вызвать настройки прибора из ячейки 5, нажмите клавиши "RCL", "5", "ENTER". Пользователь также может использовать клавиши "Изменить" Δ ∇ и для выбора

требуемое местоположение, а не вводить местоположение напрямую с помощью цифровых клавиш. DG645 запомнит последнее местоположение, использованное для сохранения и отзыва. Чтобы повторно использовать запомненное местоположение, просто пропустите ввод цифр при сохранении или вызове настроек.

Например, чтобы вызвать настройки из запоминаемого местоположения, пользователь должен просто нажать "RCL", "ENTER". Местоположение 0 зарезервировано для вызова настроек прибора по умолчанию. Смотрите Заводские настройки по умолчанию на стр. 36 для получения списка настроек по умолчанию.

Дополнительные функции

С большинством клавиш в разделе "Изменить" на передней панели связаны дополнительные функции. Названия этих функций напечатаны над клавишами. Например, над клавишей "4" установлен RS232.

Доступ к вспомогательным функциям возможен только при активном режиме переключения передач, на что указывает включенный светодиод ПЕРЕКЛЮЧЕНИЯ передач. Режим SHIFT можно включать и выключать нажатием клавиши "SHIFT". Следовательно, чтобы настроить выделенный в данный момент выходной сигнал BNC с положительной полярностью, вам следует нажать клавишу "SHIFT", чтобы активировать режим переключения, а затем нажать "8" для выполнения OUT.

Большинство вспомогательных функций автоматически отключают режим переключения при выполнении. NET, GPIB, RS232 и STATUS являются исключениями из этого правила, поскольку у них есть несколько отображаемых опций меню. Используйте клавиши ИЗМЕНİТЬ ▲ ▼ и , чтобы изменить параметр . Несколько раз нажмите дополнительную функциональную клавишу для переключения между пунктами меню. Например, последовательное нажатие 'SHIFT', 'STO' вызывает отображение меню конфигурации TCP/IP. Первый вариант - ВКЛЮЧЕНИЕ / ВЫКЛЮЧЕНИЕ TCP/IP. Используйте комбинацию ИЗМЕНİТЬ / Аялар меню по желанию. Затем нажмите "STO" еще раз, чтобы перейти к меню опция - ВКЛЮЧЕНИЕ / ВЫКЛЮЧЕНИЕ DHCP. Продолжайте нажимать "STO", пока все настройки TCP / IP не будут настроены должным образом.

Вспомогательные функции, после которых напечатана стрелка (), например AB CAL и INHIBIT требуют, чтобы пользователь нажал клавишу "ENTER" для завершения действия. Например, чтобы вернуть инструменту настройки по умолчанию, вам следует последовательно нажать "SHIFT", "INIT", "ENTER".

→ ВСЕ, ИНИЦИАЛИЗАЦИЯ,

Подробное описание каждой из вспомогательных функций можно найти позже в этой главе.

Запуск

DG645 поддерживает семь различных режимов запуска, перечисленных в таблице 7. Клавиши в разделе ЗАПУСКА на дисплее передней панели позволяют пользователю выбрать желаемый режим запуска. Светодиоды в секции ЗАПУСКА показывают, какой режим запуска активен в данный момент, а также состояние запуска DG645.

▲ ▼ и

Таблица 7: Режимы запуска

DG645 Описание этикетки	
INT	Внутреннее срабатывание с частотой от 100 мкГц до 10
ЛИНИЯ	МГц. Внешнее срабатывание по восходящим кромкам
EXT	Внешнее срабатывание по падающим кромкам Внешнее
SNGL EXT	срабатывание одиночным выстрелом по восходящей
SNGL EXT	кромке* Внешнее срабатывание одиночным выстрелом
SNGL	по падающим кромкам* Одиночное срабатывание
	Срабатывание на частоте линии электроподачи

* Обратите внимание, что одиночные выстрелы, запускаемые извне, обозначаются, когда горят как SNGL, так и указанные внешние светодиоды. Чтобы получить доступ к конфигурации триггера с передней панели, нажмите клавишу "ТРИГГЕР" в разделе ОТОБРАЖЕНИЯ передней панели. Параметры меню триггера приведены вкратце в

Таблице 8. Нажмите клавишу "ТРИГГЕР" для переключения между пунктами меню. Используйте клавиши "Изменить" ▲ и ▼ или цифровую клавиатуру для изменения параметров.

Таблица 8: Меню запуска

Светодиодная этикетка	DG645 Пример	Описание
ЧАСТОТА СРАБАТЫВАНИЯ	отображения "TRG 1000.000000"	Внутренняя частота
ЧАСТОТА СРАБАТЫВАНИЯ	"TRG THRES 1.00"	срабатывания Пороговое значение ввода внешнего
Статус	'ADV. ВКЛЮЧЕНИЕ'	триггера для включения/выключения расширенного времени задержки
СТАТУС	"УДЕРЖАНИЕ 0.00001000000"	запуска триггера
STATUS	"ПРЕДВАРИТЕЛЬНАЯ ОЦЕНКА TRG 100"	Параметр конфигурации прескальера

Обратите внимание, что пункты меню "Задержка запуска" и "Настройки предварительного масштабирования" будут доступны только в том случае, если включено расширенное запуск. Параметры конфигурации прескальера привязаны к заданному выходу на передней панели. Используйте краевые клавиши ▲ и ▼ для выбора различных параметров. Параметры конфигурации прескальера приведены в таблице 9.

Таблица 9: Конфигурация прескейлера

DG645 Пример Edge	Дисплей	Описание
T0	'ПРЕДВАРИТЕЛЬНАЯ ОЦЕНКА TRG 1000'	Предварительная оценка срабатывает по заданному количеству. В этом случае цикл задержки будет генерироваться один раз через каждые 1000 срабатываний.
A, C, E, G	'AB ПРЕДВАРИТЕЛЬНАЯ ШКАЛА 10'	Предварительно масштабируйте выходные данные AB на передней панели на заданное количество. В этом случае выход AB будет включаться один раз через каждые 10 успешно запущенных циклов задержки .
B, D, F, H	"AB ФАЗА 5"	Сдвиньте фазу включения выходного сигнала AB на заданный цикл. В этом случае будет включен 5-й цикл задержки. За этим последует 15-й , 25 и т.д.

Внутреннее срабатывание

DG645 оснащен внутренним генератором частоты, который может генерировать триггеры с частотой от 100 мкГц до 10 МГц с разрешением 1 МкГц. Генератор использует технологию DDS для генерации триггеров со среднеквадратичным колебанием от импульса к импульсу <100 пс. Это низкое дрожание между триггерами сохраняется даже при низких частотах срабатывания, если временная база DG645 достаточно стабильна. Кроме того, использование технологии DDS позволяет DG645 быстро менять частоты . Не требуется времени на настройку.

Чтобы выбрать внутреннее срабатывание, нажмите выделенный ТРИГГЕР .

▲ нажимайте до тех пор, пока не загорится индикатор INT.

После выбора внутреннего запуска пользователь может просматривать и изменять частоту срабатывания, нажав клавишу "TRIG" в разделе дисплея на передней панели. Если частота срабатывания в данный момент составляет 1 кГц, то на главном дисплее отобразится "TRG 1000.000000", и будет подсвечен индикатор ЧАСТОТЫ срабатывания чуть ниже основного дисплея. После отображения пользователя может изменять частоту срабатывания, используя любой из методов, рассмотренных в разделе "Интерфейс передней панели" ранее в этой главе.

Внешнее срабатывание

DG645 может запускаться извне через внешний тригонометрический вход BNC на передней панели. Триггерный вход может быть настроен на повышение или понижение границ с пороговыми значениями срабатывания, которые может работать в диапазоне более $\pm 3,5$ В. Он имеет фиксированное входное сопротивление $1\text{ M}\Omega$. Между внешним триггером и выходом T0 будет приблизительно 85 нс задержки ввода. Как и в случае с внутренним запуском, DG645 может поддерживать частоту срабатывания до 10 МГц.

Для выбора внешнего запуска нажмите на спусковой крючок для триггеров подъема и опускания кромки соответственно.

▲ ▼ и

нажмите до тех пор, пока не загорится индикатор EXT

После выбора внешнего запуска пользователь может просмотреть и изменить пороговое значение запуска, нажав клавишу "ТРИГГЕР" в разделе ДИСПЛЕЯ на передней панели. Если пороговое значение срабатывания равно 1,0 В, то на главном дисплее отобразится "TRG THRES 1,00", и подсвечивается индикатор TRIG THRES чуть ниже основного дисплея. После отображения пользователь может изменять частоту срабатывания, используя любой из методов, рассмотренных в разделе "Интерфейс передней панели" ранее в этой главе.

Запуск одиночным выстрелом.

DG645 поддерживает запуск одним выстрелом. Запуск одним выстрелом позволяет пользователю запускать DG645 по одному выстрелу за раз.

Обычный одиночный выстрел

Обычный запуск одиночным выстрелом выбирается нажатием на спусковой крючок **▲ ▼ и клавиши SNGI**. Светодиод не загорится сам по себе. Чтобы запустить одиночный снимок, сначала нажмите клавишу "ТРИГОНОМЕТРИЯ" в разделе ОТОБРАЖЕНИЯ один или два раза, пока на дисплее не появится надпись "TRG SINGLE SHOT". Как только это отобразится, пользователь запускает одиночные снимки нажатием клавиши "ENTER".

▲ ▼ и

до тех пор, пока

Одиночный выстрел с внешним срабатыванием

Одиночные выстрелы с внешним срабатыванием выбираются нажатием на спусковой крючок до тех пор, пока не загорится индикатор SNGI или EXT. Светодиод для увеличения и срабатывает опускающийся край. Чтобы произвести одиночный выстрел, сначала последовательно нажмите клавишу "TRIG" в разделе "Дисплей", пока на дисплее не появится надпись "TRG SINGLE SHOT". Как только это отобразится, пользователь включает DG645 для принятия одиночного внешнего запуска нажатием клавиши "ENTER". На дисплее появится надпись "TRG RDY SINGLE SHOT", когда устройство установлено на охрану, но еще не сработало.

▲ ▼ клавиши и

Светодиод для увеличения и

Линейный запуск.

DG645 можно активировать на частоте линии электроподачи, выбрав функцию запуска линии. Это обычно будет частота 50 или 60 Гц, в зависимости от того, в какой стране эксплуатируется устройство.

Чтобы выбрать запуск линии, нажмите клавишу TRIGGER **▼** до тех пор, пока не загорится индикатор LINE.

Когда выбрано включение линии, нажатие клавиши "Тригонометрия" в разделе ОТОБРАЖЕНИЯ приведет к тому, что на главном дисплее отобразится "ЛИНИЯ тригонометрии" и подсвечивается индикатор СКОРОСТИ тригонометрии чуть ниже основного дисплея.

Расширенное управление запуском

DG645 поддерживает ряд сложных требований к запуску с помощью регистров задержки запуска и предварительной настройки. Обычно эти функции отключены, но они становятся активированными и доступными при включении расширенного запуска. Чтобы включить расширенное запуск, нажмите "TRIG" до тех пор, пока на дисплее не появится надпись "ADV. ВЫКЛЮЧЕНИЕ", а затем нажмите ИЗМЕНІТЕ **▲**, чтобы включить его.

Задержка запуска

Задержка запуска устанавливает минимально допустимое время между последовательными запусками. Например, если задержка срабатывания установлена на 10 мкс, то последовательные срабатывания будут игнорироваться до тех пор, пока с момента последнего срабатывания не пройдет по крайней мере 10 мкс. Красный индикатор СКОРОСТИ будет мигать при каждом проигнорированном срабатывании. Указание задержки полезно, если событие запуска в вашем приложении генерирует значительный переходный шум, который должен успеть затухнуть до того, как будет сгенерирован следующий триггер.

Задержка срабатывания также может использоваться для запуска DG645 с частотой, кратной известной входной частоте срабатывания. Например, выбрав линию в качестве источника срабатывания и установив время ожидания равным 0,99 с, DG645 может запускаться синхронно с линией электроподачи, но с частотой 1 Гц. Этот метод работает до тех пор, пока временная база источника триггера не будет существенно отличаться от временной базы DG645. В противном случае следует использовать предварительное масштабирование триггера.

Обратите внимание, что отсрочка запуска доступна только после включения расширенного запуска. Как только включено расширенное срабатывание, пользователь может просматривать и изменять задержку срабатывания, последовательно нажимая клавишу "TRIGGER" в разделе ДИСПЛЕЯ передней панели до тех пор, пока на дисплее не появится префикс "HOLD". Если задержка срабатывания составляет 10 мкс, то на главном дисплее отобразится "УДЕРЖАНИЕ 0.000010000000", а чуть ниже основного дисплея будет подсвечен индикатор СОСТОЯНИЯ. После отображения пользователь может изменить задержку запуска, используя любой из методов, рассмотренных в разделе Интерфейс передней панели ранее в этой главе.

Предварительное масштабирование триггера.

DG645 поддерживает ряд сложных требований к запуску с помощью набора регистров предварительного масштабирования. Предварительная шкала срабатывания позволяет запускать DG645 синхронно с гораздо более быстрым источником, но с частотой, кратной исходной частоте срабатывания. Например, DG645 может запускаться на частоте 1 кГц, но синхронно с лазером с блокировкой режима, работающим на частоте 80 МГц, путем предварительного масштабирования входного сигнала запуска на 80 000.

Кроме того, DG645 также содержит отдельный предварительный калибратор для каждого выхода на передней панели, что позволяет ему работать с частотой, кратной предварительно заданной частоте входного сигнала триггера. Продолжая приведенный выше пример, если для параметра предварительной настройки AB установлено значение 100, выход AB будет включен только для 1 из каждого 100 циклов задержки, что эквивалентно частоте $1 \text{ кГц} / 100 = 10 \text{ Гц}$.

Наконец, DG645 содержит отдельный регистр фазы для каждого выходного прескальера, который определяет фазу выходного сигнала прескальера относительно других предварительно откалиброванных выходных данных. Например, если для обоих прескалеров AB и CD установлено значение 100, а для их фазовых регистров - 0 и 50 соответственно, то AB и CD будут работать на частоте 10 Гц, но выход CD будет включен через 50 циклов задержки после выхода AB.

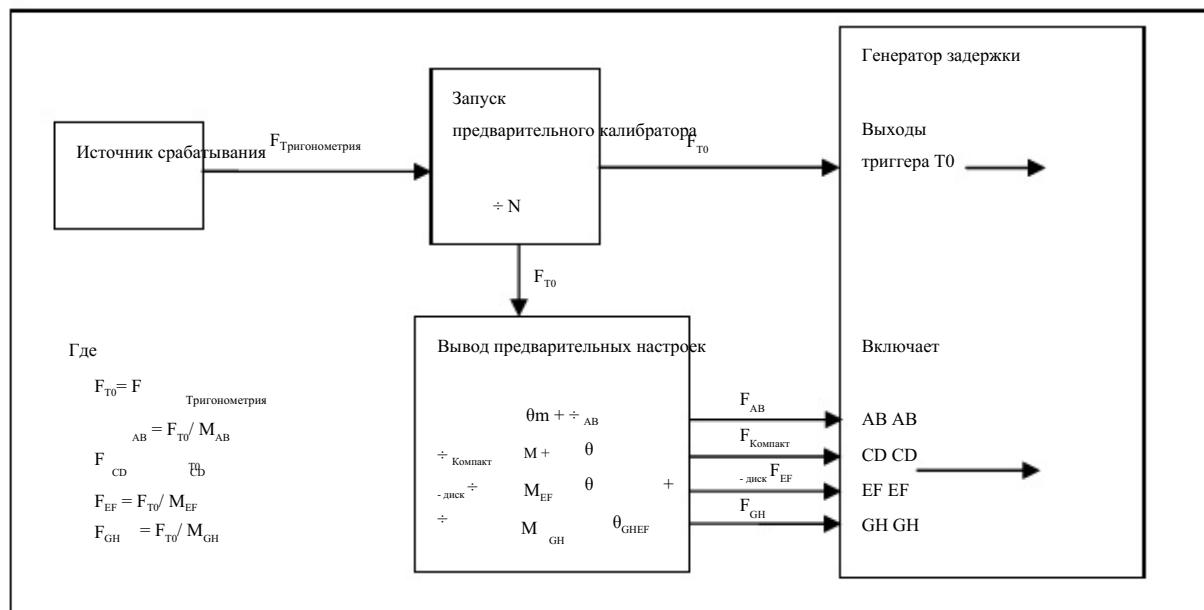


Рисунок 10: Предварительная настройка триггера DG645

Операция предварительного масштабирования триггера DG645 кратко описана на рисунке 10. Значение предварительного масштабирования триггера, N , может варьироваться от 1 до 2 - 1. Значения предварительного масштабирования канала, M , могут варьироваться от 1 до 2 - 1. Значения фазы могут варьироваться от 0 до $M - 1$.

Обратите внимание, что предварительная настройка триггера недоступна в режимах одиночного выстрела. В других режимах, предварительное масштабирование триггера доступно только после включения расширенного запуска. После включения расширенного запуска пользователь может получить доступ к конфигурации предварительного масштабирования, нажимая кнопку "ТРИГГЕР" до тех пор, пока на дисплее не появится показывает "TRG PRESCALE 1", а затем нажимает клавиши EDGE $\blacktriangleleft \triangleright$ и для выбора желаемого параметра конфигурации prescaler. Пользователь может изменять различные коэффициенты предварительной оценки, используя любой из методов, рассмотренных ранее в разделе "Интерфейс передней панели" в этой главе.

Состояние запуска.

Состояние срабатывания DG645 отображается четырьмя светодиодами, показанными в таблице 10.

Таблица 10: Состояние

срабатывания DG645	Описание этикетки
ТРИГГЕР	Включается, когда DG645 получает действительный триггер. Выключается по завершении всех задержек.
ЧАСТОТА	Включается, когда активен пакетный режим. В противном
СЕРИЙНЫХ снимков	случае - выключен. Мигает, когда DG645 получает триггер, в то время как задержка все еще продолжается. Триггер игнорируется.
INH	Мигает, когда DG645 получает сигнал о срабатывании, который был заблокирован через вход БЛОКИРОВКИ на задней панели, или во время изменения настроек прибора

Пакетный режим

DG645 может генерировать пакет из N циклов задержки для каждого триггера. Триггер, генерирующий пакет, может исходить из любого из режимов запуска DG645. Пользователь может настроить количество циклов задержки в пакете, период между циклами задержки и задержку перед началом первого цикла задержки. Эти параметры называются количеством серий, период серий и задержка серий. Взаимосвязь между этими параметрами кратко представлена на рисунке 11. Кроме того, для упрощения срабатывания других приборов синхронно со вспышкой, T_0 выходной сигнал может быть сконфигурирован для срабатывания в первом цикле задержки пакета, а не для всех циклов задержки, как это обычно бывает.

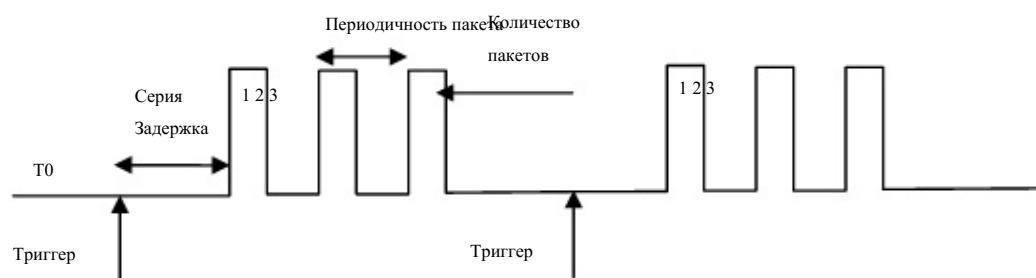


Рисунок 11: Вывод T0 в режиме серийной съемки

Чтобы получить доступ к конфигурации серийной съемки с передней панели, нажмите клавишу "СЕРИЙНАЯ съемка" в разделе ОТОБРАЖЕНИЯ на передней панели. Параметры меню серийной съемки приведены в таблице 11.

Таблица 11: Серийное меню DG645

Светодиодная метка СТАТУС	Пример отображения	Описание
"СЕРИЙНАЯ СЪЕМКА ВКЛЮЧЕНА"		Включить или отключить пакетный
STATUS	"ВЫВОД T0 НА ВСЕХ"	режим Настройка T_0 срабатывать на всех циклах задержки пакета или только на первом цикле задержки
ПАКЕТНЫЙ СНТ	'CNT 5'	пакета. Количество циклов задержки
ПЕРИОД ПАКЕТНОЙ ПЕРЕДАЧИ 'НА 0,00010000'		на пакет период между циклами задержки
ЗАДЕРЖКА ПАКЕТНОЙ ПЕРЕДАЧИ 'ДЛИТЕЛЬНО 0,000000000000'		Добавило задержку ввода от триггера к первому циклу задержки

Нажмите клавишу "ПАКЕТ", чтобы переключаться между пунктами меню. Используйте клавиши **▲ ▼** и **"Изменить"** или цифровую клавиатуру для изменения параметров. Количество серий может составлять любое число от 1 до 2 - 1. Период серийной съемки может быть установлен с разрешением 10 нс. Задержка серийной съемки может быть установлена с разрешением 5 пс.

Когда активен режим серийной съемки, будет подсвечен индикатор СЕРИЙНОЙ СЪЕМКИ в разделе ТРИГГЕРА на передней панели .

Задержки

DG645 имеет 8 независимых каналов задержки, обозначенных от A до H. Каждая задержка может находиться в диапазоне от 0 до 1,999,999,999,999,995 с и устанавливаться с разрешением 5 пс.

Каждый выход на передней панели имеет связанную с ним пару задержек, обозначенных как AB, CD, EF и GH. Для выхода AB задержка A обычно определяет передний фронт импульса, а задержка B - конечный фронт. Другие выходы ведут себя аналогично. Таким образом, как задержка, так и длительность импульса каждого выходного сигнала могут определяться независимо.

Выходной сигнал T0 - это опорный импульс, предварительно заданный для запуска в момент времени T0 с и завершения после более длительного задержки срабатывания или через 25 нс после завершения всех задержек. Между внешним триггером и выходом T0 существует приблизительно 85 нс задержки ввода.

Задержки могут быть настроены с передней панели нажатием клавиши "ЗАДЕРЖКА" в разделе отображения передней панели.

Различные каналы выбираются с помощью кнопки EDGE клавиши. Светодиоды над выходными BNCS указывают, какой канал выбран в данный момент и . Как только отображается заданная задержка, пользователь может изменить ее, используя любой из методов, рассмотренных ранее в разделе "Интерфейс передней панели" в этой главе.

Примерные настройки задержки приведены в таблице 12. Выходное значение T0 всегда определяется равным 0 с. Конечный фронт выходного сигнала T0, называемый T1, предварительно определен как самый длинный из задержек запуска или на 25 нс больше, чем самая длинная задержка, которая в этом примере равна задержке D. Выходной сигнал AB повысится на 0,123456789125 с после T0. Длительность импульса будет составлять 1 мс. Выходной EF станет высоким, совпадающим с T0, и останется высоким в течение 0,987654321235 с. За 0,1 с до того, как выходной EF станет низким, выходной GH будет высоким в течение 1 мс.

Таблица 12: Пример настроек

задержки Задержка канала	
T0 '0+000.0000000000000000' ≡	
T1 'T≡0+123.456789158455'	
A 'A=0+000.123456789125'	
B 'B=A+000.001000000000'	
C 'C=0+123.456789123455'	
D 'D=C+000.000000010000'	
E 'E=0+000.000000000000'	
F 'F = E+000.987654321235'	
G 'G = F-000.100000000000'	
H 'H = G+ 000.001000000000'	

Связанные задержки

Примеры настроек задержки, приведенные в таблице 12, иллюстрируют, что задержки могут быть связаны одна с другой. В приведенном примере F связано с E, G связано с F, а H связано с G. Для

измените привязку канала, нажмите "SHIFT", KURSCOP чтобы навести курсор на

Цифра ПРИВЯЗКИ (также работает многократное). Затем используйте клавиши ИЗМЕНИТЬ нажатие курсора чтобы изменить привязку. Задержки могут быть связаны произвольно до тех пор, пока не будут созданы циклические ссылки. Например, если B связан с A, невозможно затем связать A с B.

Обратите внимание, что изменение привязки не приводит к изменению фактической задержки. Однако оно изменяет отображение задержки для отражения новой привязки.

Продолжая пример из таблицы 12, если связь для G была изменена с F на T0, задержка G будет выглядеть так: 'G = 0 + 000.887654321235', что является той же фактической задержкой, но отражает новую связь.

УРОВНИ

DG645 имеет пять выходов задержки на передней панели с надписями T0, AB, CD, EF и GH. Выходные сигналы могут быть сконфигурированы так, чтобы иметь смещения в диапазоне более $\pm 2,0$ В и амплитуды в диапазоне от 0,5 до 5,0 В с разрешением 0,01 В при условии, что абсолютный уровень не превышает 6,0 В. Они могут быть сконфигурированы с положительной или отрицательной полярностью. Возрастающий и падающий фронты составляют <2 нс, независимо от амплитуды. Каждый выход имеет фиксированный источник полное сопротивление составляет 50 Ом и должно быть прекращено на 50. Если оставить его неизменным, выходные уровни удваиваются до максимального напряжения около 7 В.

Уровни могут быть настроены с передней панели путем многократного нажатия клавиши "УРОВЕНЬ" в разделе отображения передней панели, пока не отобразится желаемый параметр

. Различные каналы выбираются с помощью клавиш EDGE и . Светодиоды над выходными BNCS указывают, какой канал выбран в данный момент. После отображения заданного параметра уровня пользователь может изменить его, используя любой из методов, рассмотренных в разделе Интерфейс передней панели ранее в этой главе.

Таблица 13: Параметры меню уровня.

Пример параметра	Отображение	Описание
Амплитуда смещения	'СМЕЩЕНИЕ AB 0.00'	Смещение низкого уровня от земли
	В 'ШАГ AB 2.50' В	Шаг или амплитуда от низкого уровня к высокому Полярность
Полярность	'AB POLARITY POS'	импульса может быть положительной или отрицательной.

Для наглядности значение трех выходных параметров конфигурации показано на рисунке 12.

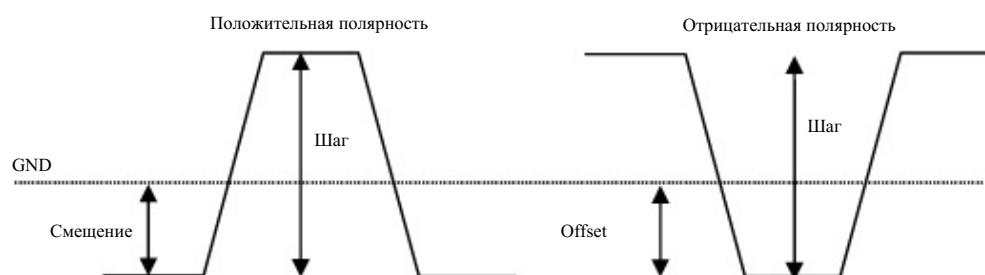


Рисунок 12: Конфигурация выходного уровня

Второстепенные функции

Большинство клавиш в разделе "Изменение" на передней панели имеют связанные с ними второстепенные функции . Названия этих функций напечатаны над клавишей. Например, над клавишей "4" установлен RS232. Чтобы получить доступ к этим вспомогательным функциям, следуйте инструкциям, описанным в разделе "Передняя панель" "Пользовательский интерфейс" в начале этой главы. Ниже приведены подробные сведения о каждой из функций .

TTL

Функция TTL настраивает текущий выбранный выходной сигнал для уровней TTL.
Смещение составляет 0,0 В, а шаг амплитуды равен 4,0 В. Полярность выходного сигнала не меняется.

NIM

Функция NIM настраивает выбранный в данный момент выходной сигнал для уровней NIM.
Смещение составляет -0,8 В, а шаг амплитуды равен 0,8 В. Полярность выходного сигнала не меняется.

Положительный выход

 Функция OUT настраивает текущий выбранный выходной сигнал с положительной полярностью. Шаг смещения и амплитуды выходного сигнала остается неизменным.

Отрицательный выходной сигнал

 Функция OUT настраивает текущий выбранный выходной сигнал с отрицательной полярностью. Шаг смещения и амплитуды выходного сигнала остается неизменным.

NET

Меню NET позволяет пользователю настраивать удаленные интерфейсы на основе TCP / IP. Здесь настраиваются средства для назначения DG645 IP-адреса, маски подсети и маршрутизатора по умолчанию. Чтобы узнать, каковы текущие рабочие параметры TCP / IP для DG645 , ознакомьтесь с меню СОСТОЯНИЯ далее в этой главе. Перед подключением DG645 к вашей локальной сети., проконсультируйтесь с вашим сетевым администратором о правильном методе настройки сетевых приборов в вашей сети. Меню NET содержит несколько опций. Нажмите клавишу "NET", чтобы переключить параметры.

 и используйте клавиши "ИЗМЕНИТЬ". При необходимости введите с цифровой клавиатуры IP-адрес. Обратите внимание, что изменения в конфигурации TCP/IP не вступают в силу до тех пор, пока интерфейс не будет сброшен или прибор не будет повторно включен. Параметры сетевого меню приведены в таблице 14.

Таблица 14: Параметры сетевого меню для

конфигурации TCP/IP	Описание примера параметра	Оформление
TCP/IP	"Включен TCP/IP"	Включить или отключить весь доступ по протоколу
DHCP	"Включен DHCP"	TCP / IP Включение или отключение DHCP-клиента для автоматического получения соответствующей конфигурации TCP/IP от DHCP сервера
Автоматический IP	"Включен автоматический IP"	Включение или отключение протокола AUTO-IP для автоматического получения соответствующей локальной конфигурации TCP/IP в адресном пространстве 169.254.x.x IP
Статический IP	"Включен статический IP"	Включить или отключить статический IP конфигурация. IP-адрес, который будет использоваться, если включен статический IP.
IP	"IP 192.168.0.5"	Маска подсети для использования, если включен статический IP. Шлюз или маршрутизатор
Подсеть	"Подсеть 255.255.0.0"	по умолчанию, который используется для маршрутизации пакетов не в локальной сети, если включен статический IP-адрес, Включить или отключить доступ к необработанному сокету на
Шлюз по умолчанию	'Def Gty 192.168.0.1'	маршрутизации пакетов не в локальной сети, если включен статический IP-адрес, Включить или отключить доступ к необработанному сокету на
Интерфейс с открытым сокетом, интерфейс	"Включен без подключения"	TCP / IP порту 5025. Включить или отключить доступ к telnet на
Telnet, VXI-11, интерфейс, Сброс скорости передачи данных.	"Включен Telnet"	TCP/IP порту 5024. Включить или отключить удаленный интерфейс VXI-11 net instrument.
	"Включен Net instr"	Установите скорость соединения Ethernet.
	"Скорость 100 Base-T"	Выберите "да" и нажмите "ВВОД", чтобы
	"Сброс невозможен"	сбросить интерфейс TCP / IP для использования последних настроек конфигурации TCP / IP.

Методы настройки TCP / IP

Чтобы должным образом функционировать в локальной сети на базе Ethernet (LAN), DG645 необходимо получить действительный IP-адрес, маску подсети и адрес шлюза или маршрутизатора по умолчанию . DG645 поддерживает три метода получения этих параметров: DHCP, Автоматический IP и статический IP. Проконсультируйтесь с вашим сетевым администратором о правильном методе настройки сетевых приборов в вашей сети.

Если DHCP-клиент включен, DG645 попытается получить свою конфигурацию TCP / IP от DHCP-сервера, расположенного где-то в локальной сети. Если протокол Auto-IP включен, DG645 попытается получить действительную конфигурацию локального IP-адреса в адресном пространстве 169.254.x.x. Если включена конфигурация статического IP, DG645 будет использовать данную конфигурацию TCP/IP. Когда все три метода включены, конфигурация TCP/IP будет определена в следующем порядке предпочтения: DHCP, Автоматический IP, статический IP. Учитывая, что успех автоматического IP-адреса практически гарантирован, его следует отключить, если требуется статическая конфигурация IP-адреса.

Чтобы просмотреть конфигурацию TCP / IP, полученную DG645 через DHCP или Auto-IP, см. меню СОСТОЯНИЯ.

Удаленные интерфейсы на основе TCP / IP

DG645 поддерживает три удаленных интерфейса на основе TCP / IP: raw socket, telnet и VXI-11 net instrument. Доступ к Raw socket доступен по порту 5025. Доступ к Telnet доступен через порт 5024. Интерфейс VXI-11 обеспечивает доступ к DG645 по протоколу TCP/IP, аналогичный стандарту IEEE 488.2 GPIB. Он обеспечивает контролируемое чтение и запись, а также возможность генерировать запросы на обслуживание. Большинство последних библиотек программного обеспечения VISA instrument поддерживают этот протокол.

Скорость соединения

Физический уровень Ethernet DG645 поддерживает скорость соединения 10 Base-T и 100 Base-T. Из-за известной ошибки в кремниевом микропроцессоре DG645 может не выполнить автоматическое корректное согласование скорости соединения. Чтобы избежать этой возможности, скорость соединения по умолчанию установлена на 100 Base-T, но при желании ее можно установить на 10 Base-T или для автоматического согласования.

Сбросьте настройки интерфейса TCP / IP.

Обратите внимание, что изменения в конфигурации TCP/IP не вступают в силу до тех пор, пока интерфейс TCP/IP не будет сброшен или на приборе не будет отключено питание. Для сброса интерфейса TCP/IP, перемещайтесь по опциям сетевого меню до тех пор, пока не появится надпись "Сброс невозможен". Нажмите "Изменить", чтобы изменить отображение на "сбросить да", а затем нажмите "ВВОД". Все активные подключения будут прерваны. Стек TCP / IP будет повторно инициализирован и настроен с использованием новейших параметров конфигурации.

GPIB

Меню GPIB позволяет пользователю настроить удаленный интерфейс GPIB. В меню GPIB есть несколько опций. Последовательно нажмите клавишу "GPIB", чтобы переключиться с Опции. Используйте клавиши ИЗМЕНИТЬ ▲ ▼ и , чтобы изменить параметр. Обратите внимание, что изменения в конфигурации GPIB не вступают в силу до тех пор, пока интерфейс не будет сброшен или на приборе не будет отключено питание. Параметры меню GPIB приведены в таблице 15.

Таблица 15: Опции меню GPIB

Пример параметра	Отобразить	Описание
GPIB "GPIB включен"		Включить или отключить весь
Адрес "Адрес 15"		доступ к GPIB адрес GPIB Выберите
Сброс "Сброс невозможен"		"да" и нажмите "ВВОД", чтобы сбросить интерфейс GPIB.

Адрес GPIB

Для правильной связи по шине GPIB на DG645 должен быть настроен уникальный адрес. Используйте опцию меню Адрес, чтобы задать GPIB-адрес DG645. Затем сбросьте интерфейс, чтобы убедиться, что новый адрес активен.

Сбросьте интерфейс GPIB.

Обратите внимание, что изменения в конфигурации GPIB не вступают в силу до тех пор, пока интерфейс GPIB не будет либо сброшен, либо на приборе отключено питание. Чтобы сбросить интерфейс GPIB, перейдите используйте опции меню GPIB, пока не отобразится "сброс нет". Нажмите ИЗМЕНИТЬ измените отображение на "сброс да", а затем нажмите "ВВОД". ▲ к

RS232

Меню RS232 позволяет пользователю настраивать удаленный интерфейс RS-232. Меню RS232 содержит несколько опций. Нажмите клавишу "RS232" для циклического переключения опций. Используйте ИЗМЕНИТЬ ▲ ▼ и клавиши для изменения параметра. Обратите внимание, что изменения в конфигурации RS-232 не вступают в силу до тех пор, пока интерфейс не будет сброшен или прибор не будет включен циклически. Параметры меню RS232 приведены в таблице 16.

Таблица 16: Опции меню RS232

Пример параметра	Дисплей	Описание
RS-232 "Включен RS232"		Включить или отключить весь доступ по
Скорость передачи данных "9600 Бод"		RS-232 Скорость передачи данных в бодах для использования при соединениях
Сброс	"Сброс запрещен"	по RS-232 Выберите "да" и нажмите "ВВОД", чтобы сбросить интерфейс RS-232.

Конфигурация RS-232

Для правильной связи по RS-232 и DG645, и главный компьютер должны быть настроены на использование одинаковой конфигурации. DG645 поддерживает следующие скорости передачи данных в бодах: 115200, 57600, 38400, 19200, 9600, и 4800. Остальные параметры связи фиксированы на уровне 8 битов данных, 1 стопового бита, отсутствия четности и аппаратного управления потоком RTS/CTS .

Используйте опцию меню скорость передачи данных в бодах, чтобы установить скорость передачи данных DG645 в бодах. Затем сбросьте интерфейс, чтобы убедиться, что новая скорость передачи данных активна.

Сбросьте интерфейс RS-232.

Обратите внимание, что изменения в конфигурации RS-232 не вступают в силу до тех пор, пока интерфейс RS-232 не будет сброшен или пока прибор не будет повторно включен. Чтобы сбросить настройки интерфейса RS-232, перемещайтесь по параметрам меню RS232 до тех пор, пока не появится надпись "reset no". Нажмите "Изменить" ▲, чтобы изменить отображение на "сбросить да", а затем нажмите "ВВОД". ▲

ДАННЫЕ

Функция DATA позволяет пользователю видеть шестнадцатеричные символы ASCII, полученные DG645 из самого последнего используемого удаленного интерфейса. Эта функция полезна при попытке устранить неполадки при обмене данными с DG645. Функция показывает данные MODBUS и указывает последний полученный символ . ▲

Статус

Функция СОСТОЯНИЯ позволяет пользователю просматривать информацию о состоянии DG645. DG645 имеет четыре меню состояния: состояние TCP / IP, состояние ошибки, состояние прибора и самодиагностика.

▲ ▼ для просмотра каждого элемента
клавиши для выбора желаемого состояния. Затем нажмите "STATUS"
состояния используйте клавишу MODIFY .

Состояние TCP/ IP

Состояние TCP / IP содержит информацию о состоянии текущей конфигурации IP DG645.

В таблице 17 обобщена информация о состоянии TCP / IP, сообщаемая DG645.

Таблица 17: Меню состояния TCP / IP

Пример	Дисплей	Описание
параметра Mac-адрес Ethernet	"Phy Adr 00.19.b3.02.00.01"	Это mac-адрес ethernet, присвоенный этому DG645 на заводе. Указывает, установило ли оборудование Ethernet соединение с сетью.
Состояние канала	"Подключен"	Текущий IP-адрес.
IP-адрес,	'IP 192.168.0.5'	Маска подсети,
шлюз по умолчанию	'Подсеть 255.255.0.0'	'Общий адрес 192.168.0.1'
		шлюз по умолчанию или маршрутизатор.

Состояние ошибки

Меню состояния ошибки позволяет пользователю просмотреть количество и причину ошибок выполнения и синтаксического анализа. В таблице 18 приведены сведения о состоянии ошибки, сообщаемые DG645. Полный список кодов ошибок приведен в разделе Коды ошибок на стр. 62.

Таблица 18: Меню состояния ошибки

Пример параметра	Отображение	Описание
Количество ошибок "Ошибка снт 1"		Указывает количество обнаруженных ошибок.
Код ошибки	"Ошибка синтаксического анализа 111"	Предоставляет номер ошибки и описание ошибки.

Состояние прибора

Меню состояния прибора позволяет пользователю просматривать конфигурацию прибора. Оно сообщает об установленных временных базах и параметрах задней панели.

Таблица 19: Меню состояния прибора

Пример параметра	Дисплей	Описание
Серийный номер "Serial 001013"		Серийный номер устройства
Версия "Version 1.00.10A"	Задний	Версия встроенного ПО
вариант "Задний вариант. 3"		Указывает, какая задняя опция, если таковая имеется,
Генератор	"Osc. standard"	установлена. Указывает, какая временная база установлена. Если
Блокировка Rb	"Rb стабильный"	установлена временная база Rb, этот элемент указывает, стабилизировался ли Rb .

Самопроверка

Самодиагностика прибора выполняет серию тестов для проверки работы устройства. Выполняется три набора тестов. Они сведены в таблицу 20.

Таблица 20:

Самопроверка	Самодиагностика прибора	Описание
1		Проверяет связь с различными периферийными устройствами на материнской плате, включая микросхему GPIB, микросхему PLL, микросхему DDS, восьмеричные ЦАП, FPGA, датчик температуры и
2		последовательную EEPROM. Проверяет работу выходов на передней панели. Базовые функции смещения и амплитуды тестируются для каждого канала.
3		Тестирует работу генерации задержки для всех 10 задержек.

После завершения самодиагностики прибор возвращается к настройкам прибора по умолчанию. При обнаружении ошибок сообщение о них будет выведено на дисплей передней панели при обнаружении. Обнаруженные ошибки сохраняются в буфере ошибок прибора, и к ним можно получить доступ через меню состояния ошибки после завершения самодиагностики. Смотрите раздел Коды ошибок на стр. 62 для получения полного списка кодов ошибок.

→ ABALL

→ The AB ALL функция позволяет пользователю быстро копировать задержки и уровни выходного сигнала АВ на все другие каналы. Копируются все настройки задержки и уровня, а также соответствующие размеры шага. Привязка с задержкой имитируется, если подключены А и В. В противном случае привязка устанавливается на Т0 для всех каналов.

ОТКЛЮЧИТЬ

Функция DISPLAY OFF позволяет пользователю при желании выключить дисплей на передней панели.

Местные новости

Когда DG645 находится в удаленном режиме, загорается индикатор REM, а управление прибором на передней панели отключено. Повторное нажатие клавиши "LOCAL", "3" на цифровой клавиатуре, включает локальное управление с передней панели.

ИНИЦИАЛИЗАЦИЯ

Выполнение функции инициализации возвращает DG645 к настройкам по умолчанию. Это эквивалентно вызову 0 или выполнению * первой удаленной команды. Смотрите Заводские настройки по умолчанию на стр. 36 для получения списка настроек по умолчанию DG645.

CAL

Выполнение функции CAL автоматически перекалибрует каналы задержки DG645 для оптимальной производительности дрожания. ЦАП выборки и удержания, Vjitter и аналоговые задержки для T0, T1, A, B, C, D, E, F, G и H калибруются с помощью выполнения этой функции. После завершения автоматической калибровки исходные настройки прибора восстанавливаются. При обнаружении ошибок сообщение о них будет выведено на дисплей передней панели при их обнаружении. Обнаруженные ошибки сохраняются в буфере ошибок прибора, и к ним можно получить доступ через меню состояния ошибок после завершения калибровки. Полный список кодов ошибок приведен в разделе Коды ошибок на стр. 62. Помимо автоматической калибровки, эта функция также обеспечивает ручной доступ пользователя к калибровке временной базы и всем байтам cal, измененным при автоматической калибровке. Нажмите кнопку

Клавиша "CAL" для циклического перебора различных байтов cal. Используйте клавиши MODIFY и или цифровую клавиатуру, чтобы изменить данный байт cal. Байты cal, к которым можно получить доступ через переднюю панель, показаны в таблице 21.

Таблица 21: Меню Cal

DG645 Описание метки

Автоматический cal	Нажмите "ENTER", чтобы автоматически откалибровать каналы задержки для оптимальной производительности
Кал клок	Байт калибровки временной базы. Отрегулируйте, чтобы откалибровать частоту
Cal jit	установленной временной базы. Байт калибровки Vjitter,
Cal ins	Байт калибровки глобальной задержки вставки,
Cal t0	Байт калибровки канала T0,
Cal t1	Байт калибровки канала T1,
Cal A	Байт калибровки канала А, байт калибровки
Cal B	канала В, байт калибровки
Cal C	канала С, байт калибровки,
Cal D	байт калибровки канала Д,
Cal E	Байт калибровки канала Е, байт калибровки,
Cal F	байт калибровки канала F, байт калибровки,
Cal G	Байт калибровки канала G,
Cal H	Байт калибровки канала H, байт калибровки,
Смещение Cal sh	Байт калибровки смещения выборки и удержания,
Наклон Cal sh	Байт калибровки выборки и удержания наклона

БЛОКИРОВКА

Меню БЛОКИРОВКИ позволяет пользователю настроить вход блокировки на задней панели DG645 может быть сконфигурирован для блокировки триггеров или отдельных выходов задержки. Варианты приведены в таблице 22. Используйте ИЗМЕНЕНИЕ **▲ ▼ и** клавиши для выбора и нажатия "ВВОД", чтобы активировать выбор.

Таблица 22: DG645 Запрещает настройку

Описание параметра конфигурации	
Выкл. Тригонометрия	Вход на задней панели отключен
AB	Логический максимум блокирует срабатывания
AB CD	Логический максимум блокирует выходы AB и CD
AB CD EF	Логический максимум блокирует выходы AB, CD и EF
AB CD EF GH	Логический максимум блокирует выходы AB, CD, EF и GH

Заводские настройки по умолчанию

Заводские настройки по умолчанию перечислены в таблице 23. DG645 может быть вынужден принять заводские настройки по умолчанию, включив устройство с включенным питанием при нажатой клавише "НАЗАД". При этом все настройки прибора, за исключением параметров связи, будут возвращены к заводским значениям по умолчанию. Это похоже на вспомогательную функцию INIT и команду * RST remote , которая также возвращает устройство к заводским настройкам по умолчанию, но также выполняет эти дополнительные действия:

1. Сбрасывает значение * PSC на 1
2. Возвращает энергонезависимым копиям * SRE и * ESE значение 0.
3. Сбрасывает все сохраненные настройки с 1 до 9 обратно к настройкам по умолчанию.
4. Восстанавливает все Кэл байт для значения установлено на фабрике во время отгрузка.

Таблица 23: Заводские настройки по умолчанию DG645

Настройка параметров	
Задержка A	0 с
Задержка В А + 10 нс	
Задержка С 0 с,	
Задержка D С + 10 нс,	
Задержка E 0 с,	
Задержка F Е + 10 нс,	
Задержка G 0 с,	
задержка H G + 10 нс,	
Размер шага задержки 1 нс,	
Режим запуска одиночным выстрелом,	
Порог срабатывания 1,0 В,	
Размер шага порога срабатывания 0,1 В.	
Частота срабатывания 1 кГц,	
Размер шага порога срабатывания 1 кГц,	
Задержка срабатывания 0 с,	
Размер шага задержки срабатывания 1 нс,	
Предварительное масштабирование триггера отключено,	
Все коэффициенты предварительной настройки 1,	
Все размеры шага предварительной настройки 1,	
Все коэффициенты предварительной настройки 0,	
Все выходные Размер шага коэффициента сдвига предварительной шкалы 1	
Режим серийной съемки выключен	
Серийная съемка Т ₀ Конфигурация Т ₀ Вывод на всех	
количество пакетов 5	
Размер шага подсчета пакетов 1	
Период пакета 100 мкс	
Размер шага периода пакета 100 нс	
Задержка пакета 0 с	
Размер шага задержки пакета 1 нс	
Смещение выхода 0.0 В	
Размер шага смещения выхода 0.1 В	
Выходная амплитуда 2.5 В	
Размер шага выходной амплитуды 0.1 В	
Полярность выхода положительная	
Блокировка конфигурации, запрещающий запуск,	
Задержка отображения для канала А	
Терминатор удаленного интерфейса <CR><LF>: (13, 10)	

Заводские настройки по умолчанию различных коммуникационных интерфейсов для DG645 перечислены в таблице 24. DG645 может быть вынужден принять заводские настройки связи по умолчанию при включении питания устройства с нажатой клавишей STO.

Таблица 24: Заводские настройки параметров связи по умолчанию для DG645.

Настройка параметров	
Включен RS-232,	
Скорость передачи данных RS-232 в бодах,	9600
включен GPIB,	
Включен GPIB-адрес,	15
Включен TCP/IP,	
Включен DHCP,	
Включен автоматический IP,	
Статический IP,	Включенный
IP 0.0.0.0,	
Маска подсети,	0.0.0.0
Шлюз по умолчанию 0.0.0.0,	
Открытый (необработанный) интерфейс сокета при включенном порт 5025,	TCP / IP,
Интерфейс Telnet при включенном TCP/IP, порт 5024,	
Сетевой инструментальный интерфейс VXI-11, включенный,	
Скорость Ethernet 100 Base-T	

Устранение неполадок

Внутри DG645 нет никаких деталей, пригодных для обслуживания пользователем. Сетевой предохранитель встроен в прибор и не может обслуживаться пользователем. В случае выхода прибора из строя, обратитесь за обслуживанием к квалифицированному специалисту.

В таблице 25 приведен список советов по устранению различных симптомов, которые могут возникнуть у нормально функционирующего устройства. Пожалуйста, ознакомьтесь с этим списком, прежде чем обращаться в SRS по поводу потенциальной неисправности прибора.

Таблица 25: Советы по устранению неполадок

Устранение симптомов	
Не работает запуск одиночным выстрелом	Убедитесь, что горит индикатор SNGL. Нажмайте кнопки запуска ▲ до тех пор, пока не появится. Затем последовательно нажмите "Тригонометрия", пока на дисплее не появится "TRG SINGLE SHOT". Наконец, нажмите "ENTER", чтобы запустить одиночный снимок. Убедитесь, что выбрано внешнее срабатывание.
Применяются внешние триггеры, но цикл задержки нажатия ТРИГГЕРА не генерируется. Никакие другие пусковые светодиоды не подсвечиваются или не мигают.	▲ ▼ и нажмите до тех пор, пока не будет выбран только индикатор EXT с желаемым наклоном. Убедитесь, что порог срабатывания установлен правильно. Нажмите "TRIG", пока на дисплее не появится "TRG THRES 1.00". Установите пороговое значение, соответствующее вашему источнику срабатывания.

Применяются триггеры, но цикл задержки не генерируется. Индикатор триггера может гореть, а может и не гореть, а индикатор СКОРОСТИ мигает.	Цикл задержки или серия циклов задержки все еще выполняется. Убедитесь, что задержка срабатывания установлена на ноль. Убедитесь, что режим серийной съемки выключен. Проверьте длительность наибольшей задержки, нажав "ЗАДЕРЖКА", за которой следует EDGE или до тех пор, пока на дисплее отображается что-то вроде "T 0-23.123456789123". Убедитесь, что это число не больше ожидаемого. Триггеры
Срабатываются применяются, но цикл задержки не генерируется, а индикатор INH мигает.	заблокированы. Удалите любой сигнал, подавляемый на вход блокировки на задней панели.
Срабатываются применяются, но не генерируется цикл задержки, и ни ЧАСТОТА, ни INH не мигают, но режим срабатывания мигает раз в секунду.	Выполняется предварительное масштабирование входного сигнала триггера. Отключите предварительное масштабирование, последовательно нажимая "TRIG" до тех пор, пока на дисплее не появится "ПРЕДВАРИТЕЛЬНОЕ масштабирование ТРИГГЕРА ВКЛ.". Нажмите ИЗМЕНить чтобы отключить предварительное масштабирование.
Канал T0 работает, но другие - нет, и светодиод INH мигает	Сигнал запрета настроен на отключение канала. Удалите любой сигнал, подаваемый на вход запрета на задней панели. Включено предварительное
, канал T0 работает, но другие - нет, и срабатывает индикатор режима мигает один раз в секунду, пока на дисплее не появится надпись "ПРЕДВАРИТЕЛЬНОЕ масштабирование тригонометрии во-вторых.	масштабирование вывода. Выключите предварительное масштабирование нажатием кнопки "ТРИГОНОМЕТРИЯ" последовательно. ВКЛ." Нажмите ИЗМЕНить , чтобы отключить предварительное масштабирование.
Индикатор ошибки ВРЕМЕННОЙ ШКАЛЫ мигает раз в секунду	Установлен дополнительный рубидиевый генератор, но он еще не стабилизировался. Подождите 10 минут, пока рубидий прогреется и стабилизируется.
Нет связи по RS-232	Убедитесь, что включен интерфейс RS-232. Нажмите "SHIFT", "RS232", чтобы убедиться, что он включен. Нажмите "RS232" еще раз, чтобы убедиться в правильности скорости передачи данных в бодах. Если настройки необходимо изменить, включите устройство циклически, чтобы убедиться, что новая конфигурация действует.
Нет связи по GPIB	Убедитесь, что включен GPIB. Нажмите "SHIFT", "GPIB", чтобы убедиться, что он включен. Нажмите "GPIB" еще раз, чтобы убедиться, что адрес GPIB указан правильно. Убедитесь, что ни один другой прибор на шине GPIB не использует тот же адрес. Если необходимо изменить настройки, включите питание устройства, чтобы убедиться, что новая конфигурация действует.
Нет связи по TCP / IP	Убедитесь, что DG645 установил действительное соединение с Ethernet. Нажмите "SHIFT", "СТАТУС", ИЗМЕНить , "СТАТУС", "STATUS". На дисплее должно появиться сообщение "ПОДКЛЮЧЕНО". Нажмите "STATUS" еще три раза, чтобы убедиться, что конфигурация TCP / IP соответствует ожиданиям. Обратитесь к главе "Дистанционное программирование" для получения дополнительной информации о настройке связи по протоколу TCP / IP.

Дистанционное программирование DG645

Введение

DG645 может быть удаленно запрограммирован через интерфейс GPIB, последовательный интерфейс RS-232 или интерфейс локальной сети Ethernet. Любой главный компьютер, подключенный к DG645, может легко управлять и контролировать работу DG645.

Конфигурация интерфейса

Доступ ко всем параметрам конфигурации интерфейса DG645 можно получить через переднюю панель с помощью переключаемых функций, предназначенных для интерфейса. В таблице 26 указаны сдвинутые функции, которые используются для настройки каждого интерфейса.

Таблица 26: Конфигурация интерфейса DG645

Конфигурация интерфейса со сдвинутой функцией	
NET	Интерфейс LAN, TCP/IP
GPIB	Интерфейс GPIB 488.2
RS232 RS-232	последовательный интерфейс

Доступ к конфигурации каждого интерфейса осуществляется нажатием кнопки "SHIFT", за которой следует одна из клавиш интерфейса ("NET", "GPIB" или "RS232"). Как только заданная конфигурация интерфейса активирована, параметры для интерфейса выбираются последовательными нажатиями данной клавиши интерфейса. Например, нажатие "SHIFT", "RS232" активирует конфигурацию RS-232 . Первый пункт меню - включение / выключение RS-232. Повторное нажатие 'RS232' перемещает выбранный параметр на скорость передачи данных RS232 в бодах.

Как только параметр выбран, он изменяется нажатием кнопки ИЗМЕНИТЬ.

▲▼ клавиши. и

Единственным исключением из этого правила является выбор, для которого требуется интернет-адрес, такой как статический IP-адрес, сетевая маска и адрес шлюза по умолчанию. В этом случае адрес изменяется путем ввода нового адреса с помощью цифровых клавиш и нажатия клавиши "ENTER".

Все интерфейсы включены по умолчанию, но при желании каждый интерфейс может быть отключен по отдельности. Любые изменения, внесенные в интерфейс, не вступают в силу до тех пор, пока интерфейс не будет сброшен или питание устройства не будет возобновлено.

GPIB

DG645 поставляется с портом стандарта IEEE 488 для связи через GPIB. Порт расположен на задней панели DG645. Параметры конфигурации для интерфейса GPIB приведены в таблице 27.

Таблица 27: Конфигурация GPIB DG645

Значение параметра интерфейса по умолчанию		
Включение/выключение GPIB с включенным адресом GPIB (0-30) 15		Включите или отключите интерфейс
Интерфейс сброса (Да/Нет) Нет		Основной адрес GPIB.
		Принудительно сбросьте интерфейс.

Любые внесенные изменения не вступят в силу до тех пор, пока интерфейс не будет сброшен или устройство не будет отключено от сети.

RS-232

DG645 поставляется в стандартной комплектации с коммуникационным портом RS-232. Порт расположен на задней панели DG645. Параметры конфигурации интерфейса RS-232 приведены в таблице 28.

Таблица 28: Конфигурация DG645 RS-232

Значение параметра интерфейса по умолчанию		
RS-232 включение/выключение включено		Включите или отключите интерфейс
Скорость передачи данных в бодах (4800-115200)		скорость передачи данных RS-232 в бодах
9600 Интерфейс сброса (да/нет) Нет		Принудительно сбросьте настройки интерфейса.

Интерфейсный разъем RS-232 представляет собой стандартный 9-контактный разъем типа D, сконфигурированный как DCE (передача на выводе 3, прием на выводе 2). Заводские параметры связи по умолчанию установлены на: скорость передачи данных 9600 бод, 8 бит данных, 1 стоповый бит, отсутствие четности, RTS / CTS аппаратное управление потоком. Все эти параметры связи фиксированы, за исключением скорости передачи данных в бодах. Любые изменения, внесенные в конфигурацию интерфейса, не вступят в силу до тех пор, пока интерфейс не будет сброшен или питание устройства не будет отключено.

Локальная сеть

В стандартную комплектацию DG645 входит сетевой коммуникационный порт RJ-45, расположенный на задней панели DG645. Порт может использоваться для связи с DG645 по сети с подключением 10/100 Base-T Ethernet или локальной сети. Перед подключением DG645 к вашей локальной сети проконсультируйтесь с вашим сетевым администратором о правильном методе настройки сетевых приборов в вашей сети. Параметры конфигурации TCP/IP для интерфейса локальной сети показаны в таблице 29.

Таблица 29: Конфигурация локальной

сети DG645 Параметр интерфейса по умолчанию		Значение
Включение/ выключение TCP/ IP Включено		Включить или отключить все интерфейсы на основе TCP / IP.
Включение / выключение DHCP	Включено	Включить или отключить автоматическую настройку сети через DHCP.
Автоматическое включение / выключение IP-адреса Включено		Включить или отключить автоматическую настройку сети в 169.254.x.x адресном пространстве Интернета, если DHCP дает сбой или отключен.
Включение / выключение статического IP-адреса Включено		Включите настройку сети вручную в случае, если автоматическая настройка завершается сбоем или отключена.
IP-адрес	0.0.0	Статический IP-адрес для использования при активной ручной настройке. Сетевая
Адрес подсети	0.0.0	маска для использования при активной ручной настройке. Маска сети используется для определения того, какие IP-адреса находятся в локальной сети. Шлюз или маршрутизатор
Шлюз по умолчанию	0.0.0.0	по умолчанию для использования, когда активна ручная настройка. Шлюз - это IP-адрес, на который отправляются пакеты, если IP-адрес назначения отсутствует в локальной сети. Включать или отключать необработанный доступ к сокетам к
Пустой разъем Включить / отключить	Включено	DG645 через TCP-порт 5025. Включать или отключать доступ к DG645
Включить / отключить Telnet	Включено	через telnet к порту 5024. Включать или отключать доступ к DG645
Сетевая установка. Включить / отключить	Включено	по протоколам net instrument VXI-11. Скорость соединения на физическом уровне Ethernet.
Скорость Ethernet 10/100/Автоматический	100 Base-T	
Интерфейс сброса (Да /Нет)	НЕТ	Принудительно выполните сброс интерфейса.

DG645 поддерживает автоматическую и статическую настройку сети. Когда включено более одной конфигурации, DG645 выбирает параметры сетевой конфигурации со следующим приоритетом: DHCP, Автоматический IP, Ручной. Обратите внимание, что, поскольку автоматический IP-адрес будет практически всегда успешным, его следует отключить, если требуется статическая настройка. Любые изменения, внесенные в

настройка интерфейса не вступит в силу до тех пор, пока интерфейс не будет сброшен или устройство не отключится от сети.

Сетевая безопасность

Сетевая безопасность является важным фактором для всех сетей TCP / IP. Пожалуйста, имейте в виду, что DG645 НЕ предоставляет средств контроля безопасности, таких как пароли или шифрование, для контроля доступа к DG645. Если такой контроль необходим, вы должны предоставить его на более высоком уровне в вашей сети. Этого можно достичь, например, установив брандмауэр и управляя DG645 за ним.

Индикаторы на передней панели

Для облегчения программирования, DG645 оснащен тремя индикаторами на передней панели, расположенными под разделом ИНТЕРФЕЙСА: REM, ACT и ERR. Индикатор REM горит, когда DG645 находится в режиме дистанционной блокировки. В этом режиме интерфейс передней панели заблокирован, и DG645 может управляться только через удаленный интерфейс. Чтобы вернуться в локальный режим, пользователь должен нажать локальную клавишу "3". Индикатор ACT служит индикатором активности, который мигает каждый раз, когда символ принимается или передается по одному из удаленных интерфейсов.

Индикатор ошибки загорается, когда удаленная команда не может быть выполнена из-за неправильного синтаксиса или недопустимых параметров. Пользователь может просмотреть причину ошибок на передней панели. последовательно нажимая клавиши "SHIFT", "STATUS". Затем нажмите "ИЗМЕНИТЬ".
на дисплее отображается "Состояние ошибки". Наконец, последовательно нажмите "СОСТОЯНИЕ", чтобы просмотреть общее количество ошибок, за которым следуют отдельные ошибки. Коды ошибок описаны в разделе Коды ошибок на стр. 62.

▲ до тех пор, пока удаленная команда не будет въ

Синтаксис команды

Для связи с DG645 используются символы ASCII. Все команды состоят из 4 символов и не зависят от регистра. Команды, определенные стандартом IEEE-488.2, начинаются с символа "*", за которым следуют 3 буквы. Специальные команды DG645 состоят из 4 букв.

Четырехбуквенный мнемонический знак (показан заглавными буквами) в каждой последовательности команд определяет команду. Остальная часть последовательности состоит из параметров.

Команды могут принимать любой из следующих вариантов: установить или запрос формируется в зависимости от того, следует ли символ "?" за мнемоническим символом. *Только набор* команды перечислены без символа "?", *только запрос* команды показывают "?" после мнемонического символа, и *необязательно* команды запроса помечаются символом '(?)'.

Параметры, указанные в {} и [], не всегда обязательны. Параметры в {} необходимы для установки значения и не используются для запросов. Параметры в [] необязательны как в командах set, так и в запросе. Параметры, перечисленные без каких-либо окружающих символов, всегда обязательны.

НЕ отправляйте (), или {}, или [], или пробелы как часть команды.

Буфер команд ограничен 255 байтами, при этом 25-байтовые буфера выделяются для каждого из до 3 параметров на команду. В случае переполнения буфера команд как входной сигнал, так и

выходные буферы будут очищены и сброшены. Если буфер параметров переполнится, будет сгенерирована ошибка команды и команда-нарушитель будет отброшена.

Команды заканчиваются точкой с запятой, символом <CR> (ASCII 13) или символом <LF> (ASCII 10). Если коммуникационным интерфейсом является GPIB, то завершающий символ может необязательно сопровождаться сигналом EOI. Если EOI сопровождает символ, отличный от а <LF>, а <LF> будет добавлен к команде для ее завершения. Выполнение команды не начинается до тех пор, пока не будет получен завершающий сигнал команды.

Помимо ошибок связи, команды могут завершаться неудачно либо из-за синтаксических ошибок, либо из-за ошибок выполнения . Синтаксические ошибки можно обнаружить, просмотрев бит 5 (CME) регистра состояния события (* ESR?). Ошибки выполнения можно обнаружить, просмотрев бит 4 (EXE) регистра состояния события . В обоих случаях отображается код ошибки, указывающий конкретную причину ошибки, добавляется в очередь ошибок. Очередь ошибок может быть запрошена с помощью команды LERR? . Описания всех кодов ошибок можно найти в разделе Коды ошибок, начиная со стр. 62.

Условные обозначения параметров.

В описаниях команд используются параметры, такие как i, f и v. Эти параметры представляют собой целые числа или значения с плавающей запятой, ожидаемые командой. Параметры соответствуют соглашениям, приведенным в таблице 30. Параметры, относящиеся к задержкам и выходам, приведены в таблице 31 в разделе Команды задержки и вывода.

Таблица 30: Условные обозначения

параметров команд	Значение параметра
i, j, k - целое значение	
f	Значение с плавающей запятой, представляющее частоту в Гц Значение
t	с плавающей запятой, представляющее время в секундах. Значение
v	с плавающей запятой, представляющее напряжение в вольтах.

Указатель команд

Общие команды IEEE-488.2

* CAL?	Страница 48	Запустите процедуру
* CLS	Страница 48	автоматической калибровки, очистите
* ESE(?){i}	Страница 48 Страница	статус стандартного события,
* ESR?	48 Страница	включите регистр состояния
* IDN?	48 Страница	стандартного события,
*OPC(?)	48 Страница	идентификационную строку, Операция завершена,
* PSC(?){i}	48 Страница	Состояние включения питания
* RCL i	49 Страница	очищено, Вызовите настройки
* RST	49 Страница	прибора, сбросьте прибор,
* SAV i	49 Страница	Сохраните настройки прибора,
* SRE(?){i}	49 Страница	Включите запрос на обслуживание,
* STB?	49 Страница	Байт состояния,
* TRG	49, Страница 50	Вызовите задержку,
		Само
* TST? Страница 50		Проверка ожидание выполнения команды
* WAI Страница 50		

Состояние и команды

отображения DISP(?){i}cs		
Страница 50 Отобразить INSE(?){i}	Страница 51	Состояние прибора
INSR?	Страница 51	Включить Регистр
LERR?	Страница 51	состояния прибора
SHDP?{i}	Страница 51	Последняя Ошибка
TIMB? Страница 51		Отображения Временной базы

Команды запуска

ADVT(?){i} Страница 52		Расширенное включение запуска
УДЕРЖИВАЕТСЯ?{t} Страница 52		Задержка,
INHB(?){i} Страница 52		Запрещение
PHAS(?){i}{j}	Стр . 52	фазового коэффициента предварительной
PRES(?){i}{j}	Стр . 52	настройки, Фазовый коэффициент предварительной
SPHD i	Стр . 53	настройки, Фазовый коэффициент предварительной настройки
SPPH i,j	Стр . 53	шага, Фазовый коэффициент предварительной
SPPS i,j	Стр . 53	настройки шага, Коэффициент предварительной
SPTL i	Стр . 53	настройки шага, Уровень запуска шага,
SPTR i	Стр . 54	Частота запуска шага,
SSHD(?){t}	Стр . 54	Коэффициент предварительной настройки размера
SSPH(?){i}{j}	Стр . 54	шага, Коэффициент предварительной настройки
SSPS(?){i}{j}	Стр . 54	размера шага, Уровень запуска размера шага,
SSTL(?){v}	Стр . 54	Частота запуска размера шага. ,
SSTR(?){t}		

TLVL(?)v	Страница 54	Уровень срабатывания
TPAT(?)f	Страница 54	Частота срабатывания
TSRC(?)i	Страница 54	Источник срабатывания

Пакетные

команды БУРК(?)i	Страница 54	Количество серий
БУРД(?)t	Страница 55	Задержка режима
БУРМ(?)i Страница 55		серийной съемки Периодичность
ОТРЫЖКА (?)t Страница 55		серийной съемки
БУРТ (?)i Страница 55		Время серийной съемки ₀
SPBC i	Стр. 55	Конфигурация Количество пакетов
SPBD i	Стр. 55	с шагом Задержка пакета с шагом
SPBP i	Стр. 55	Период пакета с шагом Количество
SSBC(?)i	Стр. 55	пакетов с размером шага
SSBD(?)t	Стр. 55	Задержка пакета с размером шага
SSBP(?)t	Стр. 55	Период пакета с размером шага

Команды задержки и вывода

DISPLAY(?)c{d,t} Страница 56	Задержка	
LAMP(?)b{v}		
LINK(?)c{d}	Страница 56,	Амплитуда уровня,
LOFF(?)b{v}	Страница 56,	Канал связи, Смещение
LPOL(?)b{i}	Страница 57,	уровня, Полярность
SPDL c, i	Страница 57,	уровня, Задержка
SPLA b, i	Страница 57,	шага, Амплитуда
SPLO b, i	Страница 57,	уровня шага,
SSDL(?)c{f}	Страница 57,	Смещение уровня шага,
SSLA(?)b{v}	Страница 57,	Задержка размера шага
SSLO(?)b{v}	Страница 57,	Амплитуда уровня размера шага
	Страница 57	Смещение уровня размера шага

Команды

интерфейса EMAC?	Страница 57	Mac-Адрес Ethernet
EPHY(?)i{j}	Страница 57	Конфигурация физического уровня
IFCF(?)i{j}	Страница 58,	Ethernet, Конфигурация интерфейса,
БЛОКИРОВКА	Страница 58,	Сброс интерфейса,
по МСФО i	Страница 59,	Переход к локальной
LCAL ?	Страница 59,	блокировке запроса,
REMT	Страница 59,	Переход к удаленному терминатору
UNLK?	Страница 59,	интерфейса, снимающему
XTRM i{j, k}	Страница 59	блокировку

Список команд

Общие команды IEEE-488.2

*CAL? Автоматическая калибровка

Запускает процедуру автоматической калибровки прибора и возвращает 0 в случае успеха и 17 (EXE_FAIL_AUTO_CAL) в случае неудачи. В случае неудачи буфер ошибок будет включать ошибки, зависящие от устройства, связанные с частями самотестирования, которые завершились неудачей. **Пример**

*CAL?<CR> Запустите процедуру автоматической калибровки прибора и верните результат.

*CLS Очистить

Статус

Состояние Clear немедленно очищает регистры ESR и INSR, а также буфер ошибок LERR .

ESE(?){i}*

Включить Стандартное состояние события

Установите (запросите) стандартное состояние события Enable register {на i}. Биты, установленные в этом регистре, вызывают установку ESB (в STB), когда соответствующий бит установлен в регистре ESR.

*ESR?

Стандартный регистр состояния события

Запросите стандартный регистр состояния события. После выполнения запроса *ESR? возвращенные биты регистра *ESR очищаются. Биты в регистре ESR имеют следующее значение:

Значение бита	
0 OPC	- операция завершена
1 Зарезервировано	
2 QYE	- ошибка запроса
3 DDE	- ошибка, зависящая от устройства
4 EXE	- ошибка выполнения
5 CME	- ошибка команды
6 Зарезервировано	
7 PON	- включение питания

Пример

* ESR?<CR> Возвращаемое значение '176' будет указывать на то, что PON, CME и EXE установлены.

*IDN? Идентификация

Строка

Запрос строки идентификации прибора.

Пример

*IDN?<CR> Возвращает строку, похожую на 'Stanford Research Systems, DG645, s/n004025, ver1.00.00E'

*OPC(?) Операция завершена

Форма set устанавливает флаг OPC в регистре ESR после выполнения всех предыдущих команд . Форма запроса возвращает '1' после выполнения всех предыдущих команд., но не влияет на регистр ESR.

PSC (?) {i}*Состояние включения ясно**

Установите (запросите) флагок Очистки состояния включения питания {на i}. Флажок сброса состояния включения хранится в энергонезависимой памяти DG645 и, таким образом, сохраняет свое значение в течение событий цикла включения.

Если значение флага равно 0, то Регистры разрешения запроса на обслуживание и разрешения статуса стандартного события (*SRE, *ESE) хранятся в энергонезависимой памяти и сохраняют свои значения в течение событий цикла питания. Если значение флага равно 1, то эти два регистра очищаются при включении питания.

Пример

* PSC 1<CR> Установите значение состояния включения питания Clear равным 1.

***PSC?<CR>** Возвращает текущее значение состояния включения питания Clear.

RCL i*Вызовите настройки прибора**

Вызовите настройки прибора из местоположения i. Параметр i может варьироваться от 0 до 9. Местоположения с 1 по 9 предназначены для произвольного использования. Позиция 0 зарезервирована для вызова настроек прибора по умолчанию.

Пример

* RCL 3<CR> Вызовите настройки приборов из позиции 3.

RST*Выполните сброс прибора**

Верните прибору настройки по умолчанию. Это эквивалентно * RCL 0. Это также эквивалентно нажатию клавиш "SHIFT", "INIT", "ENTER" на передней панели.

Смотрите Заводские настройки по умолчанию на стр. 36 для получения списка настроек по умолчанию. **Пример**

*RST<CR> Возвращает прибор к настройкам по умолчанию

SAV i*Сохраните настройки прибора**

Сохраните настройки прибора в ячейке i. Параметр i может варьироваться от 1 до 9.

Ячейка 0 зарезервирована для настроек прибора по умолчанию.

Сохранены следующие настройки:

1.ЗАДАЧА

Пример

*SAV 3<CR> Сохраните текущие настройки в папке 3.

*** SRE(?) {i}****Включить запрос на обслуживание**

Установите (запрос) регистр Включения запроса на обслуживание {в i}.

Биты, установленные в этом регистре, заставляют DG645 генерировать запрос на обслуживание, когда соответствующий бит установлен в регистре STB.

*** STB? Статус****Байт**

Запрашивайте стандартный байт состояния последовательного опроса IEEE 488.2. Биты в регистре STB имеют следующее значение:

Бит, означающий

0 INSB - Бит подведения итогов INSR

1 ЗАНЯТО - Устанавливается, если выполняется цикл задержки, в противном случае очищается

2 Зарезервировано

3 Зарезервировано



Доступно 4 MAV-сообщения

5	- Сводный бит ESR
ESB 6 MSS 7	- бит основной сводки
Зарезервировано	

Пример

* STB?<CR>

Возвращаемое значение '113' будет указывать на то, что установлены INSB, MAV, ESB и MSS. INSB указывает, что в INSR установлен разрешенный бит. MAV указывает, что сообщение доступно в выходной очереди. ESB указывает, что установлен разрешенный бит в ESR. MSS отражает тот факт, что установлен хотя бы один из суммарных битов.

*** TRG**

Запускает задержку.

Когда DG645 настроен для запуска одиночным выстрелом, эта команда инициирует одиночный запуск. Когда он настроен на одиночные выстрелы с внешним срабатыванием, эта команда включает DG645 для срабатывания при следующем обнаруженном внешнем срабатывании.

*** TST? Самопроверка**

Тест

Запускает самопроверку прибора и возвращает 0 в случае успеха и 16

(EXE_FAIL_SELF_TEST) в случае неудачи. В случае неудачи буфер ошибок будет включать ошибки, зависящие от устройства, связанные с частями самотестирования, которые завершились неудачей. **Пример**

* TST?<CR> Запустите самопроверку прибора и верните результат.

***WAI**

Дождитесь выполнения команды

Прибор не будет обрабатывать дальнейшие команды до тех пор, пока не будут выполнены все предыдущие команды, включая эту.

Пример

* WAI<CR> Дождитесь выполнения всех предыдущих команд, прежде чем продолжить.

Команды состояния и

отображения DISP({i;c}) Отображать

Установите (запрос) текущее отображаемое значение {равным i}. Установите для отображаемого канала значение c.

Параметр c может варьироваться от 0 до 9 для каналов T0-H. Параметр i выбирает тип отображения.

я показываю 0	Срабатывание
—	скорость
1	Порог срабатывания
2	Срабатывание одиночный выстрел
3	линия
4	Срабатывание включить расширенное срабатывание
5	Срабатывание задержка
6	Предварительная
настройка 7	Пакетная режим
серия 8	Пакетная серия задержка
9	Пакетная серия количество
10	пакетов период
Задержка 11	каналов

12-канальный выход	уровни
13-канальный выход	полярность
14 серий	T ₀ конфигурация

Пример

ДИСП 11,2	Показывать задержку для канала А
ДИСП 12,4	Показывать смещение для канала CD
ДИСП 12,5	Показывать амплитуду для канала CD
ДИСП 13,5	Показывать полярность для канала CD

INSE {?}{i}**Включить состояние прибора**

Установите (запросите) регистр включения состояния прибора {в i}. Биты, установленные в этом регистре, вызывают установку INSB (в STB), когда соответствующий бит установлен в регистре INSR.

INSR?**Регистр состояния прибора**

Запросите регистр состояния прибора. После выполнения INSR? запрос, возвращенные биты регистра INSR очищаются. Биты в регистре INSR имеют следующее значение:

<u>Бит,</u>	
	означающий TRIG - получен триггер.
1	RATE - получен триггер во время выполнения задержки или
2	пакета. END_OF_DELAY - цикл задержки завершен.
3	END_OF_BURST - пакетный цикл завершен. ЗАПРЕТИТЬ
4	- цикл задержки запуска или вывода был заблокирован.
5	ABORT_DELAY - цикл задержки был прерван досрочно.
6	PLL_UNLOCK - PLL 100 МГц был разблокирован.
7	RB_UNLOCK - установленный генератор Rb разблокирован.

Пример

INSR?<CR>Возврат значения "5" будет указывать на то, что DG645 был запущен и цикл задержки завершен с момента последнего запроса этого состояния.

LERR? Последние**Ошибка**

Запросите последнюю ошибку в буфере ошибок. После выполнения запроса LERR? возвращенная ошибка удаляется из буфера ошибок. Смотрите раздел Коды ошибок позже в этой главе для описания возможных кодов ошибок, возвращаемых LERR?. В буфере ошибок достаточно места для хранения до 20 ошибок. Если возникает более 19 ошибок без запроса, 20-я ошибка будет равна 254 (слишком много ошибок), что указывает на то, что ошибки были удалены.

SHDP? {i} Показать дисплей

Установите (запросите) состояние включения / выключения дисплея {на i}. Если значение i равно 1, дисплей включен. Если i равно 0, дисплей выключен.

TIMB? Временная база

Запрашивает текущую временную базу для DG645. Возвращаемое значение идентифицирует временную базу.

<u>Значение, означающее</u>	
0 Внутреннее	временная база
1 временная база OCXO	
2 Временная база Rubidium	
3 Внешняя временная база	

Команды запуска

ADVT({i})

Включить расширенный режим запуска

Установить (запросить) регистр разрешения расширенного запуска {на i}. Если i равно 0, расширенный запуск отключен. Если i равно 1, включено расширенное срабатывание.

УДЕРЖАНИЕ? {t} Задержка.

Установите (запрос) для задержки срабатывания

{значение t}. **Пример**

УДЕРЖИВАЙТЕ триггеры задержки 1e-6<CR> в течение 1 мкс после запуска каждого цикла задержки.

INHB({i}) Запретить

Установите (запросите) состояние запрета запуска {на i}. Параметр i может быть одним из следующих:

<u>я запрещаю</u> _____	
0 Выключать	
1 Триггеры	
2 AB	
3	AB и CD
4	AB, CD и EF
5	AB, CD, EF и GH

Эта команда определяет поведение системы запрета ввода данных на задней панели. Если при обнаружении триггера вход блокировки на задней панели логически высок, то для данного канала задержки запрещены.

Пример

INHB 2<CR> Подавляет задержки канала AB, если при обнаружении триггера вход подавления на задней панели логически высок.

ФАЗА({i},{j})

Фазовый коэффициент предварительной настройки

Установите (запросите) фазовый коэффициент предварительной настройки для канала i {равным j}. Параметр i выбирает фазовый коэффициент предварительной настройки в соответствии со следующей таблицей:

<u>i Предварительный</u>	
калибровщик 1	AB
Выход 2 Выход	CD
3 Выход	EF
4 Выход	GH

Фазовый коэффициент предварительной настройки определяет фазу, на которой включен соответствующий выходной сигнал. Выходной сигнал включается, когда счетчик предварительной настройки равен фазовому коэффициенту.

Значение (?)*i,j}* предварительной шкалы Коэффициент

Установите (запросите) коэффициент предварительной шкалы для канала *i* {равным *j*}. Параметр *i* выбирает предварительный масштаб в соответствии со следующей таблицей:

<i>i</i> Предварительный просмотр	_____
0 Триггер	вход
1 Выход	AB
2 Выход	CD
3 Выход	EF
4 Выход	GH

Пример

ДАВЛЕНИЕ 0,100<CR>

Установите коэффициент предварительного масштабирования входного сигнала триггера равным 100. При предварительном просмотре _____

при включении каждые 100 триггеров будут инициировать цикл задержки.

ДАВЛЕНИЕ 1,5<CR>

Установите коэффициент предварительной масштабирования выходного AB равным 5. Если предварительное масштабирование включено, вывод AB будет включаться только один раз каждые 5 циклов задержки.

SPHD i**Пошаговое удержание**

Запуск шага удерживайте на текущий размер шага в направлении *i*. Если *i* равно 1, то сделайте шаг вверх. Если *i* равно 0, то сделайте шаг вниз.

Шаг предварительной оценки фазы**SPPH i,j**

Увеличьте коэффициент предварительной оценки фазы *i* на текущий размер шага в направлении *j*. Если *j* равно 1, затем увеличьте. Если *j* равно 0, то сделайте шаг вниз. Параметр *i* выбирает предварительный калибр в соответствии со следующей таблицей:

<i>i</i> Предварительный	_____
калибровщик 1	AB
Выход 2 Выход	CD
3 Выход	EF
4 Выход	GH

SPPS i,j**Коэффициент предварительного масштабирования шага**

Увеличьте коэффициент предварительного масштабирования *i* на текущий размер шага в направлении *j*. Если *j* равно 1, то увеличьте. Если *j* равно 0, то сделайте шаг вниз. Параметр *i* выбирает предварительный калибр в соответствии с следующей таблицей:

<i>i</i> Предварительный	_____
калибровщик 0	вход
Триггер 1 Выход	AB
2 Выход	CD
3 выход	EF
4 Выход	GH

SPTL i**Уровень триггера шага**

Увеличьте уровень триггера на текущий размер шага в направлении *i*. Если *i* равно 1, то сделайте шаг вверх. Если *i* равно 0, то уменьшите шаг.

SPTR i

Увеличьте внутреннюю частоту запуска на текущий размер шага в направлении *i*. Если *i* равно 1, затем увеличьте шаг. Если *i* равно 0, затем уменьшите шаг.

SSHD(?){t}	Размер шага задержки запуска																								
Установите (запросите) текущий размер шага для задержки запуска {на t}.																									
SSPH(?){i,j}	Коэффициент предварительной масштабирования размера шага																								
Установите (запросите) текущий размер шага для коэффициента предварительной масштабирования фазы i {на j}.																									
SSPS (?){i,j}	Коэффициент предварительной масштабирования размера шага																								
Установите (запросите) текущий размер шага для коэффициента предварительного масштабирования i {до j}.																									
SSTL(?){v}	Уровень триггера размера шага																								
Установите (запросите) текущий размер шага для уровня запуска {до v}.																									
SSTR(?){f}	Частота запуска размера шага																								
Установите (запросите) текущий размер шага для внутренней частоты срабатывания {в f}.																									
Триггер TLVL(?){v}	Уровень																								
Установите (запросите) уровень срабатывания для внешних триггеров {равным v}.																									
Триггер TRAT(?){f}	Оценить																								
Установите (запрос) внутреннюю частоту срабатывания {на f}.																									
Пример	TRAT 1e3<CR> Установите внутреннюю частоту срабатывания на 1 кГц.																								
Триггер TSRC(?){i}	Источник																								
Установите (запросите) источник триггера {равным i}. Параметр i определяет источник триггера в соответствии со следующей таблицей:																									
<table> <tr> <td><u>i</u></td> <td>Источник</td> <td>_____</td> </tr> <tr> <td>срабатывания 0</td> <td></td> <td></td> </tr> <tr> <td>Внутренний</td> <td>Внешние восходящие кромки</td> <td></td> </tr> <tr> <td>2</td> <td>Внешние спадающие кромки</td> <td></td> </tr> <tr> <td>3</td> <td>Одиночная съемка внешних</td> <td></td> </tr> <tr> <td>4</td> <td>Выступающих кромок Одиночная съемка внешних</td> <td></td> </tr> <tr> <td>5</td> <td>падающих кромок 5 Одиночных съемка</td> <td></td> </tr> <tr> <td>6</td> <td>Строк</td> <td></td> </tr> </table>		<u>i</u>	Источник	_____	срабатывания 0			Внутренний	Внешние восходящие кромки		2	Внешние спадающие кромки		3	Одиночная съемка внешних		4	Выступающих кромок Одиночная съемка внешних		5	падающих кромок 5 Одиночных съемка		6	Строк	
<u>i</u>	Источник	_____																							
срабатывания 0																									
Внутренний	Внешние восходящие кромки																								
2	Внешние спадающие кромки																								
3	Одиночная съемка внешних																								
4	Выступающих кромок Одиночная съемка внешних																								
5	падающих кромок 5 Одиночных съемка																								
6	Строк																								
Пример	TSRC 5<CR> Настройте DG645 на запуск одиночным выстрелом.																								

Команды серийной съемки

BURC (?) {i} Количество серий	
Установите (запросите) количество серий {на i}. Когда включен пакетный режим, DG645 выдает количество циклов задержки для каждого триггера.	
Пример	BURC 10<CR> Установите количество пакетов равным 10, чтобы DG645 выдавал 10 циклов задержки на каждый запущенный пакет.

BURD(?)*{t}* Пакетная задержка

Установите (запросите) пакетную задержку {равной *t*}. Когда включен пакетный режим, DG645 задерживает первый пакетный импульс относительно триггера на задержку пакетной передачи.

Пример

Берд 5e-6<CR> Набор лопнул задержка до 5 μ s так, что DG645 задержит первого цикла лопнуть от 5 μ s относительно триггера.

BURM (?) *{i}* Серийная съемка**Режим**

Установите (запрос) режим серийной съемки {на *i*}. Если *i* равно 0, режим серийной съемки отключен. Если *i* равно 1, включен режим серийной съемки .

Период серийной съемки BURP (?) *{t}*

Установите (запросите) период серийной съемки {равным *t*}. Период пакетной передачи устанавливает время между задержками циклов во время пакетной передачи. Период пакетной передачи может составлять от 100 нс до 2000-10 нс с шагом 10 нс.

Пример

BURP 1e-3<CR> Установите период серийной передачи равным 1 мс. При запуске серийной передачи устройство DG645 будет генерировать циклы задержки подсчета серий с частотой 1 кГц.

БЕРТ(?)*{i}* Взорвался T₀ Конфигурация

Задайте (запросите) пакет T₀ конфигурация {для *i*}. Если *i* равно 0, вывод T0 включен для всех циклов задержки пакета. Если *i* равно 1, в T₀ вывод разрешен только для первого цикла задержки пакета.

SPBC *i***Количество пакетов с шагом**

Количество пакетов с шагом по текущему размеру шага в направлении *i*. Если *i* равно 1, то сделайте шаг вверх. Если *i* равно 0, то сделайте шаг вниз.

SPBD *i***Задержка пакета шагов**

Задержка пакета шагов на текущий размер шага в направлении *i*. Если *i* равно 1, то сделайте шаг вверх. Если *i* равно 0, то сделайте шаг вниз.

SPBP *i***Период пакетной обработки с шагом**

Увеличьте период пакетной обработки на текущий размер шага в направлении *i*. Если *i* равно 1, то сделайте шаг вверх. Если *i* равно 0, то уменьшите шаг.

SSBC(?)*{i}***Размер шага для подсчета пакетов**

Установите (запросите) текущий размер шага для подсчета пакетов {в *i*}

Размер шага пакетной задержки**SSBD(?)*{t}***

Установите (запросите) текущий размер шага для пакетной задержки {равным *t*}.

Период пакетной задержки размера шага**SSBP (?) *{t}***

Установите (запросите) текущий размер шага для периода пакетной обработки {равным *t*}.

Команды задержки и вывода

Задержка выходные команды имеют параметры, которые идентифицируют канал задержки или выходные данные, подлежащие изменению. В таблице 31 приводится краткое описание того, как выходные данные и каналы задержки идентифицируются в командах.

Таблица 31: Условные обозначения параметров задержки и вывода

Значение параметра	
b	Выходной сигнал BNC: <u>Вывод значения</u> _____ 0 T0 1 AB 2 CD 3 EF 4 GH
c, d	Канал задержки: <u>Канал значений</u> _____ 0 T0 1 T1 2 A 3 B 4 C 5 D 6 E 7 F 8 G 9 Ч.

Установить(?) задержку c{d, t}

Установить (запросить) задержку для канала с {равную t относительно канала d}.

Пример

Наберите 2,0,10e-6<CR> Установите задержку канала А равной Т0 канала плюс 10 мкс. НАБЕРИТЕ 3,2,1e-3<CR> Установите задержку канала В равной задержке канала А плюс 1 мс. НАБЕРИТЕ? 3<CR> Запрос канала В. Должен возвращать '2, + 0.001000000000', чтобы указать, что В = А + 1 мс.

Уровень лампы (?) b{v}

Амплитуда

Установите (запросите) амплитуду для выхода b {в v}.

Пример

ЛАМПА 2,3,5<CR>	Установите амплитуду выходного сигнала CD на
ЛАМПА?3<CR>	3,5 В. Запросите амплитуду выходного сигнала EF.

СОЕДИНЯЕТЕ (?) c{, d} Link

Канал

Установите (запросите) связь для канала с {с каналом d}. Параметр с не может быть T0, и ни один канал не может быть T1.

Пример

ССЫЛКА 3,2<CR>

Свяжите канал В с каналом А.

ССЫЛКА?3<CR>

Запрос привязки для канала В. Должен возвращать 2, чтобы указать, что канал В связан с каналом А.

LOFF(?) Смещение уровня b{,v}

Задайте (запросите) смещение для вывода b {на v}.

Пример

LOFT0,-1.0<CR>

Установите выходное смещение T0 равным

LOFT1<CR>

-1.0 V. Запросите выходное смещение AB.

Уровень LPOL (?) b {,i}**Полярность**

Установите (запросите) полярность для выхода b {на i}. Если i равно 1, полярность положительная. Если i равно 0, полярность отрицательная.

Пример

LPOL 1,0<CR>

Настройте выход AB на отрицательную полярность.

SPDL c, i**Ступенчатая задержка**

Задержка шага для канала c на текущий размер шага в направлении i. Если i равно 1, то увеличьте шаг. Если i равно 0, то уменьшите шаг.

SPLA b, i**Амплитуда уровня шага**

Амплитуда уровня шага для выхода b на величину текущего шага в направлении i. Если i равно 1, то увеличьте шаг. Если i равно 0, то уменьшите шаг.

SPLO b, i**Смещение уровня шага**

Смещение уровня шага для вывода b на текущий размер шага в направлении i. Если i равно 1, затем увеличьте шаг. Если i равно 0, то уменьшите шаг.

SSDL(?)c{,f}**Задержка размера шага**

Установите (запросите) текущий размер шага для задержки канала c {на f}.

Амплитуда уровня размера шага**SSLA(?)b{,v}**

Установите (запросите) текущий размер шага для амплитуды выходного уровня b {до

v}. Смещение уровня размера шага**SSLO (?)b {,v}**

Установите (запросите) текущий размер шага для смещения выходного уровня b {на v}.

Команды интерфейса**EMAC? Ethernet MAC****Адрес**

Запрос Ethernet MAC-адреса DG645.

EPHY(?)i{,j}**Конфигурация физического уровня Ethernet**

Установите (запросите) для элемента физической конфигурации i {значение j}. Параметр i может быть одним из следующих:

i Конфигурация

- 0 Включение/ отключение автоматического согласования скорости соединения
1 Установите скорость соединения равной 10 Base-T или 100 Base-T

Когда включено автоматическое согласование, ручной выбор скорости соединения игнорируется.

Когда автоматическое согласование отключено, для

настройки канала используется ручной выбор скорости. Из-за ошибки в кремни для микропроцессора автоматическое согласование скорости канала может завершиться сбоем. Чтобы избежать этой ошибки, DG645 по умолчанию использует вручную настроенную скорость соединения 100 Base-T.

Пример

EPHY0,0 Отключить автоматическое согласование скорости соединения

EPHY1,1 Вручную настроить соединение для работы со 100 базовыми значениями.

Интерфейс IFCF (?){i,j}**Конфигурация**

Установите (запросите) параметр конфигурации интерфейса

i {в значение j}. Параметр i может быть одним из следующих:

i Параметр конфигурации

- 0 RS-232 Включить/отключить
1 Скорость передачи данных
RS-232 в бодах 2 Включение/
выключение GPIB 3 Адрес GPIB
4 Включить/ отключить LAN TCP/IP.
5 Включение/ выключение DHCP
6 Автоматический IP 7 Включение/
выключение статического Ip
8 Включить/ отключить
простой сокет 9
~~Включение/отключение Telnet 10~~
Статический IP-адрес
Адрес подсети/Сетевую маску
13 Шлюз по умолчанию

Установите значение j равным 0, чтобы отключить настройку, и 1, чтобы включить ее. Допустимые скорости передачи данных RS-232 в бодах включают 4800, 9600, 19200, 38400, 57600, и 115200. Допустимые адреса GPIB находятся в диапазоне 0-30. Для параметров 10-12 требуется IP-адрес в форме 'a.b.c.d', где каждая буква представляет собой десятичное целое число в диапазоне 0-255.

Пример

IFCF 6,0<CR>	Отключить автоматический Ip
IFCF 1,19200<CR>	Установите скорость передачи данных RS-232 в
IFCF 3,16<CR>	бодах на 19200 Установите основной
IFCF 11,192.168.10.5<CR>	GPIB-адрес на 16 Установите IP-адрес на 192.168.10.5
IFCF 12,255.255.255.0<CR>	Установите сетевую маску на 255.255.255.0
IFCF 13,192.168.10.1<CR>	Установите шлюз по умолчанию на 192.168.10.1

IFRS i**Сброс интерфейса**

Сброс интерфейса i. Параметр i определяет интерфейс для сброса.:

i Интерфейс

- 0 RS-232
1 GPIB
2 LAN TCP/IP

При сбросе интерфейса все соединения на этом интерфейсе переводятся в состояние питания включено.

LCAL Переходит к локальному

Вернитесь к локальному управлению прибором. Это позволяет использовать клавиатуру на передней панели для управления прибором. Эта команда активна только при подключении по telnet и RS-232 . Другие интерфейсы имеют встроенную функциональность для реализации этой функциональности.

БЛОКИРОВКА? Запросить блокировку

Запросить блокировку прибора. DG645 возвращает 1, если блокировка разрешена, и 0 в противном случае. Когда блокировка установлена, никакой другой интерфейс прибора не может изменять настройки прибора до тех пор, пока блокировка не будет снята с помощью команды UNLK.

REMT Перейдите к удаленному управлению

Включите дистанционное управление прибором. В этом режиме клавиатура на передней панели отключена, так что управлять прибором можно только через удаленный интерфейс. Эта команда активна только для необработанных подключений через сокет, telnet и RS-232 . Другие интерфейсы имеют встроенную функциональность для реализации этой функциональности.

РАЗБЛОКИРОВАТЬ? Снять**Заблокировать**

Снять блокировку прибора, ранее установленную БЛОКИРОВКОЙ?
команда. Возвращает 1, если блокировка была снята, в противном случае 0.

XTRM i{,j,k}**Интерфейсный терминатор**

Установите в качестве идентификатора интерфейса, добавляемого к каждому ответу, значение i, j, k. По умолчанию используется значение 13, 10.

Определения байтов состояния

DG645 сообщает о своем состоянии с помощью байта состояния последовательного опроса и двух регистров состояния событий : стандартного состояния событий (*ESR) и состояния событий прибора (INSR). Эти регистры, доступные только для чтения, записывают возникновение определенных событий внутри DG645. Если событие происходит, соответствующий бит устанавливается равным единице. Биты в регистрах состояния зафиксированы. Как только бит события установлен, последующие изменения состояния не очищают бит. Биты очищаются при запросе регистров, например, с помощью *ESR?. Биты также очищаются командой clear status, *CLS. Однако биты не очищаются при сбросе прибора (*СНАЧАЛА) или очистке устройства.

С каждым из регистров состояния событий DG645 связан регистр разрешения. Регистры enable управляют сообщением о событиях в байте состояния последовательного опроса (*STB). Если установлен бит в регистре состояния события и установлен соответствующий ему бит в регистре разрешения, то будет установлен итоговый бит в байте состояния последовательного опроса (*STB). Разрешающие регистры доступны для чтения и записи. Чтение разрешающих регистров или очистка регистров состояния не очищает разрешающие регистры. Биты в разрешающих регистрах должны быть установлены или очищены явно. Чтобы установить биты в разрешающих регистрах, запишите целое значение, равное двоичной взвешенной сумме битов, которые вы хотите установить.

Байт состояния последовательного опроса (*STB) также имеет связанный регистр разрешения, называемый регистром разрешения запроса на обслуживание (*SRE). Этот регистр функционирует аналогично другим разрешающим регистрам, за исключением того, что он управляет установкой главного бита сводки (бит 6) байта состояния последовательного опроса. Он также определяет, будет ли DG645 отправлять запрос на обслуживание по шине GPIB.

Байт состояния последовательного опроса

Имя бита, означающее		
0	INSB	Установлен немаскированный бит в регистре состояния прибора (INSR). Устанавливается, если выполняется цикл задержки. В противном случае отключен. Устанавливается,
1	ЗАНЯТЫЙ	задержки. В противном случае отключен. Устанавливается, если выполняется цикл задержки. В противном случае снимается.
2	ПАКЕТ	
3 Зарезервировано		
4	MAV	Выходной буфер интерфейса непустой.
5 ESB		В стандартном регистре состояния события был установлен немаскированный бит (*ESR) . Основной сводный бит.
6	MSS	Указывает, что CG635 запрашивает обслуживание, поскольку в этом регистре был установлен немаскированный бит.
7 Зарезервировано		

Байт состояния последовательного опроса может быть запрошен с помощью команды *STB? .

Регистр включения запроса на обслуживание (*SRE) может использоваться для управления тем, когда DG645 подтверждает строку запроса на обслуживание на шине GPIB.

Стандартный Регистр состояния события

<u>Имя бита, означающее</u>		
0	OPC	Операция завершена. Все предыдущие команды выполнены. Смотрите раздел Команда * OPC.
1 Зарезервировано		
2	ВОПРОС:	Произошла ошибка запроса.
3 DDE		Ошибка, зависящая от устройства. Ошибка выполнения. Команде не удалось выполнить корректно,
4 EXE		поскольку параметр был вне диапазона. Ошибка
5 CME		
6 Зарезервировано		команды. Анализатор обнаружил синтаксическую ошибку
7	PON	При включении питания. Питание CG635 было отключено.

Стандартный регистр состояния события может быть запрошен с помощью команды * ESR?. Регистр включения стандартного состояния события (*ESE) может использоваться для управления настройкой бита сводки ESB в байте состояния последовательного опроса.

Регистр состояния прибора.

<u>Имя бита, означающее</u>		
0	ТРИГГЕР	Обнаружен триггер.
1 СКОРОСТЬ		Триггер был обнаружен во время выполнения цикла задержки или пакетной обработки. Цикл задержки завершен.
2 END_OF_DELAY		
3 END_OF_BURST		Завершена серия циклов задержки.
4 ЗАПРЕТ		Цикл задержки был заблокирован.
5 ABORT_DELAY		Цикл задержки был прерван преждевременно, чтобы изменить настройки задержки прибора.
6 PLL_UNLOCK		ФАПЧ на 100 МГц был разблокирован.
7 RB_UNLOCK		Была разблокирована временная база Rb.

Регистр состояния прибора может быть запрошен с помощью команды INSR?. Регистр разрешения состояния прибора (INSE) может использоваться для управления настройкой сводного бита INSB в байте состояния последовательного опроса.

Коды ошибок

DG645 содержит буфер ошибок, в котором может храниться до 20 кодов ошибок, связанных с ошибками, возникающими во время самотестирования при включении питания, разбора команд или их выполнения.

Индикатор ERR загорается, когда удаленная команда по какой-либо причине завершается неудачно.

Ошибки в буфере могут считываться одна за другую путем выполнения последовательных команд LERR? . Пользователь также может просмотреть ошибки с передней панели, нажав клавиши "SHIFT", "СОСТОЯНИЕ", последовательно, за которым следует ИЗМЕНить ▲ пока на дисплее не появится надпись "Состояние ошибки." Наконец, последовательно нажмите "СТАТУС", чтобы просмотреть количество ошибок и отдельные ошибки. Индикатор ошибки ERR погаснет, когда все ошибки будут восстановлены.

Значение каждого из кодов ошибок описано ниже.

Ошибки выполнения

0 Ошибок нет

В очереди больше не осталось ошибок.

10 Недопустимых

Значение

Параметр вышел за пределы диапазона.

11 Недопустимых

Режим

Действие является незаконным в текущем режиме. Это может произойти, например, если запрашивается одиночный выстрел , когда источником срабатывания является не одиночный выстрел.

12 Недопустимо

Задержка

Запрошенная задержка находится за пределами досягаемости.

13 Недопустимо

Ссылка

Запрошенная привязка к задержке является незаконной.

14 Сбой вызова

Сбой вызова настроек прибора из энергонезависимого хранилища.

Настройки прибора были недействительными.

15 Не разрешено

Запрошенное действие запрещено, поскольку прибор заблокирован другим интерфейсом.

16

Неудачная самотестировка

Не удалось выполнить самотестирование DG645.

17

Сбой автоматической калибровки

Сбой автоматической калибровки DG645.

Ошибки запроса**30 Потеряно****Данные**

Данные в выходном буфере были потеряны. Это происходит, если выходной буфер переполняется или если возникает ошибка связи и данные в выходном буфере отбрасываются.

Прослушиватель 32 Нет

Это ошибка связи, которая возникает, если DG645 адресован для обмена данными по шине GPIB, но нет слушателей. DG645 отбрасывает все ожидающие выходные данные.

Ошибки, зависящие от устройства**40****Неудачная проверка ПЗУ**

Сбой контрольной суммы ПЗУ. Вероятно, поврежден код встроенного ПО.

41**Неудачный тест смещения Т0**

Не удалось выполнить самопроверку функциональности смещения для вывода T0.

42**Неудачный тест смещения АВ**

Не удалось выполнить самопроверку функциональности смещения для выходного АВ.

43**Неудачный тест смещенного компакт-диска**

Не удалось выполнить самопроверку функциональности смещения для выходного компакт-диска.

44**Неудачный тест смещения EF**

Не удалось выполнить самопроверку функции смещения для выходного EF.

45**Неудачный тест смещения GH**

Не удалось выполнить самопроверку функциональности смещения для выходного GH.

46**Неудачный тест Амплитуды Т0**

Не удалось выполнить самопроверку функциональности амплитуды для выхода T0.

47**Неудачный тест амплитуды АВ**

Не удалось выполнить самопроверку функциональности амплитуды для выходного сигнала АВ.

48**Неудачный тест амплитудного СD-диска**

Не удалось выполнить самодиагностику функциональности амплитуды для выходного CD-диска.

49**Сбой амплитудного теста EF**

Не удалось выполнить самодиагностику амплитудной функциональности выходного EF.

50**Сбой амплитудного GH-теста**

Не удалось выполнить самопроверку амплитудной функциональности выходного GH.

- 51 Неудачный тест связи FPGA**
Не удалось выполнить самотестирование связи FPGA.
- 52 Неудачный тест связи GPIB**
Не удалось выполнить самодиагностику связи GPIB.
- 53 Неудачный тест связи DDS**
Не удалось выполнить самопроверку связи DDS.
- 54 Неудачный тест связи с последовательной EEPROM**
Не удалось выполнить самодиагностику последовательной связи EEPROM.
- 55 Сбой при тестировании связи с датчиком температуры**
Сбой при самопроверке связи с датчиком температуры.
- 56 Неудачный тест связи PLL**
Не удалось выполнить самодиагностику связи PLL.
- 57 Сбой при тестировании связи DAC 0**
Сбой при самопроверке связи DAC 0.
- 58 Неудачный тест связи DAC 1**
Не удалось выполнить самодиагностику связи DAC 1.
- 59 Неудачный тест связи DAC 2**
Не удалось выполнить самодиагностику связи DAC 2.
- 60 Неудачный тест операций выборки и удержания**
Не удалось выполнить самопроверку операций выборки и удержания.
- 61 Неудачный тест операций Vjitter**
Не удалось выполнить самодиагностику операции Vjitter.
- 62 Сбой теста аналоговой задержки канала T0**
Не удалось выполнить самодиагностику аналоговой задержки канала T0.
- 63 Сбой теста аналоговой задержки канала T1**
Не удалось выполнить самодиагностику аналоговой задержки канала T1.
- 64 Сбой теста аналоговой задержки канала A**
Сбой самопроверки аналоговой задержки канала A.
- 65 Сбой теста аналоговой задержки канала B**
Сбой самопроверки аналоговой задержки канала B.

66 Сбой теста аналоговой задержки канала С

Не удалось выполнить самодиагностику аналоговой задержки канала С.

67 Сбой теста аналоговой задержки канала D

Сбой самопроверки аналоговой задержки канала D.

68 Сбой теста аналоговой задержки канала E

Не удалось выполнить самодиагностику аналоговой задержки канала E.

69 Сбой теста аналоговой задержки канала F

Не удалось выполнить самодиагностику аналоговой задержки канала F.

70 Сбой теста аналоговой задержки канала G

Не удалось выполнить самодиагностику аналоговой задержки канала G.

71 Сбой теста аналоговой задержки канала H

Не удалось выполнить самодиагностику аналоговой задержки канала H.

80 Сбой калибровки выборки и удержания

Сбой автоматической калибровки ЦАП выборки и удержания.

81 Неудачная калибровка T0

Не удалось выполнить автоматическую калибровку канала T0.

82 Сбой калибровки T1

Сбой автоматической калибровки канала T1.

83 Сбой калибровки A

Сбой автоматической калибровки канала A.

84 Неудачная калибровка B

Не удалось выполнить автоматическую калибровку канала B.

85 Сбой калибровки C

Сбой автоматической калибровки канала C.

86 Сбой калибровки D

Сбой автоматической калибровки канала D.

87 Неудачная калибровка E

Сбой автоматической калибровки канала E.

Сбой 88 F**Сбой калибровки**

Сбой автоматической калибровки канала F.

89 Неудачная калибровка G

Не удалось выполнить автоматическую калибровку канала G.

90 Сбой калибровки H

Сбой автоматической калибровки канала H.

91 Сбой калибровки Vjitter

Сбой автоматической калибровки Vjitter.

Ошибки синтаксического анализа**110 Незаконных****Команда**

Используемый синтаксис команды был незаконным. Команда обычно представляет собой последовательность из четырех букв, или "*", за которой следуют три буквы.

111 Неопределенная команда

Указанная команда не существует.

112 Незаконная**Запрос**

Указанная команда не разрешает запросы

113 Недопустимый**Set**

Указанная команда может быть запрошена только.

114 Null**Параметр**

Анализатор обнаружил пустой параметр.

115 Дополнительных**Параметров**

Анализатор обнаружил больше параметров, чем разрешено командой.

116 Отсутствуют**Параметры**

Анализатор обнаружил отсутствие параметров, требуемых командой.

117 Параметр**Переполнение**

Буфер для хранения значений параметров переполнен. Вероятно, это указывает на синтаксическую ошибку.

118**Недопустимое число с плавающей запятой**

Анализатор ожидал получить число с плавающей запятой, но не смог его разобрать.

120 Недопустимое число**Целое число**

Анализатор ожидал целое число, но не смог его разобрать.

121 Целое число**Переполнение**

Проанализированное целое число было слишком большим для правильного хранения.

122 Неверно**Шестнадцатеричный код**

Анализатор ожидал использовать шестнадцатеричные символы, но не смог их разобрать.

126 Синтаксическая ошибка

Анализатор обнаружил синтаксическую ошибку в команде.

Ошибки связи**170 Ошибка связи**

Обнаружена ошибка связи. Об этом сообщается, если аппаратное обеспечение обнаруживает ошибку кадрирования, или ошибку четности в потоке данных.

171 При повторном запуске

Входной буфер удаленного интерфейса переполнен. Все данные как во входном, так и в выходном буферах будут удалены.

Другие**ошибки 254****Слишком много ошибок**

Буфер ошибок заполнен. Последующие ошибки удалены.

Совместимость с DG535

DG645, как правило, несовместим с DG535. Пользователям, которым требуется полная совместимость с DG535, следует приобрести DG535. Архитектура двух приборов слишком отличается, чтобы обеспечить полную совместимость. В частности, выходы на передней панели DG645 имеют две задержки, связанные с ними, а не одну, и в общей сложности 8 задержек, а не 4.

В DG645 все выходы должны быть соединены с 50

Ω , в то время как DG535 может быть

Ω Скорее всего это означает, что для данных соединений. Триггерный вход DG535

Ω Поддерживает 50 завершений, но DG645 этого не делает.

Тем не менее, DG645 поддерживает подмножество набора команд DG535 с следующими допущениями и ограничениями:

1. Предполагается, что установлена 8-канальная опция на задней панели.

2. Выходы A, B, C и D DG535 сопоставляются с выходами DG645 на задней панели.

3. Выходы T0, AB и CD DG535 сопоставляются с теми же выходами DG645.

Версии AB и CD с отрицательной полярностью подключаются к выходам EF и

GH, соответственно. 4. Все команды настройки

вывода на A, B, C и D автоматически игнорируются. 5. Предполагается,

что выходы T0, AB и CD находятся в переменном режиме. Смещение уровня,

поддерживаются команды амплитуды и полярности, но окончание равно

Всегда 50 Ом.

6. Входные окончания триггера всегда должны иметь высокое сопротивление.

Поддерживается большинство команд настройки задержки, триггера и пакетной передачи данных DG535. Архитектура пакетных генераторов для двух приборов кардинально отличается, но DG645 будет максимально имитировать поведение DG535.

Вообще говоря, можно ожидать, что простые программы, написанные для DG535, которые используют уровни TTL и задержки сканирования, будут работать на DG645.

Более сложных программ, которые требуют настройки вывода, не будет.

Пример программного кода

Следующую программу можно использовать в качестве примера кода для связи с DG645 по протоколу TCP / IP. Программа написана на языке С и должна корректно компилироваться на компьютере под управлением Windows. Это можно было бы заставить работать на других платформах с незначительными изменениями. Чтобы использовать программу, вам нужно будет подключить DG645 к вашей локальной сети и настроить его на соответствующий IP-адрес. Обратитесь к своему сетевому администратору за подробной информацией о том, как это сделать. Чтобы определить текущий IP-адрес DG645 с помощью

на передней панели нажмите "SHIFT", "STATUS", ИЗМЕНИТЬ ▲ , 'STATUS', 'STATUS', 'STATUS'.

Скопируйте программу в файл с именем "dg_ctrl.c". Чтобы не вводить программу вручную, загрузите

электронную версию этого руководства с веб-сайта SRS (www.thinksrs.com). Выберите текст

программы и скопируйте / вставьте его в текстовый редактор по вашему выбору. Скомпилируйте

программу в исполняемый файл "dg_ctrl.exe". В командной строке введите что-то вроде следующего:

dg_ctrl 192.168.0.5

где вы замените "192.168.0.5" на IP-адрес DG645. Вы должны увидеть что-то

вроде следующего:

Подключение выполнено успешно

Stanford Research Systems, DG645, s / n001013, ver1.00.10A

Закрытое соединение

Программа подключается к DG645 по указанному IP-адресу, устанавливает несколько параметров и затем закрывается. В случае успеха следует установить режим запуска на внутренний с частотой 2 кГц. Задержка А должна составлять 10 мкс, а В должна быть установлена на А + 1 мкс.

```

/*
 * dg_ctrl.c : Пример программы для
 * управления DG645 через TCP / IP /* #включить
 "Winsock2.h" #включить <stdio.h>

/* прототипы */
void init_tcpip(void);

int dg_connect(млинный без знака
ip); int dg_close(недействительный);
int dg_write(символ * str);

int dg_read(символ * буфер, без знака номер);

СОКЕТ SDG645; /* Сокет tcpip DG645 */

без знака dg_timeout = 3000; /* Время ожидания чтения в
миллисекундах */ int main(int argc, char * argv[])
{

    char буфер[1024];

    /* Убедитесь, что IP-адрес указан в командной строке */
    если ( argc < 2 ) {
        printf("Использование: dg_ctrl IP_ADDRESS\n");
        выход(1);
    }

    /* Инициализировать библиотеку сокетов */
    init_tcpip();

    /* Подключиться к dg645 */
    если ( dg_connect( inet_addr(argv[1])) ) {
        printf("Подключение выполнено успешно\n");

        /* Получить идентификационную строку */
        dg_write("**idn?\n");
        if ( dg_read(буфер,размер(буфер)) )
            printf(буфер);
        ещё
    }
    printf("тайм-аут\n");

    /* Загрузить настройки по умолчанию */
    dg_write("*rst\n");

    /* Установить внутреннее срабатывание */
    dg_write("tsrc 0\n");

    /* Установить частоту срабатывания на 2 кГц */
    dg_write("trat 2000\n");

    /* Установить A = 0 + 10 us */
    dg_write("dlmt 2,0,10e-6\n");

    /* Установить B = A + 1 us */
    dg_write("dlay 3,2,1e-6\n");

    /* Перед закрытием соединения убедитесь, что
    все команды выполнены */
    dg_write("*opc?\n");
    if ( !dg_read(буфер,размер(буфер)) )
        printf("Время ожидания\n");
    /* Закрыть соединение */
    если ( dg_close() )
        printf("Закрытое соединение\n");
    ещё
    printf("Не удается закрыть соединение");
}

ещё
printf("Сбой подключения \ n");
}

Возврат 0;
}

```



```

void init_tcpip(void)
{
    WSADATA wsadata;
    if (WSAStartup(2, &wsadata) != 0) {
        printf("Не удается загрузить библиотеку сокетов Windows\n");
        exit(1);
    }
}

int dg_connect (длинный без знака ip)
{
    /* Подключиться к DG645
     * структура sockaddr_in
    intrAddr; int Status;

    SDG645 = сокет (AF_INET,SOCK_STREAM,0);
    если ( SDG645 == INVALID_SOCKET )
        Возврат 0;

    /* Привязка к локальному порту */
    memset(&intrAddr,0,размер(intrAddr));
    intrAddr.sin_family = AF_INET;
    intrAddr.sin_port = htons(0);

    intrAddr.sin_addr.S_un.S_addr = htonl(INADDR_ANY);
    если ( SOCKET_ERROR == привязка(SDG645,(const struct sockaddr *)&intrAddr,размер(intrAddr)))
        closesocket(SDG645);
    SDG645 = INVALID_SOCKET;

    Возврат
    0; }

    /* Установочный адрес для подключения к dg на
    порту 5025 */ memset(&intrAddr,0,размер(intrAddr));
    intrAddr.sin_family = AF_INET;
    intrAddr.sin_port = htons(5025);
    intrAddr.sin_addr.S_un.S_addr = ip;

    status = подключение(SDG645,(постоянная структура sockaddr *)&intrAddr,размер(intrAddr));
    если ( состояние )
        closesocket(SDG645);
    SDG645 = INVALID_SOCKET;

    Возврат
    0; }

    Возврат
    1; }

int dg_close(недействительный)
{
    if ( закрывает socket(SDG645) != SOCKET_ERROR )
        Возврат
    1; еще
        Возврат 0;
}
}

int dg_write(char
*str) {
    /* Записать строку в
    соединение */ int Результат;

    Результат = отправить(SDG645,str,(int)strlen(str),0);
    если ( SOCKET_ERROR == Результат )
    Результат = 0;

    Возврат Результат;
}
}

```



```
инт dg_read(символ * буфер, без знака
число) {

/* Считывает до num байт из соединения */

int count;
fd_set setRead, setWrite, setExcept;
ЗНАЧЕНИЕ ВРЕМЕНИI tm;
/* Используйте select(), чтобы мы могли
корректно использовать тайм-аут */ tm.tv_sec =
dg_timeout/1000; tm.tv_usec = (dg_timeout % 1000)
* 1000; FD_ZERO(&setRead);
FD_ZERO(&setWrite);
FD_ZERO(&setExcept);
FD_SET(sDG645,&setRead);

count = select(0,&setRead,&setWrite,&setExcept,&tm);
если
( count == SOCKET_ERROR ) { printf("ошибка выбора:
соединение прервано\n"); closesocket(sDG645);
exit(1);
}
count = 0;

if ( FD_ISSET(sDG645,&setRead) ) {
/* Мы что-то получили */
count = (int)recv(sDG645, буфер, число-1,0);
если ( SOCKET_ERROR ==
количество ) { printf("Ошибка
приема: соединение прервано \n");
closesocket(sDG645); выход(1);
}
else if (count) {
буфер[count] = '\0';
}

еще {
printf("Соединение закрыто
удаленным хостом\n"); closesocket(sDG645);
выход(1);
}
}

Возврат счетчик;
}
```



Калибровка DG645

Калибровочные байты

DG645 содержит сотни байт калибровочных данных, которые определяются при калибровке прибора на заводе. Большую часть этих калибровочных байтов никогда не потребуется корректировать; они корректируют отклонения от единицы измерения, которые не изменятся с возрастом. Все байты калибровки хранятся в энергонезависимой последовательной EEPROM. Доступ к байтам калибровки осуществляется с помощью команд, отправляемых через удаленный интерфейс. Команды и калибровочные байты подробно обсуждаются ниже.

Автоматическая калибровка с задержкой

ЦАП выборки и удержания, Vjitter, и все 10 каналов аналоговой задержки могут быть автоматически откалиброваны с помощью процедуры самокалибровки. Этого можно достичь, выполнив следующую команду:

***CAL?**

Автоматическая калибровка

Запускает процедуру автоматической калибровки прибора и возвращает 0 в случае успеха и 17 (EXE_FAIL_AUTO_CAL) в случае неудачи. В случае неудачи буфер ошибок будет включать ошибки, зависящие от устройства, связанные с частями завершившегося неудачей самотестирования.

Автоматическую калибровку также можно выполнить с передней панели, нажав клавиши "SHIFT", "CAL", "ENTER".

Калибровка временной базы.

Существует один cal-байт для установки частоты установленной временной базы DG645. Доступ к cal-байту осуществляется с помощью следующей команды:

CALT(?) 0 {, i} Откалибровать временную базу

Установите (запросите) байт калибровки временной базы.

К этому cal-байту также можно получить доступ с передней панели, нажав клавиши: 'SHIFT', "CAL", "CAL". На дисплее должно появиться "CAL CLOCK 2094". Используйте клавиши МОДБУ чтобы изменить текущую настройку.

В DG645 может быть установлена одна из трех различных временных баз: стандартная временная база, ОСХО или рубидиевый генератор. Чтобы откалибровать временную базу DG645, специалист должен сравнить ее с эталонной временной базой с более высокой точностью. Если установлен рубидий, эталон, вероятно, должен быть цезиевого качества. Процедура заключается в настройке CALT для калибровки частоты.

1. Убедитесь, что DG645 непрерывно работал не менее 2 часов для стандартной временной базы и ОСХО и не менее 24 часов для рубидиевой временной базы. Также убедитесь, что к входу 10 МГц на задней панели ничего не подключено.
2. Подключите эталонное значение к входу временной базы счетчика частоты с достаточным разрешением и точностью для выполнения измерения. Например, будет работать счетчик временных интервалов SR620 .
3. Подключите выход DG645 10 МГц на задней панели к частотному входу счетчика частоты.
4. Установите счетчик в частотный режим с интервалом 10 с для стандартного и Кварцевый генератор timebases, и 100 С для рубидиевого генератора развертки.
5. Запишите текущее значение CALT, так что вы можете вернуться к текущему калибровке, если это необходимо. Затем отрегулируйте CALT до тех пор, пока частотомер не покажет 10 МГц с требуемой точностью.

Калибровка выходного уровня

ПРИМЕЧАНИЕ: В большинстве случаев эта калибровка не потребуется.

Выходной уровень после ремонта выходного драйвера может потребоваться калибровка.

DG645 имеет пять выходов на передней панели: T0, AB, CD, EF и GH. С каждым выходом связано четыре байта cal: перехват смещения, наклон смещения, перехват амплитуды и наклон амплитуды. Эти байты cal корректируют отклонения от номинальной работы схемы.

Доступ к калибровочным байтам для выходных уровней осуществляется с помощью следующей команды:

ВЫЗОВИТЕ(?)i{,j} Calibrate Level

Установите (запросите) i калибровочный байт {равным j}. Параметр i может быть одним из следующих:

i	Калибровочный байт
0	Перехват смещения T0
1	T0 наклон смещения
2	T0 перехват амплитуды
3	T0 наклон
4	амплитуды AB смещение
5	перехвата Наклон
6	смещения AB амплитуда перехват
7	AB амплитуда наклон
8	перехват смещения
9	компакт-диска Наклон
10	смещения CD 10 КД перехват
11	КД амплитуда наклона
12	EF смещение перехват
13	EF смещение наклона
14	Перехват амплитуды EF
15	Наклон амплитуды EF

Перехват смещения 16
GH 17 Перехват смещения GH
18 GH наклон амплитуда
амплитуды 19 GH

Калибровка смещения

Выходное смещение DG645 может составлять более ± 2 В. Калибровочные байты, пересечение смещения и наклон смещения корректируют выходное напряжение смещения на предмет отклонений от номинального режима работы. Чтобы откалибровать напряжение смещения, выполните следующую процедуру:

1. Сбросьте DG645, последовательно нажимая клавиши "SHIFT", "0", "ENTER".
2. Нажмите "УРОВЕНЬ", чтобы выбрать меню уровней.
3. Нажмите кнопку EDGE и и клавиши для выбора напряжения смещения канала, которое будет calibrated.
4. Подключите канал для калибровки к 4-значному вольтметру или выше и Разделите его на 50 .

Установите выходное смещение передней панели на +2,00 В и запишите измеренное напряжение V_PLUS. Затем установите выходное смещение передней панели на -2,00 В и запишите измеренное напряжение V_MINUS.
6. Отрегулируйте байт калибровки перехвата смещения для выходных данных и повторяйте шаг 5 до тех пор, пока записанные напряжения не будут удовлетворять соотношению: V_PLUS + V_MINUS = 0,000 В 7. Отрегулируйте байт калибровки наклона смещения для выходных данных и повторяйте шаг 5 до тех пор, пока записанные напряжения не будут соответствовать соотношению V_PLUS - V_MINUS = 4000 В

Калибровка амплитуды

Выходная амплитуда DG645 может варьироваться от 0,5 до 5,0 В. Калибровочные байты, амплитудный перехват и наклон амплитуды корректируют шаг выходной амплитуды на предмет отклонений от номинального режима работы. Выходной драйвер имеет значительный температурный коэффициент, который ограничивает точность, с которой может быть откалибрована амплитуда. Амплитуда выходного сигнала будет изменяться на 50 мВ или более при полном рабочем цикле по сравнению с той же амплитудой, измеренной при низком рабочем цикле. Мы ожидаем, что большинство пользователей будут работать при низком рабочем цикле. Следовательно, калибровка выполняется импульсами с низким рабочим циклом, а не при постоянном токе. Следуйте приведенной ниже процедуре, чтобы откалибровать шаг амплитуды для каналов T0, AB, CD, EF и GH.

1. Сбросьте DG645, последовательно нажимая клавиши "SHIFT", "0", "ENTER".
2. Нажмите триггер 5 раз, чтобы выбрать внутреннее включение.
3. Последовательно нажмите "1", "0", "Гп", чтобы установить частоту срабатывания на 10 Гц.
4. Нажмите "Задержка", чтобы переключиться в меню задержки.
5. Нажмите EDGE для выбора канала B.

6. Нажмите "1", "mc", чтобы установить задержку на 1 мс относительно канала A.

7. Нажмите "SHIFT", "1", "ENTER", чтобы скопировать настройки AB на все остальные каналы.

8. Нажмите "УРОВЕНЬ", чтобы переключиться в меню уровней.

9. Нажмите на КРАЙ и клавиши для выбора ступенчатого напряжения канала для калибровки

10. Подключите калируемый канал к вольтметру и завершите его на 50. Ω

Вольтметр должен иметь точность 4 разряда или выше. Он должен быть настроен на внешние триггеры и выполнять измерения в течение 1 мс после срабатывания.

11. Подключите один из других выходов DG645 к внешнему триггерному входу вольтметра. вольтметр.

12. Установите выходную амплитуду передней панели на 1,50 В и запишите измеренное напряжение V_LOW. Затем установите выходную амплитуду передней панели на 4,50 В и запишите измеренное напряжение V_HIGH.

13. Отрегулируйте байт калибровки амплитудного перехвата и повторяйте шаг 12 до тех пор, пока записанные напряжения не удовлетворят соотношению: $3 \times V_{LOW} = V_{HIGH}$.

14. Отрегулируйте байт калибровки наклона амплитуды и повторяйте шаг 12 до тех пор, пока записанное напряжение удовлетворяет соотношению: $V_{HIGH} - V_{LOW} = 3,0$ В.

Калибровка порога срабатывания

ПРИМЕЧАНИЕ: В большинстве случаев эта калибровка не требуется. Порог срабатывания калибровка может потребоваться после ремонта входной схемы триггера.

DG645 может запускаться извне при пороговых значениях напряжения, превышающих $\pm 3,5$ В.

Доступ к калибровочным байтам для пороговых уровней срабатывания осуществляется с помощью следующей команды:

ВЫЗОВИТЕ(?)i{,j} Уровень калибровки

Установите (запросите) i калибровочный байт {равным j}. Параметр i может быть одним из следующих:

i	Калибровочный байт
20 21	Положительный перехват триггера
	Положительный наклон
22	Отрицательный перехват триггера
23	Отрицательный наклон триггера

Для калибровки порога срабатывания используйте следующую процедуру:

1. Сбросьте DG645, последовательно нажимая клавиши "SHIFT", "0", "ENTER".

2. Нажмите спусковой крючок раза, чтобы выбрать внешнее срабатывание на выступающих кромках.
3. Последовательно нажимайте "0", "ENTER", чтобы установить пороговое значение срабатывания на 0.0 В.
4. Заземлите вход триггера с помощью ограничителя $50\ \Omega$.
5. Установите положительное значение перехвата на 200.
6. Установите положительное значение перехвата на 20.
7. Уменьшайте положительное перекрытие на один шаг, пока индикатор триггера не начнет мигать. Затем увеличьте положительное перекрытие на единицу.
8. Нажмите триггер ∇ один раз, чтобы выбрать внешнее срабатывание на выступающих кромках.
9. Установите отрицательное значение перехвата на -200.
10. Установите отрицательное значение перехвата на -20.
11. Увеличьте отрицательное перекрытие на один шаг, пока индикатор триггера не начнет мигать.
Затем уменьшите отрицательное перекрытие на единицу.
12. Нажмите триггер \blacktriangle один раз, чтобы выбрать внешнее срабатывание на выступающих кромках.
13. Последовательно нажмите '3', '.', '5', ' ENTER', чтобы установить пороговое значение срабатывания на 3,5 В.
14. Снимите $50\ \Omega$ ограничитель и подайте 3,5 В постоянного тока на вход триггера.
15. Установите байт калибровки положительного наклона триггера равным 3000.
16. Установите положительный наклон триггера равным 2000. А затем уменьшайте его с шагом 200 до тех пор, пока индикатор триггера мигает. Запишите значение триггера, COARSE_SLOPE.
17. Установите положительный наклон триггера обратно на 3000, а затем на COARSE_SLOPE + 200.
18. Уменьшайте положительный наклон триггера с шагом 20, пока не загорится индикатор TRIG'D.
а затем увеличьте его на 20.
19. Установите отрицательный байт калибровки наклона триггера на то же значение, что и положительный байт калибровки наклона триггера.

Описание схемы

Обзор

DG645 основывается на наследии оригинального DG535, при этом удваивается количество каналов синхронизации, улучшается джиттер и реализуется прямой цифровой синтезатор (DDS) для генератора частоты. Основные временные диаграммы задержек и пакетов, генерируемых DG645, показаны на рис. 13 и 14.

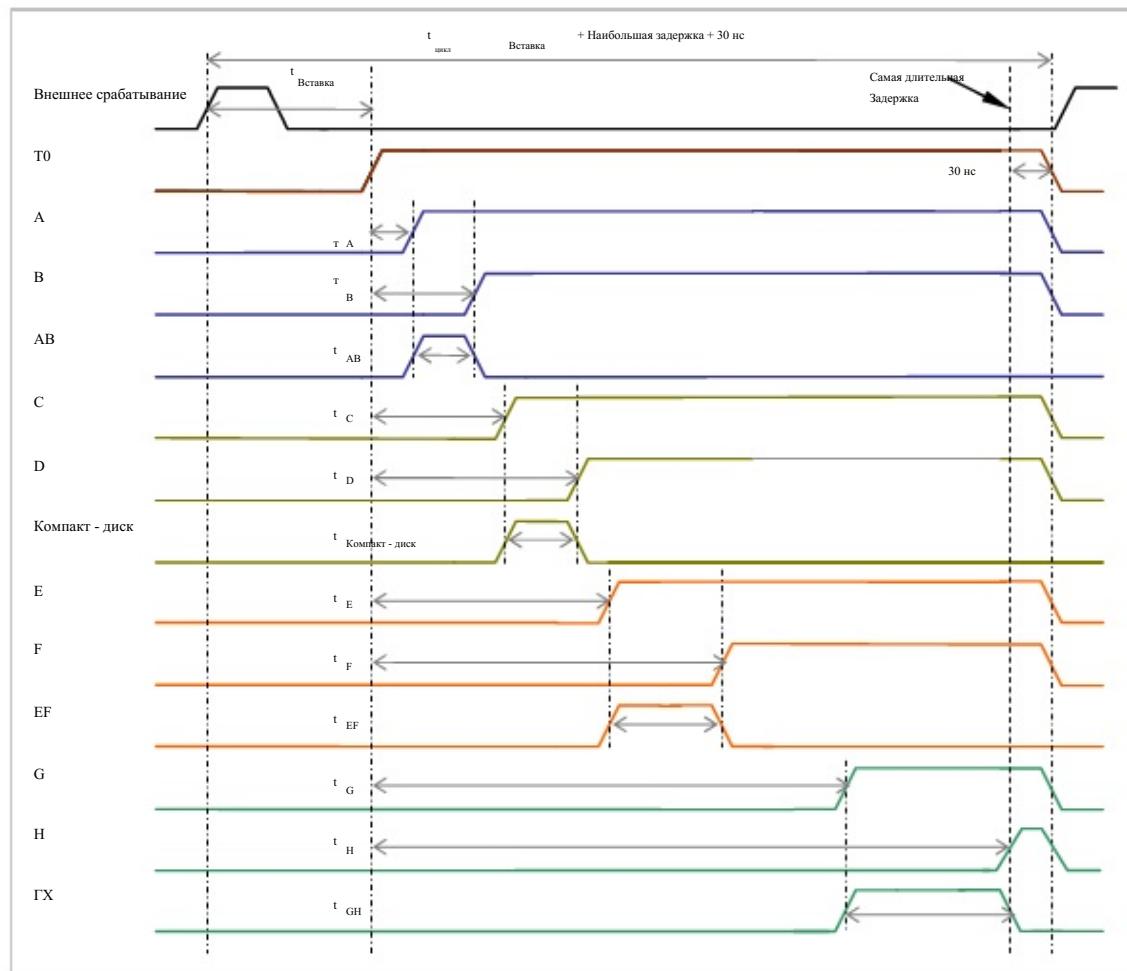


Рисунок 13: Синхронизация канала

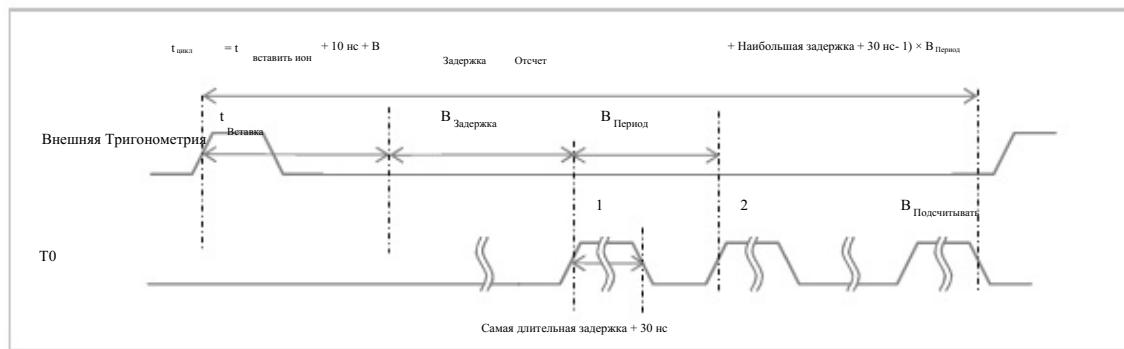


Рисунок 14: Синхронизация пакетов данных

DG645 состоит из нескольких печатных плат (блок питания, дисплей, усилители, дополнительный генератор, ...), которые соединяются между собой через материнскую плату. Материнская плата состоит из множества внутренних подсистем (временной базы, микроконтроллера, ...).

В основе DG645 лежат все задержки, состоящие из двух компонентов: (1) грубого 39-битного цифрового компонента в 10 нс и (2) точного 12-битного аналогового компонента в 5 пс. Грубый компонент реализован в FPGA, а точный компонент реализован в нониусах. Это позволяет генерировать задержки длительностью 2000 с и разрешением 5 пс.

Схемы составлены в виде двухуровневой иерархии, чтобы отразить "модули" логичным и (относительно) последовательным образом.

DG_MB_BLOCK является чертежом верхнего уровня и содержит все внешние разъемы и разъемы от печатной платы к печатной плате. Он содержит различные функциональные блоки (микроконтроллер, FPGA и т.д.).

DG_MB_CPU является центральным модулем. Он содержит микроконтроллер U50, который является "мозгом" DG645. Он взаимодействует со всеми системными компонентами (DDS, PLL), печатными платами (дисплей, выходы), а также с различными внешними интерфейсами (RS-232, Ethernet, GPIB).

Большая часть взаимодействия как внутри печатных плат, так и между ними осуществляется с использованием собственного последовательного периферийного интерфейса (SPI), присутствующего в микроконтроллере. Чтобы уменьшить помехи при передаче данных в различные модули, необработанный SPI буферизуется и стробируется ПЛИС для всех модулей, кроме дисплея. GPIB использует байтовую шину, состоящую из выводов ввода-вывода общего назначения на микроконтроллере.

DG_MB_FPGA реализует основную часть логики средней скорости, содержащейся в DG645 (локальный интерфейс SPI, счетчики, конечные автоматы), и находится между преобразователем времени в амплитуду (TAC) и нониусами. FPGA реализует десять 39-битных каналов грубой задержки с разрешением 10 нс.

База DG_MB_TIMEBASE генерирует основную частоту 100 МГц. Он также содержит схему, позволяющую синхронизировать главный тактовый сигнал с внутренними или внешними источниками.

DG_MB_TRIG реализует синтезатор DDS и логику выбора триггера (внешний, линейный, DDS) и направляет источник в TAC.

DG_MB_TAC реализует (совместно с нониусами) синхронизацию триггера и временной базы 100 МГц и, в свою очередь, запускает FPGA для начала подсчета.

DG_MB_VERNIER_xys работает совместно с ТАС для устранения дрожания триггера . Они также допускают 12-битную аналоговую задержку до 9,995 нс при разрешении 5 нс.

DG_MB_CHANNEL_LOGIC_xx обрабатывает результирующие границы нониусов в формы сигналов, полезные для выходных усилителей, и позволяет регулировать полярность и стробировать. Логика канала управляет платами выходного усилителя на передней и задней панелях. Эти схемы генерируют пять комбинированных ширин (T0, AB, CD, EF и GH) и девять дискретных ребер (T0, A, B, C, D, E, F, G и H)

В DG_MB_GPIB реализован интерфейс, совместимый с IEEE-488.

DG_MB_PSOI реализует развязку и последующее регулирование входов главного источника питания . На этом листе представлены регуляторы, используемые в аналоговой части схемы - +12 ВА, +3,3 ВА, +2,5 ВА и источники питания +4,096 VREF. В нем также реализован монитор источника питания для уведомления микроконтроллера в случае отключения питания или отключения DG645.

Блок-схема и ввод-вывод

Схематический лист "DG_MB_BLOCK"

Здесь показаны все разъемы для подключения к различным подсистемам и блокам, которые представляют модули, содержащиеся в материнской плате. Некоторые модули повторяются (верньеры и настройка формы сигнала). По возможности межсоединения между модулями подключаются напрямую.

Внешние интерфейсы и интерфейсы печатных плат.

В таблице 32 приведены различные разъемы и их функции. Первые пять элементов соединяют другие печатные платы в DG645 с материнской платой. Последние семь элементов представляют собой внешние интерфейсы.

Таблица 32: Соединители

Тип соединителя		Описание
ЗАГОЛОВОК	7 X 1 X 0,1"	Печатная плата клавиатуры дисплея
ЗАГОЛОВОК	20 X 2 X 0,1"	Печатная плата основного импульсного выхода
ЗАГОЛОВОК	13 X 1 X 0,156"	печатная плата источника питания
ЗАГОЛОВОК	10 X 1 X 0,156"	(Опция) печатная плата генератора (ов)
ЗАГОЛОВОК	18 X 2 X 0,1"	(Опция) печатная плата (платы) с
J10 DPDT		задним импульсным выходом,
J3 D-24		выключатель питания GPIB,
J2 DB-9		RS-232,
J10 RJ45		Ethernet,
	BNC J5	10 МГц опорный выход,
J9 BNC		10 МГц опорный in
J1 BNC		триггер, запрещающий

Печатная плата дисплея - J4

Интерфейс дисплей-клавиатура использует SPI для связи. Дисплей-клавиатура имеет мультиплексирование по времени, имеет девятнадцать цифр, тридцать семь ламп, 30 клавиш и звуковой зуммер (пьезоэлектрическое устройство).

Дисплей имеет временное мультиплексирование с интервалом 2,5 мс (400 Гц) с шестью временными интервалами: пять используются для непрерывного сканирования цифр, а шестой используется для выделения выбранной цифры. Аналогичным способом отображаются цифры и индикаторы, а также сканируется клавиатура. Это обеспечивает полное сканирование дисплея каждые 15 мс (66,7 Гц).

Для дальнейшего улучшения тактильной обратной связи при нажатии на клавиатуру включается звуковой сигнал. У него есть специальная сигнальная линия (не через SPI), чувствительная к краям и запускающая звуковой сигнал с фиксированной продолжительностью 2 мс.

Вывод для разъема дисплея показан в таблице 33.

Таблица 33: Разъем дисплея

Функция вывода	
1 + 5 В	
2 Аудио	Звуковой сигнал
3	Последовательный ввод данных
4 Последовательные часы	
5	Выбор последовательного чипа
6	Последовательный вывод данных
7 Земля	

Печатная плата с основным импульсным выходом - J6

Печатная плата с основным выходом поддерживает пять выходных драйверов, которые могут быть запрограммированы на смещение и шаг. На этой печатной плате также реализован внешний триггерный дискриминатор и выбор границ.

Связь осуществляется с помощью SPI. Однако, чтобы минимизировать шум на выходах, он буферизуется и стробируется через FPGA.

Пять импульсных выходов воспроизводятся из сигналов LVDS (T0/AB/CD/ EF/GH).

Кроме того, внешний дискриминатор расположен на печатной плате и подключается через модуль LVDS signals Ext_Trig.

Вывод основного импульсного выхода показан в таблице 34.

Таблица 34: Печатная плата с основным импульсным выходом J6

Функция вывода		Булавка
1 Последовательный чип выбора последовательного таймоделайтера	Сигнал SPI	2
3 Последовательный вывод данных	Последовательный ввод данных	4
5 4.096 Монитор уровня VREF		6
7 GND		8
9 Ext Trig + LVDS Вход Ext Trig -		10
11 GND		12
13 T0 + LVDS выход T0 -		14
15 GND		16
17 AB + LVDS выход AB -		18
19 GND		20
21 CD + LVDS выход CD -		22
23 GND		24
25 EF + LVDS выход EF -		26
27 GND		28
29 GH + LVDS выход GH -		30
31 GND		32
33 +15		34
35		36
37 +5 В -5 В		38
39 -15		40

Источник питания - J11

В таблице 35 приведены сведения об интерфейсе источника питания, который обеспечивает подачу напряжения +/-HV, +/-15, +/-5 и +3,3 В. Дополнительные сигналы поддерживают запуск линии, синхронизируя частоту переключения источника питания с нашей временной базой и включение питания (от переключателя на передней панели).

Таблица 35: Разъем питания J11.

Функция PIN-кода	
1 Земля	(Аналоговый)
2 LINE_TRIG	
3 СИНХРОНИЗАЦИЯ	
4 POWER_EN	
5-15 ВА	
6-5 ВА	
7 +3,3 В ПОСТ. тока	
8 +5 ВА	
9 +15 ВА	
10 +24 В	
11 -HV	
12 +HV	
13 Земля	(Цифровой)

Дополнительный разъем генератора - J7

Этот разъем обеспечивает единий интерфейс с любым из дополнительных генераторов (обожженным кристаллом или рубидием). Для двух вариантов реализовано раздельное обнаружение. rubidium также имеет последовательный интерфейс для определения своего состояния.

Питание обеспечивается от +24_US, которое присутствует даже в то время, когда выключатель питания на передней панели выключен. Это позволяет генераторам оставаться "теплыми" даже в течение времени, когда устройство находится в "выключенном" состоянии.

Вывод для дополнительного генератора показан в таблице 36.

Таблица 36: Дополнительный разъем генератора J7

Функция вывода	
1 TXD	
2 CAL_Voltage	
3 RXD	
4 OCXO_Detect	
5 Rubidium_Detect	
6 10MHz_Out	
7 Заземление	(Аналоговый)
8 Заземление	(Питание)
9 + 24 В	10 Заземление
	(Питание)

Дополнительный импульсный выход на задней панели - J8

Этот разъем обеспечивает питание, SPI и девять интерфейсов LVDS, позволяющих генерировать импульсы на одной из дополнительных плат вывода на задней панели. Вывод для разъема импульсного вывода на задней панели показан в таблице 37.

Таблица 37: Дополнительный разъем импульсного вывода

на задней панели J8	Функция вывода			Вывод
1 T0 + Питание LVDS			+HV	2
3 T0 -			-HV	4
5				6
7 GND LVDS A -A +				8
	B + 9	Мощность LVDS	+15 В	10
11 B	-		-15 В	12
13		GND LVDS C -C +		14
15				16
	D + 17	LVDS	+5 В	18
19 D	-		Монитор уровня	20
21		GND LVDS E -E +		22
23				24
	F + 25	LVDS SPI	Выбор микросхемы	28
27 F	-		Выход данных	30
29		GND LVDS G -G +		32
31				34
33 Ч	+	LVDS SPI	Часы	36
35 Ч	-		Ввод данных	

Ethernet - J10

Этот разъем RJ45 включает в себя необходимые магниты и осветители (link и activity) для поддержки интерфейса 10/100-BASE-T.

RS232 - J2

На задней панели RS-232 (DCE) используется разъем-розетка D-sub 9. Сигналы UART микроконтроллера преобразуются между уровнями 3.3VCMOS и RS-232 с помощью U1 (ADM3202AN). U1 также обеспечивает высокие уровни для линий CD и DSR (обнаружение несущей и готовность к установке данных) на разъеме D-sub-9.

GPIB - J3

Это стандартный разъем IEEE-488.

Опорный вход 10 МГц - J9

На этот BNC может подаваться внешний сигнал 10 МГц от 100 до 1000 мВ. Вход Ω_{in} обеспечивает нагрузку 1 К.

Опорный выход 10 МГц - J5

Этот BNC является эталонным выходом на частоте 10 МГц. Выходное напряжение составляет примерно 1 V_{rms} Ом из 50 .

Блокировка запуска - J1

Этот вход (high true) используется в режимах подавления. Уровень сигнала, превышающий 1 В, приведет к включите функцию запрета. Это обеспечивает нагрузку 2 К. Ω

Аналоговый интерфейс µP

Аналого-цифровой преобразователь (АЦП)

АЦП (12-разрядный, 100 kS / s) предусмотрен в микроконтроллере и имеет два 4-канальных порта. Первый порт предназначен для трех прямых сигналов и аналогового мультиплексора. Второй порт предназначен для сигнала V_JITTER, чтобы обеспечить автоматическую выборку во время временного цикла. Назначения сигналов для АЦП показаны в таблицах 38 и 39.

Таблица 38: Каналы АЦП

Функция канала АЦП	
A	1
A	Мультиплексированный (см. таблицу XX)
A	2
A	Опция определения выходного
A	3
A	импульса сзади Для внешнего
A	4
B 1	монитора 10 МГц, Внутренний
B 2	монитор 10 МГц, V_JITTER
	- 4
	Не назначен

Таблица 39: Каналы мультиплексора АЦП

Функция вывода	
1	Калибровка по нониусу T0 T1
2	Калибровка по нониусу A и B
3	Калибровка по нониусу C и D
4	Калибровка по нониусу E и F Калибровка
5	по нониусу G & H Калибровка Монитор
6	уровня выходного сигнала спереди
7	
8 Не присвоен	Монитор управляющего напряжения 100 МГц

Цифроаналоговый преобразователь (ЦАП)

Существует три 8-канальных 12-разрядных ЦАП LTC2620 с выходным напряжением (U4, U5, U7). В таблице 40 приведены назначения каналов.

Таблица 40: Назначение каналов ЦАП

Функция канала ЦАП		
Линия U4	Является Т0 Установка	Vernier
У4 Б Т0 Нониуса		Задержка
С Т1 У4		Vernier Настройки
У4 Д Т1 Нониуса		калибровки
У4 Е Вставка		
У4 Е		
И4 Г		Vjitter_3ms_Calibration
Ч У4		Калибровка генератора
У5		Vjitter_10us_Calibration
У5	A	A Настройка нониуса
У5	B	A Калибровка нониуса
У5	C	B Настройка нониуса
У5 С Верниер	Настройки	B Калибровка нониуса
У5	E	
У5	F	C Калибровка нониуса
У5	G	D Настройка нониуса
У7	H	D Калибровка нониуса
У7	A	E Настройка нониуса
У7 Ф Верниер	Настройки	E Калибровка нониуса
У7	C	
У7	D	
У7	E	F Калибровка нониуса
У7	F	G Настройка нониуса
У7	G	G Калибровка нониуса
	H	H Настройка нониуса
		H Калибровка нониуса

Микроконтроллер

Схематический лист "DG_MB_CPU"

Микроконтроллер представляет собой 32-разрядный MCF52235 Coldfire (U50) с уменьшенным набором команд, основанный на MC68020. Важные функции, используемые в этой конструкции, включают: (A) 32-разрядный процессор, (B) 256 тыс. байт флэш-памяти для хранения программ, (C) 32 тыс. Байт оперативной памяти для энергозависимого хранилища, (D) тройную последовательную связь (UARTs), (E) последовательный периферийный интерфейс (SPI), используемый для связи с системными компонентами (DAC, NVROM, FPGA ...), (F) 16-разрядный широтно-импульсный модулятор для расширения разрешения DDS через вход FSK, (G) два 4-канальных 12-разрядных А / Д преобразователи (АЦП) для тестирования и калибровки, (H) встроенный контроллер fast Ethernet и встроенный приемопередатчик (Phy) для интерфейса 10/100 BaseT, (I) контроллеры прерываний и таймер периодических прерываний (PIT), (J) программный сторожевой таймер, (K) множество битов ввода-вывода общего назначения для управления системой, (L) и встроенный фоновый режим отладки (BDM) для внутрисистемного программирования и отладки микросхем.

Интерфейс

Питание и управление

BDM_xxx: Это интерфейс для порта фонового режима отладки (BDM).

RESET_IN_N: Ввод с переключателя сброса (SW1). Он также используется BDM для инициализации во время отладки и программирования флэш-ПЗУ.

RESET_N: Это вывод системного сброса, который является производным от RESET_IN_N или внутреннего сторожевого таймера.

CLK_25MHZ_CPU: Этот вход является главным тактовым сигналом для микроконтроллера. Внутренний PLL использует это как эталон для Ethernet, а также генерирует внутреннюю частоту 60 МГц, на которой работает центральный процессор.

Ethernet

RXP, RXN, TXP, TXN: Это физический ввод-вывод приемопередатчика Ethernet на J10.

ACT, LNK: Эти выходные сигналы управляют светодиодами активности и связи на J10.

Интерфейс GPIB

GPIB_A [4: 0]: Выходные данные для адреса контроллера GPIB (выходные данные общего назначения).

GPIB_DATA[7:0]: Двунаправленный для данных GPIB (двунаправленный общего назначения).

GPIB_CS_N, GPIB_RE_N, GPIB_WE_N: Эти выходы общего назначения управляют обменом данными с чипом интерфейса GPIB (U900).

Прерывания (входные сигналы)

GPIB_IRQ: Прерывание от GPIB.

VCO_LOCK: Входные данные от PLL (U724), указывающие на то, что он успешно осуществил фазовую синхронизацию временной базы 100 МГц с выбранной опорной частотой 10 МГц.

IRQ_FPGA_N: Прерывание от FPGA (U80).

IRQ_P_OFF_N: Прерывание от power monitor (U13). Этот бит становится низким для генерации прерывания при выключении устройства или отключении питания.

Последовательные интерфейсы

SER0_xy: Эти сигналы предназначены для ввода-вывода RS-232 с задней панели на J2 (через U1).

SER1_xD: Эти сигналы предназначены для последовательной связи с дополнительным рубидиевым генератором.

Интерфейс АЦП

AN0_MUX: Этот вход мультиплексирован и позволяет контролировать восемь дополнительных аналоговых сигналов, описанных в таблице 39

10MHZ_EXT_DET: Этот вход (> 1,00 В) указывает на то, что сигнал был подан на внешний опорный вход на задней панели и что PLL должен попытаться зафиксировать временную базу 100 МГц на опорной.

10MHZ_INT_DET: Этот вход (> 1,00 В) указывает на то, что установлен дополнительный генератор, и что PLL следует попытаться привязать к нему временную базу 100 МГц (если не применяется внешняя ссылка).

ADC_R_LVL: Этот входной сигнал с дополнительной выходной платы на задней панели указывает на наличие (< 3,0 В) и тип (различный) дополнительной выходной платы.

V_JITTER_ADC: Этот вход контролирует выходной сигнал ТАС (смещенный по уровню и масштабированный) для калибровки и в течение временных интервалов, превышающих 3 мс.

ANMUX[2:0]: Эти выходные данные выбирают маршрутизацию канала для AN0_MUX.

SYNCB_ADC: Входные данные от ПЛИС для запуска выборки АЦП V_JITTER_ADC.

Интерфейс SPI

SPI_MISO, SPI莫斯и, SPI_SCK, SPI_CS [3:0]: Главный интерфейс SPI (ввод / вывод данных, часы, выбор микросхемы).

SPI_BQCS [7:0]: Выводит декодированный выбор микросхемы SPI для микросхем PLL и DDS.

Инициализация FPGA

PROG_B: Микроконтроллер отключает эту выходную линию на 2 мс, а затем отключает ее для принудительной перенастройки FPGA (U80).

FPGA_DONE: Этот ввод с уровня FPGA (U80) указывает на то, что начальная настройка завершена.

Интерфейс временной базы

OCXO_OPT_DET_N: Этот вход отключается, когда установлена дополнительная временная шкала с управлением от печи кварцевый генератор (OCXO). (Активное подтягивание для этого бита порта включено.)

RB_OPT_DET_N: Этот вход отключен, когда установлена дополнительная временная база rubidium. (Активное подключение для этого бита порта включено.)

EXT_OPT_N: Этот выходной сигнал определяет, какой высокоточный источник (внешний 10 МГц или внутренний OCXO или рубидиевый) используется в качестве опорной частоты для PLL. Для бита EXT_OPT_N устанавливается значение high для выбора внешнего эталона 10 МГц или значение low для выбора дополнительного OCXO или рубидия.

SEL_PLL: Этот выход управляет работой временной шкалы 100 МГц. Низкий уровень позволяет регулировать частоту с помощью выхода DAC_CAL_OSC. Высокий уровень приведет к тому, что временная база 100 МГц будет синхронизирована по фазе либо с внешним опорным входом, либо с дополнительным опорным (рубидиевым или ОСХО).

Интерфейс DDS.

DDS_UPD: Этот выходной сигнал стробирует DDS (U800) для передачи данных со входа SPI регистров в рабочие регистры.

DDS_FSK: Этот вывод используется для увеличения разрешения DDS (U800) с 48 до 64-бит. Это сигнал с широтно-импульсной модуляцией, рабочий цикл которого регулируется с разрешением 16 бит .

DDS_DIS_CLK: Этот вывод отключает 100 МГц в DDS (U800) для инициализации.

Сброс: Этот вывод используется для инициализации DDS (U800).

Разное

ЩЕЛЧОК: Этот вывод на дисплей передней панели вызывает звуковой сигнал на передней панели.

PS_SYNC: Этот выход представляет собой широтно-импульсный модулятор, используемый для синхронизации режима переключения источника питания с субгармоникой основной временной шкалы 100 МГц.

TEST_POINT: Это тестовая точка для целей отладки.

Подсхемы

Декодирование адреса SPI

Линии выбора микросхемы SPI (SPI_CS [3:0]) декодируются декодером 74LVC138 (U8) 3-8 для обеспечения доступа к дополнительным устройствам. В таблице 41 приведена карта адресов.

Таблица 41: Декодирование адреса SPI

Адресное устройство	
0	Дисплей на передней панели
1	выход на передней панели
2	выход на задней панели
3	Датчик температуры
5	Cal DAC 0
6	Cal DAC 1
7	Cal DAC 2
8	FPGA
9	DDS
10	PLL
11	SPI FLASH
15	HEAKТИВЕН

Генерация эталона АЦП

Модулям АЦП микроконтроллеров требуется точное опорное напряжение 3,3 В. Для достижения этого LMC6035 (U667) преобразует напряжение +4,096 VREF в +3,3 В и управляет входом VRH (Reference High) U80.

FPGA

Принципиальная схема "DG_MB_FPGA"

FPGA (U80) представляет собой устройство серии Xilinx Spartan 3E. Устройство имеет 250 тыс. системных вентилей. Он имеет эквивалент 1200 триггеров, несколько систем синхронизации (циклы блокировки задержки), и поддерживает 108 операций ввода-вывода. Устройство способно работать с тактовой частотой > 200 МГц. Блоки, реализованные внутри FPGA, включают в себя: (A) интерфейс SPI, способный к 16-битной передаче нескольких слов с полным чтением / записью всех регистров, (B) механизм состояния запуска, (C) генератор пакетов с периодом и количеством, (D) одиннадцать 39-битных счетчиков, работающих на 100 МГц для реализации грубых задержек, (E) схемы предварительного масштабирования импульсов и триггеров и гашения, (F) захват прерываний и стробирование и многое другое.

Схема ПЛИС состоит из шести разделов: питание, РЕЖИМ и логические блоки 0-3.

Раздел питания содержит все линии питания. Раздел MODE содержит все выводы, связанные с настройкой FPGA. Группы соответствуют архитектурным блокам внутри FPGA.

Присутствуют два регулятора напряжения (U70 и U78) для питания базовой логики напряжением 1,2 В и 2,5 В для поддержки блоков, которые взаимодействуют с логикой 2,5 В.

Имеется дополнительная схема для генерации тактовой частоты 25 МГц для микроконтроллера, и повторная синхронизация и сдвиг уровня сигналов синхронизации от ПЛИС, которые подаются на нониусы. FPGA может быть сконфигурирована с использованием либо порта JTAG (через J70), либо 2 Мб SPI flash ROM (U72). Флэш-память также используется микроконтроллером в качестве энергонезависимого хранилища коэффициенты калибровки и настройки прибора.

Интерфейс

Часы

CLK100MHZ_[7:6]: Эти входы LVDS обеспечивают основную тактовую частоту 100 МГц.

Интерфейсы SPI

SPI_MOSI, SPI_MISO, SPI_SCK, SPI_CS [3:0]: Эти сигналы (ввод / вывод данных и входы синхронизации и выбора микросхемы) составляют интерфейс SPI с микроконтроллером.

SPROM_FMISO, SPROM_FMOSI, SPROM_CCLK, SPROM_FCS_N: Эти сигналы (ввод / вывод данных, а также выходы синхронизации и выбора микросхемы) взаимодействуют с SPI flash ROM (U72) и используются во время настройки FPGA и микроконтроллером для хранения в энергонезависимой памяти.

SPI_QMISO, SPI_QMOSI, SPI_QSCK: Эти сигналы (ввод/ вывод данных и тактовый вывод) составляют буферизованный интерфейс SPI. Они используются для всех системных коммуникаций за исключением передней панели.

SPI_BQCS9: Этот вывод является выбором микросхемы SPI для DDS.

SPI_BQCS10: Этот выходной сигнал является выбором микросхемы SPI для PLL.

Интерфейс TAC

TRIG_EN: Этот выходной сигнал является основным "рычагом", используемым для управления тем, должен ли TAC принимать триггеры.

STOP_RAMP: Этот выходной сигнал является триггером (синхронизированным со 100 МГц), который инициирует подсчет в FPGA.

VSH_[4:1]: Эти выходы упорядочивают схему отслеживания и удержания в TAC, как указано.

VSH_1 отключает U601B от ПРЕДВАРИТЕЛЬНОЙ НАСТРОЙКИ ДО 3 мс.

VSH_2 закрывает U601D от 50 мс до END_OF_CYCLE

VSH_3 и VSH_4 закрывают U601A и C от 3 мс ДО END_OF_CYCLE

LAST_B_PULSE: Этот вывод предотвращает очистку TAC во время пакетного цикла.

CLEAR_CYCLE_N: Этот вывод переводит TAC в выключенное состояние.

INH_EN: Этот выход позволяет сигналу блокировки на задней панели передавать триггеры в TAC.

TRIG_INH_RT: Этот вход представляет собой блокировку на задней панели (синхронизированную со 100 МГц), используемую FPGA для отключения импульсов.

TRIG_INH: Этот входной сигнал является несинхронизированным сигналом блокировки на задней панели, используемым для различия между сигналом блокировки и срабатыванием при превышении диапазона.

TRIG_SOURCE_1: Это зеркало сигнала TRIG_SOURCE.

Интерфейс триггера и DDS

DDS_RATE: Этот вход является основной частотой, синтезированной DDS. Этот диапазон составляет от 12,5 до 25 МГц.

DDS_RATE_D_2N: Этот выходной сигнал представляет собой масштабированную версию DDS_RATE, равную DDS_RATE / 2 где N выбрано для получения желаемой частоты срабатывания.

ЛИНЕЙНЫЙ ВЫВОД: Этот входной сигнал поступает от источника питания и соответствует частоте сети переменного тока (50 или 60 Гц) и используется в режиме запуска линии.

LINE_SC: Этот выходной сигнал представляет собой объединенный сигнал Single_Cycle и Line_Trigger. **TRIG_SEL[1:0]:** Эти выходные сигналы выбираются из доступных источников запуска в соответствии с таблицей 42.

Таблица 42: Выбор триггера

TRIG_SEL1	TRIG_SEL0	Источник
1 X		EXT_TRG
0 0		DDS
0 1		ЛИНИЯ / SS

Ноniусный интерфейс

EOD_[19:0]: Эти выходные сигналы представляют собой 10 (пар) сигналов конца задержки LVDS. Они представляют грубую (10 нс) часть задержки.

Интерфейс логики канала.

OUT_EN[12:0]: Эти выходы используются, чтобы позволить логике канала генерировать формы сигналов для выходных усилителей. Они отключаются при включении питания (или сбросе настроек), чтобы предотвратить генерирование побочных импульсов во время подачи питания. Они также могут использоваться для включения выходов по каждому каналу и во время импульсного подавления. POL [4: 0]: эти выходы определяют полярность пяти комбинационных выходов (T0, AB, CD, EF и GH), которые управляют интерфейсом выходного усилителя на передней панели.

Внутренние подсхемы FPGA

Интерфейс SPI

U50 (микроконтроллер) использует SPI в качестве интерфейса для управления подсхемами в FPGA. SPI-интерфейс FPGA может работать со скоростью до 6 Мбит / с. FPGA находится по адресу SPI 0x08. Для трафика SPI, который не направлен к FPGA, SPI буферизуется и стробируется на либо линии SPROM_xxx (для доступа к флэш-ПЗУ), либо линии SPI_Qxxx (для доступа ко всем другим системным компонентам).. Для трафика SPI в FPGA входные данные SPI (SPI_MOSI) принимаются в виде 2 (или более) 16-битных слов. Первое слово (командное слово) задает начальный адрес и команду условной записи, при этом последующие слова данных предназначены для адреса (и последовательных адресов).

Командное слово имеет следующий формат:

Бит 15			13 12		11 10	9 8 7 6 5	4 3 2 1 0								
Значение #	014 1 0	X X A	A A A A	A A A A	A A A A X										

Где: W = 1 для операции записи

A = биты адреса

X = плевать

Данные выводятся в SPI_MISO. Данные во время ввода командного слова не определены.

Данные для последующего слова(ов) соответствуют содержимому регистра по указанному адресу. Если бит 'W' не установлен, запись выполняться не будет.

Ниже приведены схемы типичной передачи данных.

СЛОВО 1 (команда)

2 (данные) ... n (data)

SPI_MOSI

<COM + адрес> <ДАННЫЕ(адрес)> ... <ДАННЫЕ(адрес + n - 2)>

SPI_MISO <xxxxxxxx> <REG(адрес)> ... <REG (адрес + n - 2)>

Карта памяти FPGA

В следующей таблице перечислены адреса различных доступных регистров (блоков):

Таблица 43: Карта памяти

FPGA Регистр адресов	Блок
пакет 0x000	
Задержка 0x004	T0 Задержка
Задержка 0x008	T1
0x00C A	
	Задержка Задержка
0x010 B	
0x014 C	
	Задержка
0x018 D	Задержка
0x01C E	Задержка
0x020 F	Задержка
0x024 G	Задержка
0x028 H	Задержка
	Период пакетной
обработки (10 нс)	0x040 0x040 дсчет
Пакетная обработка	0x080
Триггер 0x0C0	Config0
0x0C8 Импульс	Включить
0x0D0 Прерывание	Контроль
0x0D8 Прерывание	Статус
0x0F8 Динамический	
0x100 Статус	0x140
Предварительные настройки	
0x180 Совпадение	
Версия 0x1C0	

Имеется 11 регистров **Задержки** (Burst, T0, T1, от A до H). Каждое из них имеет ширину 3 слова (39 бит) и представляет грубую (10 нс) часть задержки, допускающую задержки в 2000 с.

Взрыв регистры состоят из периода и значения счета (каждый по 32 бита). Период серийной обработки поддерживает от 100 нс до 25 с. Количество серий может быть установлено от 1 до $4,2 \times 10^6$.

. Регистр **Триггера** состоит из двух полей (1) DDS Prescaler и (2) Trigger

Select. Предварительный масштаб

DDS представляет собой 6-разрядное значение и определяет двоичный делитель, применяемый к собственной частоте DDS (12,5-25 МГц). Поскольку прескалер имеет ширину 40 бит и дополнительный 1 бит реализован вне ПЛИС, самая низкая достижимая частота составляет ~ 6 мкГц ($12,5$ МГц / 2^{41}). Поле выбора триггера

состоит из 3 бит. Два LSBS выводятся и используются для мультиплексоров выбора схемы запуска (U802, U803). MSB используется внутри компании для выбора между одноцикловым и линейным запуском. Общий выбор триггера представлен в таблице 44.

Таблица 44: Выбор триггера

Триггер Выбирает Источник	
0b 'X00 DDS	
0b '001 ОДНОЧНЫЙ ЦИКЛ	
0b '101 ЛИНИЯ	
0b 'X1X	ВНЕШНИЙ ТРИГГЕР

В **Config0** регистр состоит из пяти битов полярности и трех битов включения запуска.

Существует 5 битов полярности, и они определяют полярность T10, AB, CD, EF, GH. Ноль соответствует нормальной полярности, в то время как единица используется для обратной полярности. Тезисы направляются в DG_MB_CHANNEL_LOGIC_xx (через выходные поля [4:0]).

Бит ЗАПУСКА направляется в TAC (через EN_TRIGGER) и позволяет TAC принимать триггеры.

Пакетный бит используется внутри, чтобы включить генератор пакетных данных и настроить конечный автомат запуска.

Бит ЗАПРЕТА передается в TAC (через INH_EN) и позволяет сигналу запрета на задней панели циклически запускать вентиль. В

Включение импульса регистр - это регистр двойного назначения. Существует глобальный пустой бит, который отключает все импульсы. Есть также 13 битов, которые управляют отдельными импульсами (T0, A, B, AB, C, D, CD, E, F, EF, G, H и GH).

13 отдельных битов используются совместно с битом Config0.ЗАПРЕЩАЮЩИЙ и внешним сигналом inhibit (TRIG_INH_RT). Если установлены все 13 битов, то утверждается сигнал INH_EN (для TAC), и триггеры стробируются внешним сигналом запрета. Если какой-либо из 13 битов очищен, сигнал запрета отключает импульсы, биты которых все еще установлены.

В **Прерывать** регистры состоят из двух регистров - управления и состояния. Управляющий регистр позволяет генерировать прерывания (по краю или по уровню). Регистр состояния сообщает о текущем состоянии события, а также о любом предшествующем событии.

События, которые может генерировать прерывания триггеры конца просрочки, ставка ошибки, горько сделано, и внешний триггер блокирует.

В **Статус** регистр сообщает о различных состояниях (триггер, пакетный цикл).

Регистр **Dynamic** содержит биты, которые утверждаются на мгновение во время цикла передачи данных SPI . К ним относятся CLEAR CYCLE, который утверждает бит CLEAR_CYCLE_N, который подключается к ТАС и завершает любой выполняемый цикл. В **Совпадение** зарегистрируйтесь отражает состояние 11-задержка каналы (один соответствует данному каналу, имеющему по тайм-ауту).

В **Версия** register позволяет микроконтроллеру определять версию FPGA встроенного ПО.

Трансляторы синхронизации и LVDS

Сигналы конца задержки FPGA FEOD_[9: 0] представляют собой уровни CMOS с большей временной дисперсией, чем это допустимо для желаемой точности. Таким образом, набор D-flops и резисторных сетей используется для уменьшения временной дисперсии и преобразования уровней CMOS в

Уровни LVDS с импедансом 100 . Ω

ПРИМЕЧАНИЕ: в нашем приложении сигналы LVDS составляют 400 мВ и имеют смещение 1 В.

Приемник LVDS MAX9113 (U82) транслирует LVDS на частоте 100 МГц. CLK100MHz_[7:6] в пару КМОП-часов CLK100MHz_B[1:0], которые синхронизируют сбои синхронизации.

На D-Flop также подаются сигналы FEOD_[9:0] и генерируются дополнительные КМОП-выходы QEOD_[19:0]. Затем они подаются через резисторные сети, которые как со сдвигом уровня, так и в обратном направлении завершают результирующую линию LVDS для "трансляции" на нониусы (где также имеется прямое завершение). Эта схема гарантирует хороший сигнал целостность и минимизирует любую перекрестную связь между соседними каналами.

Временная база 100 МГц

Схематический лист "DG_MB_TIMEBASE"

Эта схема состоит из задающего генератора X701, буфера распределения U716, микросхемы U724 с фазовой синхронизацией (PLL), дискриминаторов U710/U739 и селектора U725 для двух возможных опорных сигналов 10 МГц и, наконец, разделителей и драйверов U704/U707 для генерации опорного выходного сигнала 10 МГц.

Интерфейс

SPI_QMOSI, SPI_QSCK, SPI_BQCS10 (Данные SPI, тактовая частота, выбор микросхемы): Это буферизованный интерфейс SPI от FPGA. Микроконтроллер настраивает PLL (U724).

используя эти сигналы. Эти сигналы стробируются через FPGA, чтобы минимизировать помехи.

10MHZ_EXT_DET, 10MHZ_INT_DET: Эти выходные сигналы микроконтроллера указывают на наличие внешних и дополнительных внутренних опорных сигналов 10 МГц. Это будет ноль Вольт при отсутствии активности и 1,65 В, когда сигналы активны.

ADC_VCO_CONT: Этот выходной сигнал микроконтроллера используется для контроля управляющего напряжения X701 (генератор 100 МГц). Диапазон сигнала ограничен 500 Гц и находится в диапазоне от 0 до 3,3 В. Отслеживая этот сигнал при подключении высокоточного внешнего эталона, мы можем определить, на какое значение должен быть установлен сигнал DAC_CAL_OSC для достижения точности 1 промилле.

DAC_CAL_OSC: Этот вход калибрует внутреннюю частоту 100 МГц. DAC_CAL_OSC ослабляется R719 / R720 и фильтруется C714 для получения полномасштабного диапазона 3,3 В, требуемого X701.

SEL_PLL: Этот вход микроконтроллера включает U724 (PLL) и позволяет (через U725, аналоговый мультиплексор) PLL управлять X701. Если ссылка не обнаружена, то U725 разрешает сигналу DAC_CAL_OSC управлять X701.

EXT_OPT_N: Этот вход микроконтроллера управляет U726 (цифровым мультиплексором) для выбора между внутренней или внешней частотой 10 МГц для эталонного уровня PLL. Чтобы свести к минимуму любые помехи при использовании внешнего эталона, мы отключаем внутренний дискриминатор генератора U739.

VCO_LOCK: Этот вывод на микроконтроллер указывает, удалось ли U724 (PLL) зафиксировать X701 (генератор 100 МГц) на эталонных 10 МГц. Микроконтроллер подтвердит, что индикатор на передней панели "ОШИБКА ВРЕМЕННОЙ ШКАЛЫ", если PLL не может быть заблокирован.

EXT_REF: Этот вход является внешним опорным входом временной базы 10 МГц на задней панели.

CLK_10MHZ_OPT: Этот вход является дополнительным внутренним эталоном временной базы 10

МГц. **REF_OUT:** Этот выходной сигнал для REF-выхода на задней панели является уменьшенной версией ($\div 10$) генератора 100 МГц.

CLK100MHZ_xx: Эти выходные сигналы распределяются на различные другие модули в DG645.

Подсхемы

Опорные дискриминаторы и селектор

Опорный сигнал EXT_REF передается по переменному току через L2 и представляет нагрузку 1 Ком на вход EXT REF на задней панели. Сеть L2/C44 образует резонансный резервуар с частотой $f=10$ МГц. Диодная пара D709 используется для улучшения скорости нарастания сигнала, подаваемого на U710, TLV3501 (высокоскоростной компаратор). Инвертирующий ('-) вход U710 установлен на +33 мВ, а при отсутствии сигнала выход U710 равен 0 В. При наличии сигнала 10 МГц, превышающего 100 мВ, и при условии 50 % коэффициента заполнения выходной сигнал U710 (CLK_EXT_REF_DISC)

среднее значение 1,65 В. Это фильтруется (с помощью R704 и C725) для получения постоянного напряжения и контролируется для обнаружения присутствия внешнего эталона.

Опорный сигнал CLK_10MHZ_OPT (от обжига или рубидия по желанию генератор) завершается псевдо-завершением 50, состоящим из фиксированного значения 100 и Ω диодная пара Ω . Диоды используются для улучшения частоты вращения. Затем сигнал обрабатывается 100 от U739.

EXT_OPT_N определяет (через мультиплексор U726), какая ссылка используется, когда PLL управляет генератором X701. Кроме того, если выбран внешний эталон, внутренний дискриминатор U739 отключается с помощью EXT_OPT_N (через контакт фиксатора 1).

ФАПЧ и генератор 100 МГц

X701 представляет собой генератор с регулируемым напряжением с номинальной частотой 100 МГц \pm 1 кГц (10 стр/мин), диапазоном настройки 20 стр/мин (\pm 2 кГц) и выходами PECL (800 мВ_{pp}).

U724 представляет собой встроенный контур фазовой автоподстройки частоты ADF4002 с полосой пропускания 400 МГц (PLL). U724 принимает одноконтурный опорный вход и дифференциальные входы для RF. ADF4002 определяет максимальное значение 0 дБм (632 мВ_{pp}) входной сигнал на радиочастотных входах, таким образом, выход PECL X701s одновременно прерывается и ослабляется RN708 перед подключением по переменному току к радиочастотным входам U724.

Сигнал SEL_PLL используется, чтобы позволить PLL управлять X701 (через аналоговый мультиплексор U725). При отсутствии эталона SEL_PLL переключается на низкий уровень, отключая PLL и позволяя DAC_CAL_OSC определять настройку выходной частоты X701.

U705 - это регулятор с низким уровнем шума и малыми отключениями, который обеспечивает локальное питание для поддержания целостности электропитания U724 / U725/ X701.

Распределение тактовых импульсов.

U716 (дифференциальный тактовый драйвер MC100EP14 1:5 PECL) используется для распределения временной базы. Выходные данные X701 (CLK100_OSC_P & CLK100_OSC_N) управляют портами CLK0 U716 и реплицируются на дифференциальных Qxx-выходах U716.

CLK100MHz_[1:0] используются во внутреннем генераторе частоты U800 (AD9852 DDS), который принимает собственные уровни PECL, используя дифференциальную линию 100.

Остальные выходы PECL преобразуются в LVDS с использованием RN710 и RN712. Это позволяет соединять линии распределения как в прямом, так и в обратном направлении для оптимальной целостности сигнала .

CLK100MHz_[3: 2] используются в секциях ТАС и нониуса. Из-за большой нагрузки Qfactor в них используется дифференциальная линия 50.

CLK100MHz_[5:4] используются в секции опорного генератора и распределяются с помощью дифференциальной линии 100.

CLK100MHz_[7: 6] используются в разделе FPGA и используют дифференциальную линию 100. Ω

Генератор опорного выходного сигнала 10 МГц

SN65LVDS2 (U708) преобразует сигнал LVDS CLK100MHz_[5:4] в сигнал CMOS CLK100M_REF. Эти часы представляют собой двоичный счетчик с предварительной настройкой (U704). U704 настроен на отсчет от 4 до 8, а затем на перезагрузку 4. Таким образом, 4-5-6-7-8-4... выдает $\div 5$ прескалеров с выходной частотой 20 МГц. U707, один D-триггер делит частоту 20 МГц до 10 МГц и гарантирует симметричную форму сигнала, тем самым максимизируя энергетическое содержание основных 10 МГц.

Уровень напряжения U707 составляет 3,3 В и составляет $\Omega_{\text{примен.}} \approx 15$ в сочетании с 75 резисторами R6/R7 обеспечивают питание 3,3 В / 200 Ом для T3, трансформатора 4: 1 с полосой пропускания от 0,2 до 300 МГц.

Серия Ω

Сеть фильтров в диапазоне от L1 и C38 до C40 пропускает выходной сигнал для уменьшения содержания гармоник. обеспечение выходного сигнала 10 МГц с напряжением 0,5 В $\Omega_{\text{среднеквадратичное значение}}$.

DDS и триггер

Схематический лист "DG_MB_TRIG"

На этом листе представлена логика генерации триггеров, которые инициируют временные циклы (либо одиночный импульс, либо пачка импульсов). Он состоит из синтезатора DDS (U800), D-flop (U803) для повторной синхронизации масштабированного выходного сигнала DDS, приемника LVDS (U804) для внешнего сигнала запуска (с платы выходного усилителя передней панели), пары мультиплексоров (U801 и 802), используемых для выбора триггера, и буфера (U2), воспроизводящего конечный сигнал запуска для использования FPGA.

Интерфейс

SPI_QMOSI, SPI_QMISO, SPI_QSCK, SPI_BQCS10 (Ввод / вывод данных SPI, а также входы синхронизации и выбора микросхемы): они используются микроконтроллером для настройки DDS (U800).

DDS_UPD: Этот ввод от микроконтроллера для обновления последних данных SPI в DDS.

Сброс: Этот ввод от микроконтроллера сбрасывает DDS.

DDS_DIS_CLK: Этот вход от микроконтроллера отключает 100 МГц в DDS во время инициализации (DDS не требует синхронизации во время инициализации).

CLK100MHz_[1:0]: Эти входные данные из временной базы (LVPECL) являются эталонными тактовыми сигналами DDS синтезатора.

DDS_FSK: Этот входной сигнал от микроконтроллера используется для расширения собственного 48-битного частотного разрешения DDS на 16 бит, до 64-битного разрешения.

DDS_RATE: Этот выходной сигнал представляет собой частоту DDS, которая может находиться в диапазоне от 12,5 до 25 МГц. Затем это масштабируется внутренними счетчиками в ПЛИС для достижения результата

в 2 раза больше запрошенной частоты (DDS_RATE_D_2N), а затем делится на два и повторно синхронизируется с помощью D-flop (U803).

DDS RATE D 2N: Этот входной сигнал от FPGA является масштабированной версией DDS.

EXT_TRG_S: Эти входы являются выходом LVDS триггерного дискриминатора на плате выходного усилителя на передней панели и используются во время внешнего ЗАПУСКА.

LINE_SC: Этот входной сигнал от FPGA используется как для однотактного, так и для линейного запуска.

TRIG_SEL[1:0]: Эти входные данные от ПЛИС определяют маршрутизацию мультиплексора (U801 и 802) для триггера.

TRIG_SOURCE, TRIG_SOURCE_1: Это конечные выходные данные триггера и отправляются в TAC и FPGA.

Подсхемы

Синтезатор внутренней скорости DDS

Внутренний генератор частоты использует прямой цифровой синтезатор (DDS), FPGA и D-триггер для синтеза запрошенной частоты, которая применяется к мультиплексору U802.

Встроенный 48-разрядный DDS, U800, используется для генерации сигналов в диапазоне от 12,5 МГц до 25,0 МГц (включительно). DDS обеспечивает дополнительные 12-разрядные выходные данные источника тока с частотой дискретизации 100 МГц. Буферизованный интерфейс SPI микроконтроллера используется для считывания и записи данных регистра в DDS.

Выходная частота DDS регулируется 48-битным словом настройки частоты (FTW), загруженным в регистры DDS. DDS имеет вход с клавишей сдвига частоты (FSK), которая позволяет DDS переключаться между двумя разными FTW. Эта функция используется для расширения частотного разрешения 48-разрядного DDS до 64-разрядного. В регистры U800 загружены два 48-битных FTW: FTW и FTW+1. При подаче на вход FSK сигнала с широтно-импульсной модуляцией (PWM) (с разрешением рабочего цикла 16 бит) частотное разрешение DDS увеличивается на 16 бит. Ошибка частоты, связанная с погрешностью квантования $\pm 1/2$ LSB в 16-битном рабочем цикле FSK, приведет к тому, что выходной сигнал тактовой частоты будет смещаться по времени на 7 пс / год относительно идеального источника (что считается незначительным).

DDS выдает цифроанalogовые преобразователи (ЦАП) в режиме дифференциального тока с полномасштабной выходной мощностью 20 мА. Затем она фильтруется 7-мя закажите фильтр нижних частот Чебышева с угловой частотой 28 МГц, чтобы уменьшить содержание гармоник.

Результатирующее дифференциальное напряжение подается на высокоскоростной компаратор в DDS, который выдает КМОП-сигнал (DDS_RATE) в диапазоне 12,5-25 МГц.

Затем FPGA используется для масштабирования этого сигнала на N
2 от запрошенной частоты и возвращается как DDS_RATE_D_2N.

Наконец, чтобы уменьшить любую дисперсию или шум, вносимый FPGA, D-Flop U803 повторно синхронизирует и делит DDS_RATE_D_2N на 2 для достижения запрошенной частоты.

Во время инициализации DDS микроконтроллер отключает тактовую частоту 100 МГц, понижая уровень сигнала DDS_CLK_DIS. Транзистор Q800 разряжает CLK100MHz_0 до 3,3 В и гарантирует, что DDS не обнаружит тактовые частоты.

Внешний триггер

Дискриминатор внешнего триггера и выбор полярности границы реализованы на печатной плате основного импульсного выхода. Результирующие сигналы EXT_TRG_s (LVDS) преобразуются в уровни CMOS с помощью U804 и подаются на мультиплексор выбора триггера U801.

Одиночный цикл и линейный триггер.

LINE_SC - это комбинированный однотактный и линейный триггеры. Он применяется к мультиплексору U802. Линейный триггер запускается на печатной плате источника питания. Затем собственный сигнал фильтруется в ПЛИС, чтобы уменьшить временную дисперсию. Сигнал одного цикла инициируется микроконтроллером (в течение одного цикла) и также применяется к этому общему сигналу. Мультиплексор, встроенный в FPGA, определяет, является ли этот сигнал линейным или одиночным сигналом цикла.

Выбор триггера.

Мультиплексоры U801 и U802 используются для выбора из трех физических входов (четырех виртуальных), выбираемых либо из скорости DDS, либо из линейного входа SC, либо из внешнего триггера, при этом результирующий сигнал TRIG_SOURCE направляется в TAC. Копия конечного вывода, TRIG_SOURCE_1, отправляется на ПЛИС.

Преобразователь времени в амплитуду

Схематический лист "DG_MB_TAC"

На этом листе указано аналоговое напряжение (V_JITTER), пропорциональное фазе между триггером (TRIG_SOURCE) и тактовой частотой временной базы (CLK100M). V_JITTER также используется верньерами (преобразователями амплитуды во время) для устранения дрожания между триггерами с произвольной фазировкой и выходами DG645. Аналоговое напряжение V_JITTER генерируется стробируемым интегратором. Встроенный интегратор включается TRIG_SOURCE (асинхронно с базой времени) и выключается следующим восходящим фронтом CLK100M (плюс задержки для синхронизации и согласования). Источник тока интегратора составляет 10 мА с интегрирующим конденсатором емкостью 100 пФ, что обеспечивает скорость зарядки 100,0 мВ / нс и калибруется DAC_CAL_JIT для получения напряжения, которое изменяется до 1000 В при фазировании от 0 ° до 360°. V_JITTER - это распространять с использованием единого 70Ω линия передачи, чтобы все верньеры.

Синхронизированный триггер (STOP_RAMP_P) отправляется на FPGA и запускает счетчики грубой обработки на частоте 100 МГц для начала обратного отсчета.

Когда задержки превышают 100 мкс, интегральный конденсатор дополняется аналоговой схемой хранения данных VJSH_0, а при задержках, превышающих 3 мс, используется цифровая копия V_JITTER - DAC_Jit_3ms.

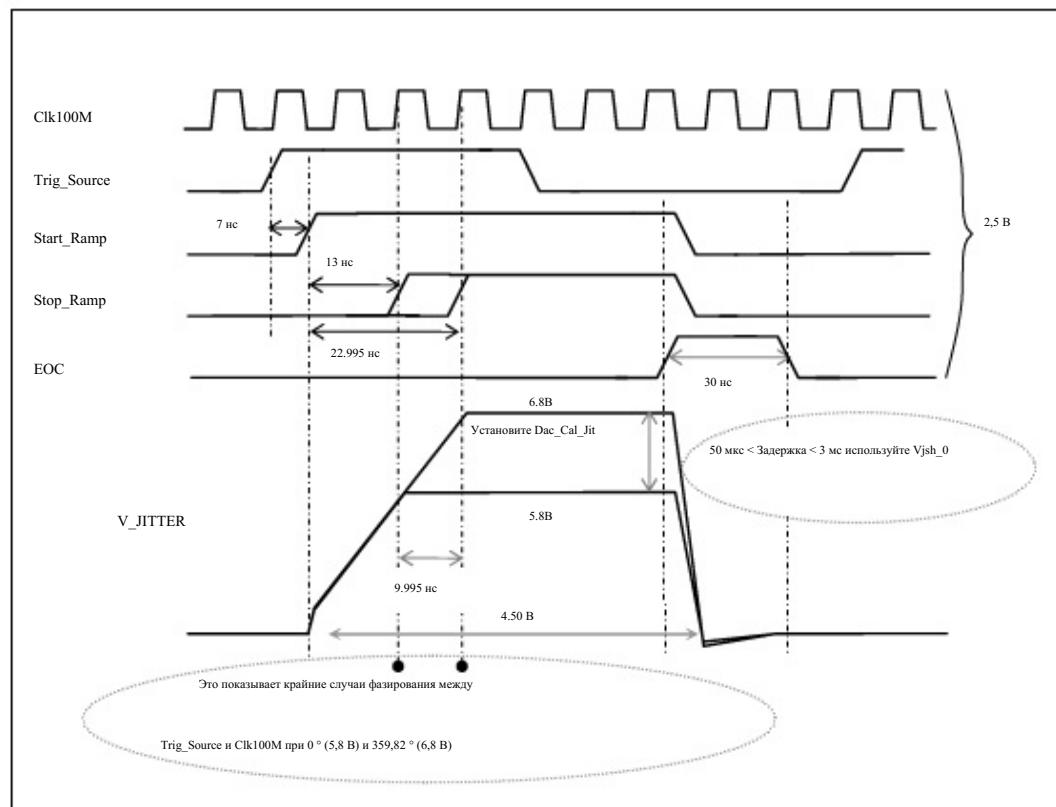


Рисунок 15: Сигналы ТАС

Интерфейс

CLK100MHz_[3:2]: Эти входные данные из временной базы (LVDS) являются эталонными для преобразований.

EN_TRIGGER: Этот ввод из FPGA позволяет выполнять преобразования.

TRIG_SOURCE: Этот ввод из секции триггера инициирует цикл задержки.

CLEAR_CYCLE_N: Этот входной сигнал от ПЛИС очищает любой текущий цикл синхронизации. Он используется во время инициализации и обновления данных.

EOC: Этот ввод из логики формы сигнала T01 указывает на то, что время ожидания всех задержек истекло. Он также очищает ТАС и подготавливает его к следующему циклу задержки.

LAST_B_PULSE: Этот входной сигнал от FPGA используется в пакетном режиме для расширения ТАС на протяжении всей последовательности пакетных импульсов.

INH_EN: Этот входной сигнал от FPGA позволяет внешнему сигналу TRIG_INHIBIT подавать на вентиль источника TRIG_SOURCE.

TRIG_INHIBIT - ТРИГГЕР: Этот вход от разъема J1 на задней панели используется для режимов запрета для управления запуском ТАС или пропуском отдельных импульсов.

TRIG_INH_RT: Этот вывод на FPGA является синхронизированной версией сигнала TRIG_INHIBIT, используемого для гашения импульсов.

TRIG_INH: Этот вывод на FPGA является несинхронизированной версией TRIG_INHIBIT, используемой для обнаружения ошибок скорости.

STOP_RAMP_P: Этот вывод на FPGA указывает, что выполняется цикл задержки и инициирует грубый обратный отсчет.

VSH_[4:1]: Эти входные сигналы от FPGA управляют при подключении двух модулей расширения хранилища V_JITTER.

V_JITTER: Это основной выходной сигнал ТАС, который используется нониусами для уменьшения дрожания.

V_JITTER_ADC: Этот выходной сигнал представляет собой масштабированную версию сигнала V_JITTER со сдвигом уровня . Это используется для записи значения V_JITTER и цифровой репликации на входе DAC_JIT_3MS.

DAC_CAL_JIT: Этот вход калибрует стробируемый интегратор на 100,0 мВ/нс.

DAC_JIT_3MS: Этот вход является цифровой копией V_JITTER и используется для обслуживания V_JITTER при задержках, превышающих 3 мс.

Подсхемы

Синхронизация и постановка на охрану

Сигнал ARM на элементе И U627 определяет, может ли ТАС принимать триггеры (подает на D-вход U644) и определяется сигналами EN_TRIG, INH_EN и TRIG_INHIBIT . Сигнал TRIG_INHIBIT обрабатывается компаратором (U623) и должен быть больше 1 В, как установлено смещением и ослаблением компаратора через RN605 и R610. В таблице 45 указано состояние ARM на основе сигналов EN_TRIG, INH_EN и TRIG_INHIBIT :

Таблица 45: Печатная плата с основным импульсным выходом J6

Входной выход			Комментарии
EN_TRIGGER_INH_EN	TRIG_INHIBIT		ВООРУЖЕН
0 X X		0 (Снят с охраны)	Снят с охраны
1 0 X		1 (Включен)	Нормальный спусковой механизм
1 1 < 1 В или нет сигнала		1 (Введен)	механизм Блокировка
1 1 > 1 В		0 (Снят с охраны)	спускового механизма

TRIG_INH также синхронизируется с помощью D-Flop (U645) и отправляется в FPGA для управления функциональностью блокировки канала.

Временные значения LVDS CLK100MHz_xx преобразуются через U664 для получения CMOS сигнала CLK100M.

D-Flops U641 и U644 и элемент задержки U641 и U642 используются для обработки входящего триггера и предотвращения метастабильности.

U644 синхронизируется TRIG_SOURCE и включается сигналом ARM (через элемент ИЛИ U628). Выходной сигнал PRE_START "удерживает" U644 в течение всего цикла синхронизации и позволяет выполнять последующие D-Flops U641, U663 и U665.

Пара преобразователей LVDS (U642 и 643 установлены последовательно) реализует задержку в 4 нс для сигнала TRIG_SOURCE и позволяют выходному сигналу U644 установиться перед тем, как быть синхронизированным с U641, генерируя сигнал START_RAMP. Сигнал START_RAMP является асинхронным по отношению к временной базе CLK100M 100 МГц и запускает встроенный интегратор.

D-Flops U663 и U665 синхронизируют сигнал START_RAMP с временной базой CLK100M и выдают сигналы STOP_RAMP_xx. Поскольку два D-Flop синхронизируются одним и тем же источником, у первого сигнала D-Flop (U665) есть 10 нс для установления перед синхронизацией последнего D-Flop (U663), что исключает любую метастабильность. STOP_RAMP устанавливается между 14 и 23 нс после сигнала START_RAMP. Сигнал STOP_RAMP синхронен с временной базой 100 МГц и останавливает интегратор. Он также используется FPGA для запуска цикла грубого подсчета.

Встроенный интегратор

CAL_DAC_JIT используется для калибровки источника тока (U602, Q619) и окружающих Rs и Cs примерно на 10 мА. В конечном итоге это используется для зарядки интегрирующего конденсатора (C651) с точной скоростью 100,0 мВ/нс. Этот ток подается в переключающую пару транзисторов Q612A и B.

Дополнительные Q-выходы U663 (STOP_RAMP_s) приводят в действие каскадную пару Q611 и Q614 при напряжении от 11 мА до 0,25 мА. Коллекторы Q611 и Q614 управляют 75 Ω резисторами (R664 и R665) и генерируют уровни 8,5 и 9,3 В для управления коммутационной парой Q612A и B, которые направляют источник тока в сторону C651.

При отключенном включении Q612A подает ток на C651 (через R639). Высокоскоростной усилитель LM7171 (U622) в сочетании с переключающим диодом MMDB1701A (D605) образуют зажим напряжения (через R638), который удерживает напряжение C651 на уровне 4,5 В. U622 питается от источника 5 В, питаемого через пару переключающих диодов (D606 и D607), которые компенсируют зависящее от температуры падение напряжения на D605 и аналогичный диод, используемый на нониусах. Объединяющий конденсатор C651 подключается к коллектору Q612 (через R639), переключающему диоду D605 (через R638) и выходному буферу U626.

При получении триггера утверждается START_RAMP, и выходной сигнал U622 (напряжение зажима) подается на 8,3 В. Это позволяет току Q612A начать заряжать C651. Через промежуток времени между 13 и 22,999 нс включается синхронизирующий D-Flop U663 (STOP_RAMP) и отклоняет интегральный ток от Q612A к Q612B, останавливая зарядку C651.

Конечным результатом является напряжение (VINT) на C651, которое пропорционально времени между входящим триггером и фазой внутренней временной базы 100 МГц со скоростью 100 мВ / нс. Минимальное время зарядки, равное 13 нс, соответствует времени, необходимому для того, чтобы напряжение переключателя установилось в пределах 0,1% от источника тока. Это соответствует 0,1% (1 порядок) нелинейность нарастания и приводит к ошибке в 10 пс при преобразовании времени в амплитуду.

Увеличение буфера и хранилища (выборка и удержание)

Широкополосный усилитель THS4631 с полевым транзисторным входом (U626) буферизует VINT и управляет линией передачи 70, используемой для распределения V_JITTER на нониусы. U626 также используется для "удержания" напряжения на C651 через R633 и R634 в течение короткого периода (десятка микросекунд).

Различные паразитные источники со временем будут ухудшать сигнал VINT. Двумя основными источниками дрейфа будут утечки в коллекторе через Q612A ($I = 10 \text{ нА}$) и входное напряжение смещения U626 ($B_{io} = 2 \text{ мВ}$), который подает ток в C651 через R633. В результате VINT продолжает нарастать со скоростью (в худшем случае) 200 мкВ / мкс с. Это привело бы к ошибке в 2 нс при задержке в 1 мс.

Чтобы компенсировать это, интегрирующий конденсатор C651 дополнен двухступенчатой выборкой и удержанием.

Сигналы VSH_[4:1] от ПЛИС управляют последовательностью выборки и удерживают переключатели следующим образом:

VSH_1 закрывает U601A / B от предварительной настройки до 50 мкс (начальная выборка)

VSH_2 закрывает U601D от 50 мкс до END_OF_CYCLE (начальная задержка)

VSH_3 и VSH_4 закрывают U601C при задержке более 3 мс.

Перед запуском VINT зажимается U622 и D605 при напряжении 4,5 В.

После получения триггера VINT поддерживается U626 через R633 и R634, передающие обратно буфер V_JITTER. Переключатели 601A и B замкнуты, а 601A, C и D разомкнуты, при этом буфер U610A подает сигнал C628 на V_JITTER.

Через 50 мкс задержки переключатели U601A и В размыкаются, а переключатель U601D замыкается, позволяя U609B управлять VINT (через R633) с помощью аналоговой версии V_JITTER с дискретизацией. Это предотвращает дальнейшее ухудшение качества из-за утечки и смешения компонентов Q612 и U626 соответственно. Однако утечка от переключателей U601B, С (0,1 нА) и операционного усилителя TLC072 ($\leq 0,1$ нА) и паразитное сопротивление из-за загрязнения (≥ 10 Мом) в конечном итоге снижает это напряжение и приведут к ошибкам в 10 нс (и более) при задержках, превышающих одну секунду.

Чтобы избежать этой ошибки, АЦП отсчитывает V_JITTER_ADC ($\times 8$), а микроконтроллер копирует масштабированную версию на DAC_JIT_3MS. U601B и соответствующие резисторы преобразуют сигнал ЦАП от 0 до 4 В в соответствующий диапазон от 5,3 до 7,1 В. Через 3 мс переключатели U601A и В размыкаются, а переключатель U601C замыкается, позволяя DAC_JIT_3MS поддерживать VINT на неопределенный срок. Когда задержка завершается, VSH_[4:1] возвращает переключатели в исходное состояние - при замкнутом U601A/B и разомкнутом U601C/D.

Преобразователь уровня для АЦП и DAC

АЦП контролирует V_JITTER_ADC для калибровки и во время нормальной работы. U609A и связанные с ним Rs & Cs преобразуют активный диапазон V_JITTER (от 5,8 до 6,8 В) в диапазон, приемлемый для АЦП (от 0,7 до 2,6 В). Этот диапазон допускает разрешение 2300 бит ($1,9$ В / $3,3$ В $\times 4096$) или 4,3 пс /бит (10 нс / 2300). АЦП также ограничен 10-битным ENOB (эффективное количество бит). Чтобы компенсировать это и повторно получить дополнительные 1,5 бита, сигнал должен быть дискретизирован $\times 8$. Это обеспечит эффективное разрешение 5,8 пс.

Управляющее напряжение DAC_JIT_3ms имеет диапазон от 0 до 4,096 В. U610B и связанные с ним резисторы преобразуют его в диапазон от 5,3 до 7,1 В. Это позволяет использовать диапазон настройки 1,8 В, из которых активен только 1 В. Это обеспечивает 2276 бит ($1/1.8 \times 4096$) настройки и возможностью настройки 4,4 пс (10 нс / 2276).

Верньеры

Схематический лист "DG_MB_VERNIER_xy"

Нониусы расположены на пяти листах, по два канала на лист, всего десять нониусов. Листы объединяют каналы в соответствии с выводами шрифтовой панели (T0/T1, A/B, C/D, E/F, G/H). Это описание будет охватывать канал T0 на листе T0 / T1, но применимо ко всем каналам.

Нониусы действуют как преобразователи напряжения во время, дополняя ТАС, устранивая любую неопределенность между триггером и выходами DG645 и позволяя точно регулировать задержку (5 пс).

Каждый канал состоит из преобразователей LVDS в CMOS, устройства ресинхронизации D-Flop (подавления дрожания), прецизионного усилителя импульсов (для управления начальным уровнем рампы), стробируемого интегратора и дискриминаторов с выходами LVDS, которые передаются на логическую схему формы сигнала.

На рисунке 16 показаны критические сигналы и уровни:

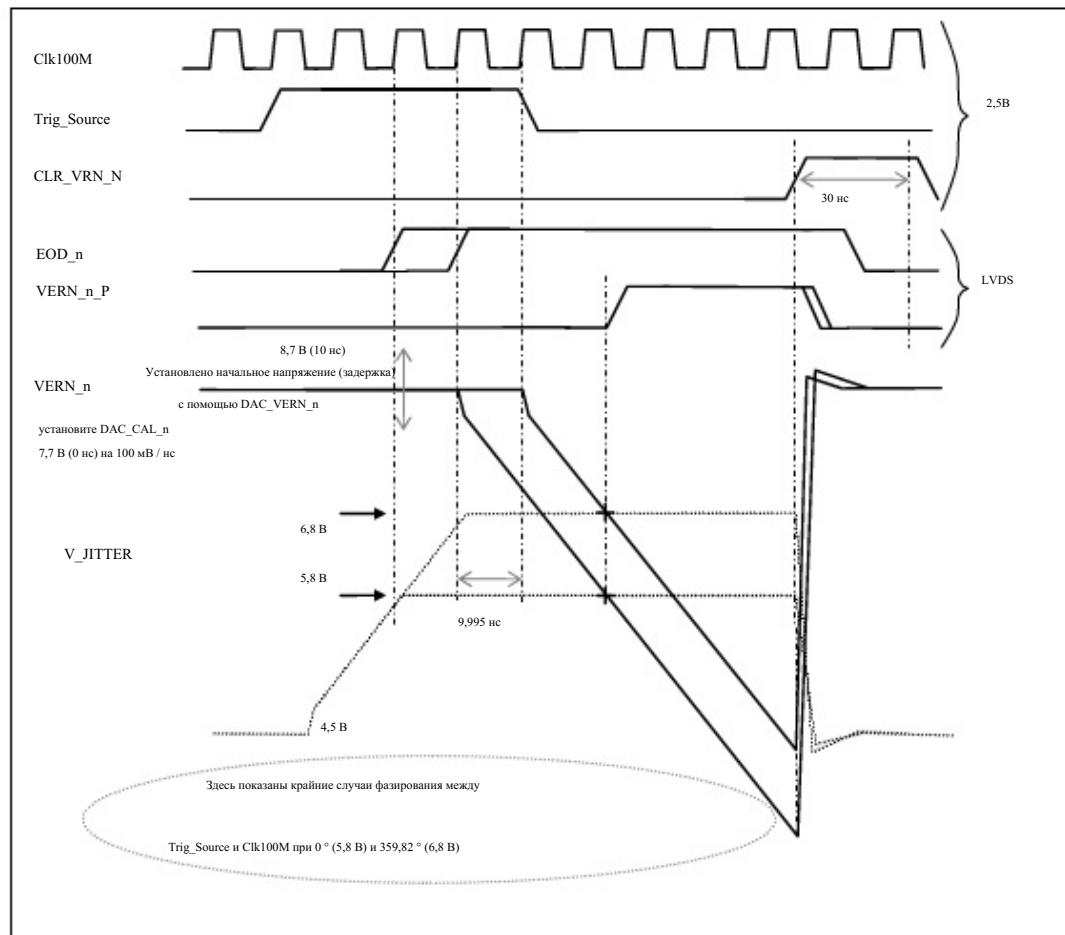


Рисунок 16: Сигналы нониуса

Интерфейс

CLK100MHz_[3:2]: Эти входные сигналы из временной базы (LVDS) используются для повторной синхронизации сигналов окончания задержки.

EOD_0_s: Эти входные сигналы от ПЛИС (LVDS) представляют собой грубый (10 нс) конец задержки.

CLR_VRN_N: Этот входной сигнал логики формы сигнала T0T1 используется для очистки нониусов. **VERN_0_s**: Это выходные сигналы нониусов (LVDS), которые передаются на модуль формирования формы сигнала (перед передачей на интерфейсы выходного усилителя).

DAC_CAL_0: Этот вход устанавливает амплитуду нониуса на 100,0 мВ / нс.

DAC_INS_DLY: Этот вход устанавливает начальную задержку всех каналов нониуса.

DAC_VERN_n: Этот вход определяет точную аналоговую задержку нониуса (от 0 до 9,995 нс).

Подсхемы

Завершение повторной синхронизации с задержкой

Пара преобразователей SN65LVDS2 LVDS (U102, U104) обрабатывает сигналы EOD_0_x (окончания задержки от FPGA) и временную базу CLK100MHz_x. Они используются SN74AUC74 D-Flop (U103) для повторной синхронизации EOD_0 и минимизации любого временного рассеивания или помех от соседних каналов. U103 очищается с помощью CLR_VRN_N (с нониуса T1) после истечения времени ожидания для всех каналов.

Источник тока и интегратор

Прецизионный высокоскоростной усилитель тока LT1396 (U101B) и MMBT5179 радиочастотный транзистор NPN (Q105) образуют источник тока, который используется для зарядки конденсатора C105. DAC_CAL_0 используется для регулировки источника тока (приблизительно 10 мА) в сочетании с C105 для достижения скорости нарастания 100,0 мВ/нс.

Точная настройка задержки и стробирования по нарастающей.

LT1396 (U101A) используется как для настройки начальной точки, так и для стробирования интегратора. В состоянии покоя, U101A удерживает зарядный конденсатор через R117 и D102 при начальном пусковом напряжении, которое определяет аналоговую задержку. Начальное пусковое напряжение определяет результирующую задержку. Это контролируется U101A и RN101 (A = 4k, B = 1k), что обеспечивает коэффициент усиления с точностью до ¼. DAC_VERN_0 используется для программирования пускового напряжения. Сетевые сопротивления подобраны с точностью до 0,1% и отслеживаются с точностью лучше, чем 25 ppm/°C. Это гарантирует, что диапазон DAC_VERN_0 от 0 до 4000 В преобразуется в начальное пусковое напряжение в диапазоне от 0 до 1000 В с точностью до 1 мВ. Это гарантирует погрешность (немонотонность) не более 10 пс. Поскольку сети используются во всех нониусных каналах, межканальные ошибки будут составлять менее 20 пс. Начальное пусковое напряжение будет находиться в диапазоне от 7,700 до 8,700 вольт при соответствующих задержках от 0 до 9,995 нс.

ЦАП могут быть настроены с разрешением 1 мВ (настройка 0,25 мВ на интеграторе). Задержки могут быть установлены с разрешением 2,5 пс. Однако это разрешение используется только для калибровки и допускает достижимое разрешение 5 кадров в секунду.

D-Flop (U103) приводит в действие резистор 499 (R107), который в сочетании с RN101B формирует коэффициент усиления в 2 раза. При срабатывании U103 выходной сигнал U101A изменяется от начальной начальной точки (от 8,5 до 9,5 вольт) на 5 вольт (до 3,5–4,5 Вольт). Это приводит к обратному смещению D102 и позволяет Q110 заряжать C114 со скоростью -100,0 мВ / нс.

Компаратор напряжения с выходами LVDS.

Транзисторы Q101 и Q103 образуют компаратор с выходом LVDS. Q101, R103, R106 и R102 образуют зеркало тока, которое генерирует 8 мА для дифференциального компаратора (Q103) и устанавливает выходные уровни либо на 1 В, либо на 1,4 В.

Напряжение преобразования ТАС V_LITTER буферизуется дополнительным LT1396 и устанавливает опорное напряжение на базе Q103B, при этом Q103A контролирует сигнал VERN_0. Когда значение VERN_0 опускается ниже V_LITTER, значение VERN_0_P (VERN_0_N) переключается на high (низкий уровень). Эти сигналы передаются на страницу логики канала, прежде чем направляться на различные выходные усилители.

Логика T0 и T1

Схематический лист "DG_MB_CHANNEL_LOGIC_T01"

Этот лист содержит логику канала для сигналов от нониусов для интерфейса печатной платы T0 на передней и задней панелях. Он также содержит схему для генерации гашеного импульса для оставшихся листов логики / формы сигнала и очистки нониусов в конце цикла задержки . Наконец, реализована схема, позволяющая проводить измерение и калибровку нониусов T0 /T1 и времени нарастания напряжения ТАС V_jitter.

Интерфейс

VERN_Tn_s: Эти входные сигналы от нониусов представляют основные метки синхронизации.

EOC_x: Эти выходные сигналы указывают на окончание цикла задержки.

CLR_VRN_N: Этот выходной сигнал очищает все нониусы в конце цикла задержки.

OUT_EN0: Этот входной сигнал от FPGA отключает выходные сигналы.

POL_T0: Этот входной сигнал от FPGA управляет полярностью формы сигнала на передней панели.

FRONT_n_s: Эти выходные сигналы передаются на печатную плату вывода на передней панели.

REAR_n_s: Эти выходные сигналы передаются на выходную плату на задней панели.

ADC_DUTY_nm: Этот аналоговый выход используется для калибровки нониусов и ТАС.

Подсхемы

Оба сигнала LVDS от нониусов, VERN_T0_s и VERN_T1_s, преобразуются в уровень CMOS с помощью SN65LVDS2 (U151 и U163).

T1 Конец задержки

Сигнал T1 синхронизирует D-Flop (U162), который, в свою очередь, управляет входом выбора аналогового мультиплексора (U160), переключая его выход с земли на +3,3 В через R155. R155 и C159 образуют постоянную времени 25 нс, после чего U161 очищает D-Flop. Это создает импульс с низким дрожанием продолжительностью 30 нс. Это распространяется (EOC_x и CLR_VRN_N), чтобы очистить все действия для текущего цикла синхронизации и очистить выходные данные, пока нониусы и ТАС находятся в переходе.

Логика T0

Сигнал T0 подается через логику, которая (1) продлевает импульс на 30 нс (U152), (2) допускает гашение (U153) и (3) допускает управление полярностью (U155). Наконец, обработанные сигналы отправляются на выходные платы передней и задней панелей в виде LVDS (U156 и U154).

Калибровка нониуса и ТАС с использованием коэффициента заполнения

Эта схема используется для калибровки полной шкалы задержки нониусов и ТАС. Он генерирует напряжение постоянного тока (ADC_DUTY_T01) на основе коэффициента заполнения импульса 500 мВ / 0,1%. Это обеспечит выходное напряжение 2,5 В постоянного тока при коэффициенте заполнения 0,5% (длительность 10 нс / период 2 МКС). Поскольку АЦП может разрешать напряжение 0,8 мВ, это приводит к временному разрешению 3,2 пс. АЦП также ограничен 10-битным ENOB (эффективное количество бит). Чтобы компенсировать это и повторно получить дополнительные два бита, сигнал должен быть передискретизирован на × 16.

D-Flop U165 и логический элемент NOR U12 позволяют генерировать импульс длительностью 10 нс, когда сигналы-аналоги находятся на расстоянии 10 нс друг от друга. С периодом 2 МКС усилитель U152 и связанные с ним компоненты будут выдавать сигнал 2,5 В постоянного тока. АЦП может разрешать 0,8 мВ из 2,5 В, или 1 часть в 3125 по 10 нс, и, таким образом, 3,2 пс.

Все задержки состоят из грубой ($n \times 10$ нс) и тонкой (0-9.995 нс) составляющих (или n_f). Для двух задержек, которые отличаются на 5 пс и чередуются между нулевой и полномасштабной задержками нониуса, мы можем определить полномасштабную синхронизацию нониуса, измерив ADC_DUTY_T01. Затем DAC_CAL_VERN_0 настраивается (источник тока нониуса) для реализации разницы в 0,8 мВ между двумя задержками и достижения полномасштабной ошибки (и не монотонности) менее 5 пс.

Для калибровки ТАС мы синхронно запускаем устройство, устанавливая частоту DDS на 2.000 МГц (запуск по временной фазе будет фиксированным - и, следовательно, V_JITTER). Мы программируем T1 на 1,7 мкс, таким образом допуская только период срабатывания в 2 мкс. Наконец, мы программируем T0 для реализации выходного сигнала 2,5 В на ADC_DUTY_T01 (приблизительно 1,5 мкс - T - 10 нс). Вставка Это создает условие, при котором D-Flop синхронизируется на T0 за 10 нс до того, как один из "заблокированных" триггеров DDS срабатывает, создавая импульс продолжительностью 10 нс, периодом 2 мкс и напряжением 2,5 В на ADC_DUTY_T01.

Затем мы меняем фазу DDS, чтобы определить, где происходит переход фазы на 100 МГц (путем мониторинга V_JITTER_ADC). Настроив DAC_CAL_JIT так, чтобы свести к минимуму изменение ADC_DUTY_T01 при переходе по фазе, мы можем установить полный диапазон шкалы V_JITTER в пределах 3,2 пс от его номинального значения 1,00 В / 10 нс.

Логика A - D (E - H)

Схематический лист "DG_MB_CHANNEL_LOGIC_z"

Схемы формирования формы сигнала распределены на двух страницах. Каждая страница содержит две дублирующие схемы, каждая схема обрабатывает два нониусных канала и генерирует сигналы LVDS для интерфейсов переднего и заднего выходных усилителей. Кроме того, каждая схема имеет схему коэффициента заполнения (аналогичную схеме, используемой в схеме T0T1), используемую при калибровке диапазона нониусов полной шкалы.

Интерфейс

VERN_n_s: Эти входные сигналы поступают от нониусов ($n = 0$ до 3, $s = P \& N$).

EOC_s: Эти входные сигналы отключаются и расширяют формы сигналов AB и A & B.

OUT_EN_n: Этот вывод из FPGA позволяет использовать форму импульсного сигнала.

POL_n: Этот вход от FPGA определяет полярность передней панели.

FRONT_nm_s: Эти выходы управляют интерфейсом усилителя на передней панели.

REAR_nm_s: Эти выходы управляют интерфейсом усилителя на задней панели.

ADC_DUTY_nm: Этот аналоговый выход предназначен для калибровки нониусов.

Подсхемы

На двух листах представлены четыре идентичных схемы, будут описаны только схемы обработки 01 (AB).

Логика формы сигнала на передней панели.

Оба входных сигнала от нониусов (VERN_nm_s) принимаются как LVDS и преобразуются SN65LVDS2 (U251 и U220) для получения сигналов CMOS P_0 и P_1. Эти сигналы объединяются в XOR U259 для генерации сигнала (W_01), который пропорционален их разности и является основой для вывода AB на передней панели. Два элемента И (U267, U261) используются для включения сигнала перед передачей сигнала на элемент XOR (U263), который реализует управление полярностью. Затем сигнал преобразуется обратно в LVDS с помощью SN65LVDS1 (U264) и отправляется на выходной интерфейс передней панели.

Логика формы сигнала на задней панели.

Сигналы P_0 и P_1 представляют собой OR'd (U253, U272) с сигналом окончания цикла шириной 30 нс (EOC_P) для продления импульсов и отключения любых переходных процессов, вызванных сбросом нониусов и тактовой частоты в конце цикла, от отображения на последнем импульсе. Элементы И (U255, U274) используются для отключения сигналов во время инициализации и для функции подавления импульсов . Затем сигналы преобразуются обратно в LVDS с помощью SN65LVDS1s (U256, U275) и отправляются на выходной интерфейс задней панели.

Калибровка нониуса с использованием коэффициента заполнения.

Это используется для калибровки полной шкалы задержки нониусов. Эта схема генерирует постоянное напряжение (ADC_DUTY_01) на основе коэффициента заполнения импульса 500 мВ / 0,1%. Это обеспечит выходное напряжение 2,5 В постоянного тока при коэффициенте заполнения 0,5% (длительность 5 нс / период 1 мкс с). Поскольку АЦП может разрешать напряжение 0,8 мВ, это приводит к временному разрешению 3,2 нс. Все задержки состоят из грубой (n x 10 нс) и тонкой (от 0 до 9,995 нс) составляющих (или n, f). Для двух задержек, которые отличаются на 5 нс и чередуются между нулевой и полномасштабной задержками нониуса , мы можем определить полномасштабную синхронизацию нониуса, измеряя ADC_DUTY_T01. Затем DAC_CAL_VERN_0 настраивается (источник тока нониуса) для реализации разницы в 0,8 мВ между двумя задержками и достижения полномасштабной ошибки (и не монотонности) менее 5 нс.

GPIB

Схематический лист "DG_MB_GPIB"

В интерфейсе GPIB используется TNT4882 (U900), который подключается непосредственно к разъему GPIB на задней панели (J3). Данныечитываются и записываются в U900 через двунаправленный буфер U901, который преобразует уровни напряжения 5 В U900 в уровни 3,3 В, необходимые для микроконтроллера (U50). Другие линии управления для U900 поставляются непосредственно от U50. U900 указывает на необходимость обслуживания, отправляя GPIB_IRQ (запрос маскируемого прерывания) на микроконтроллер, уровень которого сдвигается на RN900B.

Ввод-вывод источника питания

Схематический лист "DG_MB_PSO"

Здесь реализован блок питания (+12 ВА, +3,3 ВА, +2,5 ВА и +4,096 VREF) и заземление.

Дисплей на передней панели.

Схематический лист "DG_FP1C"

На передней панели используются семисегментные светодиодные дисплеи с временным мультиплексированием, светодиодные лампы и проводящая резиновая клавиатура для изменения и отображения настроек прибора. Печатная плата также оснащена аудиопреобразователем для генерации "щелчков" клавиш и звуковых сигналов тревоги.

Дисплей работает от напряжения + 5 В и управляетяется интерфейсом SPI 3,3 В. Данные с материнской платы выводятся на дисплей, а данные с клавиатуры возвращаются на материнскую плату через интерфейс SPI. Переключение уровня между 3,3 В и 5 В осуществляется с помощью U30, четырехъядерного вентиля от. Данные с материнской платы передаются в шесть регистров сдвига (от 20 до U25), параллельные выходы которых управляют дисплеями и лампами. Данные с клавиатуры фиксируются в регистре сдвига параллельного ввода / последовательного вывода (U26), данные которого передаются обратно на материнскую плату.

Цикл отображения разделен на шесть интервалов. Каждый интервал активирует одну из пяти различных стробоскопических линий (STB0-STB4), вытягивая эту линию высоко через повторитель излучателя, (Q1-Q5). Один из интервалов стробирования будет повторен, чтобы позволить выделить цифру курсора в течение шестого интервала. Линия стробоскопа тянет общий анод к четырем цифрам дисплея, восьми лампам и входу в колонку из шести переключателей "high".

Катоды соответствующих дисплеев и ламп будут опущены на "нули" в регистрах сдвига 21-U24 для дисплеев или в U25 через эмиттерные повторители Q7-Q14 для ламп. Токи светодиодов ограничены сетями резисторов N1-N8 для дисплеев и N9 и N10 для ламп. Для защиты дисплеев и ламп, регистры сдвига с катодным приводом будут отключены U27A, а 74HC4538, одним выстрелом на 10 мс, если SPI -CS станет неактивным.

Звуки нажатия клавиш и аварийные сигналы генерируются эхолотом SP1, который приводится в действие импульсом продолжительностью 1 мс от U27B через повторитель излучателя Q6. Одиночный импульс используется для генерации звука щелчка клавиши . Длинная серия импульсов генерирует звуковой сигнал, предупреждающий о попытке выполнения неправильной команды на передней панели.

Источник питания

Схематический лист "DG_PS1B"

Источник питания устройства находится в отдельном экранированном корпусе. Устройство поддерживает универсальные входные напряжения (90-264 В переменного тока, 47-63 Гц) и подает на материнскую плату различные напряжения постоянного тока: +24 В, +15 В, +5 В, +3,3 В, -5 В и -15 В.

Устройство настроит свой преобразователь постоянного тока на сигнал синхронизации 200 кГц, выдаваемый материнской платой, и подаст прямоугольный сигнал на частоте сети переменного тока, обычно 50 Гц или 60 Гц. Устройство также оснащено вентилятором с терморегулированием, скорость вращения которого увеличивается с повышением температуры.

Оригинальный источник питания Phihong PSA60-124 обеспечивает напряжение до 3,3 А при +24 В от линейного входного напряжения. Этот источник питания включен всякий раз, когда присутствует сетевое напряжение, подавая на материнскую плату напряжение +24 В для питания дополнительных временных баз: либо обожженного кристаллического, либо рубидиевого генератора. Напряжение +24 В, подаваемое на материнскую плату, фильтруется L1 и C8 для устранения помех от источника питания OEM. Источник питания OEM также обеспечивает +24 В для преобразователя постоянного тока в постоянный для генерации других регулируемых напряжений, используемых в системе. Преобразователь постоянного тока и вентилятор "включены" только тогда, когда кнопка питания на передней панели нажата "in".

Преобразователь постоянного тока отключается, когда кнопка -DISABLE, вывод 10 на интерфейсе материнской платы, удерживается на низком уровне. Когда отключено, контроллер импульсного источника питания (U5) генерирует дополнительные прямоугольные волны частотой около 100 кГц, чтобы привести МОП-транзисторы Q3 и Q4 в состояние проводимости во время чередующихся полупериодов. МОП-транзисторы приводят в действие первичную обмотку трансформатора. Вторичные напряжения выпрямляются, фильтруются и регулируются для обеспечения системных напряжений +15 В, +5 В, +3,3 В, -5 В и -15 В. Один из вторичных источников не регулируется, но обеспечивает плавающий источник 40 В постоянного тока для высоковольтного выхода на задней панели.

Регулируемые выходы имеют на своих выходах диоды Шоттки, которые предотвращают неправильную полярность питания источников питания, подключенных к другим источникам питания с противоположной полярностью. Это наиболее важно при запуске и для предотвращения срабатывания SCR в КМОП-микросхемах в случае выхода из строя одного из источников питания.

В DG645 есть режим ЛИНЕЙНОГО запуска. Линейный триггер генерируется в источнике питания путем "обноихивания" входного линейного напряжения переменного тока перед подачей его на источник питания OEM. Схема для этого расположена на небольшой вертикальной печатной плате. Как линейный, так и нейтральный выводы (на всякий случай, если предприятие поменяло их местами) проходят в непосредственной близости от большого металлического участка на печатной плате. Линейное напряжение емкостно подключается через изоляцию проводов к этому металлическому участку. Связанное напряжение фильтруется C1, R7 и C2 перед подачей на вентиль n-канального полевого транзистора с малым сигналом (Q2), который буферизует высокомпенсированный источник. Полевой транзистор буферизуется операционным усилителем с единичным повторителем (U3B), который обеспечивает коэффициент усиления 100 × усилителя, U3B. Выходной сигнал U3B представляет собой прямоугольную волну линейной частоты с временем перехода около 20 мкс.

Термостатический регулятор скорости вентилятора также расположен на небольшой вертикальной печатной плате. В этой схеме в качестве датчика температуры используется LM35 (10 мВ / град С). Выходной сигнал датчика температуры смещается, умножается на $150 \times$ и ограничивается диапазоном от 0 до 15 В. Это напряжение ослабляется в 2 раза и смещается (для обеспечения минимальной скорости вращения вентилятора) перед включением вентилятора средней скорости 12 В через повторитель эмиттера, Q1.

Триггерный вход и выходы на передней панели

Управление выходным драйвером, схематический лист "DG_DR1C"

Схема внешнего триггерного входа и драйверов выходных сигналов на передней панели расположена на печатной плате размером $4,5 \times 6,0$ дюйма, которая крепится непосредственно к внутренней стороне передней панели прибора. Узел работает от напряжения ± 5 В и ± 15 В и программируется через интерфейс SPI.

Один разъем, J101, передает источники питания, интерфейс SPI и быстрые сигналы LVDS между этим узлом и материнской платой. Напряжение питания ± 5 В и ± 15 В от материнской платы регулируется таким образом, чтобы обеспечить +3,3 В (U110) и +10 В (U108). Источник для поглощения тока напряжением +6,7 В предусмотрен U109.

Цифровые данные SPI синхронизируются в 8-битном сдвиговом регистре U102, обеспечивающем контроль полярности триггера Ext и аналогового мультиплексора U103, позволяющего материнской плате измерять напряжение на любом выходе. Последовательные данные также синхронизируются с двумя восьмеричными 12-разрядными ЦАП, которые управляют выходными амплитудами и смещениями на передней панели.

Вход Ext Trig.

Пороговый диапазон входного сигнала Ext Trig составляет $\pm 3,5$ В постоянного тока. Для распознавания события запуска используется высокоскоростной компаратор CMOS. Входной сигнал Ext Trig масштабируется до входного напряжения 0-4 В постоянного тока диапазона КМОП-преобразователя на N100, что смещает входной сигнал на 2,048 В и уменьшает его в 2 раза, обеспечивая при этом 1 М Ω Сопротивление Thevenin на входе BNC. C100 и C101 ослабляют высокочастотные составляющие входного сигнала Ext Trig в 2 раза, подавая на вход Ext Trig около 18 пФ.

Компаратор U100 имеет задержку распространения 4 нс. Выходной сигнал U100 будет инвертирован элементом XOR, U111, если бит управления полярностью, Q3 из U102, установлен высоким. Это используется для управления полярностью входного сигнала Ext Trig. Выходной сигнал элемента XOR преобразуется в LVDS с помощью U101. Дифференциальный выходной сигнал от U101 передается на материнскую плату через главный разъем J101.

Выходные драйверы на передней панели

Выходные драйверы, схематический лист "DG_DR2C"

Имеются пять выходных драйверов передней панели: To, AB, CD, EF и GH, которые обеспечивают выходы в диапазоне от -2 В до +5 В на соответствующих выходах передней панели. Все

выходы монолитного компонента предназначены для управления 50 нагрузками. Выходной амплитуды и смещения удваиваются, если они не завершены, и будет некоторое импульсное искажение, если выходной сигнал превышает 6,5 В. Это может произойти, если выходной сигнал запрограммирован на выдает выходной импульс от 0 до 5 В, но не завершается на 50. Ω

Выходы представляют собой быстродействующие сильноточные импульсные драйверы, способные обеспечивать до 200 мА при нагрузке 25 Ом (внутренняя нагрузка 50 Ом и внешняя нагрузка 50 Ом) со временем нарастания 1 нс. 50 Импеданс источника гарантирует, что выходные сигналы будут иметь хорошие "обратные потери", так что они будут отражать только небольшую часть обратного импульса, который мог бы, например, быть отражен от плохо подобранный нагрузки пользователя.

Все пять выходных драйверов одинаковы. Приведенное здесь описание схемы относится к выводам на листе 2 из 6 страниц схем, на которых подробно описывается этот узел. Выходной сигнал управляет сигналами LVDS +To и -To, которые изменяются на 350 мВ. Сигнал LVDS имеет синфазное напряжение 1,25 В, которое должно быть преобразовано до примерно 8 В, чтобы быть принятным U201, приемником LVDS-CMOS, работающим в диапазоне от 6,7 В до 10 В. Чтобы преобразовать сигнал LVDS, он прерывается R200 и R201, переменный ток соединяется C204 и C205, а постоянный ток восстанавливается U200, резисторными сетями N200 и N201 и резисторами R202-R205. При такой конфигурации практически отсутствует задержка распространения высокоскоростного сигнала LVDS.

Выходной сигнал приемника LVDS имеет выходное сопротивление 20 Ом и изменяется между его шинами питания (6,7 В и 10 В) примерно на 600 пс. Два выхода управляют базами двух NPN-эмиттерных повторителей, Q200 и Q201, через базовые резисторы 49,9 Ом. Эмиттеры этих резисторов подключены к эмиттерам двух каскодных транзисторов PNP, Q202 и Q203, через сопротивление 25 Ом. Коллекторы каскодного транзистора подключены к выходам. Базовое напряжение, подаваемое на каскодные транзисторы, управляет выходной амплитудой; если базовое напряжение понижено, то на эмиттеры каскодных транзисторов подается больший ток, тем самым увеличивая ток, подаваемый на выход.

Для точного управления выходной амплитудой схеме потребуется установить правильное смещение на базах Q202 и Q203 под управлением 12-разрядного ЦАП T0_AMPL. "Имитирующая" схема с токами, уменьшенными в 20 раз по сравнению с фактическим выходным драйвером, используется для компенсации напряжения V последователей эмиттера и каскодных выходов. База повторителя имитирующего излучателя, Q204, вытягивается высоко через R216, как если бы это был заявленный выход. Смещение базы имитирующего каскодного транзистора, подаваемое на выход высокоскоростного операционного усилителя U202, имеет почти тот же потенциал, что и базы настоящих каскодных транзисторов. U202 управляет смещением базы таким образом, чтобы ток от имитирующей схемы был пропорционален напряжению от 12-разрядного ЦАП, и поэтому ток от всех каскодных транзисторов будет пропорционален напряжению ЦАП.

Выходное сопротивление источника Ω , которое состоит из параллельной комбинации четырех резисторов: R214, R215, R229 и R230. Два из этих резисторов подключены к земле, а два других подключены к источнику напряжения, который используется для обеспечения напряжения смещения на выходе. Источником выходного смещения управляет 12-разрядный ЦАП, T0_OFFSET, который был смешен и масштабирован до диапазона $\pm 1,00$ В постоянного тока. Конструкция источника смещения напряжения усложняется требованием, чтобы источник демонстрировал очень незначительные переходные процессы (несколько мВ) при воздействии импульса тока 50 мА (5 В/100 Ом) с субнаносекундным временем нарастания.

Для достижения небольшого переходного процесса источник напряжения смещения обходится двумя конденсаторами C216 и C217 емкостью 0,1 мкФ, которые обеспечивают очень низкое сопротивление переходному току, вызванному выходным импульсом. Теперь проблемой становится управление напряжением на этих конденсаторах с помощью 12-разрядного ЦАП без создания какой-либо нестабильности обратной связи. Общеизвестно, что управлять емкостной нагрузкой с помощью любого операционного усилителя сложно., в качестве обратной связи по напряжению

от конденсаторов происходит сдвиг фазы на выходное сопротивление операционного усилителя и емкость нагрузки, что практически гарантирует колебания цепи.

Чтобы преодолеть эту трудность, выход операционного усилителя обычно изолирован от емкостной нагрузки последовательным резистором. В этой схеме этот последовательный резистор равен R228, а Ω_{10} резистор. Но теперь возникла новая проблема, падение напряжения на последовательном резисторе значительно и приведет к снижению точности вывода. Чтобы обойти эту новую проблему, падение напряжения на последовательном резисторе можно исправить, "посмотрев" на выходное напряжение и отрегулировав выходной сигнал операционного усилителя с учетом ожидаемого падения напряжения на последовательном резисторе.

резистор Ω_{10} 10. Например, если выходной драйвер увеличивает выход на 5 В, мы ожидайте, что через R229 и R230 к конденсаторам будет поступать ток $5 \text{ В} / 100 = 50 \text{ мА}$ C216 и C217, которые необходимо будет запитывать от операционного усилителя через резистор R228 10. Чтобы это произошло без задержки, выход операционного усилителя должен подскочить уменьшается на $V = I \times R = 50 \text{ мА} \times 10 \Omega = 500 \text{ мВ}$, или на 1/10 выходного импульса. Это организовано путем обеспечения усиления в $-0,10 \times$ от выходного сигнала BNC к выходу смешенного операционного усилителя, что достигается с помощью R223 и R224.

Источник смешенного тока должен будет обеспечивать большой ток в определенных ситуациях. Для примера, если смещение выходного сигнала запрограммировано на -2 В, то напряжение на конденсаторах, C216 и C217, будет составлять -8 В. Когда выход увеличивается на 5 В во время выходного импульса, выход будет на уровне +3 В, и поэтому ток $I = V / R = (3 + 8) \text{ В} / 100 \text{ Ом} = 110 \text{ мА}$, источник смещения должен будет понизить. Это больше, чем может обеспечить выходной усилитель U203. Чтобы помочь, схемы повышения тока Q206 и R225 начинают снижать ток, когда выходной ток операционного усилителя превышает примерно 45 мА (снижение).

Источником выходного смещения управляет 12-разрядный ЦАП, который был смешен и масштабирован до диапазона $\pm 1,00 \text{ В}$ постоянного тока. Схема операционного усилителя (U203 и т.д.) Имеет коэффициент усиления, измеренный между неинвертирующим входом и излучателем Q206, около $8,5 \times$. Резисторная сеть, N202, используется для смещения и масштабирования выходного напряжения, чтобы его можно было измерить с помощью АЦП центрального процессора 0-3,3 В (на материнской плате) через аналоговый мультиплексор U103. Это используется для проверки работы выходов и обеспечения начальной калибровки выходного смещения и амплитуды.

Серия Ω

Выходы на задней панели

Опция 1: 8-канальный, 5 В

Внутренне DG645 генерирует 8 определяемых пользователем временных событий: A, B, C, D, E, F, G и H. Эти временные события имеют диапазон 2000 с и точность 5 пс. Выходы на передней панели объединяют эти временные события для получения четырех выходных импульсов: AB, CD, EF и GH. В дополнение, A T_0 выходной сигнал утверждается при $t = 0$ и остается установленным до 30 нс после самой длительной задержки. Опция 1 на задней панели позволяет пользователям использовать каждое из 8 временных событий независимо, выдавая выходные данные в момент времени T и в каждое из 8 заданных пользователем временных событий: A, B, C, D, E, F, G и H. Все эти выходы используют положительную логику 5 В (2.5 В в 50), повышаясь при запрограммированной задержке и снижаясь примерно через 30 нс после самой длительной запрограммированной задержки. Для этих выходов нет ограничения рабочего цикла.

Этот вариант задней панели состоит из четырех небольших печатных плат; вертикальная печатная плата, которая соединяет три небольшие горизонтальные печатные платы с материнской платой. Каждая из трех горизонтальных печатных плат содержит три выходных драйвера.

8-канальная схема на задней панели "DG_RP1C"

Вертикальная печатная плата подключается к материнской плате через 36-контактный разъем JP100.

Разъем обеспечивает подачу источников питания, интерфейса SPI и девяти быстрых сигналов LVDS для ,

A, B, C, D, E, F, G и H. В этой опции используется только напряжение питания + 5 В. Интерфейс SPI используется для фиксации бита, который установлен для включения выходов, и сброса для отключения выходов. Этот бит устанавливается после того, как устройство выходит из своей последовательности включения питания, и сбрасывается при выключении устройства для предотвращения ложных срабатываний.

Напряжение питания +5 В регулируется U100 до +3,3 В для обеспечения питания девяти приемников линии LVDS . Каждый из сигналов LVDS, T, A, B, C, D, E, F, G и H, преобразуется в уровни CMOS 3,3 В и передается на печатные платы выходного драйвера.

8-канальная задняя панель, схематический лист "DG_RP2C"

Все горизонтальные печатные платы идентичны и могут быть заменены во время сборки. Каждый канал состоит из элемента И (например, U200), который связывает бит разрешения SPI с уровнем CMOS от одного из линейных приемников LVDS. Вход элемента AND соответствует логическим уровням 3,3 В, но его выходной сигнал представляет собой логический сигнал 5 В, который управляет троиным

буфером, который используется для управления выходным BNC через резистор 45Ω . Каждый из буферных каналов имеет выходное сопротивление около 15. Три параллельных - это около 5, что в последовательно с резистором 45Ω генерируется

выходное сопротивление около 50Ω . Сайансным конденсатором Vcc 0,1 мкФ выходного драйвера для подавления звука, который в противном случае возник бы после нарастающего фронта выходного импульса.

Вариант 2: 8-канальный, высоковольтный

Внутренне DG645 генерирует 8 определяемых пользователем временных событий: A, B, C, D, E, F, G и H.

Эти временные события имеют диапазон 2000 с и точность 5 пс. Выходы на передней панели

связывают эти временные события для получения четырех выходных импульсов: AB, CD, EF и GH. В дополнение, вывод T утверждается при $t = 0$ и остается утвержденным до 30 нс после самой длительной задержки. Опция 2 на задней панели позволяет пользователям использовать каждое из 8 временных событий независимо, выдавая выходные данные в момент времени T и в каждое из 8 заданных пользователем временных событий: A, B, C, D, E, F, G и H. Все эти выходы используют положительную логику 30 В

(15 В на 50 Ом), которая достигает максимума при запрограммированной задержке в течение периода около 100 нс. Каждый из девяти выходов может подключать нагрузку 50 Ом к +15 В, требуя суммарного тока $9 \times 15 / 50 = 2,7$ А от внутреннего источника питания напряжением 40 В. Пиковая мощность в 108 Вт не может быть поддержана, и поэтому амплитуда выходного сигнала уменьшается по мере увеличения рабочего цикла.

Амплитуда выходного импульса уменьшается менее чем на 1% на кГц частоты срабатывания. Подробности будут приведены ниже. Этот вариант

задней панели состоит из четырех небольших печатных плат; вертикальная печатная плата соединяет три небольших горизонтальных печатных платы с материнской платой. Каждая из трех горизонтальных печатных плат содержит три выходных драйвера.

Высоковольтные выходы на задней панели, схематический лист "DG_HV1B"

Вертикальная печатная плата подключается к материнской плате через 36-контактный разъем JP100.

Разъем обеспечивает питание, интерфейс SPI и девять быстрых сигналов LVDS для T, A,

B, C, D, E, F, G и H. В этом варианте используются источники питания +5 В и плавающие 40 В постоянного тока.

Напряжение питания +5 В регулируется U100 до +3,3 В для обеспечения питания девяти приемников линии LVDS . Каждый из сигналов LVDS (T_0 , A, B, C, D, E, F, G и H) преобразуются в уровень CMOS 3,3 В и используются для запуска одним выстрелом продолжительностью 100 нс. Выходной сигнал одноразового использования, импульс 100 нс + 5 В, передается на плату драйвера горизонтального вывода.

Высоковольтные выходы на задней панели, схематический лист "DG_HV2B"

Каждая из горизонтальных печатных плат идентична и может быть заменена во время сборки. Каждый канал имеет два параллельных драйвера для увеличения пропускной способности по току, состоящих из тройного буфера CMOS, пытающего базу повторителя PNP-эмиттера. Напряжение 5 В Буфер CMOS, за вычетом V_{be} эмиттерного повторителя PNP, вместе с эмиттерным резистором Ω 14.0 устанавливает величину тока коллектора равной примерно 300 мА. Токи обоих коллекторов в сумме составляют 600 мА, что обеспечивает подачу импульса напряжением 30 В (со временем нарастания около 3 нс) на 50 нагрузку, состоящую из параллельной комбинации R15 и R16. Ω

Общая мощность высоковольтных выходов ограничена за счет уменьшения импульсного тока при увеличении рабочего цикла. Резервуаром для заряда выходного импульса служит конденсатор C11 емкостью 4,7 мкФ . Этот конденсатор заряжается через R10, резистор 499 Ом. Средний ток через R10 увеличивается по мере увеличения рабочего цикла импульсного выхода; увеличивающееся падение напряжения на R10 снижает напряжение на C11, тем самым уменьшая амплитуду импульса . Можно показать, что выходной импульсный ток задается:

$$I_{импульс} = 2 (5 \text{ В} - B_{BE}) / (R_{11} + 2 R_{10} f T)$$

$\approx 14 \text{ } V_{BE} R_{11} = 14 \Omega$ Ω , $f = 499 \text{ Гц}$ частота срабатывания и $T = \text{длительность импульса}$.
(100 нс). Импульс напряжения определяется как $V_{импульс} = R_{10} I_{импульс} = 25 \text{ при нагрузке пользователя } 50 \Omega$
или $V_{импульс} = 50 \times 14 \Omega$, когда пользовательская нагрузка имеет высокое сопротивление.

В таблице 46 показана зависимость амплитуды выходного импульса от частоты срабатывания (в кГц).

Таблица 46: Вариант 3. Зависимость амплитуды импульса от частоты срабатывания

(A) Процентное значение $f(\text{кГц})$	$I_{импульс}$	$V_{импульс}$	$\Omega (50 \Omega)$	$V_{импульс}$
0 0.614	100.0% 15.4			30.7
1 0.609	99.3% 15.2			30.5
2 0.605	98.6% 15.1			30.3
5 0.593	96.6% 14.8			29.7
10 0.573	93.3% 14.3			28.7
20 0.537	87.5% 13.4			26.9
50 0.452	73.7%	11.3		22.6
100 0.358	58.4%	9.0		17.9
200 0.253	41.2%	6.3		12.7
500 0.134	21.9%	3.4		6.7
1000 0.075	12.3%	1.9		3.8

Обратите внимание, что амплитуда высоковольтного импульса падает менее чем на 1 % на кГц частоты срабатывания. Кроме того, в таблице показана амплитуда импульсов для непрерывной работы; важно отметить, что первые импульсы будут иметь полную амплитуду: 15 В при 50 Ом или 30 В при высоком сопротивлении нагрузки.

Вариант 3: Комбинаторные логические выходы

Внутренне DG645 генерирует 8 определяемых пользователем временных событий: A, B, C, D, E, F, G и H.

Эти временные события имеют диапазон 2000 с и точность 5 пс. Выходы на передней панели связывают эти временные события для получения четырех выходных импульсов: AB, CD, EF и GH. В дополнение, вывод T⁰ утверждается при t= 0 и остается утвержденным до 30 нс после самой длительной задержки. Опция 3 на задней панели обеспечивает копии выходных данных на передней панели на задней панели. Кроме того, также предусмотрены логические OP из AB + CD, EF + GH, AB + CD + EF и AB + CD + EF + GH для подачи 1, 2, 3 или 4 точно определенных импульсов на отдельные выходы BNC. Все эти выходы используют положительную логику 5 В (2,5 В на 50 Ом), повышаясь на время между запрограммированными задержками. Для этих выходов нет ограничений по рабочему циклу. Этот вариант задней панели состоит из четырех небольших печатных плат; вертикальная печатная плата соединяет три небольших горизонтальных печатных платы с материнской платой. Каждая из трех горизонтальных печатных плат содержит три выходных драйвера.

Комбинированные выходы на задней панели, схематический лист "DG_CB1B"

Вертикальная печатная плата подключается к материнской плате через 36-контактный разъем JP100.

Разъем обеспечивает подачу питания, интерфейс SPI и девять быстрых сигналов LVDS для T, A, B, C, D, E, F, G и H. В этой опции используется только напряжение + 5 В.

Напряжение питания +5 В регулируется U100 до +3,3 В для обеспечения питания девяти приемников линии LVDS. Каждый из сигналов LVDS, T, A, B, C, D, E, F, G и H, преобразуется в уровень CMOS 3,3 В. Высокоскоростные логические элементы используются для генерации требуемых выходных данных; подача A и B на вход элемента XOR генерирует импульс, который является высоким для интервала между A и B. элементы ИЛИ используются для генерации комбинаций импульсов, а другие элементы ИЛИ используются для поддержания равных задержек распространения для выходных данных с 1, 2, 3 или 4 членами. Окончательные результаты передаются на печатные платы драйвера горизонтального вывода.

На задней кромке T генерируется сигнал VETO продолжительностью 10 нс₀ выводите, чтобы наложить вето на сбои, которые могут быть сгенерированы элементами XOR, когда оба входа переходят одновременно с высокого уровня на низкий. Это ограничение генерируется на вертикальной печатной плате и применяется к элементу AND на PBC выходного драйвера.

Комбинированные выходы на задней панели, схематический лист "DG_CB2B"

Каждая из горизонтальных печатных плат идентична и может быть заменена во время сборки.

Каждый канал состоит из элемента И, например, U200, который связывает -VETO с каждым из выходных терминалов. Вход элемента AND соответствует логическим уровням 3,3 В, но его выходом является логический сигнал 5 В, который управляет троичным буфером, который используется для управления выходным BNC через резистор 45,3 Ом. Каждый из буферных каналов имеет выходное сопротивление Резистор около 15 . Три параллельных - это около 5, которые последовательно с 45,3 Ом Резистор 4.7 используется последовательно с Ом. создает выходное сопротивление источника, близкое к 50. Резистор 4.7 используется последовательно с Ом.

байпасный конденсатор Vcc емкостью 0,1 мкФ выходного драйвера для подавления звона, который в противном случае возник бы после начала выходного импульса.

Список запасных частей

Материнская плата в сборе

BD2	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD3	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD4	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD5	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD8	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD51	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD52	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD53	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD71	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD72	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD81	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD101	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD102	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD103	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD104	6-00759-631	2506031517Y0 2506031517Y0 . . .	Ферритовая бусина, SMT
BD151	6-00759-631 2506031517Y0	Ферритовая бусина, SMT
BD152	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD201	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD202	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD203	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD204	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD251	6-00759-631	2506031517Y0	Ферритовая бусина, SMT Ферритовая бусина, SMT
BD252	6-00759-631	2506031517Y0	SMT Ферритовая бусина, SMT
BD253	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD254	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD255	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD256	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD301	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD302	6-00759-631	2506031517Y0	Ферритовая бусина, SMT
BD303	6-00759-631	2506031517Y0 2506031517Y0 . . .	Ферритовая бусина, SMT
BD304	6-00759-631 2506031517Y0	Ферритовая бусина, CMT
BD401	6-00759-631	2506031517Y0	Феррит, CMT
BD402	6-00759-631	2506031517Y0	Феррит, CMT
BD403	6-00759-631	2506031517Y0	Феррит, CMT
BD404	6-00759-631	2506031517Y0	Феррит, CMT
BD451	6-00759-631	2506031517Y0	Феррит, CMT
BD452	6-00759-631	2506031517Y0	Феррит, CMT
BD453	6-00759-631	2506031517Y0	Феррит, CMT
BD454	6-00759-631	2506031517Y0	Феррит, CMT
BD455	6-00759-631	2506031517Y0	Феррит, CMT
BD456	6-00759-631	2506031517Y0	Феррит, CMT
BD501	6-00759-631	2506031517Y0	Феррит, CMT
BD502	6-00759-631	2506031517Y0	Феррит, CMT
BD503	6-00759-631	2506031517Y0	Феррит, CMT
BD504	6-00759-631	2506031517Y0 2506031517Y0 . . .	Феррит, CMT
BD602	6-00759-631 2506031517Y0	Феррит, CMT
BD606	6-00759-631	2506031517Y0	Феррит, CMT
BD621	6-00759-631	2506031517Y0	Феррит, CMT
BD701	6-00759-631	2506031517Y0	Феррит, CMT
BD709	6-00759-631	2506031517Y0	Феррит, CMT
BD710	6-00759-631	2506031517Y0 „2506031517Y0	Феррит, CMT

BD800	6-00759-631	2506031517Y0	Ферритовый шарик, SMT Ферритовый
BD801	6-00759-631	2506031517Y0	шарик, SMT Ферритовый
BD803	6-00759-631	2506031517Y0	шарик, SMT Ферритовый
BL1	6-00236-631	FR47	шарик, SMT Ферритовый
BL2	6-00236-631	FR47	шарик, SMT Ферритовый
BL3	6-00236-631	FR47	шарик, SMT Ферритовый
BL4	6-00236-631	FR47	шарик, SMT Ферритовый шарик,
BL7	6-00236-631	FR47	SMT, Ферритовый шарик, SMT
C 1	5-00764-581	100000P	
C 2	5-00764-581	100000P	Кришка. Мон., (0603), 50 B, 10%, X7R
C 3	5-00591-568	1,0 ЕД	Кришка. Мон., (0603), 50 B, 10%, X7R
C 4	5-00764-581	100000P	Колпачок керамический 50V SMT (1206) +/-10% X7R
C 5	5-00764-581	100000P	Колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 6	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 7	5-00661-578	1мкФ 16B /0603	колпачок. Монодиэлектрический, (0603), 50 B, 10%, керамический
C 8	5-00764-581	100000P	колпачок X7R SMT, все размеры
C 9	5-00661-578	1мкФ 16B /0603	колпачка. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 10	5-00764-581	100000P	Керамический колпачок SMT, все размеры
C 11	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 12	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 13	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 14	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 15	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 16	5-00591-568	1,0 ЕД	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 17	5-00764-581	100000P	Колпачок, керамический 50 B SMT (1206) +/-10% X7R
C 18	5-00657-578	22мкФ 10B /1206	колпачок. Монодиэлектрический, (0603), 50 B, 10%, керамический
C 19	5-00764-581	100000P	колпачок X7R SMT, все размеры
C 20	5-00657-578	22мкФ 10B /1206	колпачка. Монодиэлектрический, (0603), 50 B, 10%, керамический
C 21	5-00764-581	100000P	колпачок X7R SMT, все размеры
C 22	5-00764-581	100000P	колпачка. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 23	5-00318-569	2,2 ЕД/теплообменники	Колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 24	5-00318-569	T35 2,2 ЕД/теплообменники	колпачок, tantal, SMT (все размеры корпуса)
C 25	5-00764-581	T35 100000P	Колпачок. Тантал, SMT (все размеры корпуса)
C 26	5-00764-581	100000P	Колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 27	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 28	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 29	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 30	5-00318-569	2,2 ЕД/теплообменники	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 31	5-00318-569	T35 2,2	колпачок, tantal, SMT (все размеры корпуса)
C 32	5-00318-569	ЕД/Теплообменники T35	Колпачок, tantal, SMT (все размеры корпуса)
C 33	5-00527-568	2,2 ЕД/теплообменники	колпачок, tantal, SMT (все размеры корпуса)
C 34	5-00764-581	T35 .47Y 100000P	Колпачок, керамический 50 B SMT (1206) +/-10% X7R колпачок.
C 35	5-00661-578	1МКФ 16B /0603	Монодиэлектрический, (0603), 50 B, 10%, керамический колпачок
C 38	5-00728-580	330П1	X7R SMT, все размеры
C 39	5-00706-580	39Р	колпачка. Мон., (0603), 50 B, 5%, NPO
C 40	5-00728-580	330П1	колпачок. Мон., (0603), 50 B, 5%, NPO
C 41	5-00661-578	1МКФ 16B /0603	колпачок. Мон., (0603), 50 B, 5%, керамический колпачок NPO
C 42	5-00764-581	100000P	SMT, все размеры колпачка.
C 43	5-00661-578	1МКФ 16B /0603	Монодиэлектрический, (0603), 50 B, 10%, керамический колпачок
C 44	5-00713-580	75Р	X7R SMT, все размеры
C 45	5-00764-581	100000P	колпачка. Мон., (0603), 50 B, 5%, NPO
C 46	5-00764-581	100000P	колпачок. Мон., (0603), 50 B, 10%, X7R
C 47	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 48	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 49	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 50	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 51	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 52	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 53	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 54	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 55	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
C 56	5-00764-581	100000P	колпачок. Монодиэлектрический, (0603), 50 B, 10%, X7R
			колпачок. Мон., (0603), 50 B, 10%, X7R

C 57	5-00764-581	100000P	Крышка. Моно. (0603), 50 В, 10%, X7R
C 58	5-00740-580	1000P	Крышка. Моно. (0603), 50 В, 5%, NPO
C 59	5-00764-581	100000P	крышка. Монодиодный, (0603), 50 В, 10%, X7R
C 60	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 61	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 62	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 70	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 72	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 73	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 75	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 76	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, керамический
C 77	5-00661-578		колпачок X7R SMT, все размеры
C 78	5-00764-581	1 МКФ 16	колпачка. Монодиодный, (0603), 50 В, 10%, X7R
C 79	5-00764-581	B/0603 100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 80	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R,
C 81	5-00657-578	100000P 22 МКФ	Керамический колпачок SMT, все размеры,
C 82	5-00657-578	10 B/1206 22	Керамический колпачок SMT, все размеры,
C 83	5-00764-581	МКФ 10 B/1206	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 84	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 85	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 86	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 87	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 88	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R колпачок.
C 89	5-00764-581	100000P	Монодиодный, (0603), 50 В, 10%, X7R колпачок.
C 91	5-00764-581	100000P	Монодиодный, (0603), 50 В, 10%, X7R колпачок.
C 92	5-00764-581	100000P	Монодиодный, (0603), 50 В, 10%, X7R Колпачок.
C 93	5-00764-581	100000P	Монодиодный, (0603), 50 В, 10%, керамический
C 94	5-00657-578	100000P 22	колпачок X7R SMT, все размеры
C 95	5-00764-581	МКФ 10 B/1206	колпачка. Монодиодный, (0603), 50 В, 10%, X7R
C 96	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 97	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 98	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 99	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 101	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 102	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 103	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 104	5-00764-581	100000P	колпачок. Моно. (0603), 50 В, 10%, X7R
C 105	5-00716-580	100000P	крышка. Моно. (0603), 50 В, 5%, NPO
C 106	5-00764-581	100000P 100000P	крышка. Монодиодный, (0603), 50 В, 10%, X7R
C 107	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 108	5-00764-581	100000P.	колпачок. Моно. (0603), 50 В, 10%, X7R
C 109	5-00764-581	100000P.	Крышка. Моно. (0603), 50 В, 10%, X7R
C 110	5-00764-581	100000P.	Колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 111	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 112	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 113	5-00764-581	100000P.	колпачок. Моно. (0603), 50 В, 10%, X7R
C 114	5-00716-580	100000P.	крышка. Моно. (0603), 50 В, 5%, NPO
C 115	5-00764-581	100000P.	крышка. Монодиодный, (0603), 50 В, 10%, X7R
C 116	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 117	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 151	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 152	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 153	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 156	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 157	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 158	5-00764-581	100000P.	колпачок. Моно. (0603), 50 В, 10%, X7R
C 159	5-00714-580	100000P.	крышка. Моно. (0603), 50 В, 5%, NPO
C 166	5-00740-580	100000P.	крышка. Моно. (0603), 50 В, 5%, NPO
C 201	5-00764-581	100000P.	колпачок. Моно. (0603), 50 В, 10%, X7R
C 202	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 203	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 204	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
		100000P.	

C 205	5-00716-580	100Р	Крышка. Моно. (0603), 50 В, 5%, NPO
C 206	5-00764-581	100000Р	Крышка. Моно. (0603), 50 В, 10%, X7R крышка.
C 207	5-00764-581	100000Р	Монофонический, (0603), 50 В, 10%, X7R Колпачок.
C 208	5-00764-581	100000Р	Монофонический, (0603), 50 В, 10%, X7R
C 209	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 210	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 211	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 212	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 213	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 214	5-00716-580	100000Р	колпачок. Моно. (0603), 50 В, 5%, NPO
C 215	5-00764-581	100000Р	колпачок. Моно. (0603), 50 В, 10%, X7R
C 216	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 217	5-00764-581	100000Р	Колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 224	5-00657-578		Керамический колпачок SMT, все размеры
C 225	5-00527-568	22МКФ 10В	
C 251	5-00764-581	/1206 47У	Колпачок керамический 50V SMT (1206) +/-10%
C 252	5-00764-581	100000Р	X7R Колпачок. Монодиодный, (0603), 50 В, 10%,
C 253	5-00764-581	100000Р	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 254	5-00764-581	100000Р	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 255	5-00764-581	100000Р	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 256	5-00764-581	100000Р	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 257	5-00764-581	100000Р	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 258	5-00764-581	100000Р	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 259	5-00764-581	100000Р	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 260	5-00764-581	100000Р	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 261	5-00764-581	100000Р	X7R колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 262	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 263	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 264	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 265	5-00740-580	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 266	5-00740-580	1000ШТ	колпачок. Моно. (0603), 50 В, 5%, NPO
C 301	5-00764-581	1000ШТ	колпачок. Моно. (0603), 50 В, 5%, NPO
C 302	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 303	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 304	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 305	5-00716-580	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 306	5-00764-581	100ПІ	колпачок. Моно. (0603), 50 В, 5%, NPO
C 307	5-00764-581	100000Р	колпачок. Моно. (0603), 50 В, 10%, X7R
C 308	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 309	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 310	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 311	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 312	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 313	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 314	5-00716-580	100000Р	колпачок. Моно. (0603), 50 В, 10%, X7R
C 315	5-00764-581	100ПІ	крышка. Моно. (0603), 50 В, 5%, NPO
C 316	5-00764-581	100000Р	крышка. Монодиодный, (0603), 50 В, 10%, X7R
C 317	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 401	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 402	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 403	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 404	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 405	5-00716-580	100000Р	колпачок. Моно. (0603), 50 В, 10%, X7R
C 406	5-00764-581	100ПІ	крышка. Моно. (0603), 50 В, 5%, NPO
C 407	5-00764-581	100000Р	крышка. Монодиодный, (0603), 50 В, 10%, X7R
C 408	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 409	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 410	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 411	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 412	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 413	5-00764-581	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 414	5-00716-580	100000Р	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
		100ПІ	колпачок. Моно. (0603), 50 В, 5%, NPO

C 415	5-00764-581	100000P.	Колпачок. Монодиодный, (0603), 50 В, 10%,
C 416	5-00764-581	100000P.	X7R Колпачок. Монодиодный, (0603), 50 В, 10%,
C 417	5-00764-581	100000P.	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 451	5-00764-581	100000P.	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 452	5-00764-581	100000P.	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 453	5-00764-581	100000P.	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 454	5-00764-581	100000P.	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 455	5-00764-581	100000P.	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 456	5-00764-581	100000P.	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 457	5-00764-581	100000P.	X7R колпачок. Монодиодный, (0603), 50 В, 10%,
C 458	5-00764-581	100000P.	X7R колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 459	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 460	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 461	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 462	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 463	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 464	5-00764-581	1000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 465	5-00740-580	1000P.	колпачок. Моно. (0603), 50 В, 5%, NPO
C 466	5-00740-580	100000P.	колпачок. Моно. (0603), 50 В, 5%, NPO
C 501	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 502	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 503	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 504	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 505	5-00716-580	100000P.	колпачок. Монодиодный, (0603), 50 В, 5%, NPO
C 506	5-00764-581	100000P.	Крышка. Моно. (0603), 50 В, 10%, X7R
C 507	5-00764-581	100000P.	Колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 508	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 509	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 510	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 511	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 512	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 513	5-00764-581	100000P.	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 514	5-00716-580	100000P.	колпачок. Монодиодный, (0603), 50 В, 5%, NPO
C 515	5-00764-581	100P	колпачок. Моно, (0603), 50 В, 10%, X7R
C 516	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 517	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 604	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 605	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 607	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 616	5-00764-581	100000P	Колпачок. Моно, (0603), 50 В, 10%,
C 628	5-00545-554	100000P	Конденсатор X7R, Полипропилен, Радиальный
C 629	5-00764-581	3.3N	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 641	5-00764-581	100000P 100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 644	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 650	5-00764-581	100000P	Крышка. Моно, (0603), 50 В, 10%, X7R
C 651	5-00375-552	2.2P	
C 652	5-00764-581	100000P	
C 656	5-00675-580	1P	
C 657	5-00764-581	1000P	Конденсатор, микросхема (SMT1206), 50 В, 5%,
C 662	5-00668-580	100000P	NPO колпачок. Моно, (0603), 50 В, 10%, X7R
C 663	5-00740-580	100000P	колпачок. Моно, (0603), 50 В, 5%, NPO
C 671	5-00764-581	100000P	колпачок. Моно, (0603), 50 В, 10%, X7R
C 672	5-00764-581	100000P	колпачок. Моно, (0603), 50 В, 5%, NPO
C 673	5-00764-581	100000P	колпачок. Моно, (0603), 50 В, 5%, NPO
C 686	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%,
C 687	5-00764-581	100000P	X7R колпачок. Монодиодный, (0603), 50 В,
C 690	5-00740-580	100000P	10%, X7R колпачок. Монодиодный, (0603), 50
C 691	5-00724-580	100000P	В, 10%, X7R колпачок. Монодиодный, (0603), 50
C 692	5-00764-581	100000P	В, 10%, X7R колпачок. Моно, (0603), 50 В, 10%, X7R
C 708	5-00764-581	100000P	крышка. Моно, (0603), 50 В, 5%, NPO
C 714	5-00764-581	100000P	крышка. Моно, (0603), 50 В, 5%, NPO
C 717	5-00764-581	100000P	колпачок. Моно, (0603), 50 В, 10%, X7R
			колпачок. Монодиодный, (0603), 50 В, 10%, X7R
			колпачок. Монодиодный, (0603), 50 В, 10%, X7R
			колпачок. Монодиодный, (0603), 50 В, 10%, X7R

C 718	5-00764-581	100000P	Заглушка. Монодиодная, (0603), 50 В, 10%, X7R
C 721	5-00764-581	100000P	Заглушка. Монодиодный, (0603), 50 В, 10%, керамический
C 724	5-00661-578	1 МКФ 16 В/0603	колпачок X7R SMT, все размеры
C 725	5-00764-581	100000P	колпачка. Монодиодный, (0603), 50 В, 10%, X7R,
C 726	5-00661-578	1 МКФ 16 В/0603	Керамический колпачок SMT, всех размеров,
C 730	5-00661-578	1 МКФ 16 В/0603	Керамический колпачок SMT, всех размеров,
C 731	5-00661-578	1 МКФ 16 В/0603	керамический колпачок SMT, всех размеров
C 736	5-00740-580	1000P	колпачок. Моно. (0603), 50 В, 5%, NPO
C 737	5-00720-580	150P	колпачок. Моно. (0603), 50 В, 5%, NPO
C 738	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 742	5-00758-581	33000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 744	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 745	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 746	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 747	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 748	5-00716-580	47P	колпачок. Моно. (0603), 50 В, 5%, NPO
C 749	5-00716-580	100000P	колпачок. Моно. (0603), 50 В, 5%, NPO
C 800	5-00752-581	82 P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 801	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 802	5-00764-581	82 P	колпачок. Моно. (0603), 50 В, 10%, X7R
C 803	5-00708-580	47P	крышка. Моно. (0603), 50 В, 5%, NPO
C 804	5-00764-581	82 P	крышка. Моно. (0603), 50 В, 10%, X7R
C 805	5-00714-580	82 P	крышка. Моно. (0603), 50 В, 5%, NPO
C 806	5-00764-581	100000P	крышка. Моно. (0603), 50 В, 10%, X7R
C 807	5-00714-580	47P	крышка. Моно. (0603), 50 В, 5%, NPO
C 809	5-00708-580	473P	крышка. Моно. (0603), 50 В, 5%, NPO
C 810	5-00714-580	473P	колпачок. Моно. (0603), 50 В, 5%, NPO
C 811	5-00714-580	473P	колпачок. Моно. (0603), 50 В, 5%, NPO
C 812	5-00764-581	473P	колпачок. Моно. (0603), 50 В, 10%, X7R
C 813	5-00708-580	473P	колпачок. Моно. (0603), 50 В, 5%, NPO
C 814	5-00708-580	473P	колпачок. Моно. (0603), 50 В, 5%, NPO
C 815	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 816	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 817	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 818	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 819	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 820	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 821	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R Колпачок.
C 822	5-00764-581	100000P	Монодиодный, (0603), 50 В, 10%, керамический колпачок
C 900	5-00661-578	1 МКФ 16 В/0603	X7R SMT, все размеры
C 901	5-00764-581	100000P	колпачка. Монодиодный, (0603), 50 В, 10%, X7R
C 902	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 903	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 904	5-00764-581	100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 905	5-00764-581	100000P 100000P	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
C 2001	5-00764-581	598-8010-107F	колпачок. Монодиодный, (0603), 50 В, 10%, X7R
D 1	3-01752-311	MMBD1701A	светодиод, Сверхминиатюрная
D 101	3-01753-360	MMBD1701A	интегральная схема (ПИГ для поверхностного монтажа)
D 102	3-01753-360	MMBD1701A	Интегральная схема (ПИГ для поверхностного монтажа)
D 201	3-01753-360	MMBD1701A	Интегральная схема (ПИГ для поверхностного монтажа)
202	3-01753-360	MMBD1701A	Интегральная схема (ПИГ для поверхностного монтажа)
D 301	3-01753-360	MMBD1701A	Интегральная схема (ПИГ для поверхностного монтажа)
302	3-01753-360	MMBD1701A	Интегральная схема (ПИГ для поверхностного монтажа)
D 401	3-01753-360	MMBD1701A.	Интегральная схема (ПИГ для поверхностного монтажа)
D 402	3-01753-360	MMBD1701A	Интегральная схема (ПИГ для поверхностного монтажа) Интегральная
D 501	3-01753-360	MMBD1701A	схема (ПИГ для поверхностного монтажа) Интегральная
D 502	3-01753-360	MMBD1701A	схема (ПИГ для поверхностного монтажа) Интегральная
D 605	3-01753-360	MMBD1701A	схема (ПИГ для поверхностного монтажа) Интегральная
D 606	3-01753-360	MMBD1701A	схема (ПИГ для поверхностного монтажа) Интегральная
D 607	3-01753-360	MMBD1701A	схема (ПИГ для поверхностного монтажа) Интегральная
D 708	3-00538-360	MMBD352L-ROHS	схема (ПИГ для поверхностного монтажа Крепление Pkg)
D 709	3-00538-360	MMBD352L-ROHS	Интегральная схема (поверхностное крепление Pkg)

DG1	7-01871-701	DG645 M/B	Разъем для
J 1	1-00579-120	227677-1	подключения к печатной плате , BNC
J 2	1-01031-160	DEKL-9SAT-E	Разъем, Д-Саб, прямоугольный ПК, женский
J 3	1-00160-162	IEEE488/ПО/ДСТАВКА.	разъем, IEEE488, стандартные, Р/С, женской
J 4	1-00065-114	7-КОНТАКТНЫЙ;	заголовка, АМФ, МТА-100
J 5	1-00579-120	БЕЛЫЙ 227677-1	разъем, BNC
J 6	1-01144-132	HTSW-120-08- S-D	заголовка, дип
J 7	1-01057-130	26-48-1101	разъем, мужской
J 8	1-01215-132	SLW-118-01- G-D	заголовок, дип
J 9	1-00579-120	227677-1	разъем, BNC
J 10	1-01089-100	J0011D21B	разъем, смешанная.
J 11	1-01143-132	FWJ-13-04- T-S	Заголовок, дип
J 50	1-00083-130	26-КОНТАКТНЫЙ	разъем, мужской
J 70	1-01146-132	разъем TSW-106-08-	заголовок, дип
J 1002	1-00488-130	G-S 2-КОНТАКТНЫЙ	разъем, мужской
L 1	6-00686-609	0,68 U	индуктор, закрепленный, СМТ
L 2	6-00669-609	3.3UH - S1210	индуктор, закрепленный, СМТ
L 600	6-00650-609	.47UH - SMT	индуктор, закрепленный, СМТ
L 701	6-00676-609	1,2 MKГ/ 5%	индуктор, закрепленный, СМТ
L 800	6-00597-609	1,5 MKГ	индуктор, закрепленный, СМТ
L 801	6-00597-609	1,5 MKГ	индуктор, закрепленный, СМТ
L 802	6-00597-609	1,5 MKГ	индуктор, закрепленный, СМТ
L 803	6-00597-609	1,5 MKГ	индуктор, закрепленный, СМТ
L 804	6-00597-609	1,5 MKГ	индуктор, закрепленный, СМТ
L 805	6-00597-609	MBT3906DW1	индуктор, закрепленный, СМТ
Q 101	3-01419-360	MBT3906DW1	интегральная схема (поверхностное Маунт ПКГ)
Q 103	3-01419-360	MMBT5179	интегральная схема (поверхностное Маунт ПКГ)
Q 105	3-00808-360	MBT3906DW1	интегральная схема (поверхностное Маунт ПКГ)
Q 106	3-01419-360	MBT3906DW1	Интегральные Схемы (Поверхностное Маунт ПКГ)
Q 108	3-01419-360	MMBT5179	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 110	3-00808-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 201	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 203	3-01419-360	MMBT5179	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 205	3-00808-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 206	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 208	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 210	3-00808-360	MMBT5179	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 301	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 303	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 305	3-00808-360	MMBT5179	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 306	3-01419-360	MBT3906DW1	Интегральные Схемы (Поверхностное Маунт ПКГ)
Q 308	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 310	3-00808-360	MMBT5179	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 401	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 403	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 405	3-00808-360	MMBT5179	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 406	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 408	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 410	3-00808-360	MMBT5179	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 501	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 503	3-01419-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 505	3-00808-360	MBT3906DW1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 506	3-01419-360	MMBT5179	Интегральные схемы (поверхностное Маунт ПКГ)
Q 508	3-01419-360	MBT3906DW1	интегральная схема (поверхностное Маунт ПКГ) интегральная
Q 510	3-00808-360	MBT3906DW1	схема (поверхностное Маунт ПКГ) интегральная
Q 611	3-00808-360	MMBT5179	схема (поверхностное Маунт ПКГ) интегральная
Q 612	3-01419-360	MMBT5179	схема (поверхностное Маунт ПКГ) интегральная
Q 614	3-00808-360	MBT3906DW1 MMBT5179	схема (поверхностное Маунт ПКГ) интегральная
Q 619	3-00580-360	MMBT3906LT1	схема (поверхностное Маунт ПКГ) интегральная
Q 800	3-00580-360	MMBT3906LT1	схема (поверхностное Маунт ПКГ) тонкая пленка, 1%,
R 1	4-02253-466	10.0K	50 частей на миллион, 0603 чип резистор, тонкопленочный,
R 2	4-02191-466	2.26K	1%, 50 частей на миллион, Микросхемный резистор 0603

P 669	4-01965-466	10,0	Тонкая пленка, 1%, 50 ppm, 0603 Чип-резистор
P 670	4-02090-466	200	Тонкая пленка, 1%, 50 ppm, 0603 чип-резистор
P 671	4-02003-466	24,9	Тонкая пленка, 1%, 50 ppm, 0603 чип-резистор
P 672	4-02090-466	200	Тонкая пленка, 1%, 50 ppm, 0603 чип-резистор
P 673	4-02003-466	24,9	Тонкая пленка, 1%, 50 ppm, 0603 чип-резистор
P 674	4-02090-466	200	Тонкая пленка, 1%, 50 ppm, 0603 чип-резистор
P 675	4-02258-466	11,3K	Тонкая пленка, 1%, 50 ppm, 0603 чип-резистор
P 676	4-02320-466	49,9K	Тонкая пленка, 1%, 50 ppm, 0603 чип-резистор, 1%, 50ppm,
P 677	4-02121-466	422	0603 Чип-резистор Тонкопленочный, 1%, 50ppm, 0603
P 678	4-02032-466	49,9	чип-резистор Тонкопленочный, 1%, 50ppm, 0603 чип-резистор
P 679	4-02090-466	200	Тонкопленочный, 1%, 50ppm, 0603 чип-резистор
P 680	4-02253-466	10,0K	Тонкопленочный, 1%, 50ppm, 0603 чип-резистор
P 681	4-02077-466	147	Тонкопленочный, 1%, 50ppm, 0603 чип-резистор
P 682	4-02195-466	2,49K	Тонкопленочный, 1%, 50ppm, 0603 чип-резистор
P 685	4-02157-466	1,00K	Тонкопленочный, 1%, 50ppm, 0603 Микросхемный резистор
P 686	4-02207-466	3,32K	Тонкопленочный, 1%, 50ppm, 0603 микросхемный резистор
P 687	4-02191-466	2,26K	Тонкопленочный, 1%, 50ppm, 0603 микросхемный резистор
P 690	4-02253-466	10,0 K	Тонкопленочный, 1%, 50ppm, 0603 микросхемный резистор
P 691	4-02157-466	1,00K	Тонкопленочный, 1%, 50ppm, 0603 микросхемный резистор
P 693	4-02189-466	2,15 K	Тонкопленочный, 1%, 50ppm, 0603 микросхемный резистор
P 704	4-02253-466	10,0 K	Тонкопленочный, 1%, 50ppm, 0603 Микросхемный резистор
P 705	4-02270-466	15,0 K	Тонкопленочный, 1%, 50ppm, 0603 Микросхемный резистор,
P 706	4-02349-466	100 K	Тонкопленочный, 1%, 50 ppm, 0603 Чип-резистор
P 707	4-02224-466	4,99 K	Тонкопленочный, 1%, 50 ppm, 0603 чип-резистор
P 708	4-02224-466	4,99K	Тонкопленочный, 1%, 50 ppm, 0603 чип-резистор
P 709	4-02224-466	4,99K	Тонкопленочный, 1%, 50 ppm, 0603 чип-резистор
P 710	4-02003-466	24,9	Тонкопленочный, 1%, 50 ppm, 0603 чип резистор,
P 711	4-02061-466	100 10,0	тонкопленочный, 1%, 50 частей на миллион, 0603 чип
P 712	4-02253-466	K 100	резистор, тонкопленочный, 1%, 50 частей на миллион, 0603 чип
P 713	4-02061-466	K 49,9	резистор, тонкопленочный, 1%, 50 частей на миллион, 0603 чип
P 714	4-02032-466	4,99K	резистор, тонкопленочный, 1%, 50 частей на миллион, 0603 чип
P 715	4-02224-466	49,9	резистор, тонкопленочный, 1%, 50 частей на миллион, 0603 чип
R 716	4-02032-466	K 2,49 K	резистор, тонкопленочный, 1%, 50 частей на миллион, 0603 чип
R 719	4-02195-466	10,0K	резистор, тонкопленочный, 1%, 50 частей на миллион, 0603 чип
R 720	4-02253-466	1,33K	резистор, тонкопленочный, 1%, 50 частей на миллион, 0603 чип резистор,
R 800	4-02169-466	200	тонкопленочный, 1%, 50 частей на миллион, 0603 чип резистор,
R 801	4-02090-466	200	тонкопленочный, 1%, 50 частей на миллион, 0603 чип резистор,
R 802	4-02090-466	200	тонкопленочный, 1%, 50 частей на миллион, 0603 чип резистор,
R 803	4-02090-466	200	тонкопленочный, 1%, 50 частей на миллион, 0603 чип резистор,
R 804	4-02090-466	200	тонкопленочный, 1%, 50 частей на миллион, 0603 чип резистор,
R 805	4-02215-466	4,02K	тонкопленочный, 1%, 50 частей на миллион, 0603 чип резистор,
R 1000	4-02217-466	4,22K	тонкопленочный, 1%, 50 частей на миллион, 0603 чип резистор,
R 2001	4-02043-466	64,9	тонкопленочный, 1%, 50 частей на миллион, 0603 чип резистор
RN1	4-00906-463	100X4D	резистор сети, СМТ Безвыводных
RN3	4-01794-400		резисторов, смешанная.
RN30	4-00916-463		Резистор сети, СМТ Безвыводных
RN38	4-00916-463		резисторов сети, СМТ Безвыводных
RN50	4-00911-463	RA=4K,RB=1K	резисторов сети, СМТ Безвыводных
RN70	4-02454-463	47X4D	резисторов сети, СМТ Безвыводных
RN72	4-02454-463	47X4D	резисторов сети, СМТ Безвыводных
RN74	4-02454-463	4,7KX4D	резисторов сети, СМТ Безвыводных
RN75	4-02454-463	742C083151J	резисторов сети, СМТ Безвыводных
RN76	4-00916-463	742C083151J	резисторов сети, СМТ Безвыводных
RN77	4-02454-463	742C083151J 47X4D	резисторов сети, СМТ Безвыводных
RN78	4-02454-463	742C083151J	резисторов сети, СМТ Безвыводных
RN79	4-02454-463	742C083151J	резисторов сети, СМТ Безвыводных
RN80	4-02454-463	742C083151J	резисторов сети, СМТ Безвыводных
RN81	4-02454-463	742C083151J	резисторов сети, СМТ Безвыводных
RN83	4-02454-463	742C083151J	резисторов сети, СМТ Безвыводных
RN84	4-00911-463	742C083151J	резисторов сети, СМТ Безвыводных
RN85	4-00911-463	742C083151J	резисторов сети, СМТ Безвыводных
RN86	4-00911-463	742C083151J	резисторов сети, СМТ Безвыводном
		742C083151J	
		.7KX4D	
		4,7KX4D	

RN88	4-00911-463	4.7KX4D	Резисторная сеть, SMT, Бессвинцовый
RN101	4-01794-400	RA=4K, RB=1K	резистор, Разное.
RN105	4-01794-400	RA=4K, RB=1K	Резистор, Разное.
RN106	4-00916-463	47X4D	Резисторная сеть, SMT, бессвинцовый
RN201	4-01794-400	RA=4K, RB=1K	резистор, Разное.
RN205	4-01794-400	RA=4K, RB=1K	Резистор, Разное.
RN206	4-00916-463	47X4D	Резисторная сеть, SMT, бессвинцовый
RN301	4-01794-400	RA=4K, RB=1K	резистор, Разное.
RN305	4-01794-400	47X4D	Резистор, Разное.
RN306	4-00916-463	RA=4K, RB=1K	Резисторная сеть, SMT, бессвинцовый
RN401	4-01794-400	RA=4K, RB=1K	резистор, Разное.
RN405	4-01794-400	47X4D	Резистор, Разное.
RN406	4-00916-463	RA=4K, RB=1K	Резисторная сеть, SMT, бессвинцовый
RN605	4-01794-400	47X4D	резистор, Разное.
RN622	4-01794-400	1.0KX4D	Резисторная сеть, SMT, бессвинцовый
RN708	4-00916-463	4.7KX4D	резистор, Разное.... , бессвинцовая
RN709	4-00910-463	47X4D	сеть резисторов, SMT, бессвинцовая
710	4-00911-463	1.0KX4D	сеть резисторов, SMT, бессвинцовая
RN712	4-00916-463	4.7KX4D	сеть резисторов, SMT, бессвинцовая
RN900	4-00916-463	47X4D	сеть резисторов, SMT, бессвинцовая
SW1	4-00916-463	47X4D	сеть резисторов, SMT, бессвинцовая
SW2	4-00916-463	47X4D	сеть резисторов, SMT, бессвинцовый
T 3	4-01794-400	RA = 4K, RB = 1K	резистор, SMT, Бессвинцовый
TP1	2-00053-208	B3F-1052 DPDT	резистор, SMT, Бессвинцовый
TP2	2-00023-218	TC4-1T ТЕСТОВЫЙ РАЗЪЕМ	резистор, Разное. Переключатель, Мгновенная
TP600	6-00767-610	ТЕСТОВЫЙ	кнопка, НЕТ переключателя, Крепление
U 1,	1-00143-101	РАЗЪЕМ	на панели, Питание, Поворотный трансформатор
U 2,	1-00143-101	ТЕСТОВЫЙ	, Вертикальный тестовый разъем, Вертикальный
U 3,	1-00143-101	РАЗЪЕМ	тестовый разъем, Вертикальный тестовый разъем
U 4,	3-01757-360		
U 5,	3-01773-360		
U 6,	3-01758-360	ADM3202ARUZ	Интегральная схема (для поверхностного монтажа Pkg)
U 7,	3-01185-360	74AUC1G32DCKR	Интегральная схема (для поверхностного монтажа Pkg)
U 1, U	3-01185-360	REF198GRU	Интегральная схема (для поверхностного монтажа Pkg)
2, U 3, U	3-01386-360	LTC2620CGN	Интегральная схема (для поверхностного монтажа Pkg)
4, , U 5,, U	3-01185-360	LTC2620CGN	Интегральная схема (для поверхностного монтажа Pkg)
6,,U UU 8	3-01779-360	DG408DY	Интегральная схема (для поверхностного монтажа Pkg)
U 9	3-01764-360	LTC2620CGN	Интегральная схема (для поверхностного монтажа Pkg)
U 10	3-01764-360	74LVC138APWT	Интегральная схема (для поверхностного монтажа Pkg)
U 12	3-01864-360	LP3878SD-ADJ	Интегральная схема (для поверхностного монтажа Pkg)
U 13	3-00728-360	LP3878SD-ADJ	Интегральная схема (для поверхностного монтажа Pkg)
U 42	3-01778-360	74AUC1G02DCKR	Интегральная схема (для поверхностного монтажа Pkg)
U 50	3-01676-360	LM393	Интегральная схема (для поверхностного монтажа Pkg)
U 70	3-01764-360	74LVC74APWT	Интегральная схема (для поверхностного монтажа Pkg)
U 71	3-01774-360	MCF52235CAL60	Интегральная схема (для поверхностного монтажа Pkg)
U 72	3-01768-360	LP3878SD-ADJ	Интегральная схема Интегральная схема (для поверхностного монтажа Pkg)
U 73	3-01774-360	74AUC1G74DCUR	Интегральная схема (для поверхностного монтажа Pkg)
U 74	3-01774-360	M25P20- VMN6TP	Интегральная схема (для поверхностного монтажа Pkg)
U 75	3-01774-360	74AUC1G74DCUR	Интегральная схема (для поверхностного монтажа Pkg)
U 76	3-01774-360	74AUC1G74DCUR	Интегральная схема (для поверхностного монтажа Pkg)
U 77	3-01774-360	74AUC1G74DCUR	Интегральная схема (для поверхностного монтажа Pkg)
U 78	3-01765-360	74AUC1G74DCUR	Интегральная схема (для поверхностного монтажа Pkg)
U 80	3-01783-360	74AUC1G74DCUR	Интегральная схема (для поверхностного монтажа Pkg)
U 81	3-01774-360	LP3879SD-1.2	Интегральная схема (для поверхностного монтажа Pkg)
U 82	3-01761-360	XC3S250E-4TQ144	Интегральная схема (для поверхностного монтажа Pkg)
U 83	3-01774-360	74AUC1G74DCUR	Интегральная схема (для поверхностного монтажа Pkg)
U 84	3-01774-360	MAX9113EKA	Интегральная схема (для поверхностного монтажа Pkg)
U 85	3-01774-360	74AUC1G74DCUR	Интегральная схема (для поверхностного монтажа Pkg)
U 98	3-01857-360	74AUC1G74DCUR	Интегральная схема (для поверхностного монтажа Pkg) Интегральная схема (для поверхностного монтажа Pkg), встраиваемая схема (для пове
U 101	3-01759-360	74AUC1G74DCUR	монтера Pkg), Встраиваемая схема (для поверхностного монтажа Pkg), Встраиваемая схема (для поверхностного монтажа Pkg), Вра Интеграл
U 102	3-01770-360	LM95071CIMFX	Интегральная схема (для поверхностного монтажа Pkg)
U 103	3-01774-360	LT1396CMS8	Интегральная схема (для поверхностного монтажа Pkg)
		65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
		74AUC1G74DCUR	Интегральная схема (для поверхностного монтажа Pkg)

U 664	3-01770-360	65LVDS2DBV	Интегральные Схемы (Поверхностное Маунт ПКГ)
U 665	3-01774-360	74AUC1G74DCUR	Интегральная Схема (Поверхностное Маунт ПКГ)
U 667	3-01763-360	LMC6035IMM	Интегральная Схема (Поверхностное Маунт ПКГ)
U 702	3-01763-360	LMC6035IMM	Интегральная Схема (Поверхностное Маунт ПКГ)
U 704	3-01863-360	74LVC163	Интегральная Схема (Поверхностное Маунт ПКГ)
U 705	3-01784-360	LP5900SD-3.3	Интегральная Схема (Поверхностное Маунт ПКГ)
U 706	3-01784-360	LP5900SD-3.3	Интегральная Схема (Поверхностное Маунт ПКГ)
U 707	3-01867-360	74LVC2G74DCTR	Интегральная Схема (Поверхностное Маунт ПКГ)
U 708	3-01770-360	65LVDS2DBV	Интегральная Схема (Поверхностное Маунт ПКГ)
U 710	3-01782-360	TLV3501AIDBVT	Интегральная Схема (Поверхностное Маунт ПКГ)
U 711	3-01204-360	SN74LVC1G32DBVR	Интегральная Схема (Поверхностное Маунт ПКГ)
U 712	3-01204-360	SN74LVC1G32DBVR	Интегральная Схема (Поверхностное Маунт ПКГ)
U 716	3-01193-360	MC100EP14DT	Интегральные Схемы (Поверхностное Маунт ПКГ)
U 724	3-01755-360	ADF4002BRUZ	Интегральная Схема (Поверхностное Маунт ПКГ)
U 725	3-01776-360	74AUC2G53DCUR	Интегральная Схема (Поверхностное Маунт ПКГ)
U 726	3-01766-360	74LVC1G157GW	Интегральная Схема (Поверхностное Маунт ПКГ)
U 739	3-01782-360	TLV3501AIDBVT	Интегральная Схема (Поверхностное Маунт ПКГ)
U 800	3-01122-360	AD9852AST	Интегральная Схема (Поверхностное Маунт ПКГ)
U 801	3-01776-360	74AUC2G53DCUR	Интегральная Схема (Поверхностное Маунт ПКГ)
U 802	3-01776-360	74AUC2G53DCUR	Интегральная Схема (Поверхностное Маунт ПКГ)
U 803	3-01774-360	74AUC1G74DCUR	Интегральная Схема (Поверхностное Маунт ПКГ)
U 804	3-01770-360	65LVDS2DBV	Интегральная Схема (Поверхностное Маунт ПКГ)
U 900	3-01019-360	TNT4882-BQ	Интегральная Схема (Поверхностное Маунт ПКГ)
U 901	3-01777-360	74LVC245APWR	Интегральная Схема (Поверхностное Маунт ПКГ)
X 701	6-00760-625	100.000МГц	Управляемый Напряжением Кварцевый Генератор

Выходной драйвер в сборе

C 100	5-00369-552	.33P	Конденсатор, микросхема (SMT1206), 50 В, 5%, NPO
C 101	5-00368-552	.27P	Конденсатор, микросхема (SMT1206), 50 В, 5%, NPO
C 103	5-00299-568	.1U	Колпачок, керамический 50 В SMT (1206) +/-10%
C 104	5-00299-568	.1U	X7R Колпачок, керамический 50 В SMT (1206)
C 105	5-00299-568	.1U	+/-10% X7R Колпачок, керамический 50 В SMT
C 106	5-00794-578	4,7 МКФ / 25 В	(1206) +/-10% X7R Керамический колпачок, все размеры
C 107	5-00299-568	X7R .1U	размеры колпачок, керамический 50 В SMT (1206) +/-10%
C 108	5-00299-568	.1U	X7R колпачок, Керамический 50V SMT (1206) +/-10%
C 109	5-00299-568	.1U	X7R Колпачок, Керамический 50V SMT (1206) +/-10%
C 110	5-00794-578	4,7 МКФ / 25 В	X7R Керамический колпачок SMT, всех размеров,
C 111	5-00794-578	X7R 4,7 МКФ / 25	Керамический колпачок SMT, всех размеров,
C 112	5-00794-578	B X7R 4,7 МКФ / 25 В	керамический колпачок SMT (1206) +/-10% X7R
C 114	5-00299-568	X7R .1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 115	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 116	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 117	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 118	5-00299-568	.1U	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 119	5-00472-569	.1U	Колпачок, tantalовый, SMT (все размеры корпуса)
C 120	5-00472-569	4,7 МКФ/T35	Колпачок, tantalовый, SMT (все размеры корпуса)
C 121	5-00794-578	4,7 МКФ / 25 В X7R	Керамический колпачок SMT, все размеры
C 122	5-00299-568	.1U	колпачок, керамический 50V SMT (1206) +/-10% X7R
C 123	5-00794-578	4,7 МКФ / 25 В X7R	Керамический колпачок SMT, все размеры
C 200	5-00794-578	4,7 МКФ / 25 В X7R	Керамический колпачок SMT, все размеры
C 201	5-00794-578	4,7 МКФ / 25 В	Керамический колпачок SMT, все размеры
C 202	5-00794-578	X7R, X7R 4,7	Керамический колпачок SMT, все размеры
C 203	5-00299-568	MKФ/25 В X7R .1U	, Керамический 50V SMT (1206) +/-10% X7R
C 204	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 205	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 206	5-00387-552	1000P	Конденсатор, микросхема (SMT1206), 50V, 5%, NPO
C 207	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 208	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 209	5-00313-552	1P	Конденсатор, микросхема (SMT1206), 50B, 5%, NPO
C 210	5-00357-552	.33P	Конденсатор, микросхема (SMT1206), 50B, 5%, NPO



C 211	5-00299-568	.1U	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 212	5-00794-578	4,7 МКФ / 25 В X7R	Керамический колпачок SMT, всех размеров
C 213	5-00299-568	.1U	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 214	5-00794-578	4,7 МКФ / 25 В X7R	Керамический колпачок SMT, всех размеров
C 216	5-00299-568	.1U	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 217	5-00299-568	.1U	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 218	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 300	5-00794-578	.1U	Керамический колпачок SMT, всех размеров
C 301	5-00794-578	4,7 МКФ / 25 В X7R	Керамический колпачок, все размеры
C 302	5-00794-578	4,7 МКФ / 25 В X7R	Керамический колпачок SMT, все размеры
C 303	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 304	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 305	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 306	5-00387-552	.1U	Конденсатор, микросхема (SMT1206), 50V, 5%, NPO
C 307	5-00299-568	.1000P	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 308	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 309	5-00313-552	.1U	Конденсатор, микросхема (SMT1206), 50B, 5%, NPO
C 310	5-00357-552	.1P	Конденсатор, микросхема (SMT1206), 50B, 5%, NPO
C 311	5-00299-568	3,3P	Колпачок, керамический 50 В SMT (1206) +/-10% X7R
C 312	5-00794-578	.1U	Керамический колпачок SMT, всех размеров
C 313	5-00299-568	4,7 МКФ / 25 В X7R	колпачок, керамический 50 В SMT (1206) +/-10% X7R
C 314	5-00794-578	.1U	Керамический колпачок SMT, всех размеров
C 316	5-00299-568	4,7 МКФ / 25 В	колпачок, керамический 50 В SMT (1206) +/-10% X7R , Керамический
C 317	5-00299-568	X7R.1U .1U	50 в CMT (1206) +/-10% в теплосчетчиках X7R крышки,
C 318	5-00299-568	.1U	50В Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 400	5-00794-578	4,7 МКФ / 25 В X7R	SMT Керамический крышки, все размеры
C 401	5-00794-578	4,7 МКФ / 25 В X7R	CMT керамической крышки, всех размеров
C 402	5-00794-578	4,7 МКФ / 25 В X7R	SMT Керамический крышки, все размеры, крышки, 50B Керамический
C 403	5-00299-568	.1U	CMT (1206) +/-10% в теплосчетчиках X7R крышкой, 50B
C 404	5-00299-568	.1U	Керамический CMT (1206) +/-10% в теплосчетчиках X7R крышкой,
C 405	5-00299-568	.1U	50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 406	5-00387-552	1000P	конденсатор, чип (SMT1206), 50B, 5%НПО крышкой,
C 407	5-00299-568	.1U	50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 408	5-00299-568	.1U	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 409	5-00313-552	1P	конденсатор, чип (SMT1206), 50B, 5%, ООО "НПО"
C 410	5-00357-552	3,3P	конденсатор, чип (SMT1206), 50B, 5%, НПО
C 411	5-00299-568	.1U	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 412	5-00794-578	4,7 МКФ / 25 В X7R	SMT Керамический крышки, все размеры,
C 413	5-00299-568	.1U	крышки, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 414	5-00794-578	.1U	SMT Керамический колпачок, все размеры
C 416	5-00299-568	.1U	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 417	5-00299-568	.1U 4,7 МКФ /	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 418	5-00299-568	25 В X7R 4,7 МКФ /25	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 500	5-00794-578	B X7R 4,7 МКФ/25	SMT Керамический крышки, все размеры
C 501	5-00794-578	B X7R X7R	CMT керамической крышкой, всех размеров
C 502	5-00794-578	4,7 МКФ/25 В X7R	SMT Керамический крышки, все размеры,
C 503	5-00299-568	.1U	крышки, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 504	5-00299-568	.1U	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 505	5-00299-568	.1U	крышка, Керамический 50 в CMT (1206) +/-10% в теплосчетчиках X7R
C 506	5-00387-552	.1U	конденсатор, чип (SMT1206), 50B, 5%, НПО
C 507	5-00299-568	1000P	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 508	5-00299-568	.1U	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 509	5-00313-552	.1U	конденсатор, чип (SMT1206), 50B, 5%, ООО "НПО"
C 510	5-00357-552	1P	конденсатор, чип (SMT1206), 50B, 5%, НПО
C 511	5-00299-568	3,3P	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 512	5-00794-578	.1U	SMT Керамический колпачок, все размеры
C 513	5-00299-568	4,7 МКФ/25 В X7R	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 514	5-00794-578	.1U	SMT Керамический крышки, все размеры,
C 516	5-00299-568	4,7 МКФ/25 В X7R	крышки, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 517	5-00299-568	.1U	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 518	5-00299-568	.1U .1U.4U.7	крышкой, 50B Керамический CMT (1206) +/-10% в теплосчетчиках X7R
C 600	5-00794-578	MКФ / 25 В X7R	SMT Керамический крышки, все размеры

C 601	5-00794-578	4.7 МКФ/ 25 В	Керамический колпачок SMT, все размеры
C 602	5-00794-578	X7R 4,7 МКФ /	Керамический колпачок SMT, все размеры
C 603	5-00299-568	25 В X7R .1U	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 604	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 605	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 606	5-00387-552	1000P	Конденсатор, микросхема (SMT1206), 50V, 5%, NPO
C 607	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 608	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 609	5-00313-552	1P	Конденсатор, микросхема (SMT1206), 50 В, 5%, NPO
C 610	5-00357-552	3,3P	Конденсатор, микросхема (SMT1206), 50 В, 5%, NPO
C 611	5-00299-568	.1U 4,7	Колпачок, керамический 50 В SMT (1206) +/-10% X7R
C 612	5-00794-578	МКФ/ 25 В X7R	Керамический колпачок SMT, всех размеров
C 613	5-00299-568	.1U 4,7	колпачок, керамический 50 В SMT (1206) +/-10% X7R
C 614	5-00794-578	МКФ/ 25 В X7R	Керамический колпачок SMT, всех размеров
C 616	5-00299-568	.1U	колпачок, керамический 50 В SMT (1206) +/-10% X7R
C 617	5-00299-568	.1U	колпачок, Керамический 50 В SMT (1206) +/-10% X7R
C 618	5-00299-568	.1U	Колпачок, Керамический 50 В SMT (1206) +/-10% X7R.
Дж 100	1-01158-120	73100-0195	Керамический 50 В SMT (1206) +/-10% X7R Разъем, гнездо BNC,
Дж 101	1-01150-150	SSQ-120-03- S-D-	СКВОЗНОЙ разъем, BNC
Дж 200	1-01158-120	73100-0195	Разъем, BNC
Дж 300	1-01158-120	73100-0195	Разъем, BNC
Дж 400	1-01158-120	73100-0195	разъем, BNC
Дж 500	1-01158-120	73100-0195	разъем, BNC
Дж 600	1-01158-120	73100-0195	разъем, BNC
Л 100	6-00236-631	FR47	разъем, BNC
Л 101	6-00236-631	FR47	Ферритовый шарик, SMT
Л 102	6-00236-631	FR47	Ферритовый шарик, SMT
Л 103	6-00236-631	FR47	Ферритовый шарик, SMT
Л 200	6-00236-631	FR47	Ферритовый шарик, SMT,, SMT
Л 201	6-00236-631	FR47	Ферритовый шарик, SMT
Л 202	6-00236-631	FR47	Ферритовый шарик, SMT
Л 203	6-00236-631	FR47	Ферритовый шарик, SMT
Л 204	6-00236-631	FR47	Ферритовый шарик, SMT
Л 205	6-00530-609	.027UH - SMT	Индуктор, Фиксированный, SMT
Л 300	6-00236-631	FR47	Ферритовый шарик, SMT
Л 301	6-00236-631	FR47	Ферритовый шарик, SMT
Л 302	6-00236-631	FR47	Ферритовый шарик, SMT
Л 303	6-00236-631	FR47	Ферритовый шарик, SMT
Л 304	6-00236-631	.027UH - SMT	Ферритовый шарик, SMT
Л 305	6-00530-609	FR47	Ферритовый шарик, SMT
Л 400	6-00236-631	FR47	Индуктор, фиксированный, SMT
Л 401	6-00236-631	FR47	Ферритовый шарик, SMT
Л 402	6-00236-631	FR47	ферритовый шарик, SMT
Л 403	6-00236-631	FR47	Ферритовый шарик, SMT
Л 404	6-00236-631	.027UH - SMT	Ферритовый шарик, SMT
Л 405	6-00530-609	FR47	Ферритовый шарик, SMT
Л 500	6-00236-631	FR47	Ферритовый шарик, SMT, SMT, SMT. Ферритовый шарик, SMT
Л 501	6-00236-631	FR47	Ферритовый шарик, SMT
Л 502	6-00236-631	FR47	Ферритовый шарик, SMT
Л 503	6-00236-631	FR47	Ферритовый шарик, SMT
Л 504	6-00236-631	FR47 FR47	Ферритовый шарик, SMT
Л 505	6-00530-609	.027UH - SMT	Индуктор, Фиксированный, SMT
Л 600	6-00236-631	FR47	Ферритовый шарик, SMT
Л 601	6-00236-631	FR47	ферритовый шарик, SMT
Л 602	6-00236-631	FR47	Ферритовый шарик, SMT
Л 603	6-00236-631	FR47	Ферритовый шарик, SMT
Л 604	6-00236-631	FR47	Ферритовый шарик, SMT
Л 605	6-00530-609	FR47	ферритовый шарик, SMT
N 100	4-01791-463	.027UH - SMT	ферритовый шарик, SMT
N 101	4-00912-463	4X1.0M 10KX4D	Индуктор, Фиксированный, SMT
N 102	4-00912-463	10KX4D,	Резисторная сеть, SMT, бессвинцовая резисторная сеть,
N 103	4-00912-463	10KX4D	SMT, бессвинцовая, SMT, бессвинцовая, SMT, бессвинцовая

II 200	4-02460-463	3.3KX4	Резисторная сеть, SMT, Бессвинцовая
II 201	4-00912-463	10KX4D	резисторная сеть, SMT, Бессвинцовая
II 202	4-01792-463	R4X33K	резисторная сеть, SMT, Бессвинцовая
II 300	4-02460-463	3.3KX4	резисторная сеть, SMT, Бессвинцовая
II 301	4-00912-463	10KX4D	резисторная сеть, SMT, Бессвинцовая
II 302	4-01792-463	R4X33K	резисторная сеть, SMT, Бессвинцовая
II 400	4-02460-463	3.3KX4	резисторная сеть, SMT, Бессвинцовая
II 401	4-00912-463	10KX4D	резисторная сеть, SMT, Бессвинцовая
II 402	4-01792-463	R4X33K	резисторная сеть, SMT, Бессвинцовая
II 500	4-02460-463	3.3KX4	резисторная сеть, SMT, Бессвинцовая
II 501	4-00912-463	10KX4D	резисторная сеть, SMT, Бессвинцовая
II 502	4-01792-463	R4X33K	резисторная сеть, SMT, бессвинцовая
II 600	4-02460-463	3.3KX4	резисторная сеть, SMT, бессвинцовая.....
II 601	4-00912-463	10KX4D	, Бессвинцовая резисторная
II 602	4-01792-463	R4X33K	сеть, SMT, Бессвинцовая Резисторная сеть, SMT,
PC1	7-01873-701	ПЕЧАТНАЯ	Бессвинцовая Печатная плата
Q 200	3-01212-360	ПЛАТА	
Q 201	3-01212-360	DG645	Интегральные Схемы (Поверхностное Маунт
Q 202	3-01211-360	BFG541	ПКГ) Интегральная Схема (Поверхностное Маунт
Q 203	3-01211-360	BFG541 BFG31	ПКГ) Интегральная Схема (Поверхностное Маунт
Q 204	3-00808-360	BFG31	ПКГ) Интегральная Схема (Поверхностное Маунт
Q 205	3-01214-360	MMBT5179 BFT92	ПКГ) Интегральная Схема (Поверхностное Маунт
Q 206	3-00580-360		ПКГ) Интегральная Схема (Поверхностное Маунт
Q 300	3-01212-360	MMBT3906LT1	ПКГ) Интегральная Схема (Поверхностное Маунт
Q 301	3-01212-360	BFG541	ПКГ) Интегральная Схема (Поверхностное Маунт
Q 302	3-01211-360	BFG541	ПКГ) Интегральная Схема (Поверхностное Маунт
Q 303	3-01211-360	BFG31	ПКГ) Интегральная Схема (Поверхностное Маунт
Q 304	3-00808-360	BFG31	ПКГ) Интегральная Схема (Поверхностное Маунт ПКГ)
Q 305	3-01214-360	MMBT5179	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 306	3-00580-360	BFT92	Интегральные Схемы (Поверхностное Маунт ПКГ)
Q 400	3-01212-360	MMBT3906LT1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 401	3-01212-360	BFG541	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 402	3-01211-360	BFG541	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 403	3-01211-360	BFG31	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 404	3-00808-360	BFG31	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 405	3-01214-360	MMBT5179	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 406	3-00580-360	BFT92	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 500	3-01212-360	MMBT3906LT1	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 501	3-01212-360	BFG541	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 502	3-01211-360	BFG541	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 503	3-01211-360	BFG31	Интегральная Схема (Поверхностное Маунт ПКГ)
Q 504	3-00808-360	MMBT5179	Интегральные схемы (поверхностное Маунт ПКГ)
Q 505	3-01214-360	BFT92	интегральная схема (поверхностное Маунт ПКГ)
Q 506	3-00580-360	MMBT3906LT1	интегральная схема (поверхностное Маунт ПКГ)
Q 600	3-01212-360	BFG541	интегральная схема (поверхностное Маунт ПКГ)
Q 601	3-01212-360	BFG541	интегральная схема (поверхностное Маунт ПКГ)
Q 602	3-01211-360	BFG31	интегральная схема (поверхностное Маунт ПКГ)
Q 603	3-01211-360	BFG31	интегральная схема (поверхностное Маунт ПКГ)
Q 604	3-00808-360	MMBT5179	интегральная схема (поверхностное Маунт ПКГ)
Q 605	3-01214-360	BFT92	интегральная схема (поверхностное Маунт ПКГ)
Q 606	3-00580-360	MMBT3906LT1	интегральная схема (поверхностное Маунт ПКГ)
R 100	4-01059-462	249	интегральная схема (поверхностное Маунт ПКГ)
R 101	4-01213-462	10,0K	тонкая пленка, 1%, 50 ppm, в Занят резистор,
R 102	4-01050-462	200	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 103	4-01108-462	806	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 104	4-01309-462	100 K	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 105	4-01213-462	10,0K	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 106	4-01213-462	10,0K	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 107	4-01030-462	124	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 108	4-01111-462	866	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 109	4-01050-462	200	тонкопленочный, 1%, 50 ppm, в Занят резистор,
R 110	4-01030-462	124	тонкопленочный, 1%, 50 ppm, то занят резистор,

P 200	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 201	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 202	4-01146-462	2,00K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 203	4-01146-462	2,00K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 204	4-01204-462	8,06K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 205	4-01204-462	8,06K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 206	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 207	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 208	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 209	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, резистор MELF,
P 210	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, резистор MELF,
P 211	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, резистор MELF,
P 212	4-00963-462	24,9	Тонкая пленка, 1%, 50 ppm, резистор MELF,
P 213	4-00963-462	24,9	Тонкая пленка, 1%, 50 ppm, резистор MELF,
P 214	4-01793-400	200/1	резистор, разное.
P 215	4-01793-400	Bт	Резистор, разное. Тонкая
P 216	4-01059-462	200/1 Br 249	пленка, 1%, 50 ppm, MELF резистор Тонкая
P 217	4-01059-462	249	пленка, 1%, 50 ppm, MELF резистор Тонкая
P 218	4-01021-462	100	пленка, 1%, 50 ppm, MELF резистор Тонкая
P 219	4-00992-462	49,9	пленка, 1%, 50 ppm, MELF резистор Тонкая
P 220	4-01158-462	2,67 K	пленка, 1%, 50 ppm, MELF резистор Тонкая
P 221	4-01088-462	499	пленка, 1%, 50 ppm, MELF резистор Тонкая
P 222	4-01000-462	60,4	пленка, 1%, 50 ppm, MELF резистор Тонкая
P 223	4-01184-462	4,99 K	пленка, 1%, 50 ppm, MELF резистор Тонкая
P 224	4-01088-462	499	пленка, 1%, 50 ppm, MELF резистор Тонкая
P 225	4-00942-462	15,0	пленка, 1%, 50 промилле, Резистор MELF
P 226	4-00963-462	24,9	Тонкая пленка, 1%, 50 ppm, Резистор MELF
P 227	4-00963-462	24,9	Тонкая пленка, 1%, 50 ppm, резистор MELF
P 228	4-00925-462	10,0	Тонкая пленка, 1%, 50 ppm, резистор MELF
P 229	4-01793-400	200/1 Br	резистор, разное.
P 230	4-01793-400	200/1 Br	Резистор, разное.
P 231	4-00925-462	10,0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 232	4-00954-462	20,0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 233	4-00954-462	20,0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 234	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 300	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 301	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 302	4-01146-462	2,00K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 303	4-01146-462	2,00K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 304	4-01204-462	8,06K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 305	4-01204-462	8,06K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 306	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 307	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 308	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 309	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 310	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 311	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 312	4-00963-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 313	4-00963-462	24,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 314	4-01793-400	24,9 200	Резистор, Разное.
P 315	4-01793-400	/1 Br	Резистор, Разное.
P 316	4-01059-462	200/1 Br	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 317	4-01059-462	249	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 318	4-01021-462	249	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 319	4-00992-462	100	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 320	4-01158-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 321	4-01088-462	2,67K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 322	4-01000-462	499 60,4	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 323	4-01184-462	4,99	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 324	4-01088-462	K 499	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 325	4-00942-462	15,0K,	Тонкая пленка, 1%, 50 ppm, резистор MELF
P 326	4-00963-462	24,9	Тонкая пленка, 1%, 50 ppm, резистор MELF

P 327	4-00963-462	24.9	Тонкая пленка, 1%, 50 ppm, резистор MELF
P 328	4-00925-462	10.0	Тонкая пленка, 1%, 50 ppm, резистор
P 329	4-01793-400	200/1BT	MELF, резистор, разное
P 330	4-01793-400	200/1	Резистор, Разное.
P 331	4-00925-462	BT 10.0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 332	4-00954-462	20.0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 333	4-00954-462	20.0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 334	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 400	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 401	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 402	4-01146-462	K B	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 403	4-01146-462	2.00	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 404	4-01204-462	2.00 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 405	4-01204-462	8.06	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 406	4-00992-462	8.06 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 407	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 408	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 409	4-00992-462	49.9 49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 410	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 411	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 412	4-00963-462	24.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 413	4-00963-462	24.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 414	4-01793-400	200/1 BT	Резистор, Разное.
P 415	4-01793-400	200/1 BT	Резистор, Разное.
P 416	4-01059-462	249	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 417	4-01059-462	249	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 418	4-01021-462	100	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 419	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 420	4-01158-462	2,67K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 421	4-01088-462	499	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 422	4-01000-462	60.4	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 423	4-01184-462	4,99 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 424	4-01088-462	499	Тонкая пленка, 1%, 50 ppm, MELF резистор Тонкая
P 425	4-00942-462	15,0	пленка, 1%, 50 ppm, резистор MELF,
P 426	4-00963-462	24.9	Тонкая пленка, 1%, 50 ppm, резистор
P 427	4-00963-462	24.9	MELF, Тонкая пленка, 1%, 50 ppm, резистор
P 428	4-00925-462	10.0	MELF, Тонкая пленка, 1%, 50 ppm, резистор
P 429	4-01793-400	200/1 BT	MELF, резистор, разное.
P 430	4-01793-400	200/1 BT	Резистор, Разное.
P 431	4-00925-462	10,0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 432	4-00954-462	20,0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 433	4-00954-462	20,0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 434	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 500	4-00992-462	49,9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 501	4-00992-462	2,00 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 502	4-01146-462	2,00 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 503	4-01146-462	8,06 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 504	4-01204-462	8,06K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 505	4-01204-462	49,9 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 506	4-00992-462	49,9 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 507	4-00992-462	49,9 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 508	4-00992-462	49,9 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 509	4-00992-462	49,9 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 510	4-00992-462	24,9 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 511	4-00992-462	24,9 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 512	4-00963-462	200 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 513	4-00963-462	24,9 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 514	4-01793-400	1 Br	Резистор, Разное.
P 515	4-01793-400	200/1 Br	Резистор, Разное. Тонкая
P 516	4-01059-462	249	пленка, 1%, 50 ppm, резистор MELF Тонкая
P 517	4-01059-462	249	пленка, 1%, 50 ppm, резистор MELF Тонкая
P 518	4-01021-462	100	пленка, 1%, 50 ppm, Резистор MELF

P 519	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 520	4-01158-462	K 2.67	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 521	4-01088-462	499	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 522	4-01000-462	60.4	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 523	4-01184-462	4.99 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 524	4-01088-462	499	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 525	4-00942-462	15.0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 526	4-00963-462	24.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 527	4-00963-462	24.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 528	4-00925-462	10.0	Тонкая пленка, 1%, 50 ppm, Резистор MELF
P 529	4-01793-400	200/1BT	Резистор, Разное
P 530	4-01793-400	200/1 BT	Резистор, Разное
P 531	4-00925-462	10.0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 532	4-00954-462	20.0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 533	4-00954-462	20.0	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 534	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 600	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 601	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 602	4-01146-462	K B 2.00	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 603	4-01146-462	2.00 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 604	4-01204-462	K 8.06	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 605	4-01204-462	8.06 K	Тонкая пленка, 1%, 50 ppm, резистор MELF
P 606	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, резистор MELF
P 607	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, резистор MELF
P 608	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, резистор MELF
P 609	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, резистор MELF
P 610	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, резистор MELF Тонкая
P 611	4-00992-462	49.9	пленка, 1%, 50 ppm, резистор MELF Тонкая пленка, 1%,
P 612	4-00963-462	24.9	50 ppm, резистор MELF, 1%, 50 ppm, Резистор MELF
P 613	4-00963-462	24.9	Тонкопленочный, 1%, 50 ppm, Резистор MELF
P 614	4-01793-400	200/1BT	Резистор, Разное.
P 615	4-01793-400	200/1BT	Резистор, Разное.
P 616	4-01059-462	249	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 617	4-01059-462	249	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 618	4-01021-462	100	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 619	4-00992-462	49.9	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 620	4-01158-462	K 2.67	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 621	4-01088-462	499	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 622	4-01000-462	60.4	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 623	4-01184-462	4.99 K	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 624	4-01088-462	499	Тонкая пленка, 1%, 50 ppm, MELF резистор
P 625	4-00942-462	15.0	Тонкая пленка, 1%, 50 ppm, резистор MELF,
P 626	4-00963-462	24.9	Тонкая пленка, 1%, 50 ppm, резистор MELF,
P 627	4-00963-462	24.9	Тонкая пленка, 1%, 50 ppm, резистор MELF,
P 628	4-00925-462	10.0	Тонкая пленка, 1%, 50 ppm, резистор MELF,
P 629	4-01793-400	200/1BT	резистор, разное.
P 630	4-01793-400	200/1 BT	Резистор, Разное.
P 631	4-00925-462	10.0	Тонкая пленка, 1%, 50 стр/мин, резистор MELF
P 632	4-00954-462	20.0	Тонкая пленка, 1%, 50 стр/мин, резистор MELF
P 633	4-00954-462	20.0	Тонкая пленка, 1%, 50 стр/мин, резистор MELF
P 634	4-00992-462	49.9	Тонкая пленка, 1%, 50 стр/мин, резистор MELF
U 100	3-01791-360		Интегральная схема (для поверхностного монтажа Pkg)
U 101	3-01769-360		Интегральная схема (для поверхностного монтажа Pkg) Интегральная
U 102	3-01866-360		схема (для поверхностного монтажа Pkg) Интегральная
U 103	3-00661-360	TLV3501AID	схема (для поверхностного монтажа Pkg) Интегральная
U 104	3-01865-360	65LVDS1DBV	схема (для поверхностного монтажа Pkg) Интегральная
U 105	3-01865-360	74HCT595D	схема (для поверхностного монтажа Pkg) Интегральная
U 106	3-01185-360	74HC4051	схема (для поверхностного монтажа Pkg) Интегральная
U 107	3-01185-360	LMC6492BEM	схема (для поверхностного монтажа Pkg)
U 108	3-01281-360	LMC6492BEM	Интегральная схема (для поверхностного монтажа Pkg)
U 109	3-01282-360	LTC2620CGN	Интегральная схема (для поверхностного монтажа Pkg)
U 110	3-01184-360	LTC2620CGN	Интегральная схема (для поверхностного монтажа Pkg)
		LM317MDT	
		LM337KTP	
		LP2985AIM5-3.3	

U 111	3-01854-360	74LVC1G86DBVR	Интегральные Схемы (Поверхностное Маунт)
U 112	3-01886-360	74LVC1G125DBV	ПКГ) Интегральная Схема (Поверхностное Маунт
U 200	3-00774-360	LMC662C	ПКГ) Интегральная Схема (Поверхностное Маунт
U 201	3-01188-360	MAX9113ESA	ПКГ) Интегральная Схема (Поверхностное Маунт
U 202	3-00819-360	LM7171AIM	ПКГ) Интегральная Схема (Поверхностное Маунт
U 203	3-00819-360	LM7171AIM	ПКГ) Интегральная Схема (Поверхностное Маунт
U 300	3-00774-360	LMC662C	ПКГ) Интегральная Схема (Поверхностное Маунт
U 301	3-01188-360	MAX9113ESA	ПКГ) Интегральная Схема (Поверхностное Маунт
U 302	3-00819-360	LM7171AIM	ПКГ) Интегральная Схема (Поверхностное Маунт
U 303	3-00819-360	LM7171AIM	ПКГ) Интегральная Схема (Поверхностное Маунт
U 400	3-00774-360	LMC662C	ПКГ) Интегральная Схема (Поверхностное Маунт ПКГ)
U 401	3-01188-360	MAX9113ESA	Интегральная Схема (Поверхностное Маунт ПКГ)
U 402	3-00819-360	LM7171AIM	Интегральные Схемы (Поверхностное Маунт ПКГ)
U 403	3-00819-360	LM7171AIM LMC662C	Интегральная Схема (Поверхностное Маунт ПКГ)
U 500	3-00774-360	MAX9113ESA	Интегральная Схема (Поверхностное Маунт ПКГ)
U 501	3-01188-360	LM7171AIM	Интегральная Схема (Поверхностное Маунт ПКГ)
U 502	3-00819-360	LM7171AIM	Интегральная Схема (Поверхностное Маунт ПКГ)
U 503	3-00819-360	MAX9113ESA	Интегральная Схема (Поверхностное Маунт ПКГ)
U 600	3-00774-360	LM7171AIM	Интегральная Схема (Поверхностное Маунт ПКГ)
U 601	3-01188-360	LM7171AIM 1/2	Интегральная Схема (Поверхностное Маунт ПКГ)
U 602	3-00819-360	"ИЗГОТОВЛЕННЫЙ	Интегральная Схема (Поверхностное Маунт ПКГ)
U 603	3-00819-360	НА ЗАКАЗ	Интегральная Схема (Поверхностное Маунт ПКГ)
Z 0	0-01259-040	ИНСТРУМЕНТ ВNC	Шайба, Плоский
Z 0	7-02021-721	SIM-PCB S/N	, Котор Подвергли Механической Обработке Части
Z 0	9-01570-917	КРОНШТЕЙН DG645	Этикетки
Z 1	7-01881-720	4-40X3/16PP	Готовых Частью
Z 2	0-00241-021	4-40X3/16PP	Винта, С Плоской Головкой Филлипса
Z 3	0-00241-021	4-40X3/16PP	Винт, С Плоской Головкой Филлипса
Z 4	0-00241-021	4-40X3/16PP	Винт, С Плоской Головкой Филлипса
Z 5	0-00241-021	4-40X3/16PP	Винт, С Плоской Головкой Филлипса
Z 6	0-00241-021	4-40X3/16PP	Винт, С Плоской Головкой Филлипса

Блок питания в сборе

C 1	5-00285-562	100P	Колпачок., NPO Монолитная керамика, 50 В, 5% Ra
C 2	5-00200-532	470P	Конденсатор, Керамический диск, 50 В, 10% NPO
C 3	5-00023-529	.1U	Колпачок, Монолитная керамика, 50 В, 20%, ZSU
C 4	5-00023-529	.1U	Колпачок, Монолитная керамика, 50 В, 20%, ZSU
C 5	5-00023-529	.1U	Колпачок, Монолитная керамика, 50 В, 20%, ZSU
C 6	5-00288-528	.01U	Колпачок, Моно. Керамика, 50В, 10%,
C 7	5-00612-509	1000U	теплосчетчиках X7R рад конденсатор,
C 8	5-00612-509	1000U	электролитический, 50В, 20%, рад конденсатор, электролитический,
C 9	5-00143-536	1200P	50В, 20%, рад конденсатор, Керамический, 1000 VDCW
C 10	5-00143-536	1200P	конденсатор, Керамический, 1000 VDCW
C 11	5-00143-536	1200P	конденсатор, Керамический 1000 VDCW
C 12	5-00143-536	1200P	конденсатор, Керамический, 1000 VDCW
C 13	5-00143-536	1200P	конденсатор, Керамический, 1000 VDCW
C 14	5-00143-536	1200P	конденсатор, Керамический, 1000 VDCW
C 15	5-00665-509	220U-100V	конденсатор, электролитический, 50В, 20%, рад
C 16	5-00516-526		конденсатор, электролитический, 35В, 20%, рад
C 17	5-00516-526	330U ВЫСОКАЯ	конденсатор, электролитический, 35В, 20%, рад
C 18	5-00516-526	ПУЛЬСАЦИЯ 330U	конденсатор, электролитический, 35В, 20%, рад
C 19	5-00516-526	ВЫСОКАЯ ПУЛЬСАЦИЯ	конденсатор, электролитический, 35В, 20%, рад
C 20	5-00516-526	330U ВЫСОКАЯ ПУЛЬСАЦИЯ 330U	конденсатор, электролитический, 35В, 20%, рад
C 21	5-00098-517	ВЫСОКАЯ ПУЛЬСАЦИЯ 330U	конденсатора, Тантал, 35В, 20%, рад
C 22	5-00098-517	ВЫСОКАЯ ПУЛЬСАЦИЯ 10U	конденсатора, Тантал, 35В, 20%, рад
C 23	5-00098-517	10U	конденсатора, Тантал, 35В, 20%, рад
C 24	5-00098-517	10U	конденсатора, Тантал, 35В, 20%, рад
C 25	5-00098-517	10U	конденсатора, Тантал, 35В, 20%, рад
C 26	5-00098-517	10U	конденсатора, Тантал, 35В, 20%, RAD с
C 27	5-00049-566	10U	крышкой, полизифирная пленка 50В 5%-40/+85С рад
		10U.001U	

C 28	5-00023-529	.IU	Колпачок, монолитная керамика, 50 В, 20%, Z5U
C 29	5-00023-529	.IU	Колпачок, Монолитная керамика, 50 В, 20%, Z5U
C 30	5-00143-536	1200P	Конденсатор, керамический, 1000 В постоянного тока,
D 1	3-00011-303	KРАСНЫЙ	светодиод, T1 пакет
D 2	3-01208-301	MUR220	диод
D 3	3-01208-301	MUR220	диод
D 4	3-01208-301	MUR220	диод
D 5	3-01208-301	MUR220	диод
D 6	3-01208-301	MUR220	диод
D 7	3-01208-301	MUR220	диод
D 8	3-01208-301	MUR220	диод
D 9	3-01208-301	MUR220	диод
D 10	3-01208-301	MUR220	диод
D 11	3-01208-301	MUR220	диод
D 12	3-01208-301	MUR220	диод
D 13	3-01208-301	MUR220	диод
D 14	3-01208-301	MUR220	диод
D 15	3-01208-301	MUR220	диод
D 16	3-00516-301	MUR220	диод
D 17	3-00516-301	MUR220 1N5819	диод
D 18	3-00516-301	1N5819	диод
D 19	3-00516-301	1N5819	диод
D 20	3-00516-301	1N5819 1N5819 1N5819	диод
J 1A	1-00250-116		заголовка, АМФ, МТА-156
J 1B	1-00275-131		разъем, женский
J 2	1-01151-132	2-КОНТАКТНЫЙ,	заголовок, окунают
J 3	1-01152-132	БЕЛЫЙ	головой, окунает
J 4	1-01153-132	2-КОНТАКТНЫЙ DIF	головой, погружения
L 1	6-00646-601	#18GA SSW-105-01 S-S	катушки индуктивности
L 2	6-00646-601	HTSW105-08SS-RA	катушки индуктивности
L 3	6-00647-601	FHP-13-01- T-S 10UH	катушки индуктивности
L 4	6-00646-601	10UH	катушки индуктивности
L 5	6-00647-601	47UH	катушки индуктивности
L 6	6-00647-601	10UH	катушки индуктивности
L 7	6-00647-601	47UH	катушки индуктивности
L 8	6-00647-601	47UH	катушки индуктивности
L 9	6-00647-601	47UH	катушки индуктивности
PC1	7-01874-701	47UH	с печатным монтажом
Q 1	3-00021-325	DG645 P/S PCB	транзистора, к-92 пакет
Q 2	3-00635-325	2N3904	транзистора, K-92 пакет интегральные
Q 3	3-00283-340	PN4117A	схемы (сквозное отверстие ПКГ) интегральная схема (сквозное отверстие ПКГ) резистор, металлоконечный, 1/8Вт,
Q 4	3-00283-340	IRF530/IRF532	1%, 50 частей на миллион резистор, металлоконечный, 1/8Вт,
R 1	4-00192-407	IRF530/IRF532	1%, 50 частей на миллион резистор, металлоконечный,
R 2	4-00130-407	49,9 K	1/8Вт, 1%, 50 частей на миллион резистор,
R 3	4-00192-407	1,00 K	металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 4	4-00142-407	49,9 K	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 5	4-00142-407	100 K	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 6	4-00131-407	100 K	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 7	4-00131-407	1,00 M	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 8	4-00139-407	1,00 M	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 9	4-00138-407	10,0 M	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 10	4-00130-407	10,0 K	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 11	4-00142-407	1,00 K	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 12	4-00131-407	100 K	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 13	4-00138-407	1,00 M	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 14	4-00130-407	10,0 K	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 15	4-00030-401	1,00 K	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 16	4-00080-401	100 K,	резистор, углерода пленка, 1/4 Вт, 5%
R 17	4-00080-401	10	резистор углеродная пленка 1/4 Вт, 5%
R 18	4-00347-407	47	резистор, металлоконечный, 1/8Вт, 1%, 50 частей на миллион
R 19	4-00685-408	47	резистор, металлоконечный, 1/8W Сид, 0,1%, 25 чм
R 20	4-01790-458	7,50K	резистор металлооксидный
		100,0	
			.22/2 Вт

R 21	4-00149-407	121	Резистор, металлическая пленка, 1/8 Вт, 1%, 50 PPM
R 22	4-00439-407	1,33K	Резистор, металлическая пленка, 1/8 Вт, 1%, 50 PPM
R 23	4-00080-401		Резистор, углеродная пленка, 1/4 Вт, 5%
R 24	4-00080-401	47 47	Резистор, углеродная пленка, 1/4 Вт, 5%
R 25	4-00180-407	301	Резистор, металлическая пленка, 1/8 Вт, 1%, 50 частей
T 1	6-00765-615	DG645	на миллион питания
U 1	3-01785-360	LM35DZ	интегральная схемы (поверхностное Маунт ПКГ)
U 2	3-00889-340	LMC662	интегральная схема (сквозное отверстие ПКГ)
U 3	3-00889-340	LMC662	интегральная схема (сквозное отверстие ПКГ)
U 4	3-00346-329	7812	напряжение обл., К-220 (вкладка) пакет
U 5	3-00634-340	3525A	интегральные схемы (сквозное отверстие ПКГ)
U 6	3-01786-340	LM1086CT-ADJ	интегральная схема сквозное отверстие ПКГ
U 7	3-01787-360	LM2990T-15	интегральная схема (поверхностное Маунт ПКГ)
U 8	3-01788-340	LM1086CT-5.0	интегральная схема (сквозное отверстие ПКГ)
U 9	3-01789-360	LM2990T-5	интегральная схема (поверхностное Маунт ПКГ)
U 10	3-01790-340	LM1086CT-3.3	интегральная схема (сквозное отверстие ПКГ)
Z 0	0-00043-011	, орехов, Кеп	
Z 0	0-00048-011	4-40 КПП	
Z 0	0-00084-032	6-32 КПП	
Z 0	0-00089-033	36154	прекращение
Z 0	0-00150-026	4"	рулевой
Z 0	0-00177-002	4-40X1/4PF	винт, черный, все виды
Z 0	0-00185-021	6ESRM-3	входе силового оборудования
Z 0	0-00187-021	6-32X3/8PP	винт, с плоской головкой Филиппса
Z 0	0-00222-021	4-40X1/4PP	винт, с плоской головкой Филиппса
Z 0	0-00231-043	6-32X1/4PP	винт, с плоской головкой крестообразная
Z 0	0-00243-003		шайба, нейлоновые
Z 0	0-00456-021	1-32, #4, ДОЛЖНЫ	изоляторы
Z 0	0-00634-032	B-220	винт, с плоской головкой Филиппс
Z 0	0-01014-050	6-32X3/4PP ПО	прекращение проволоки
Z 0	0-01181-070	2-520184-2	№ 18 ul1007 датчик раздели 3/8x3/8 Кто не любит
Z 0	0-01189-050	4"ЗЕЛЕНЫЙ Ж/ОРАТЬ	фанатов, и оборудование проволока #18 ul1007
Z 0	0-01190-050	KDE1205PHV2	датчики раздели 3/8x3/8 нет оловянной проволоки № 18
Z 0	0-01191-050	12" ЧЕРНЫЙ	ul1007 датчик раздели 3/8x3/8 нет оловянной
Z 0	0-01192-050	12" БЕЛЫЙ 3" ЧЕРНОМ 3" КРАСНЫЙ	проводники № 18 ul1007 датчик раздели 3/8x3/8 нет олово
Z 0	1-00120-113	3-КОНТАКТНЫЙ,	разъем, амп, МТА-156
Z 0	1-00472-112	КАБЕЛЬ	разъем, амп, МТА-100
Z 0	1-00473-114	18AWG/ИЛИ 2-ШТЕКЕРН.,	заголовка Ампер, МТА-100
Z 0	1-00496-113	24AWG КАБЕЛЬЧ	разъем, амп, МТА-156
Z 0	6-00655-615	2-КОНТАКТНЫЙ, БЕЛЫЙ	питания
Z 0	7-01884-720	6 ПОС 18ГА ORNG	производство части
Z 0	7-01885-720	24 В - 60 ВТ	части производство
Z 0	7-01887-720	DG645 Р/С ЧАСС	готовых участие
		DG645 ЛАВСАНОВОЙ	
		DG645 КРЫШКА	

Дисплей на передней панели В сборе

C 1	5-00299-568	.1U	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 2	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10%
C 3	5-00299-568	.1U	X7R Колпачок, Керамический 50V SMT (1206) +/-10%
C 4	5-00299-568	.1U	X7R Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 5	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 6	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 7	5-00299-568	.1U	Колпачок, Керамический 50V SMT (1206) +/-10%
C 8	5-00299-568	.1U	SMT (1206) +/-10% X7R колпачок, керамический 50 В
D 1	3-00424-307	.1U	SMT (1206) +/-10% X7R светодиод, Т-3/4
D 2	3-00424-307	ЗЕЛЕНЫЙ	СВЕТОДИОД, Т-3/4
D 3	3-00424-307	ЗЕЛЕНЫЙ	СВЕТОДИОД, Т-3/4
D 4	3-00424-307	ЗЕЛЕНЫЙ	светодиод, Т-3/4
D 5	3-00424-307	ЗЕЛЕНЫЙ	светодиод, Т-3/4
D 6	3-00424-307	ЗЕЛЕНЫЙ ЗЕЛЕНЫЙ	СВЕТОДИОД, Т-3/4
D 7	3-00424-307		СВЕТОДИОД, Т-3/4

ВОПРОС 12	3-01209-360	BC807	Интегральная схема (для поверхностного монтажа)
ВОПРОС 13	3-01209-360	BC807	Pkg) Интегральная схема (для поверхностного монтажа Pkg)
ВОПРОС 14	3-01209-360	BC807	Интегральная схема (для поверхностного монтажа Pkg) Тонкая пленка, 1%, 50 ppm, резистор MELF Тонкая пленка, 1%, 50 ppm, резистор MELF
Р 1	4-01213-462	10,0K	Тонкая пленка, 1%, 50 ppm, резистор MELF
Р 2 Р 3	4-00925-462	10,0	Разное. Компоненты
Р 4 С ПАКЕТОМ	4-01309-462	100 K	Клавиатуры, Электропроводящий резиной
ОБНОВЛЕНИЯ	4-01088-462	499	интегральная схема (сквозное отверстие ПКГ)
1 K1	6-00096-600	МИНИ	интегральная схема (сквозное отверстие ПКГ)
У 1	7-01877-740	DG645 клавиатуры	интегральная схема (сквозное отверстие ПКГ)
У 2	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 3	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 4	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 5	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 6	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 7	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 8	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 9	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 10	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 11	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 12	3-00290-340	ППЧР-A101	Интегральные схемы (сквозное отверстие ПКГ)
У 13	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 14	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 15	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 16	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 17	3-01424-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 18	3-00290-340	ППЧР-A107	интегральная схема (сквозное отверстие ПКГ)
У 19	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
У 20	3-00290-340	ППЧР-A101	интегральная схема (сквозное отверстие ПКГ)
Ю 21	3-00787-360	ППЧР-A101	интегральная схема (поверхностное Маунт ПКГ)
У 22	3-00787-360	74HC595	интегральная схема (поверхностное Маунт ПКГ)
У 23	3-00787-360	74HC595	Интегральные Схемы (Поверхностное Маунт ПКГ)
У 24	3-00787-360	74HC595	Интегральная Схема (Поверхностное Маунт ПКГ)
У 25	3-00787-360	74HC595	Интегральная Схема (Поверхностное Маунт ПКГ)
У 26	3-00787-360	74HC595	Интегральная Схема (Поверхностное Маунт ПКГ)
Ц 27	3-01157-360	74HC595	Интегральная Схема (Поверхностное Маунт ПКГ)
Ю 29	3-01467-360	74HC165	Интегральная Схема (Поверхностное Маунт ПКГ)
З 0 Ю	3-01252-360	74HC4538	Интегральная Схема (Поверхностное Маунт ПКГ)
Ц 31	3-01850-360	74LVC1G00DBVR	Интегральная Схема (Поверхностное Маунт ПКГ)
З 0	3-01886-360	74HCT32D-T	Интегральная Схема (Поверхностное Маунт ПКГ)
	9-01570-917	74LVC1G125DBV	Интегральная Схема (Поверхностное Маунт ПКГ)
		СИМ-ПЛАТЫ З/П	Этикетки

Шасси В сборе

Z 0	1-01222-174	7-КОНТАКТНЫЙ	Кабель, Разное.
Z 1	0-00079-031	КАБЕЛЬ 4-40X3/16	Противостояние
Z 2	0-00150-026	M / F 4-40X1/4PF	Винт, Черный, Все типы
Z 3	0-00150-026	4-40X1/4PF	винтов, Черный, Все типы
Z 4	0-00150-026	4-40X1/4PF	винтов, Черный, Все типы
Z 5	0-00150-026	4-40X1/4PF	винтов, Черный, Все типы
Z 6	0-00150-026	4-40X1/4PF	винтов, Черный, Все типы
Z 7	0-00150-026	4-40X1/4PF	винтов, Черный, Все типы
Z 8	0-00150-026	4-40X1/4PF	винтов, Черный, Все типы
Z 9	0-00150-026	4-40X1/4PF	винтов, Черный, Все типы
Z 10	0-00150-026	4-40X1/4PF	винтов, Черный, Все типы
Z 11	0-00150-026	4-40X1/4PF	винтов, Черный, Все типы
Z 12	0-00150-026	4-40X1/4PF	винтов, Черный, Все типы
Z 13	0-00179-000	4-40X1/4PF	винтов, Черный, Все типы
Z 14	0-00180-000	4-40X1/4PF	винтовФурнитура, Разное.
Z 15	0-00187-021	4-40X1/4PF	Винт, Поворотный крестовый
Z 16	0-00187-021	4-40X1/4PF	Винт, Поворотный крестовый
Z 17	0-00187-021	-40X1/4PP	винт, Panhead Phillips

Z 18	0-00187-021	4-40X1/4PP	Винт, Винт с крестообразной
Z 19	0-00187-021	4-40X1/4PP	головкой , Винт с крестообразной
Z 20	0-00187-021	4-40X1/4PP	головкой , Винт с крестообразной
Z 21	0-00187-021	4-40X1/4PP	головкой , Винт с крестообразной
Z 22	0-00187-021	4-40X1/4PP	головкой , Фурнитура с
Z 23	0-00204-000	ЗАДНЯЯ	крестообразной головкой ,
Z 24	0-00204-000	ОПОРА	Разное. Оборудование, Разное.
Z 25	0-00237-016	ЗАДНЯЯ	Винт, Черный, Все типы
Z 26	0-00238-026	ОПОРА F1404	винтов, Черный, Все типы
Z 27	0-00238-026	6-32X1/4PF	винтов, Черный, Все типы
Z 28	0-00238-026	6-32X1/4PF	винтов, Черный, Все типы
Z 29	0-00238-026	6-32X1/4PF	винтов, Черный, все типы
Z 30	0-00242-026	8-32X1/4PF	винтов, Черный, все типы
Z 31	0-00242-026	8-32X1/4PF	винтов, Черный, все типы
Z 32	0-00248-026		винтов, Черный, все типы
Z 33	0-00248-026	10-32X3/8PP	винтов, Черный, все типы
Z 34	0-00248-026	10-32X3/8PP	винтов, Черный, все типы
Z 35	0-00248-026	10-32X3/8PP	винтов, Черный, Все типы
Z 36	0-00271-000	10-32X3/8PP	винтов, Черный, Все типы
Z 37	0-00326-026	БАМПЕР	оборудования, Разное.
Z 38	0-00326-026	8-32X1/4PP	Винт, Черный, Все типы
Z 39	0-00326-026	8-32X1/4PP	винтов, Черный, все типы
Z 40	0-00326-026	8-32X1/4PP	винтов, Черный, все типы оборудования,
Z 41	0-00500-000	554043-1	Разное...,Оборудование, Разное.
Z 42	0-00500-000	554043-1	Фурнитура, Разное
Z 43	0-00517-000	КРЕПЕЖНАЯ	Винт, Черный, Все типы
Z 44	0-00589-026	СТОЙКА	винтов, Черный, Все типы
Z 45	0-00589-026	4-40X5/16"PF	винтов, Черный, Все типы
Z 46	0-00589-026	4-40X5/16"PF	винтов, Черный, Все типы
Z 47	0-00589-026	4-40X5/16"PF	винтов, Черный, все типы
Z 48	0-00671-026	4-40X5/16"PF /16 "PF	винтов, Черный, Все типы
Z 49	0-00671-026	6-32 X 3/8"PF	винтов, Черный, Все типы
Z 50	0-00671-026	6-32 X 3/8"PF	винтов, Черный, Все типы
Z 51	7-00122-720	6-32 X 3/8"PF	винтов, Все типы
Z 52	7-00217-735	DG535-36	готовых деталей,
Z 53	7-00259-720	PS300-40	Литая под давлением пластиковая
Z 54	7-00260-720	SR560-28	изготовленная деталь,
Z 55	7-01878-709	SR560-27 DG645	Изготовленная деталь,
Z 56	7-01879-720	LEXAN ШАССИ	Lexan Overlay,
Z 57	7-01880-720	DG645 ШАССИ	Изготовленная деталь,
Z 58	7-01883-720	DG645 КРОНШТЕЙН	Изготовленная деталь,
Z 59	7-01886-720	DG645 КРЫШКА	
		DG645 PLT	

Вариант 1 Сборка

C 100	5-00299-568	.IU	Крышка, Керамический 50V SMT (1206) +/-10% X7R
C 101	5-00611-578	4.7 U - 16V X5R	Керамический колпачок SMT, всех размеров
C 102	5-00299-568	.IU	колпачок, керамический 50V SMT (1206) +/-10% X7R
C 103	5-00611-578	4.7U - 16V X5R	Керамический колпачок SMT, всех размеров
C 104	5-00299-568	.IU	колпачок, керамический 50V SMT (1206) +/-10% X7R
C 105	5-00299-568	.IU	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 106	5-00299-568	.IU	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 107	5-00299-568	.IU	колпачок, Керамический 50V SMT (1206) +/-10% X7R, колпачок, керамический 50V SMT (1206) +/-10% X7R
C 108	5-00299-568	.IU	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 109	5-00299-568	.IU	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 200	5-00299-568	.IU	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 201	5-00299-568	.IU	Колпачок, Керамический 50V SMT (1206) +/-10% X7R Колпачок,
C 202	5-00299-568	.IU	Керамический 50V SMT (1206) +/-10% X7R Колпачок, Керамический 50V SMT (1206) +/-10% X7R, - колпачок,
C 300	5-00299-568	.IU	Керамический 50V SMT (1206) +/-10% X7R, - колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 301	5-00299-568	.IU	Колпачок керамический 50V SMT (1206) +/-10% X7R
C 302	5-00299-568	.IU.IU.IU.IU	Колпачок керамический 50V SMT (1206) +/-10% X7R



U 103	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 104	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 105	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 106	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 107	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 108	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 109	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 110	3-01252-360	74LVC1G00DBVR	Интегральная схема (для поверхностного монтажа Pkg)
U 111	3-01203-360	SN74LVC1G08DBVR	Интегральная схема (для поверхностного монтажа Pkg)
U 112	3-01867-360	74LVC2G74DCTR	Интегральная схема (для поверхностного монтажа Pkg)
U 113	3-01881-360	DS1810R-5+T&R	Интегральная схема (для поверхностного монтажа Pkg)
U 200	3-01855-360	TC7SET08F	Интегральная схема (для поверхностного монтажа Pkg)
U 201	3-01852-360	74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg)
U 202	3-01855-360	TC7SET08F	Интегральная схема (для поверхностного монтажа Pkg)
U 203	3-01852-360	74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg), встраиваемая схема (для поверхностного монтажа Pkg), Встраиваемая схема (для поверхностного монтажа Pkg) Интегральная схема (для поверхностного монтажа Pkg)
U 204	3-01855-360	TC7SET08F,	Интегральная схема (для поверхностного монтажа Pkg)
U 205	3-01852-360	74LVC3G34DCTR, TC7SET08F,	Интегральная схема (для поверхностного монтажа Pkg)
U 300	3-01855-360	74LVC3G34DCTR,	Интегральная схема (для поверхностного монтажа Pkg)
U 301	3-01852-360	TC7SET08F,	Интегральная схема (для поверхностного монтажа Pkg)
U 302	3-01855-360	74LVC3G34DCTR,	Интегральная схема (для поверхностного монтажа Pkg)
U 303	3-01852-360	TC7SET08F,	Интегральная схема (для поверхностного монтажа Pkg)
U 304	3-01855-360	74LVC3G34DCTR,	Интегральная схема (для поверхностного монтажа Pkg)
U 305	3-01852-360	TC7SET08F,	Интегральная схема (для поверхностного монтажа Pkg)
U 400	3-01855-360	74SET3G34DCTR,	Интегральная схема (для поверхностного монтажа Pkg)
U 401	3-01852-360	TC7SET08F,	Интегральная схема (для поверхностного монтажа Pkg)
U 402	3-01855-360	74SET3G34DCTR,	Интегральная схема (для поверхностного монтажа Pkg)
U 403	3-01852-360	74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg)
U 404	3-01855-360	TC7SET08F	Интегральная схема (для поверхностного монтажа Pkg)
U 405	3-01852-360	74LVC3G34DCTR	Интегральная схема Интегральная схема (для поверхностного монтажа Pkg)
Z 0	0-01259-040	1/2"ПОЛЬЗОВАТЕЛЬСКИЙ	Шайба, Плоская
Z 0	7-02021-721	ИНСТРУМЕНТ BNC	обработанная деталь,
Z 0	9-01570-917	SIM-PCB S/N	Винт с этикетками
Z 1	0-00241-021	4-40X3/16PP	продукции, Винт с крестообразной головкой,
Z 2	0-00241-021	4-40X3/16PP	Винт с крестообразной головкой,
Z 3	0-00241-021	4-40X3/16PP	Винт с крестообразной головкой,
Z 4	0-00241-021	4-40X3/16PP	Винт с крестообразной головкой,
Z 5	0-00241-021	4-40X3/16PP	Винт с крестообразной головкой,
Z 6	0-00241-021	4-40X3/16PP	Винт с крестообразной головкой,
Z 7	7-01882-720	DG645 КРОНШТЕЙН	Изготовленная деталь с крестообразной головкой,
Z 8	7-01882-720	DG645 КРОНШТЕЙН	Изготовленная деталь с крестообразной головкой,
Z 9	7-01882-720	DG645 КРОНШТЕЙН	Изготовленная деталь С крестообразной головкой,
Z 10	7-01875-701	DG645 ОПЦИЯ	Печатная плата

Вариант 2 Сборка

C 1	5-00792-578	4,7 МКФ - 100В	Керамический колпачок SMT, все размеры
C 2	5-00792-578	4,7 МКФ - 100В	Керамический колпачок SMT, все размеры
C 3	5-00792-578	4,7 МКФ - 100В	Керамический колпачок SMT, все размеры
C 10	5-00299-568	.IU 4,7	Колпачок керамический 50V SMT (1206) +/-10%
C 11	5-00611-578	МКФ - 16B X5R	X7R Керамический колпачок SMT, всех размеров
C 12	5-00792-578	4,7 МКФ - 100В	Керамический колпачок SMT, всех размеров
C 20	5-00299-568	.IU 4,7	колпачок керамический 50V SMT (1206) +/-10%
C 21	5-00611-578	МКФ - 16B X5R	X7R Керамический колпачок SMT, всех размеров
C 22	5-00792-578	4,7 МКФ - 100В	Керамический колпачок SMT, всех размеров
C 30	5-00299-568	.IU 4,7	колпачок керамический 50V SMT (1206) +/-10%
C 31	5-00611-578	МКФ - 16B X5R	X7R Керамический колпачок SMT, всех размеров
C 32	5-00792-578	4,7 МКФ - 100В	Керамический колпачок SMT, всех размеров
C 40	5-00299-568	.IU 4,7	колпачок керамический 50V SMT (1206) +/-10%
C 41	5-00611-578	МКФ - 16B X5R	X7R Керамический колпачок SMT, все размеры
C 42	5-00792-578	4,7 МКФ - 100В	Керамический колпачок SMT, все размеры
C 50	5-00299-568	.IU	колпачка, Керамический SMT 50V (1206) +/-10% X7R



C 51	5-00611-578	4.7U - 16V X5R	Керамический колпачок SMT, все размеры
C 52	5-00792-578	4.7МКФ - 100В	Керамический колпачок SMT, все размеры
C 60	5-00299-568	.1U	Колпачок керамический 50V SMT (1206) +/-10% X7R
C 61	5-00611-578	4.7U - 16V X5R	Керамический колпачок SMT, всех размеров
C 62	5-00792-578	4.7UF - 100V	Керамический колпачок SMT, всех размеров
C 70	5-00299-568	.1U	колпачок керамический 50V SMT (1206) +/-10% X7R
C 71	5-00611-578	4.7U - 16V X5R	Керамический колпачок SMT, всех размеров
C 72	5-00792-578	4.7UF - 100V	Керамический колпачок SMT, всех размеров
C 80	5-00299-568	.1U	колпачок керамический 50V SMT (1206) +/-10% X7R
C 81	5-00611-578	4.7U - 16V X5R	Керамический колпачок SMT, всех размеров
C 82	5-00792-578	4.7UF - 100V	Керамический колпачок SMT, всех размеров
C 90	5-00299-568	.1U	колпачок керамический 50V SMT (1206) +/-10% X7R
C 91	5-00611-578	4.7UF - 16V X5R	Керамический колпачок SMT, всех размеров
C 92	5-00792-578	4.7UF - 100V	Керамический колпачок SMT, всех размеров
C 100	5-00792-578	4.7UF - 100V	Керамический колпачок SMT, всех размеров
C 101	5-00611-578	4.7uf - 16V X5R	Керамический колпачок SMT, всех размеров
C 102	5-00299-568	.1U	колпачок, керамический 50V SMT (1206) +/-10% X7R
C 103	5-00611-578	39P	Керамический колпачок SMT, всех размеров
C 110	5-00299-568	.1U	колпачок, керамический 50V SMT (1206) +/-10% X7R
C 111	5-00370-552	39P	Конденсатор, микросхема (SMT1206), 50V, 5%, NPO
120	5-00299-568	.1U	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 121	5-00370-552	39P	Конденсатор, микросхема (SMT1206), 50B, 5%, NPO
C 130	5-00299-568	.1U	Крышка, Керамический Конденсатор 50B SMT
C 131	5-00370-552	39P	(1206) +/-10% X7R, Микросхема (SMT1206), 50B, 5%,
C 140	5-00299-568	.1U	NPO Колпачок, керамический 50B SMT (1206) +/-10%
C 141	5-00370-552	39P	X7R Конденсатор, микросхема (SMT1206), 50B, 5%,
C 150	5-00299-568	.1U	NPO колпачок, керамический 50B SMT (1206) +/-10%
C 151	5-00370-552	39P	X7R Конденсатор, микросхема (SMT1206), 50B, 5%,
160	5-00299-568	.1U	NPO колпачок, керамический 50B SMT (1206) +/-10%
C 161	5-00370-552	39P	X7R Конденсатор, микросхема (SMT1206), 50B, 5%,
C 170	5-00299-568	.1U	NPO Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 171	5-00370-552	39P	Конденсатор, микросхема (SMT1206), 50B, 5%, NPO
C 180	5-00299-568	.1U	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 181	5-00370-552	39P	Конденсатор, микросхема (SMT1206), 50B, 5%, NPO
C 190	5-00299-568	.1U	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 191	5-00370-552	39P	Конденсатор, микросхема (SMT1206), 50B, 5%, NPO
Дж 10	1-01158-120	73100-0195	Разъем, BNC
Дж 20	1-01158-120	73100-0195	разъем, BNC
Дж 30	1-01158-120	4-40X3/16PP	разъем, BNC
Дж 31	0-00241-021	4-40X3/16PP	винт, Винт с крестообразной головкой,
Дж 32	0-00241-021	73100-0195	Разъем с крестообразной головкой,
J 40	1-01158-120	73100-0195	Разъем с крестообразной головкой, BNC
J 50	1-01158-120	4-40X3/16PP	Разъем, BNC
J 60	1-01158-120	16PP	Винт, Винт с крестообразной головкой,
J 61	0-00241-021	73100-0195	Разъем с крестообразной головкой,
J 62	0-00241-021	73100-0195	разъем, BNC
J 70	1-01158-120	73100-0195	разъем, BNC
J 80	1-01158-120	4-40X3/16PP	разъем, Винт BNC, Винт с крестообразной головкой,
J 90	1-01158-120	4-40X3/16PP	винт с крестообразной головкой,
J 91	0-00241-021	6 ПОЗ.	Разъем, Охватывающий
J 92	0-00241-021	6 ПОЗ. 6 ПОЗ.	разъем, гнездовой
JP1	1-01199-131	TLW-118-06-	разъем, Охватывающий
JP2	1-01199-131	Всевышний	коллектор, DIP
JP3	1-01199-131	6 ПОЗ.	разъем, Штекерный
JP100	1-01147-132	6 ПОЗ.	разъем, Штекерный
JP101	1-01200-130	6 ПОЗ.	разъем, Штекерный
JP102	1-01200-130	FR47	разъем, Штекерный
JP103	1-01200-130	FR47	ферритовый шарик, Штекерный
L 100	6-00236-631	FR47	ферритовый шарик, SMT
L 101	6-00236-631	FR47	Ферритовый шарик, SMT
L 102	6-00236-631	FR47	ферритовый шарик, SMT
L 103	6-00236-631		Ферритовый шарик, SMT

U 102	3-01203-360	SN74LVC1G08DBVR	Интегральная схема (для поверхностного монтажа Pkg)
U 103	3-01867-360	74LVC2G74DCTR	Интегральная схема (для поверхностного монтажа Pkg)
U 104	3-01881-360	DS1810R-5+T&R	Интегральная схема (для поверхностного монтажа Pkg)
U 110	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 111	3-01853-360	74AHCT123APWR	Интегральная схема (для поверхностного монтажа Pkg)
U 120	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 121	3-01853-360	74AHCT123APWR	Интегральная схема (для поверхностного монтажа Pkg)
U 130	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 131	3-01853-360	74AHCT123APWR	Интегральная схема (для поверхностного монтажа Pkg)
U 140	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 141	3-01853-360	74AHCT123APWR	Интегральная схема (для поверхностного монтажа Pkg)
U 150	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 151	3-01853-360	74AHCT123APWR	Интегральная схема (для поверхностного монтажа Pkg)
U 160	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 161	3-01853-360	74AHCT123APWR	Интегральная схема (для поверхностного монтажа Pkg), встраиваемая схема (для поверхностного монтажа Pkg). Встраиваемая схема (для поверхностного монтажа Pkg)
U 170	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg) Интегральная схема (для поверхностного монтажа Pkg)
U 171	3-01853-360	74AHCT123APWR	Интегральная схема (для поверхностного монтажа Pkg)
U 180	3-01770-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 181	3-01853-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
U 190	3-01770-360	74AHCT123APWR	Интегральная схема (для поверхностного монтажа Pkg)
U 191	3-01853-360	65LVDS2DBV	Интегральная схема (для поверхностного монтажа Pkg)
Z 0	0-01259-040	74AHCT123APWR 1/2	Шайба, плоская
Z 0	7-01882-720	"ИЗГОТОВЛЕННЫЙ НА ЗАКАЗ	изготовленная деталь,
Z 0	7-02021-721	КРОНШТЕЙН DG645 ИНСТРУМЕНТ	Обработанная деталь,
Z 0	9-01570-917	BNC SIM-PCB S/N	Этикетки продуктов

Вариант 3 Сборка

C 100	5-00299-568	.1U	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 101	5-00611-578	4.7Y - 16B X5R	Керамический колпачок SMT, всех размеров
C 102	5-00299-568	.1Y	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 103	5-00611-578	4.7 IO - 16B X5R	Керамический колпачок SMT, всех размеров
C 104	5-00299-568	.1Y	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 105	5-00299-568	.1Y	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 106	5-00299-568	.1Y	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 107	5-00299-568	.1Y	Колпачок, Керамический 50V SMT (1206) +/-10% X7R,,)
C 108	5-00299-568	.1Y	+/-10% X7R Колпачок, керамический 50V SMT (1206)
C 109	5-00299-568	.1Y	+/-10% X7R Колпачок, Керамический 50V SMT (1206)
C 200	5-00299-568	.1Y	+/-10% X7R Колпачок, Керамический 50V SMT (1206)
C 201	5-00299-568	.1Y	+/-10% X7R Колпачок, Керамический 50V SMT (1206)
C 202	5-00299-568	.1Y	+/-10% X7R Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 300	5-00299-568	.1Y	колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 301	5-00299-568	.1Y	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 302	5-00299-568	.1Y	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 400	5-00299-568	.1Y	Колпачок, Керамический 50V SMT (1206) +/-10% X7R
C 401	5-00299-568	.1Y	Колпачок, керамический 50V SMT (1206) +/-10% X7R
C 402	5-00299-568	.1Y	Колпачок, керамический 50V SMT (1206) +/-10% X7R
J 200	1-01158-120	73100-0195	Разъем, керамический 50V SMT (1206) +/-10% X7R
J 201	1-01158-120	73100-0195	разъем, BNC
J 202	1-01158-120	73100-0195	разъем, BNC
J 300	1-01158-120	73100-0195	-коннектор, BNC
J 301	1-01158-120	73100-0195	-коннектор, BNC, BNC, BNC, BNC, BNC, BNC
J 302	1-01158-120	73100-0195	Разъем, BNC
J 400	1-01158-120	73100-0195	Разъем, BNC
J 401	1-01158-120	73100-0195	Разъем, BNC
J 402	1-01158-120	73100-0195	Разъем, BNC
JP100	1-01147-132	BO-118-06-Г-Д	Заголовок, DIP
JP101	1-01200-130	6 ПОЗ.	Разъем, Штекерный
JP102	1-01200-130	6 поз.	Разъем, Штекерный
JP103	1-01200-130	6 поз.	Разъем, Штекерный
JP200	1-01199-131	6 поз.	Разъем, Розетка

JP300	1-01199-131	6 ПОЗ.	Разъем, женский
JP400	1-01199-131	6 ПОЗ.	разъем, женский
L 100	6-00236-631	FR47	Феррит, СМТ
L 200	6-00236-631	FR47	Феррит, СМТ
L 201	6-00236-631	FR47	Феррит, СМТ
L 202	6-00236-631	FR47	Феррит, СМТ
L 300	6-00236-631	FR47	Феррит, СМТ
L 301	6-00236-631	FR47	Феррит, СМТ
L 302	6-00236-631	FR47	Феррит, СМТ
L 400	6-00236-631	FR47	Феррит, СМТ
L 401	6-00236-631	FR47	Феррит, СМТ
L 402	6-00236-631	FR47	Феррит, СМТ винт, с плоской головкой
M 200	0-00241-021		Филлипса винт, с плоской
M 201	0-00241-021	4-40X3/16PP	головкой Филлипса винт, с
M 300	0-00241-021	4-40X3/16PP	плоской головкой Филлипса винт,
M 301	0-00241-021	4-40X3/16PP	с плоской головкой Филлипса
M 400	0-00241-021	4-40X3/16PP	винт, с плоской головкой Филлипса
M 401	0-00241-021	4-40X3/16PP	винт, с плоской головкой Филлипса
R 101	4-01021-462	4-40X3/16PP	
R 102	4-01021-462	100	Тонкая пленка, 1%, 50 ppm, резистор MELF
R 103	4-01021-462	100	Тонкая пленка, 1%, 50 ppm, резистор MELF
R 104	4-01021-462	100	Тонкая пленка, 1%, 50 ppm, резистор MELF
R 105	4-01021-462	100	Тонкая пленка, 1%, 50 ppm, занят резистор,
R 106	4-01021-462	100	тонкопленочный, 1%, 50 ppm, то занят резистор,
107	4-01021-462	100	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 108	4-01021-462	100	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 109	4-01021-462	100	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 110	4-01117-462	100	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 111	4-01021-462	1.00 K	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 200	4-00988-462	100	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 201	4-00988-462	45.3	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 202	4-00988-462	45.3	тонкопленочный, 1%, 50 ppm, в занят резистор,
R 203	4-01423-461	45.3	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 204	4-01423-461	4.7	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 205	4-01423-461	4.7	толстая пленка, 5%, 200 мг, чип резистор
R 300	4-00988-462	4.7	толстая пленка, 5%, 200 мг, чип резистор
R 301	4-00988-462	45.3	толстая пленка, 5%, 200 ppm, то занят резистор,
R 302	4-00988-462	45.3	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 303	4-01423-461	45.3	тонкопленочный, 1%, 50 ppm, в занят резистор
R 304	4-01423-461	4.7	толстая пленка, 5%, 200 мг, чип резистор
R 305	4-01423-461	4.7	толстая пленка, 5%, 200 мг, чип резистор
R 400	4-00988-462	4.7	толстая пленка, 5%, 200 ppm, то занят резистор,
R 401	4-00988-462	45.3	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 402	4-00988-462	45.3	тонкопленочный, 1%, 50 ppm, то занят резистор,
R 403	4-01423-461	45.3	тонкопленочный, 1%, 50 ppm, то занят резистор
R 404	4-01423-461	4.7	толстая пленка, 5%, 200 мг, чип резистор
R 405	4-01423-461	4.7	толстая пленка, 5%, 200 мг, Чип резистор
U 100	3-01184-360	4.7	толстая пленка, 5%, 200 мг, чип резистор
U 101	3-01770-360	LP2985AIM5-3.3	интегральная схема (поверхностное Маянт ПКГ)
U 102	3-01770-360	65LVDS2DBV	интегральная схема (поверхностное Маянт ПКГ)
U 103	3-01770-360	65LVDS2DBV	интегральная схема (поверхностное Маянт ПКГ)
U 104	3-01770-360	65LVDS2DBV	интегральная схема (поверхностное Маянт ПКГ)
U 105	3-01770-360	65LVDS2DBV	интегральная схема (поверхностное Маянт ПКГ)
U 106	3-01770-360	65LVDS2DBV	интегральная схема (поверхностное Маянт ПКГ)
U 107	3-01770-360	65LVDS2DBV	интегральная схема (поверхностное Маянт ПКГ)
U 108	3-01770-360	65LVDS2DBV	интегральная схема (поверхностное Маянт ПКГ)
U 109	3-01770-360	65LVDS2DBV	интегральная схема (поверхностное Маянт ПКГ)
U 110	3-01854-360	65LVDS2DBV	интегральная схема (поверхностное Маянт ПКГ)
U 111	3-01854-360	74LVC1G86DBVR	Интегральные Схемы (Поверхностное Маянт ПКГ)
U 112	3-01854-360	74LVC1G86DBVR	Интегральная Схема (Поверхностное Маянт ПКГ)
U 113	3-01854-360	74LVC1G86DBVR	Интегральная Схема (Поверхностное Маянт ПКГ)
U 114	3-01854-360	74LVC1G86DBVR	Интегральная Схема (Поверхностное Маянт ПКГ)
		74LVC1G86DBVR	Интегральная Схема (Поверхностное Маянт ПКГ)

У 115	3-01798-360	74LVC2G32DCTR	Интегральная схема (для поверхностного монтажа Pkg)
116 У	3-01798-360	74LVC2G32DCTR	Интегральная схема (для поверхностного монтажа Pkg)
У 117	3-01798-360	74LVC2G32DCTR	Интегральная схема (для поверхностного монтажа Pkg)
118 У	3-01798-360	74LVC2G32DCTR	Интегральная схема (для поверхностного монтажа Pkg)
У 119	3-01798-360	74LVC2G32DCTR	Интегральная схема (для поверхностного монтажа Pkg)
120 У	3-01798-360	74LVC2G32DCTR	Интегральная схема (для поверхностного монтажа Pkg)
У 121	3-01798-360	74LVC2G32DCTR	Интегральная схема (для поверхностного монтажа Pkg)
122 С У	3-01798-360	74LVC1G00DBVR	Интегральная схема (для поверхностного монтажа Pkg)
С У-125	3-01252-360	SN74LVC1G08DBVR	Интегральная схема (для поверхностного монтажа Pkg)
И У 126	3-01203-360	74LVC2G74DCTR	Интегральная схема (для поверхностного монтажа Pkg)
У В 127	3-01867-360	SN74LVC1G08DBVR	Интегральная схема (для поверхностного монтажа Pkg)
128 У	3-01203-360	74LVC2G74DCTR	Интегральная схема (для поверхностного монтажа Pkg)
С У-129	3-01203-360	SN74LVC1G08DBVR	Интегральная схема (для поверхностного монтажа Pkg)
И У 130	3-01203-360	SN74LVC1G08DBVR	Интегральная схема (для поверхностного монтажа Pkg)
131 ЕД	3-01881-360	SN74LVC1G08DBVR	Интегральная схема (для поверхностного монтажа Pkg), встраиваемая схема (для поверхностного монтажа Pkg). Встраиваемая схема (для поверхностного мон-
ЕД 200	3-01855-360	DS1810R-5+T&R	тажа Pkg) Интегральная схема (для поверхностного монтажа Pkg)
ЕД 201	3-01852-360	TC7SET08F 74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg)
ЕД 202	3-01855-360	TC7SET08F	Интегральная схема (для поверхностного монтажа Pkg)
203 Ю	3-01852-360	74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg)
Ю 204	3-01855-360	TC7SET08F	Интегральная схема (для поверхностного монтажа Pkg)
205 ЕД	3-01852-360	74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg)
ЕД 300	3-01855-360	TC7SET08F	Интегральная схема (для поверхностного монтажа Pkg)
ЕД 301	3-01852-360	74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg)
302 Ю	3-01855-360	TC7SET08F	Интегральная схема (для поверхностного монтажа Pkg)
Ю 303	3-01852-360	74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg)
304 У	3-01855-360	TC7SET08F	Интегральная схема (для поверхностного монтажа Pkg)
У 305	3-01852-360	74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg)
У 400	3-01855-360	TC7SET08F	Интегральная схема (для поверхностного монтажа Pkg)
401 Ю	3-01852-360	74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg), встраиваемая схема (для поверхностного монтажа Pkg). Встраиваемая схема (для поверхностного мон-
Ю 402	3-01855-360	TC7SET08F	тажа Pkg) Интегральная схема (для поверхностного монтажа Pkg)
403 Ю	3-01852-360	74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg)
Ю 404	3-01855-360	TC7SET08F	Интегральная схема (для поверхностного монтажа Pkg)
405 У	3-01852-360	74LVC3G34DCTR	Интегральная схема (для поверхностного монтажа Pkg)
3 0	0-01259-040	1/2"ПОЛЬЗОВАТЕЛЬСКИЙ	Шайба, плоская
3 0	7-02021-721	ИНСТРУМЕНТ BNC	обработанная деталь,
0 3	9-01570-917	SIM-PCB S/N	Этикетки на изделиях,
3 1	7-01882-720	КРОНШТЕЙН DG645	Изготовленная деталь,
3 2	7-01882-720	КРОНШТЕЙН DG645	Изготовленная деталь,
3 3	7-01882-720	КРОНШТЕЙН DG645	Изготовленная деталь,
3 4	7-01994-701	ОПЦИЯ DG645	Печатная плата

Вариант 4 Сборка

J 1	1-01078-150	SSW-107-01- S-S	Гнездо, СКВОЗНОЙ
J 3	1-01058-131	09-52-3101	Разъем, Охватывающая
PC1	7-01586-701	ВРЕМЕННАЯ БАЗА	Печатная плата
R 1	4-00176-407	CG635 3,01K	Резистор, металлическая пленка, 1/8 Вт, 1%, 50
R 2	4-00158-407	2,00K	PPM Резистор, металлическая пленка, 1/8 Вт, 1%,
R 3	4-00176-407	3,01K	50 PPM Резистор, металлическая пленка, 1/8 Вт,
R 4	4-00148-407	12,1K	1%, 50 PPM Резистор, металлическая пленка, 1/8 Вт,
U 1	3-00508-340	LM358	1%, 50 PPM Интегральная схема (сквозное отверстие
Z 0	0-00048-011	6-32 KEP	Pkg), гайка, винт Kep
Z 0	0-00187-021	4-40X1/4PP	, Крестообразный
Z 0	0-01090-031	3403	ответвительный
Z 0	1-01057-130	26-48-1101	разъем Panhead, штекерный
Z 0	6-00079-624	SC10-24V - CG	генератор, Разное.
Z 0	7-01614-720	CG635	Изготовленная деталь



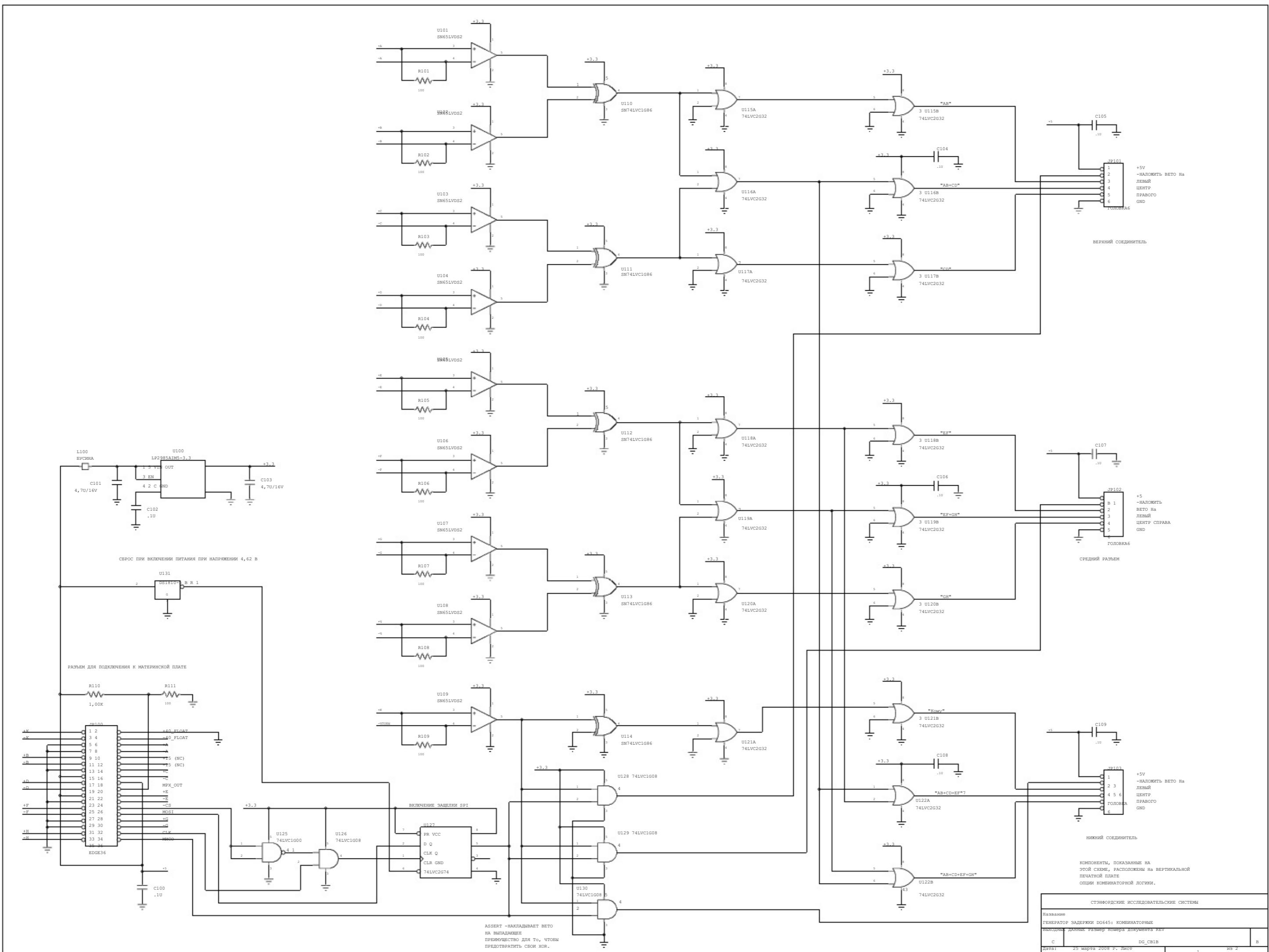
Вариант 5 Сборка

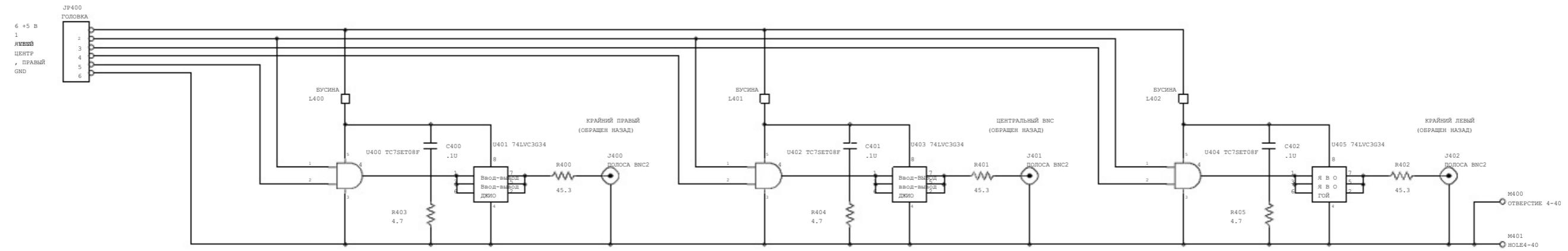
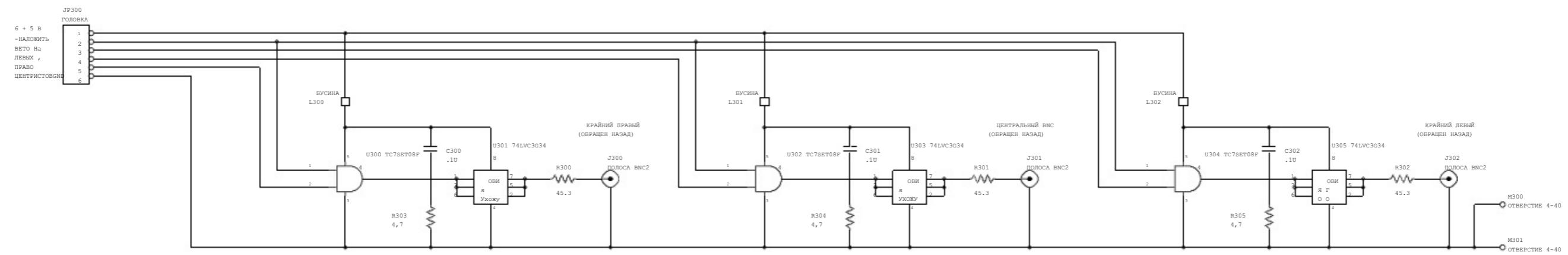
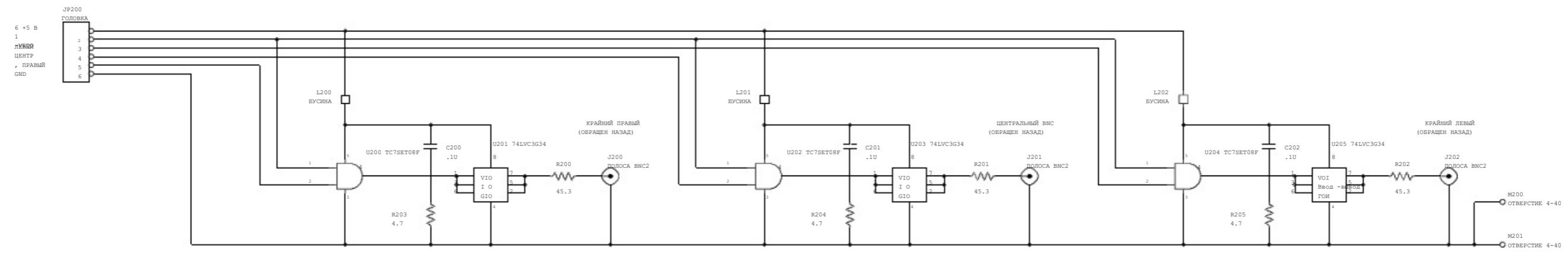
C 1	5-00023-529	.1U	Колпачок, монолитная керамика, 50 В, 20%,
J 2	1-00342-165	10-КОНТАКТНЫЙ	Разъем Z5U, D-Sub, гнездовой
J 2A	1-00343-100	ПРЯМОЙ	разъем, Раное.
J 3	1-01058-131	КОАКСИАЛЬНЫЙ	Разъем, гнездо для
PC1	7-01586-701	КОНТАКТ 09-52-3101	печатной платы
R 1	4-00176-407	CG635 ВРЕМЕННАЯ	Резистор, металлическая пленка, 1/8 Вт, 1%, 50
R 2	4-00158-407	БАЗА 3.01K 2.00K	PPM Резистор, металлическая пленка, 1/8 Вт, 1%, 50 PPM Резистор, металлическая пленка, 1/8 Вт,
R 3	4-00176-407	3.01K	1%, 50 PPM Резистор, металлическая пленка, 1/8 Вт,
R 4	4-00148-407	12.1K	1%, 50 PPM Резистор, металлическая пленка (сквозная Pkg)
U 1	3-00508-340	LM358	Интегральная схема (Сквозной Pkg)
U 2	3-00155-340	74HC04	Интегральная схема (Сквозной Pkg)
U 3	3-00116-325	78L05	Транзистор,
Z 0	0-00043-011	4-40 KEP	гайка в корпусе TO-92, винт Кер
Z 0	0-00187-021	4-40X1/4PP	, Крестообразный
Z 0	0-00781-031	4-40X1/4 M/F	ответный
Z 0	1-01057-130	26-48-1101	разъем Panhead Phillips, охватывающий
Z 0	6-00159-624	SRS RB OSC.	генератор, Разные
	7-01614-720	CG635	готовые детали

Схемы

Список принципиальных схем DG645

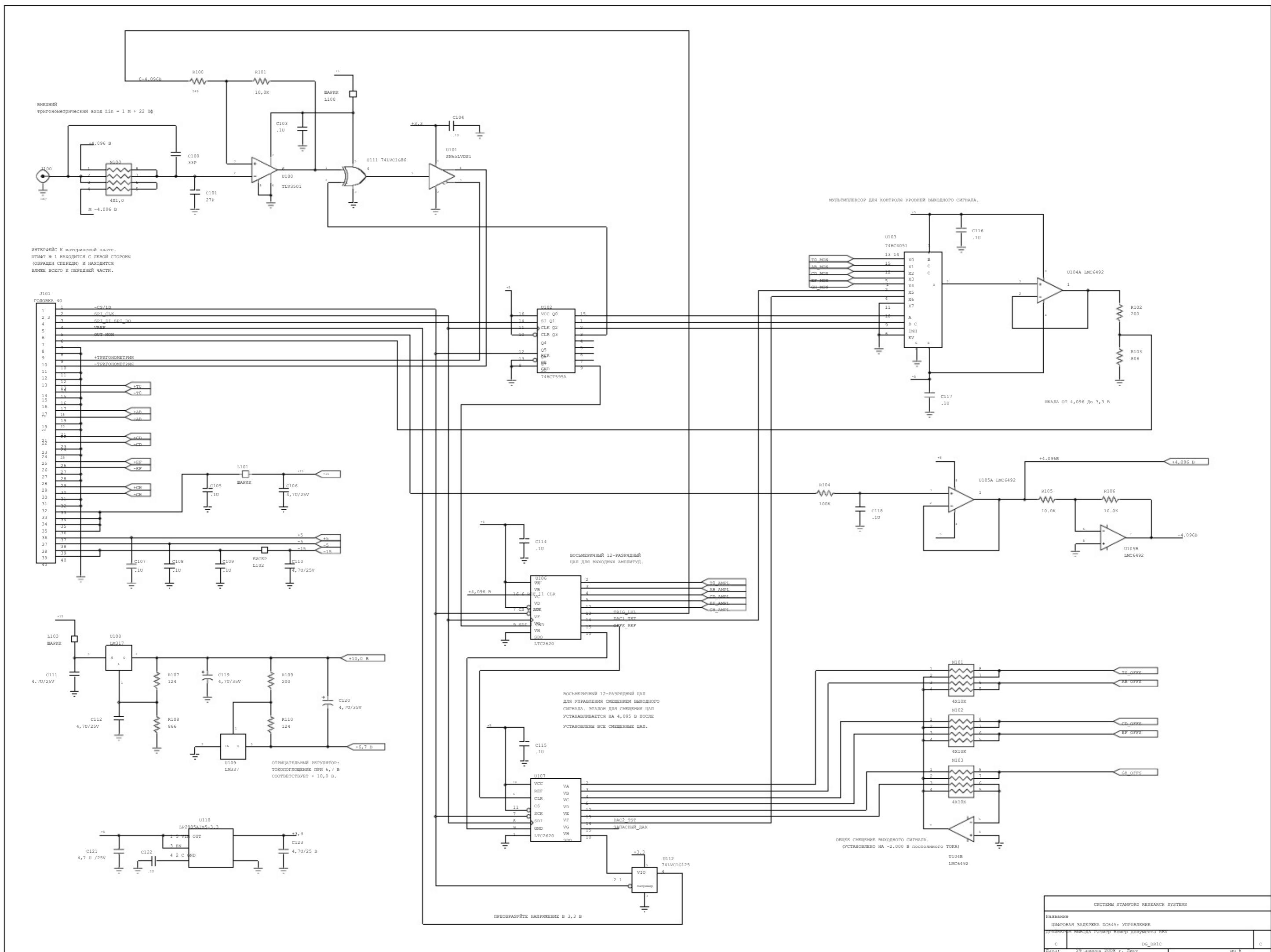
Описание листа	Документ
Блок-схема материнской платы и ввода-вывода 21 микроконтроллер 3 FPGA	DG_MB_BLOCK
4 Временная база 100 МГц	DG_MB_CPU
DDS и выбор триггера	DG_MB_FPGA
5 преобразователь времени в амплитуду 7 T0-T1 Vernier Пандусы	DG_MB_TIMEBASE
8 АВ Нониусные пандусы	DG_MB_TRIG
9 CD Нониусные пандусы	DG_MB_TAC
10 EF Нониусные пандусы	DG_MB_VERNIER_AB
11 GH Нониусные пандусы	DG_MB_VERNIER_CD
12 Логика канала для T0-T1 и окончания задержки	DG_MB_VERNIER_EF
13 Логика канала для AB, CD	DG_MB_VERNIER_GH
14 Логика канала для EF, GH	DG_MB_CHANNEL_LOGIC_TO1
15 GPIB	DG_MB_CHANNEL_LOGIC_ABCD
16 Источник питания и ввода-вывода	DG_MB_CHANNEL_LOGIC_EFGH
17 Клавиатура и дисплей на передней панели	DG_GPIB
18 Мощность Источник питания	DG_MB_PSIO
19 Управление выходным драйвером	DG_DR1C,
20 выходной драйвер	DG_DR2C,
21 Т0 Выходной драйвер AB	DG_DR3C,
22 Выходной драйвер CD	DG_DR4C,
23 Выходной драйвер EF	DG_DR5C,
24 Выходной драйвер GH	DG_DR6C,
25 8-канальное распределение на задней панели	DG_RPIC,
26 8-канальные выходы на задней панели	DG_HV1B,
27 Высоковольтное распределение на задней панели	DG_HV2B,
28 Высоковольтные выходы на задней панели	DG_CB1B, DG_CB2B
29 Комбинированное распределение на задней панели
30 Комбинированные выходы на задней панели,

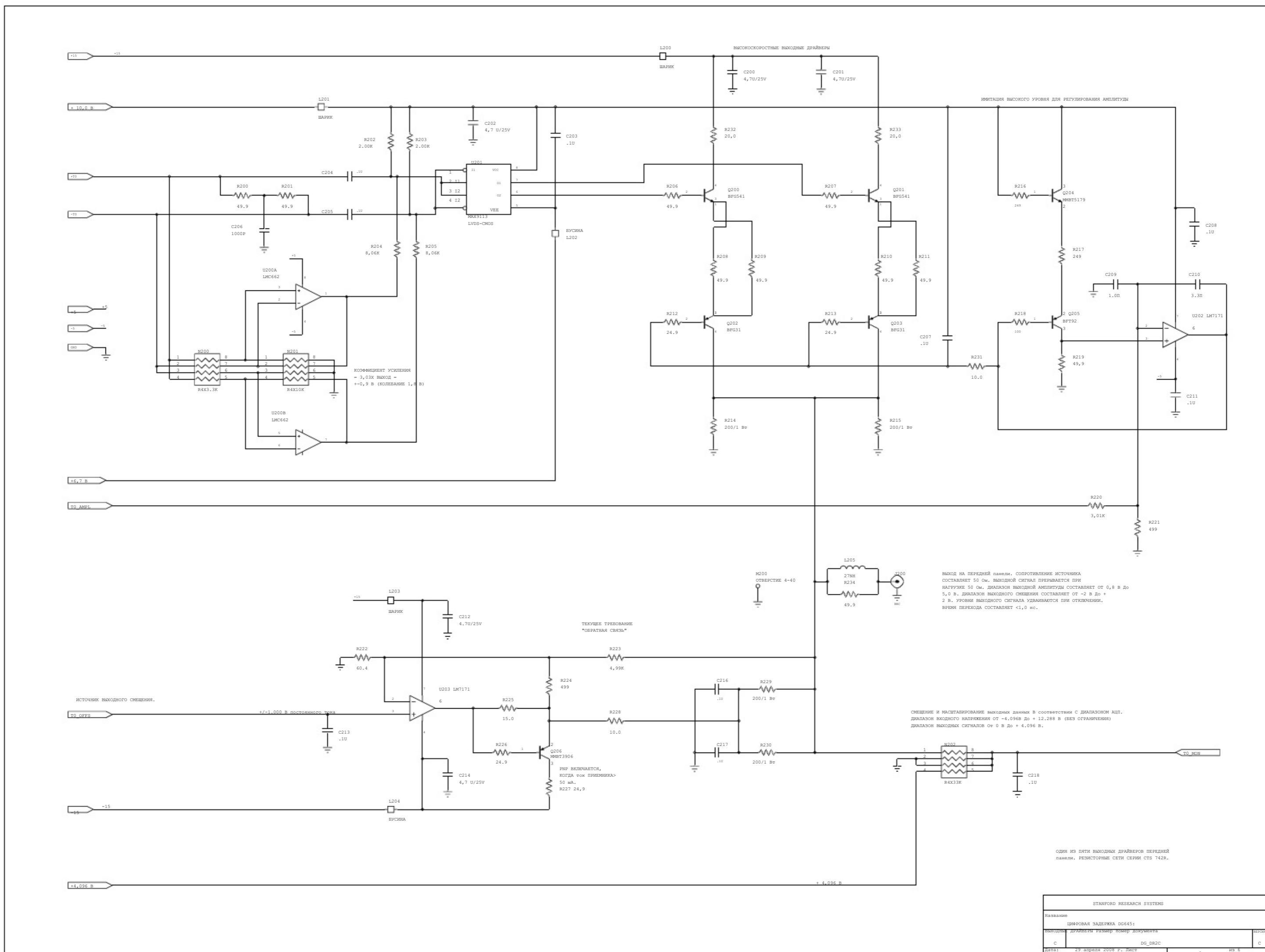




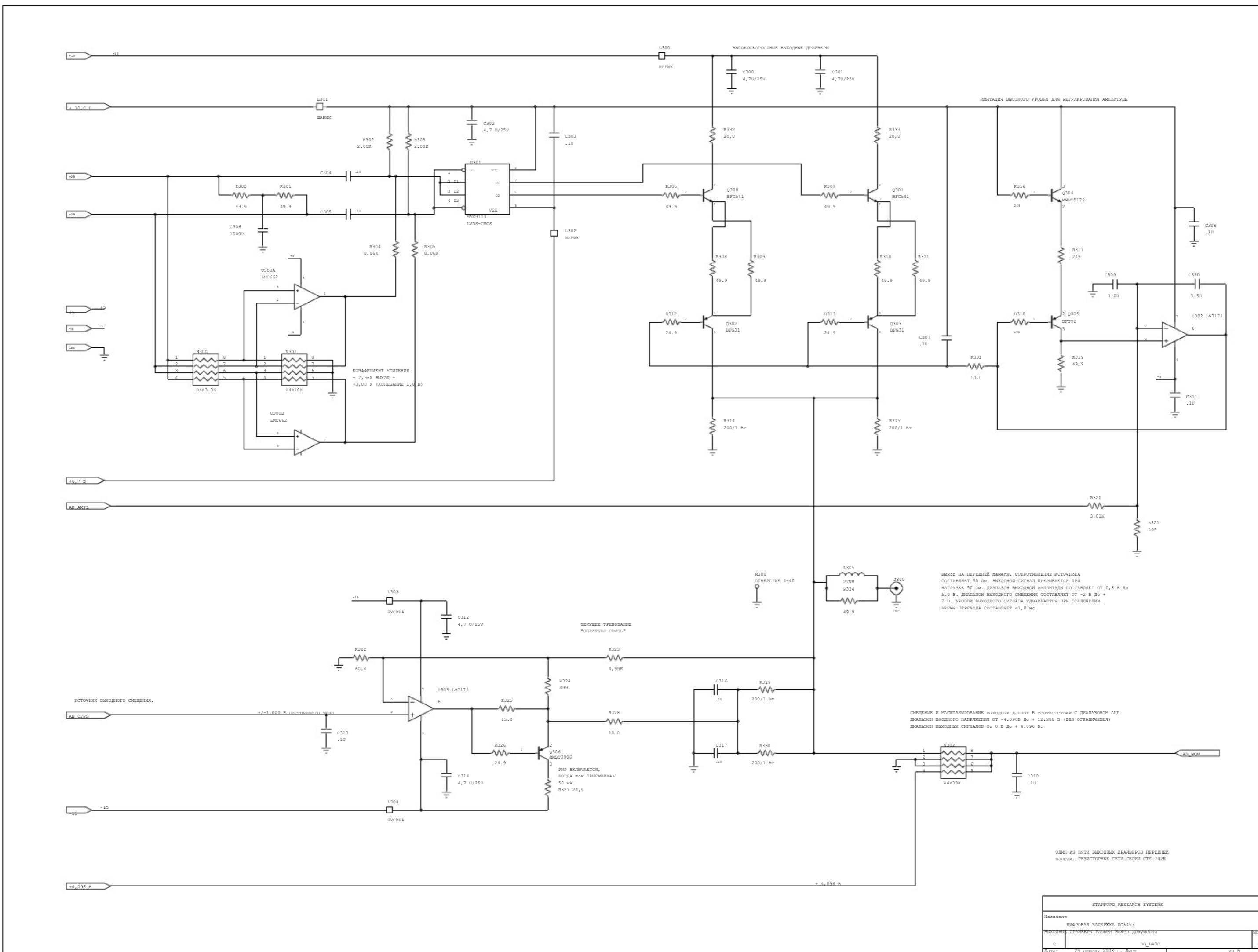
КОМПОНЕНТЫ, ПОКАЗАННЫЕ на этой схеме,
расположены на трех горизонтальных
печатных платах опции комбинаторной логики.

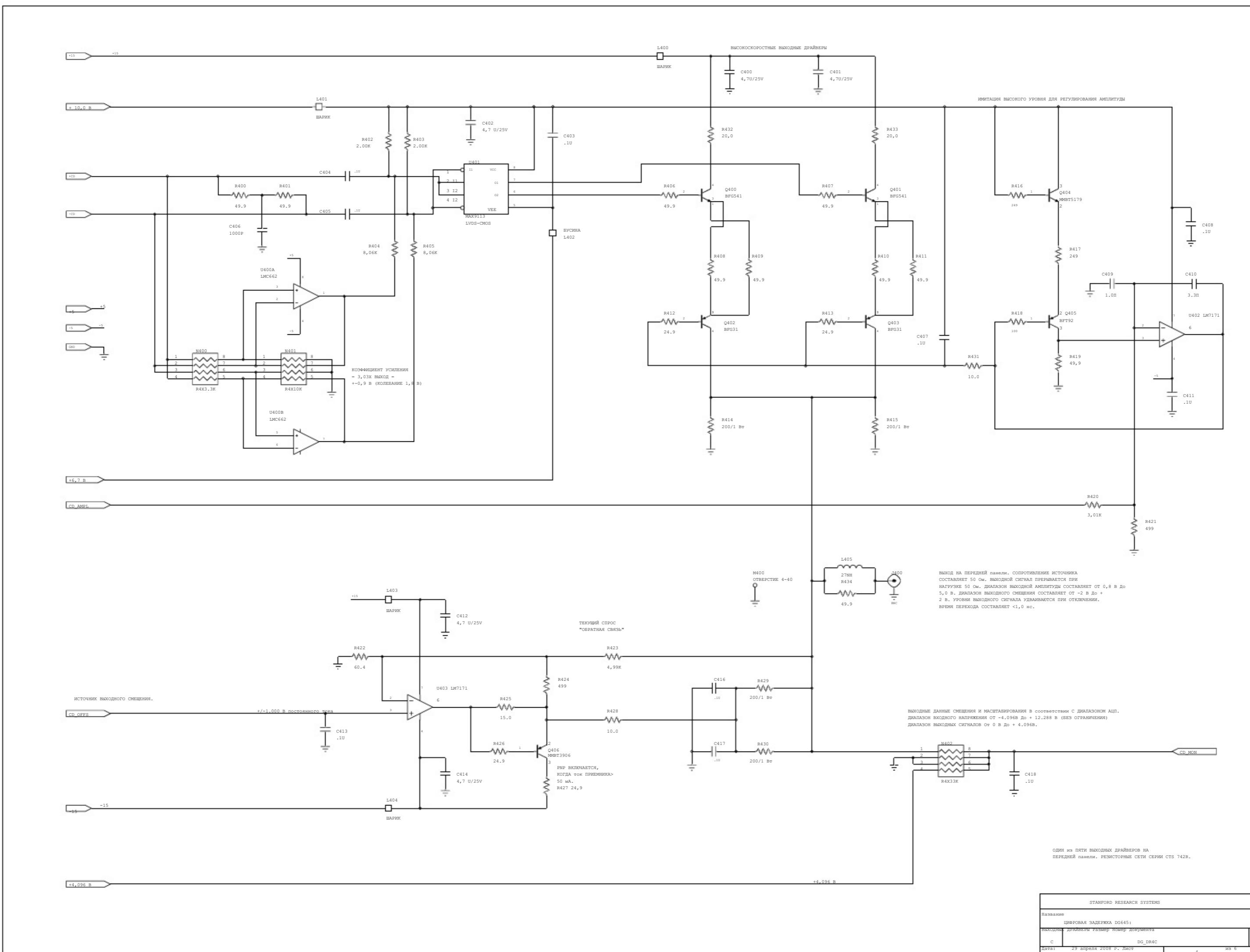
СТЕНФОРДСКИЕ ИССЛЕДОВАТЕЛЬСКИЕ СИСТЕМЫ			
Название			
ГЕНЕРАТОР ЗАДЕРЖКИ DG645: КОМБИНАТОРНЫЕ			
входные данные	размер	номер документа	рев.
С	DG_CSB2		В
дата:	25 марта 2008 г.	лист	2 из 2

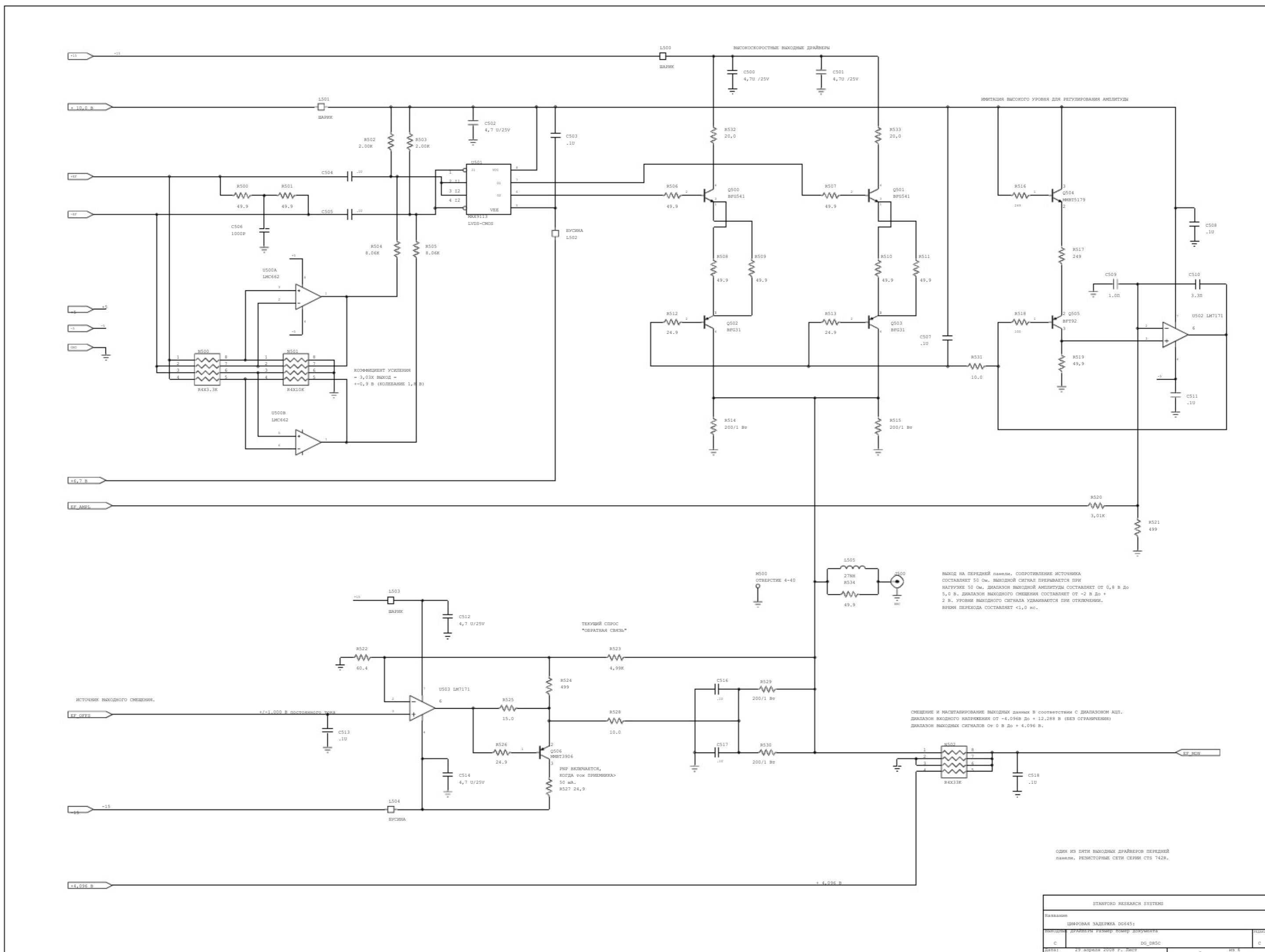


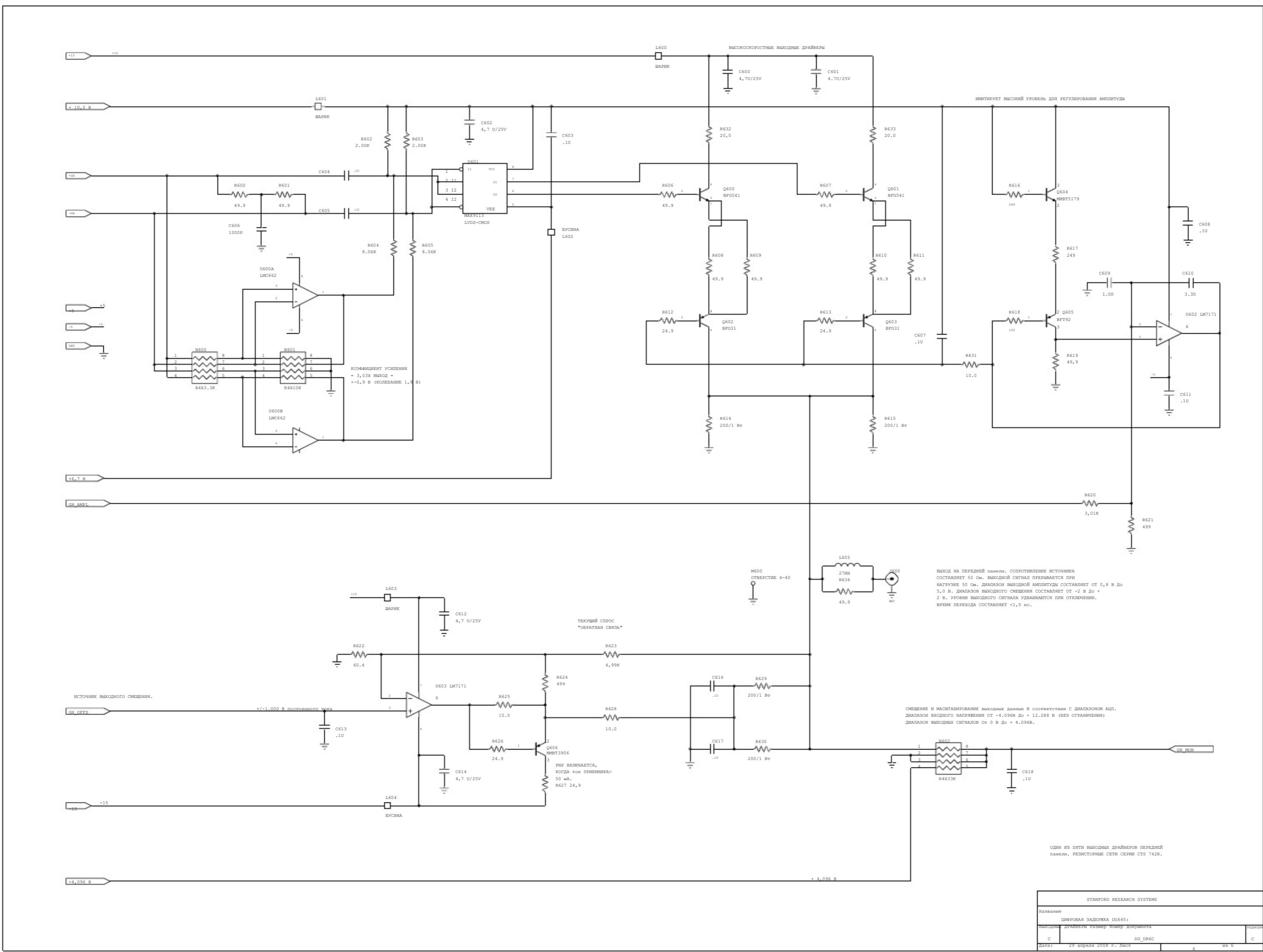


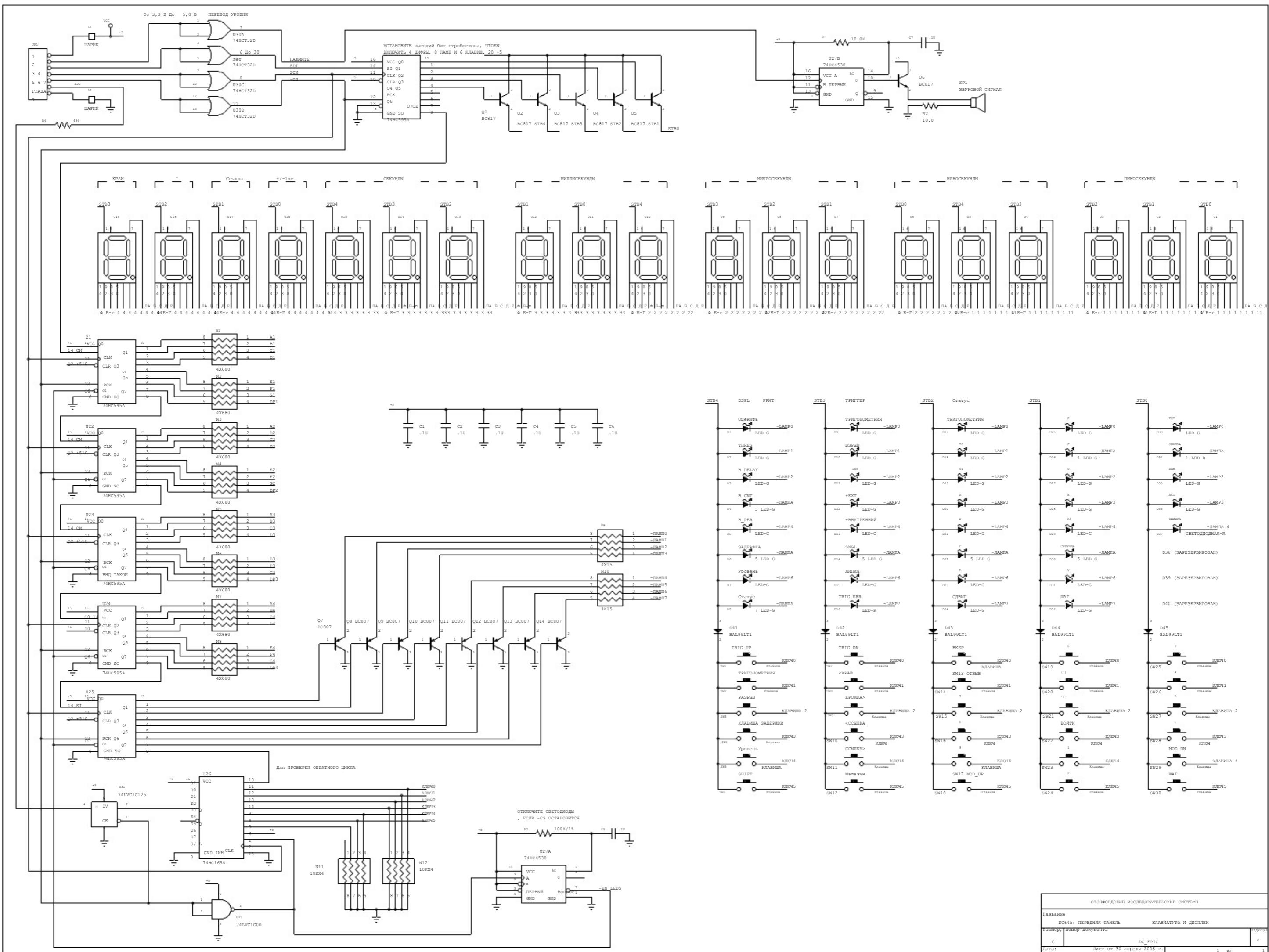
STANFORD RESEARCH SYSTEMS	
Название	ЦИФРОВАЯ ЗАДЕРЖКА DG645:
находится	документа размер номер документа
С	DG_DR2C
дата:	29 апреля 2006 г. Лист
	2 из 6

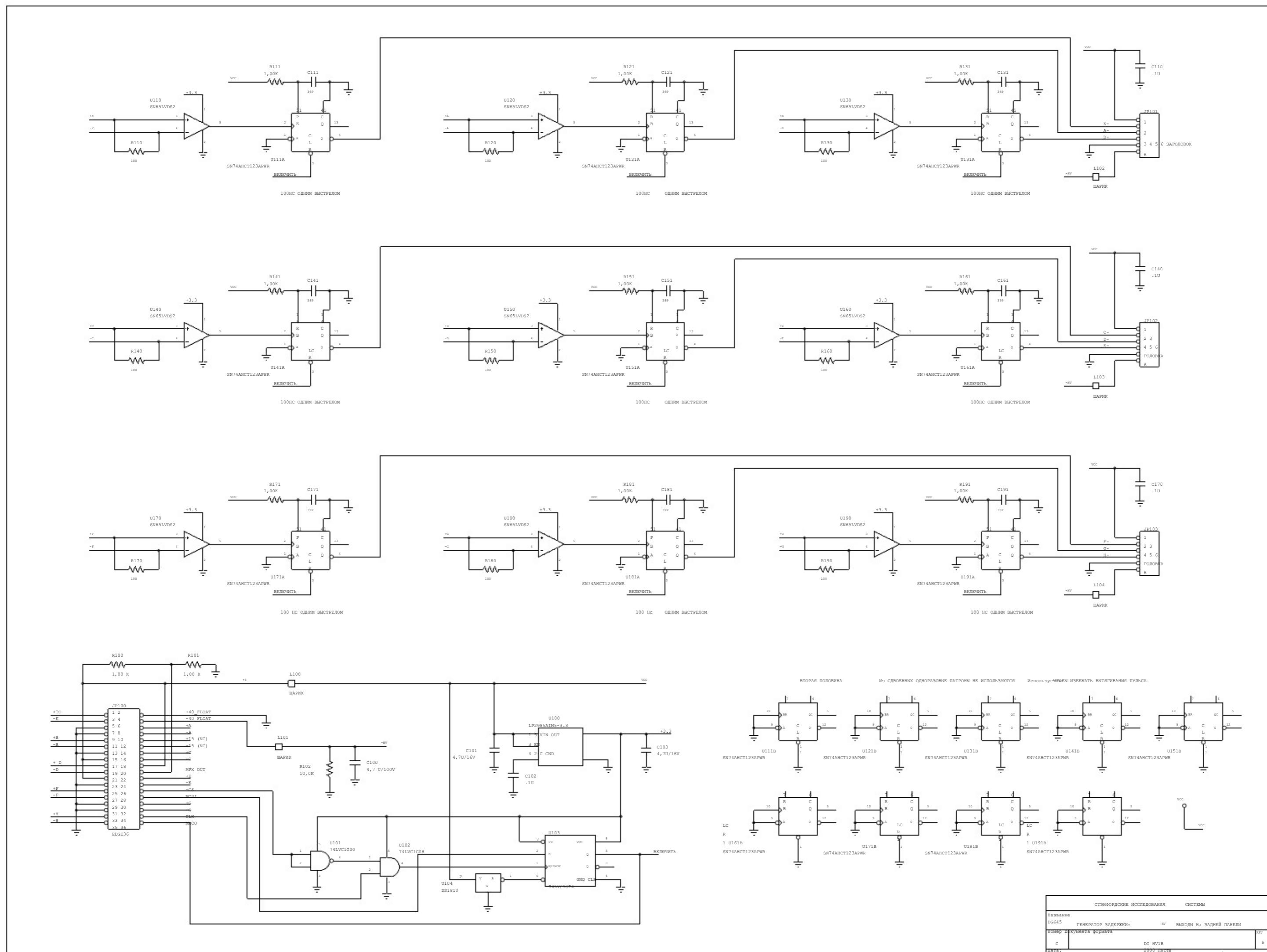


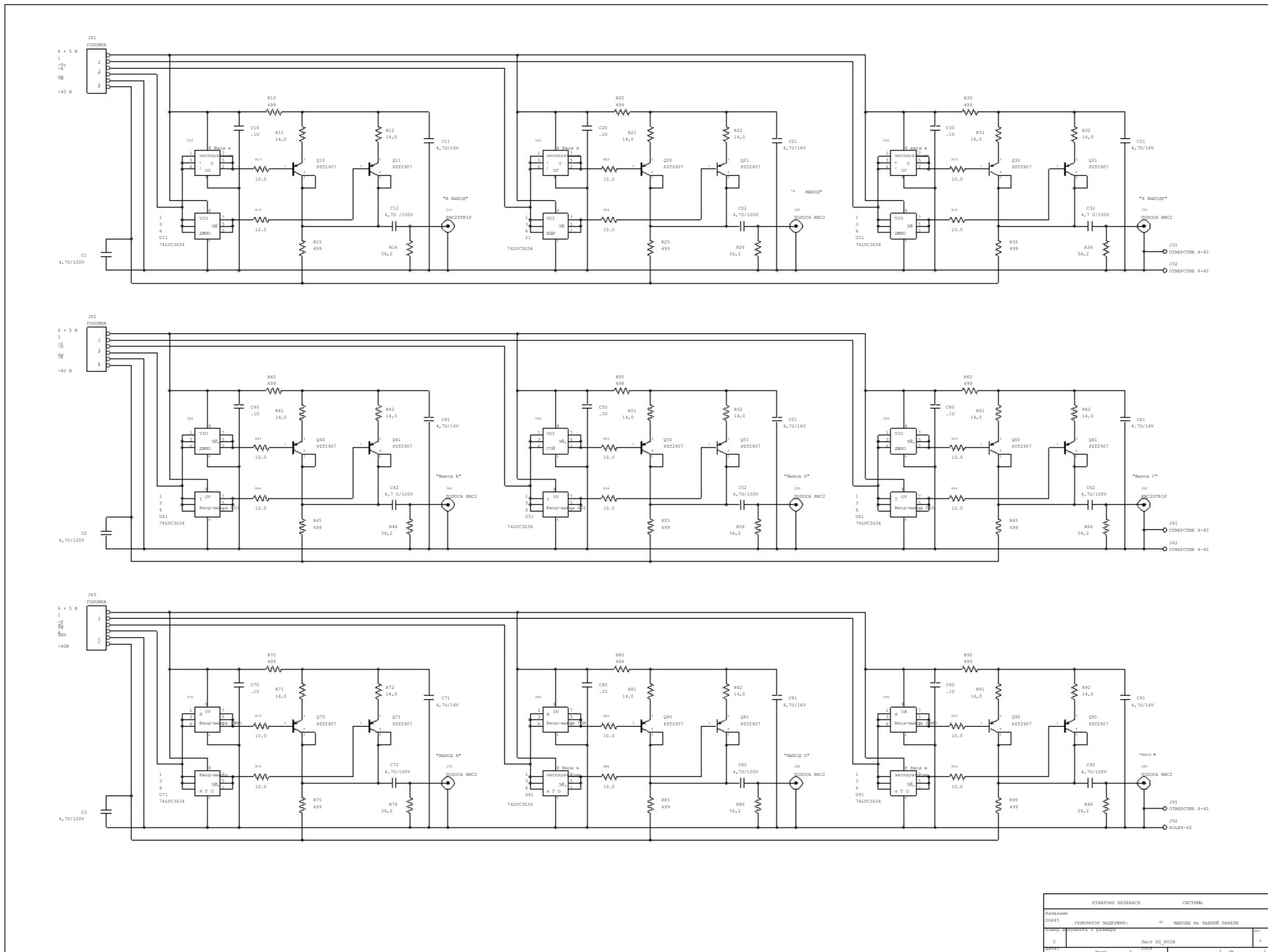


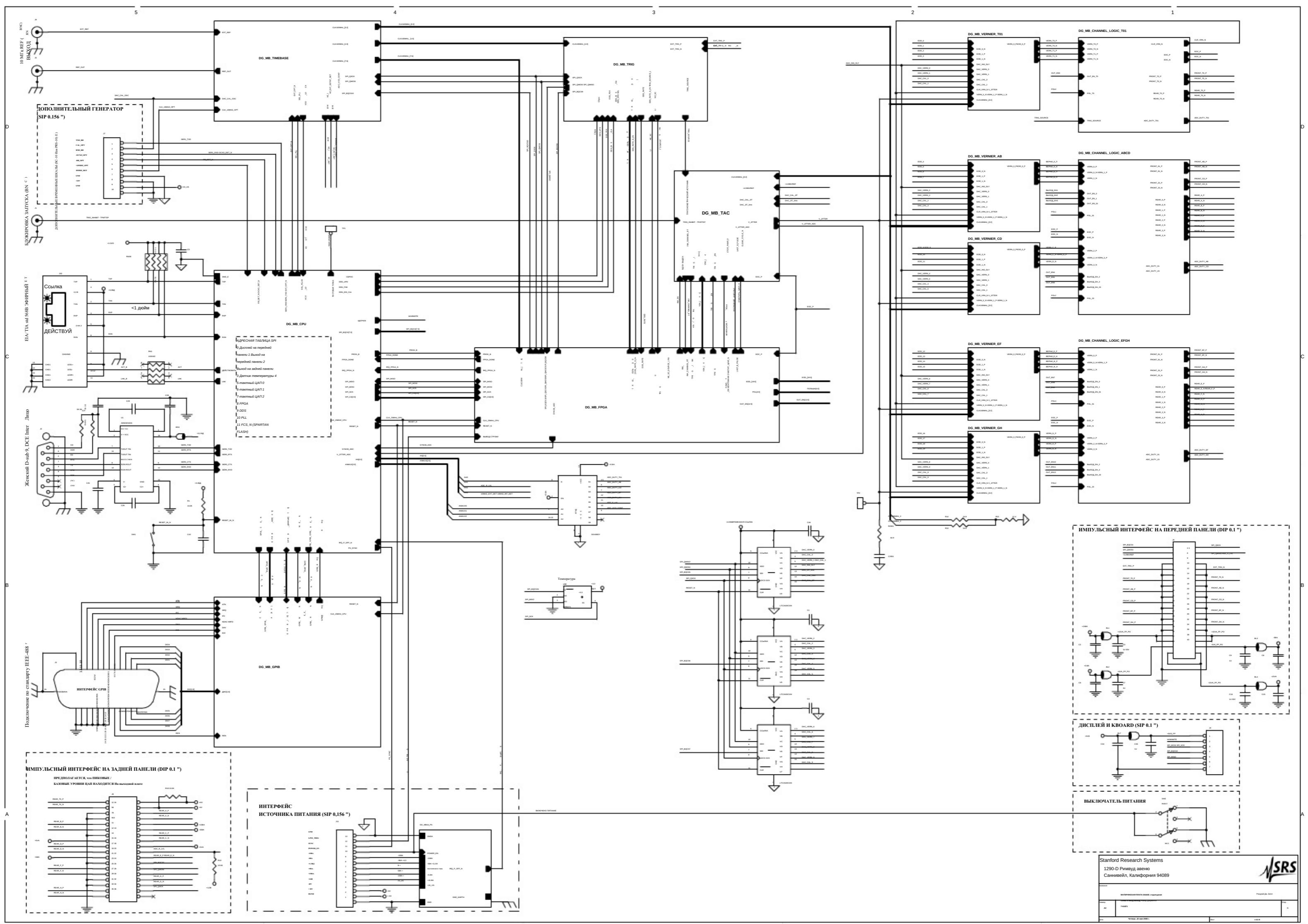


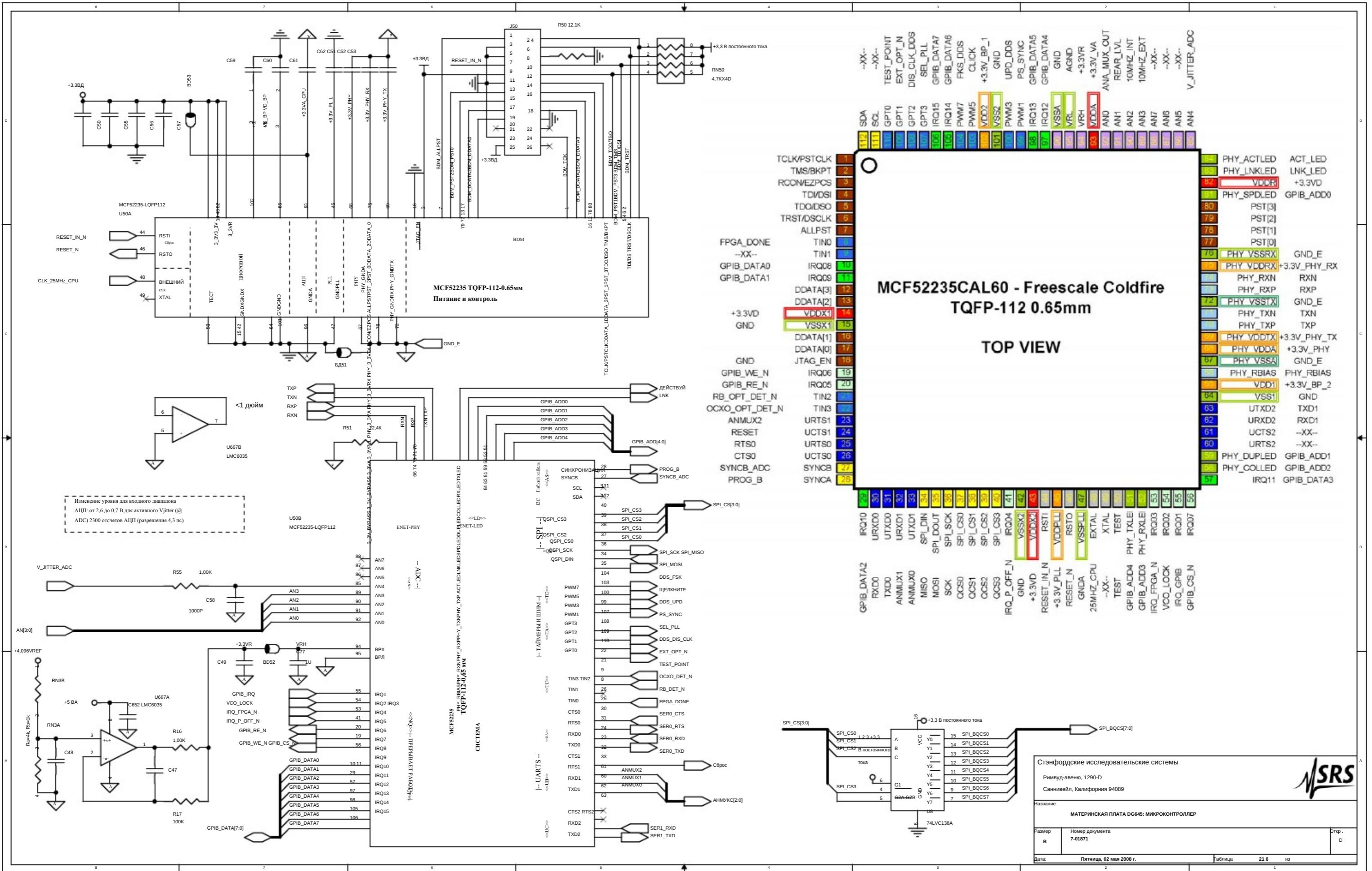


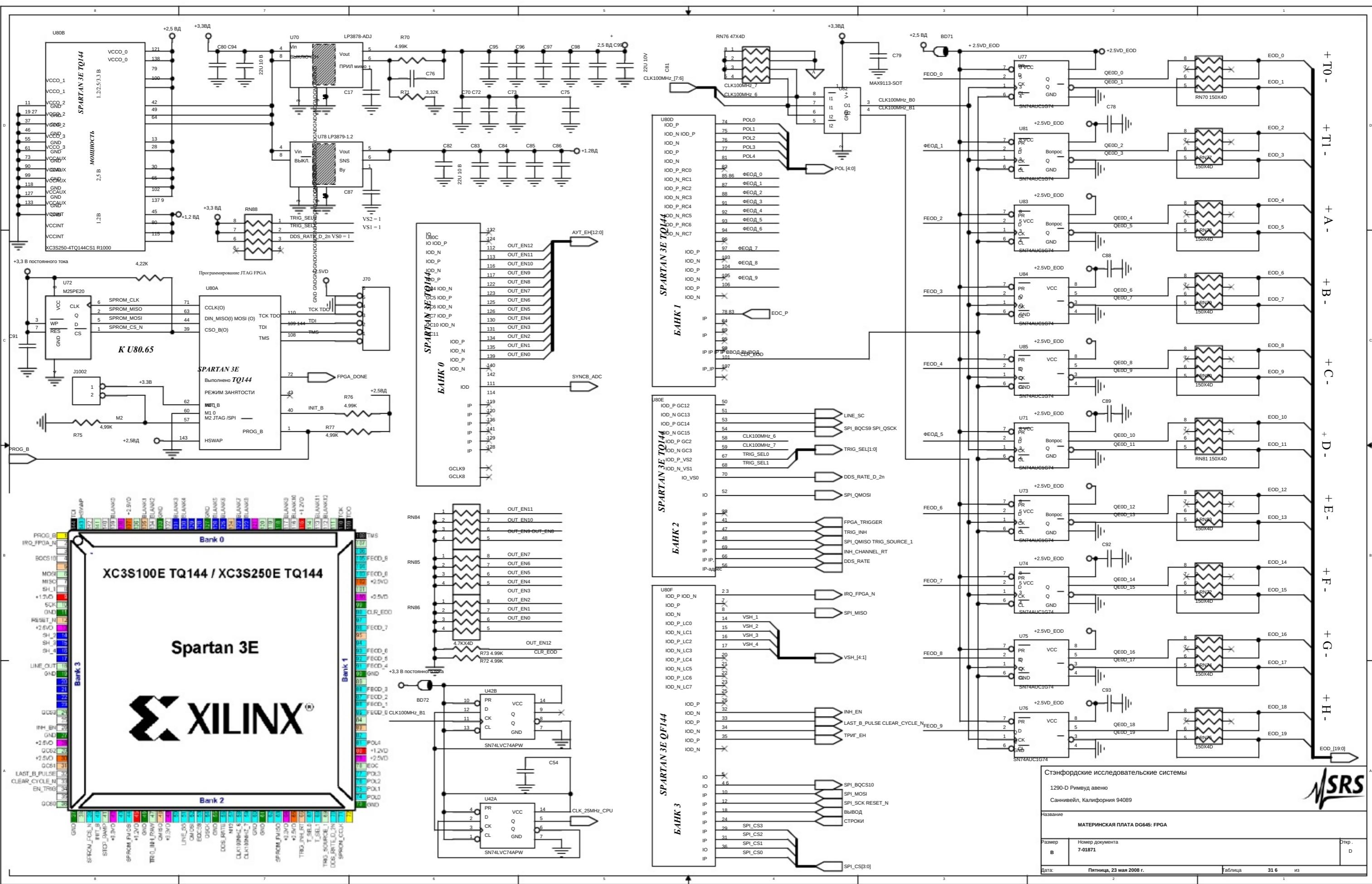


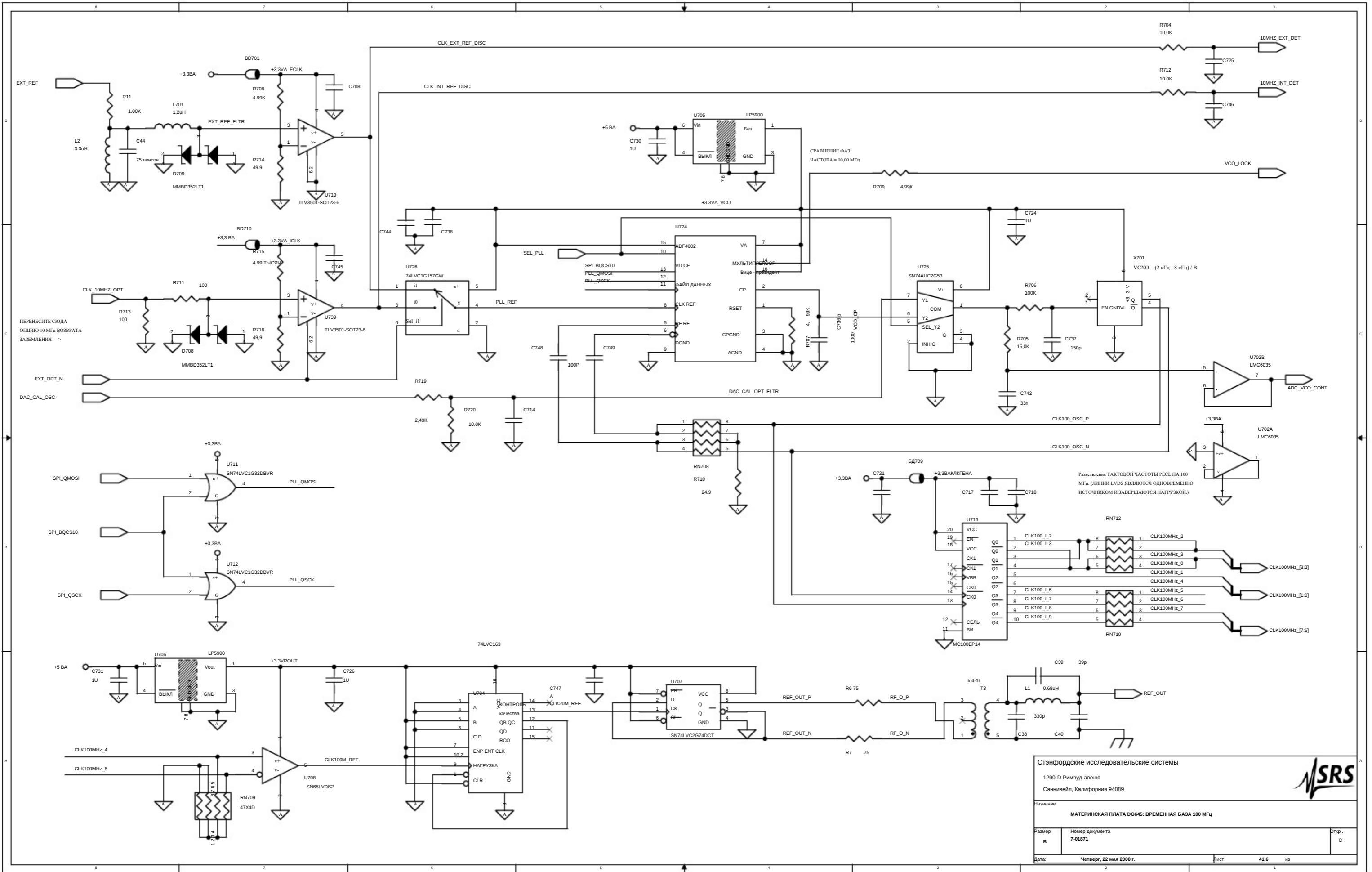


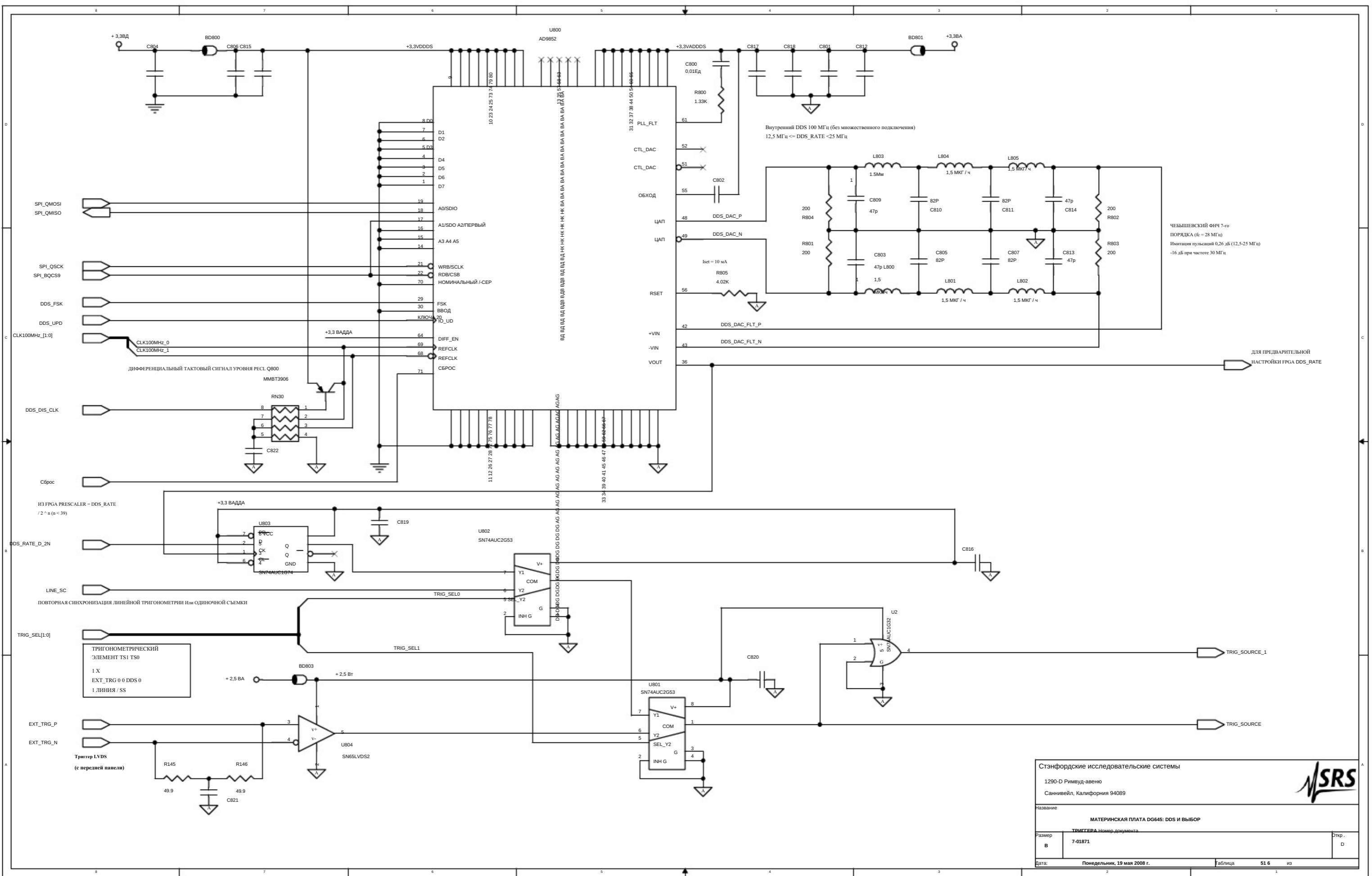


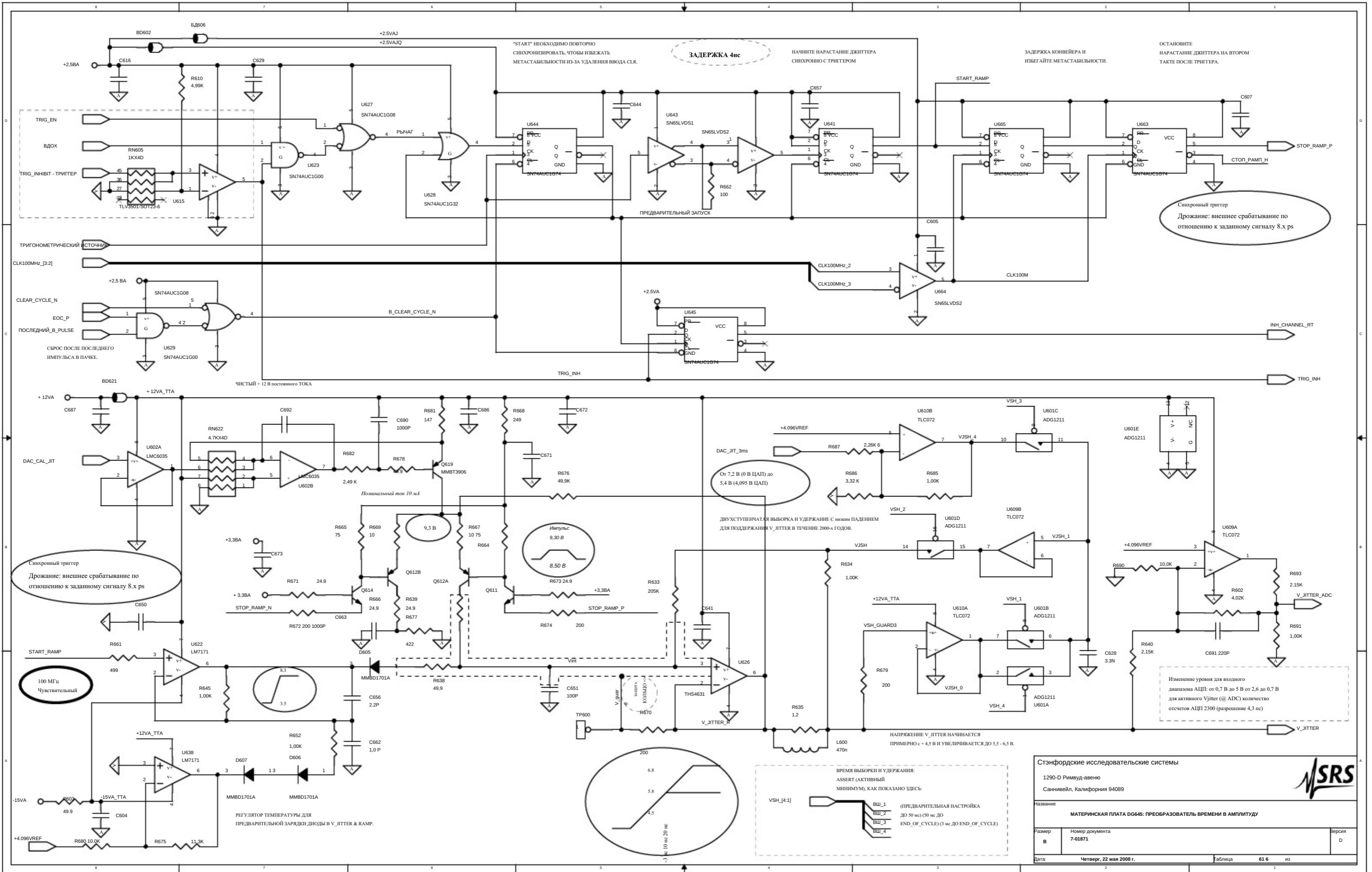


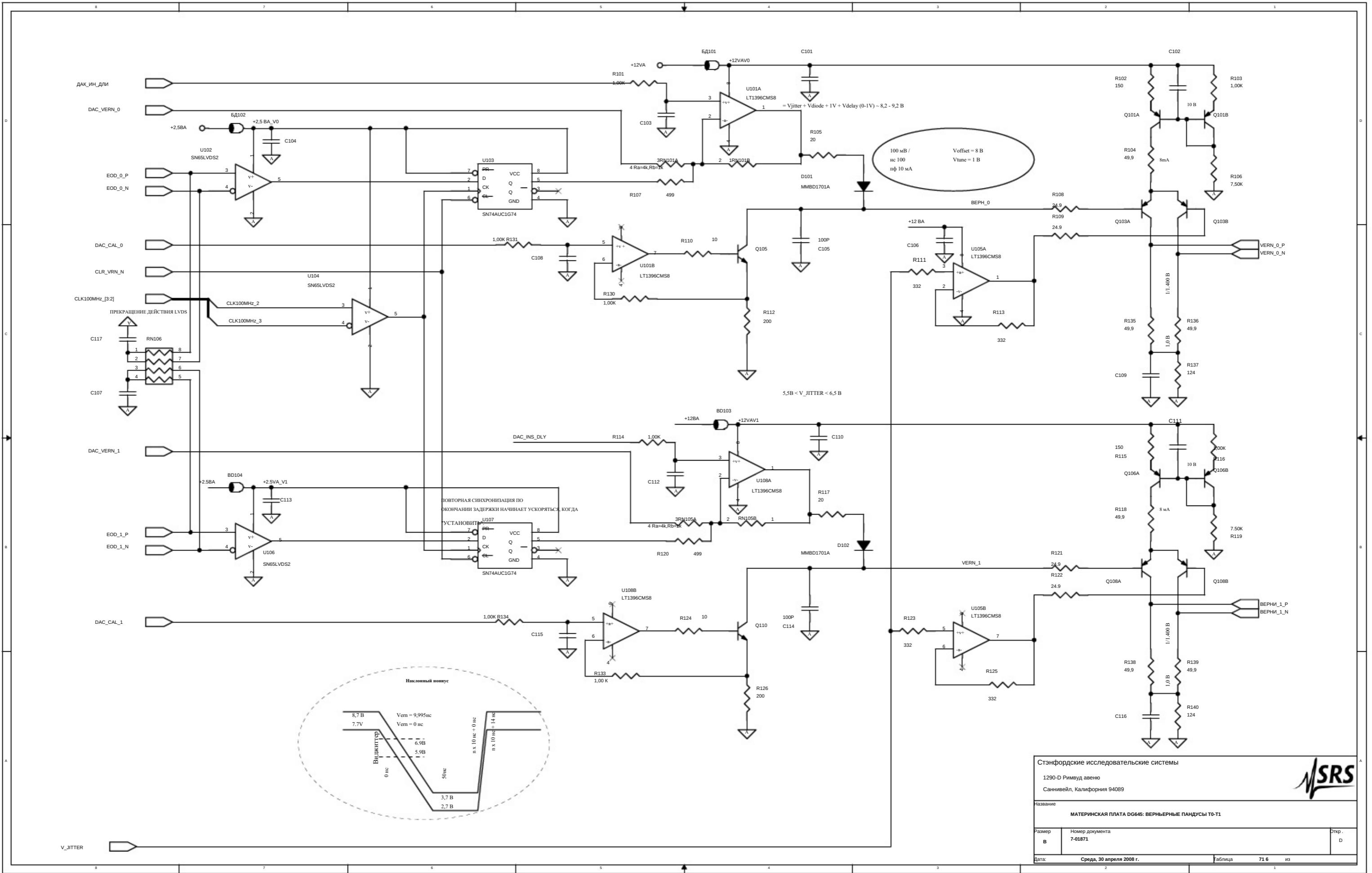


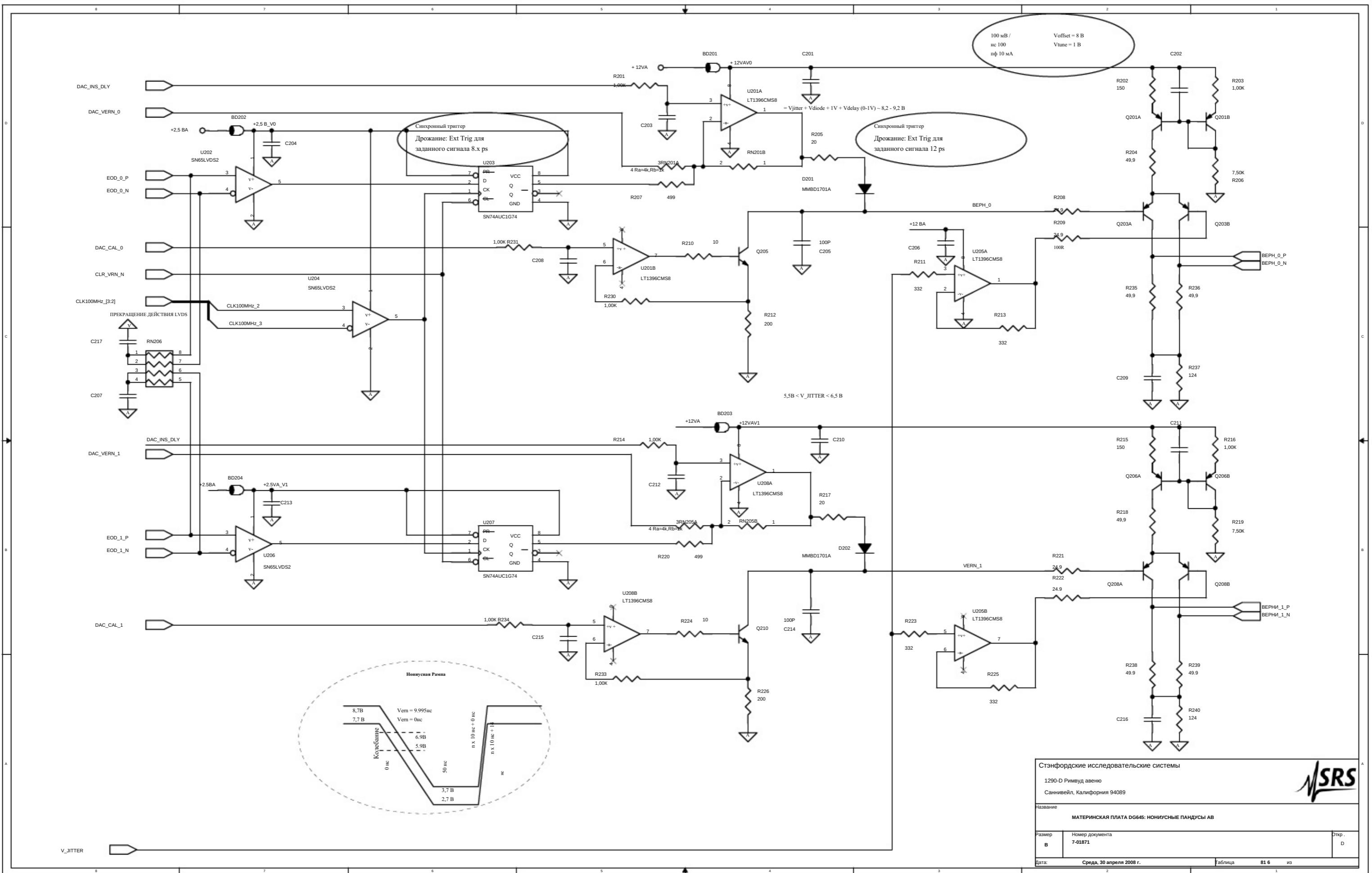


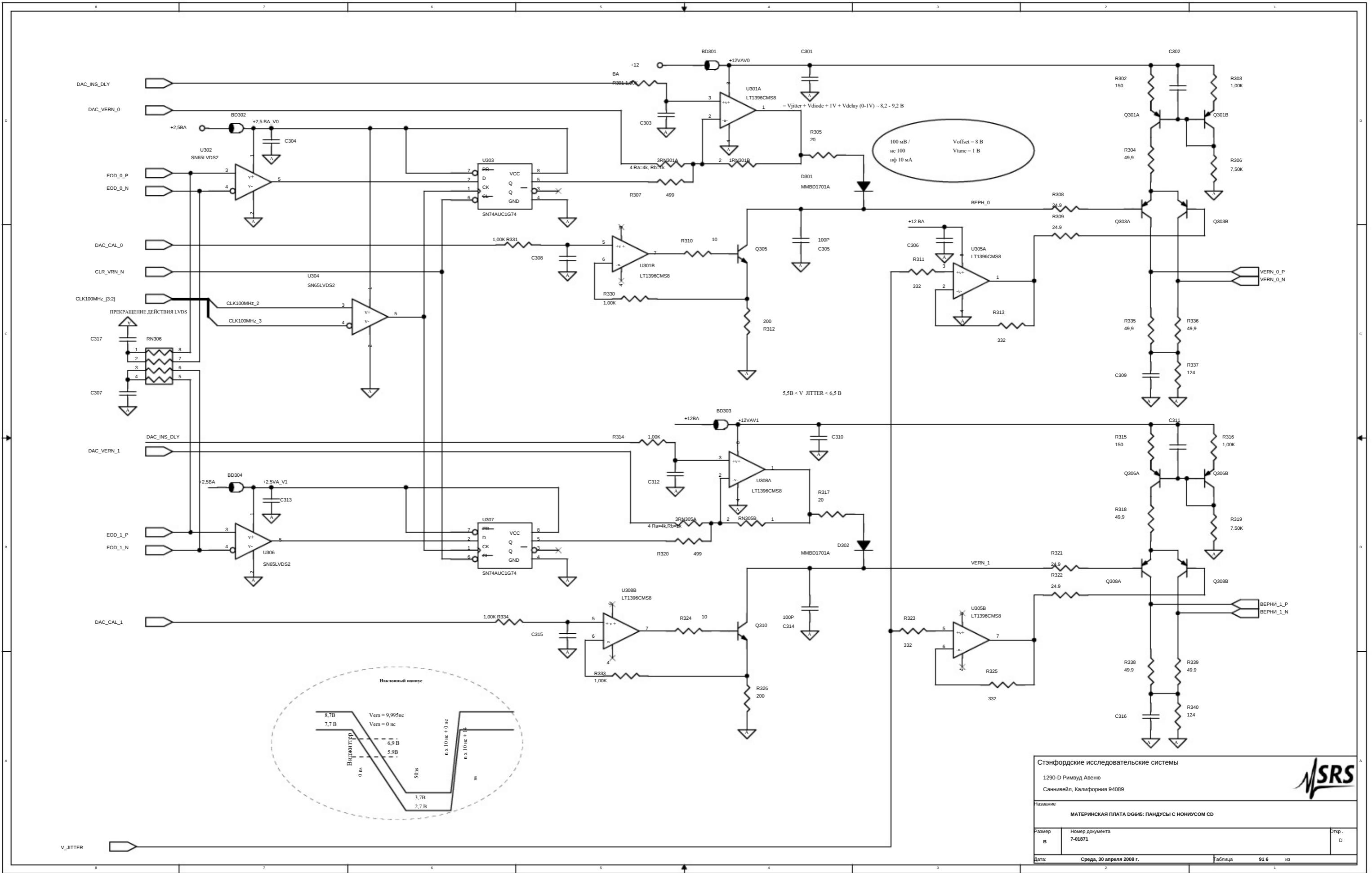


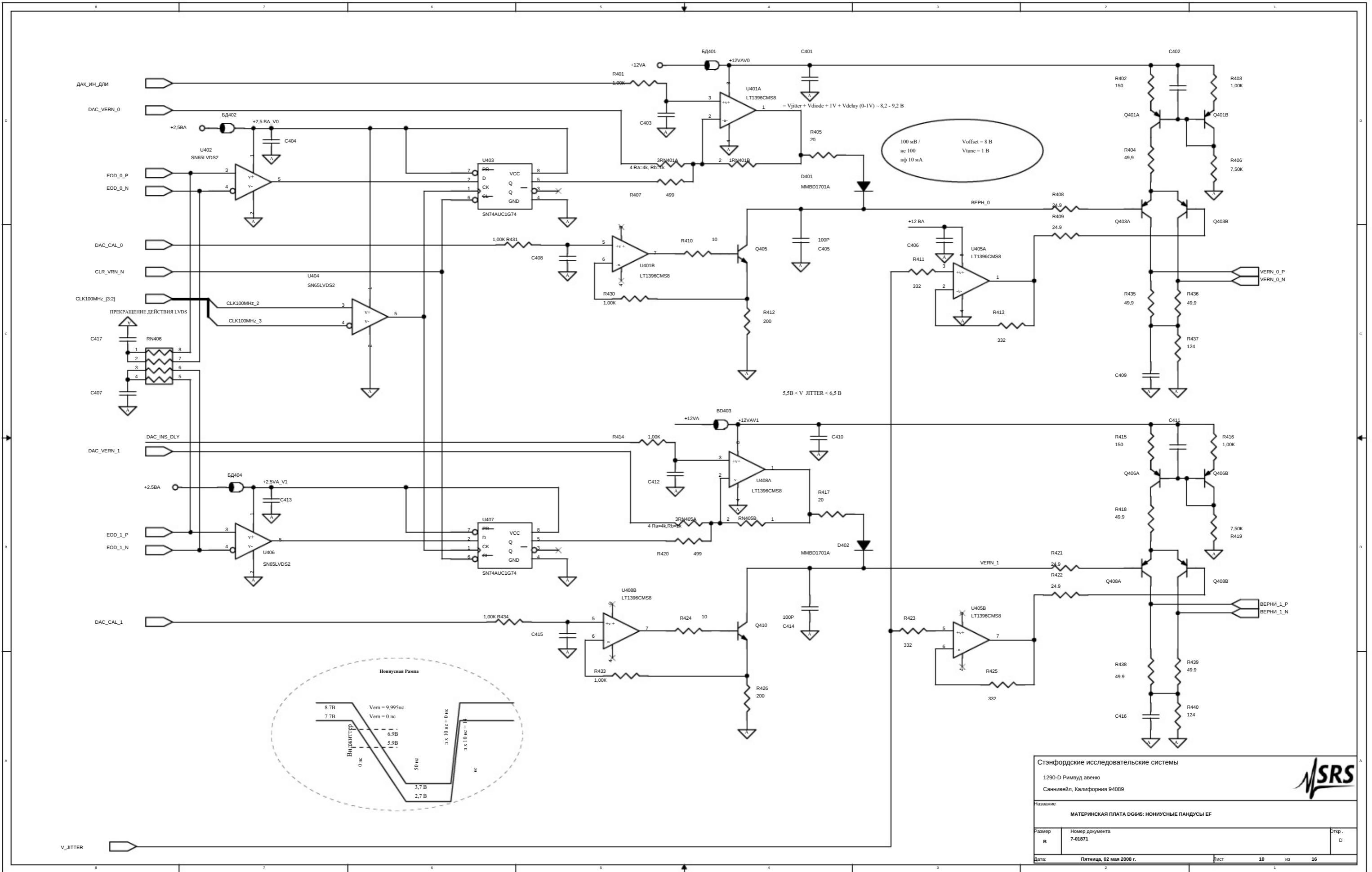


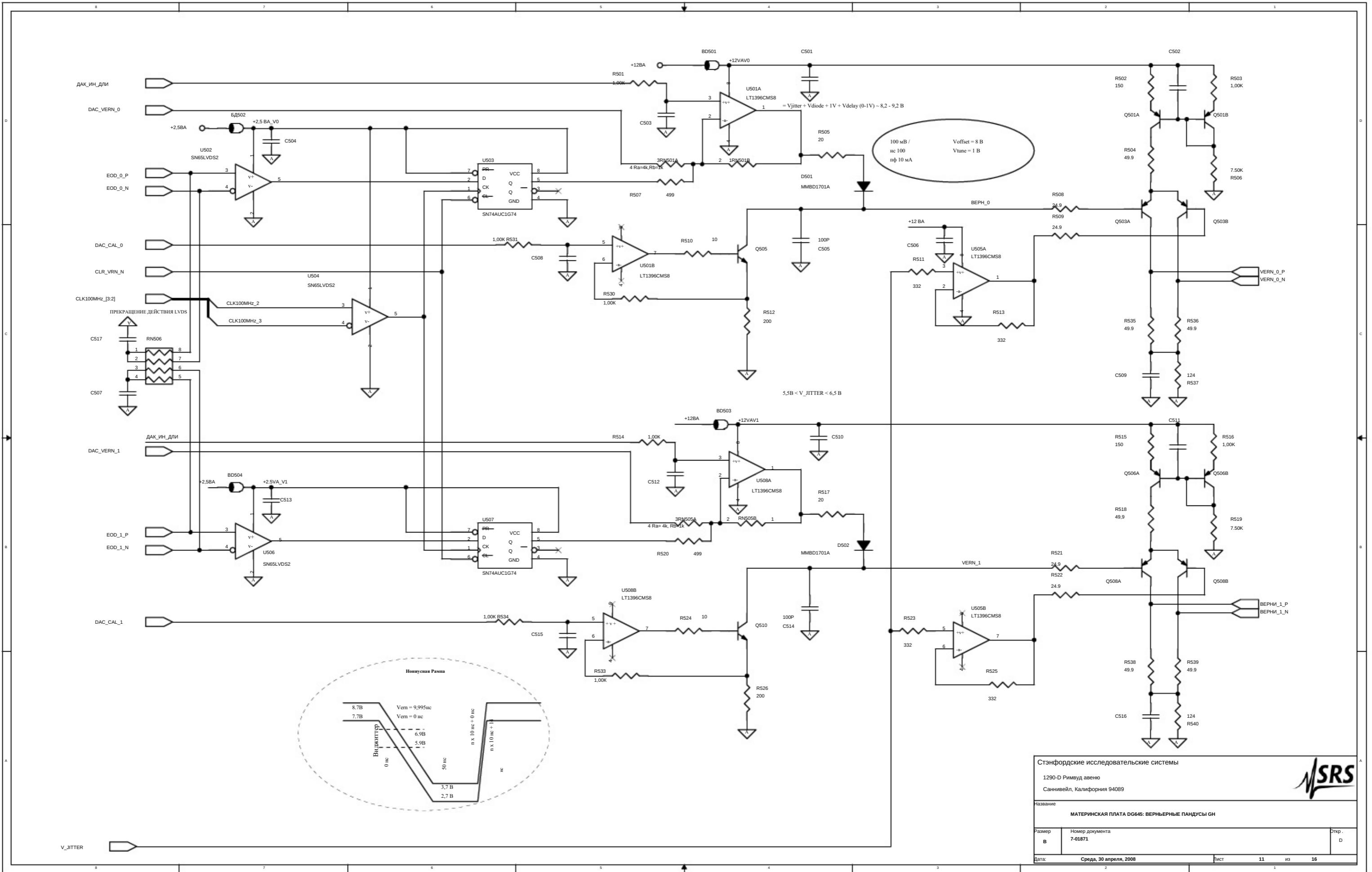


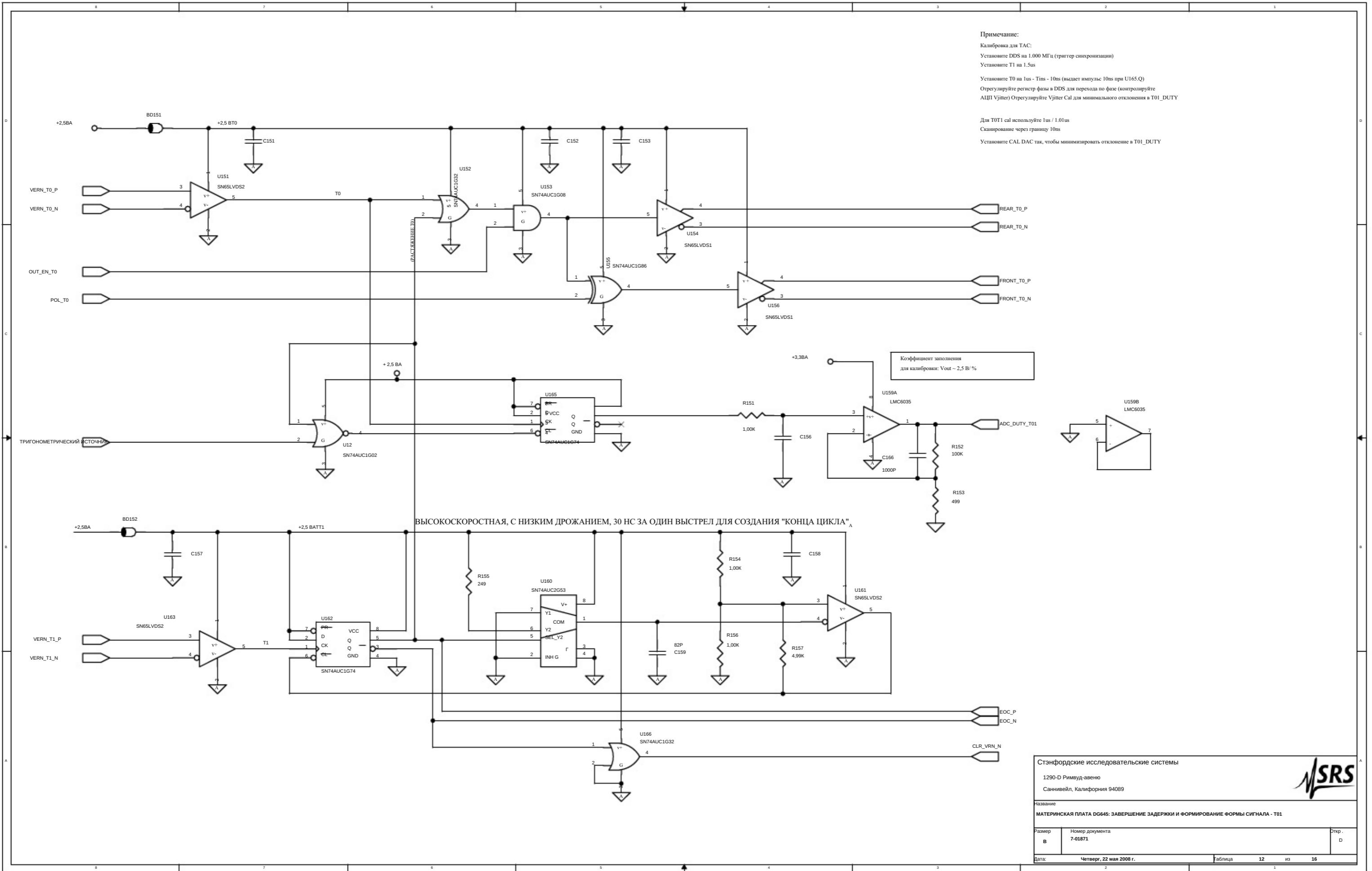


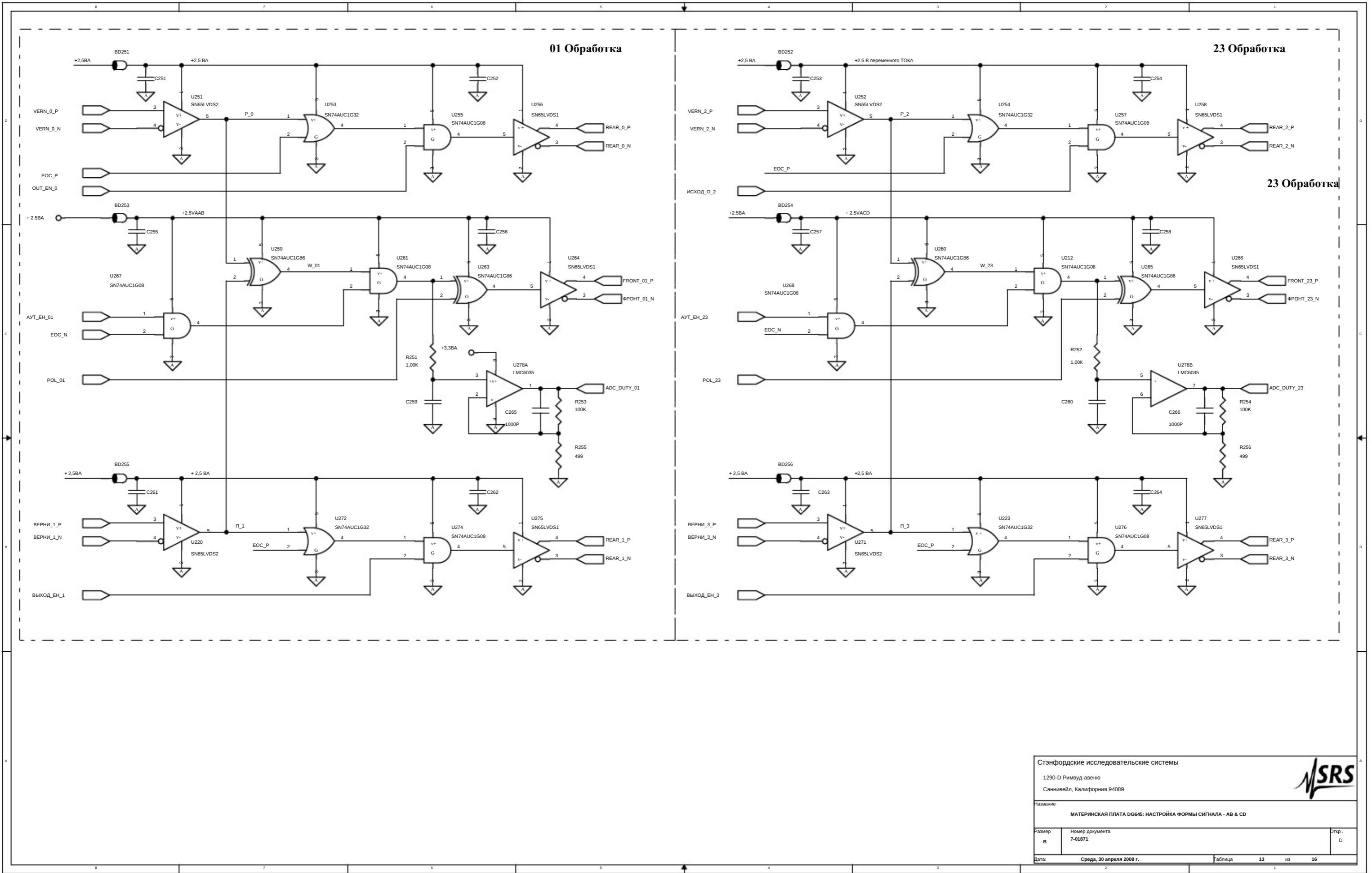


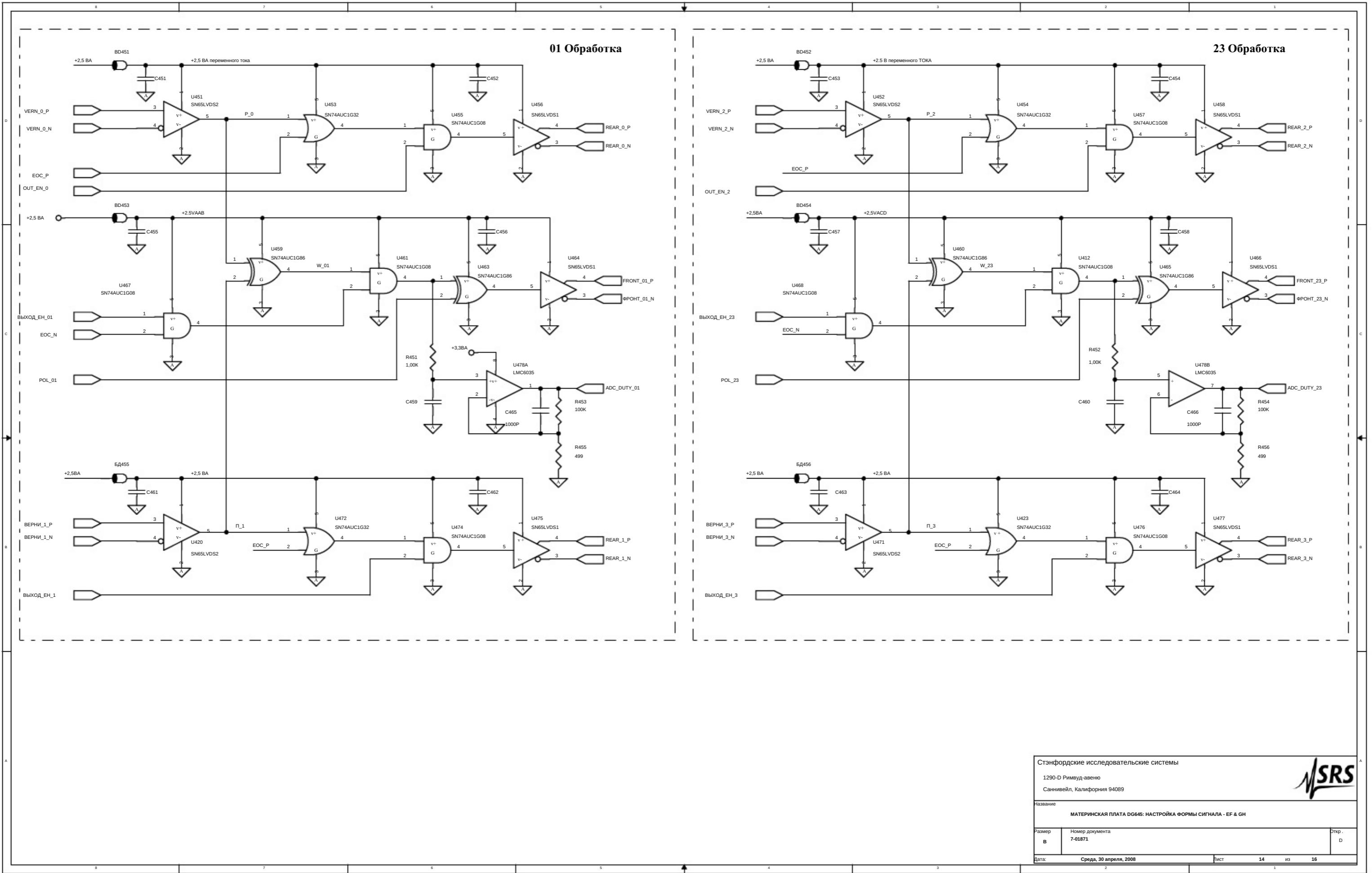


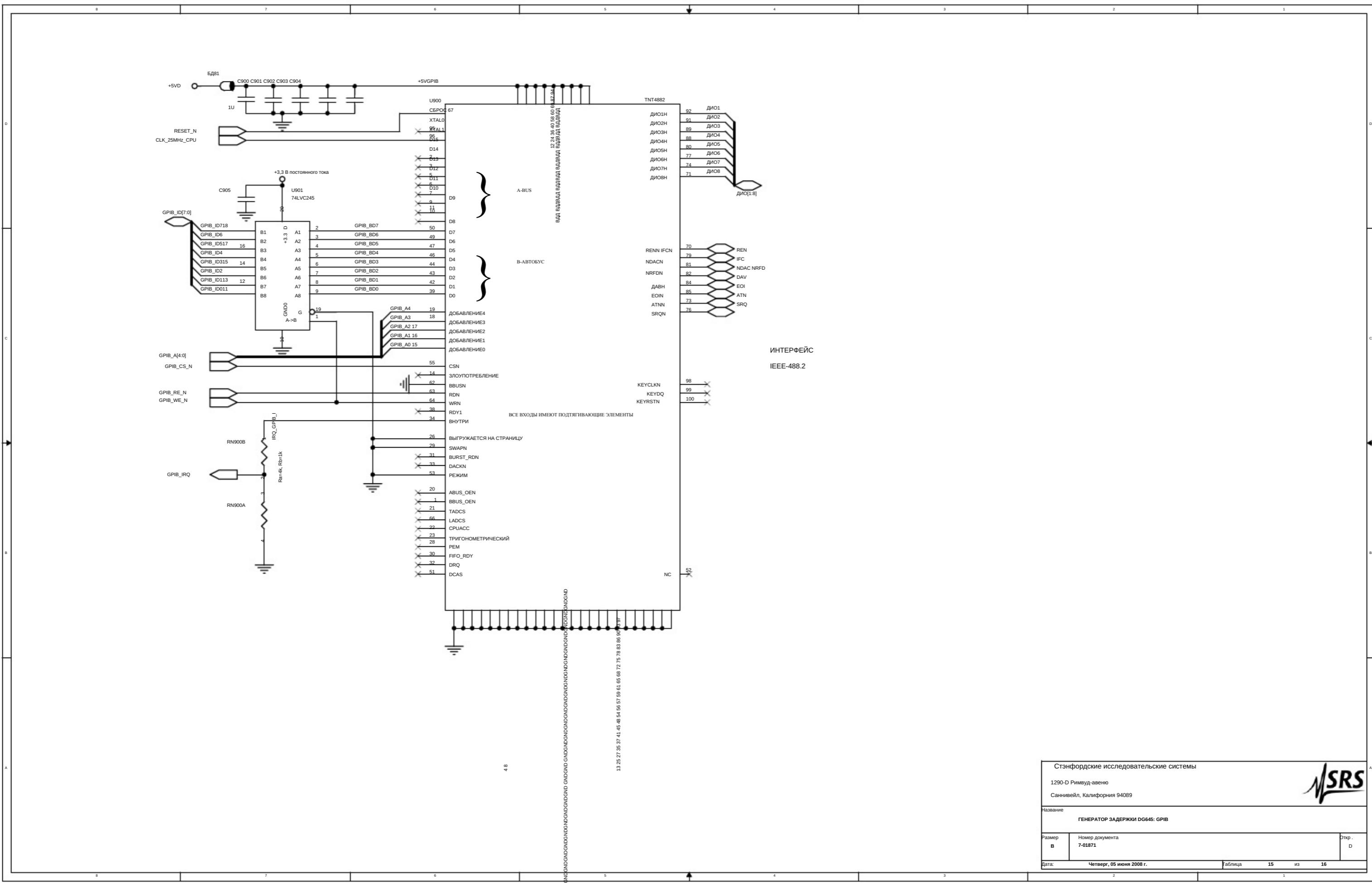


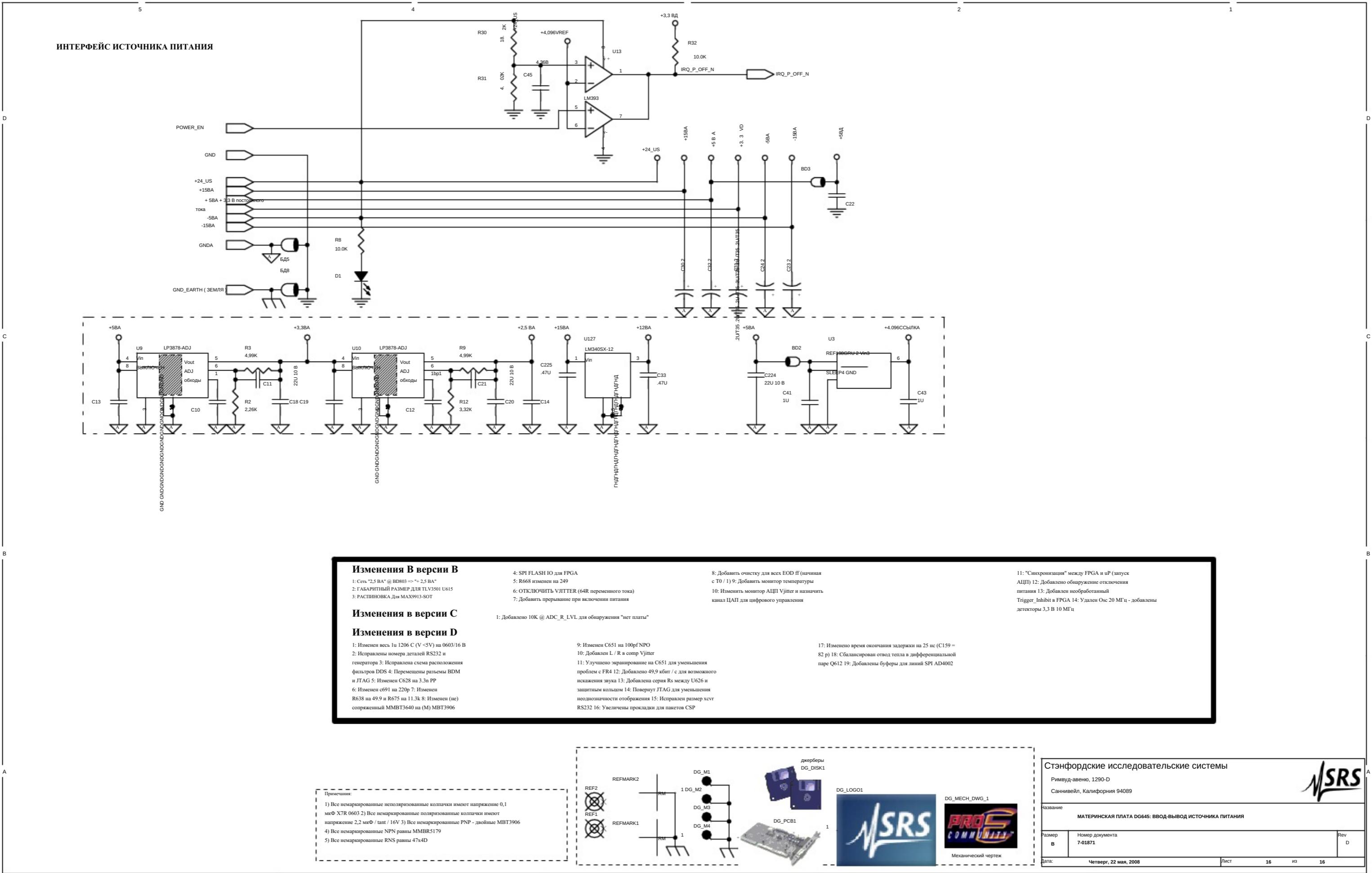


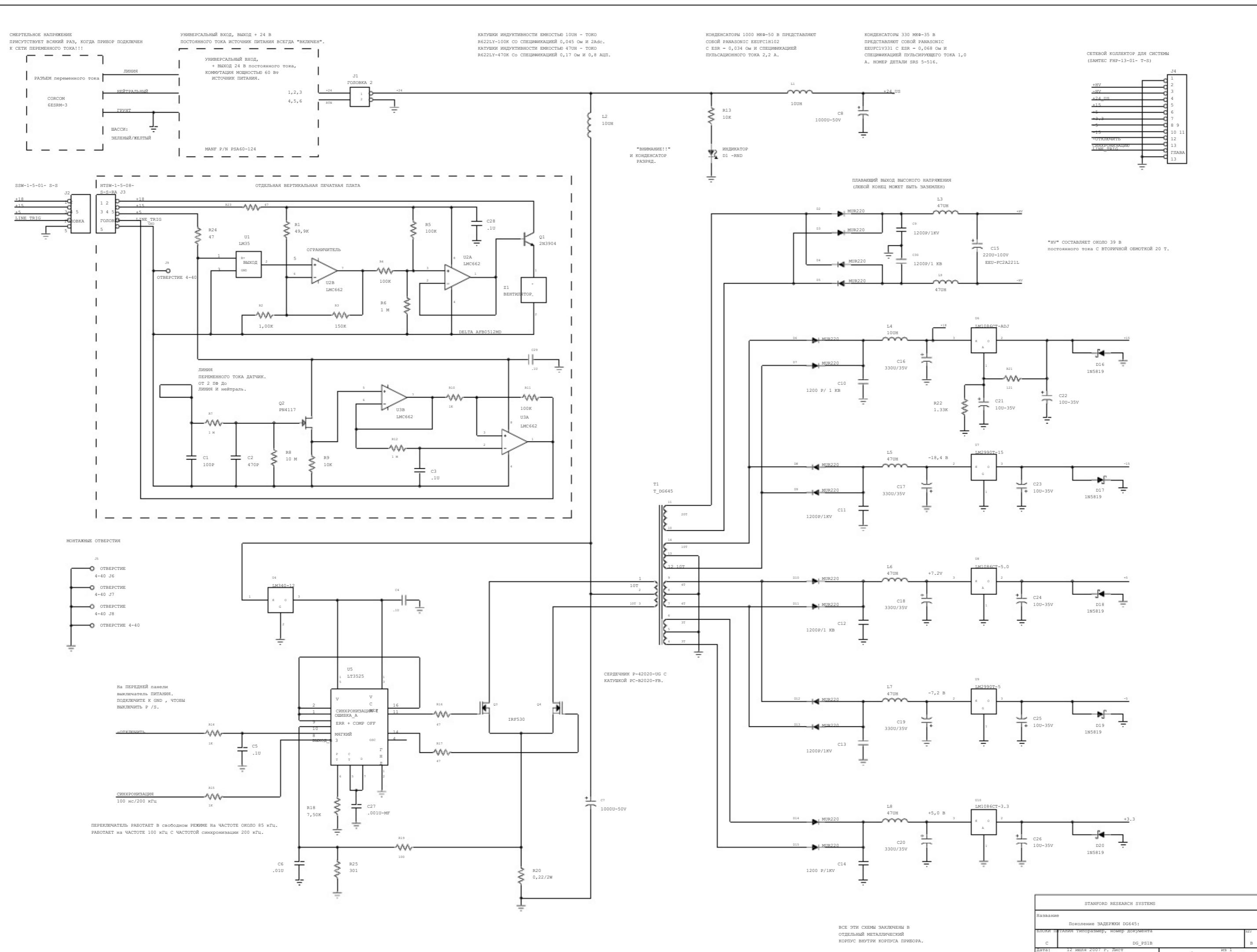


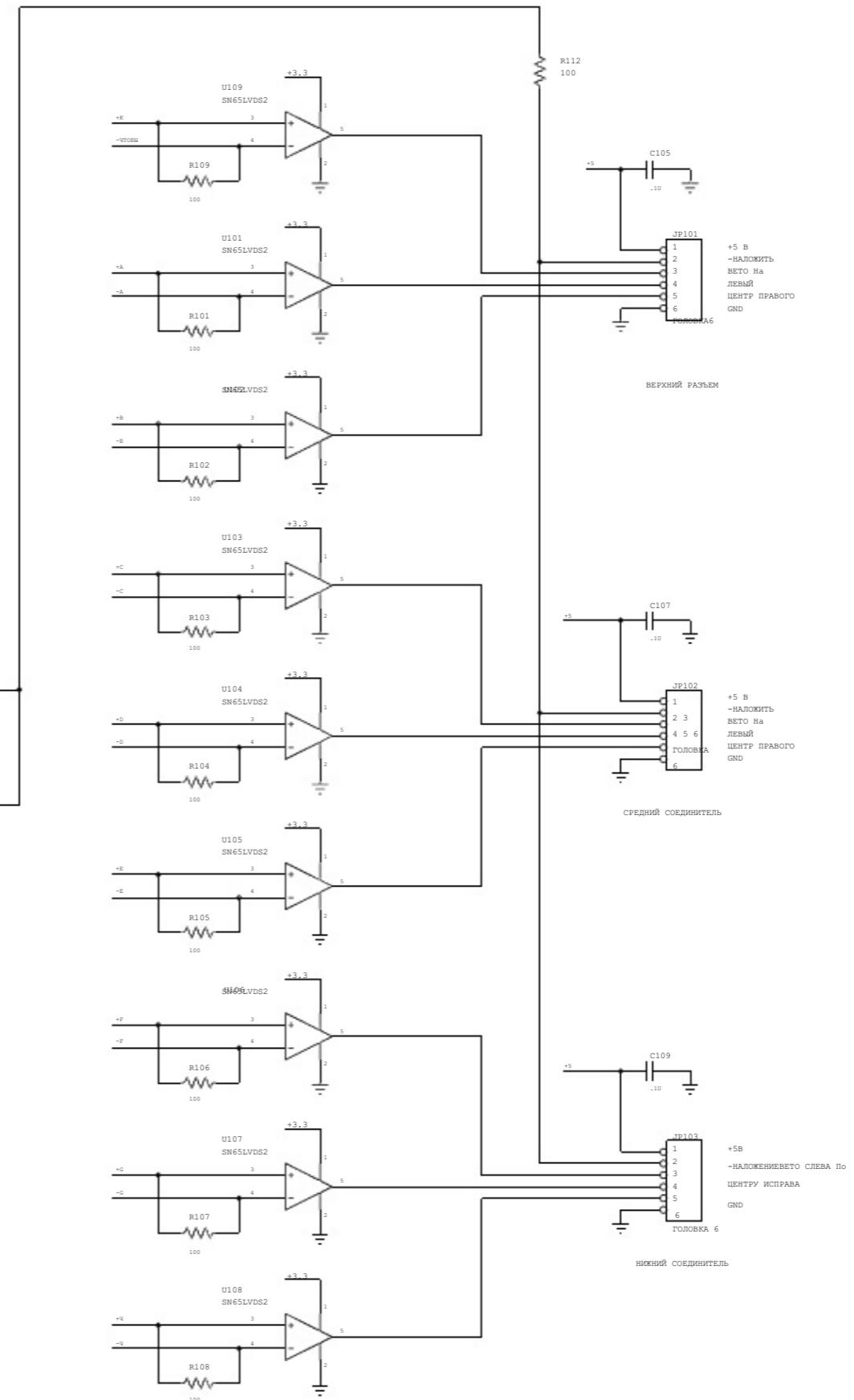
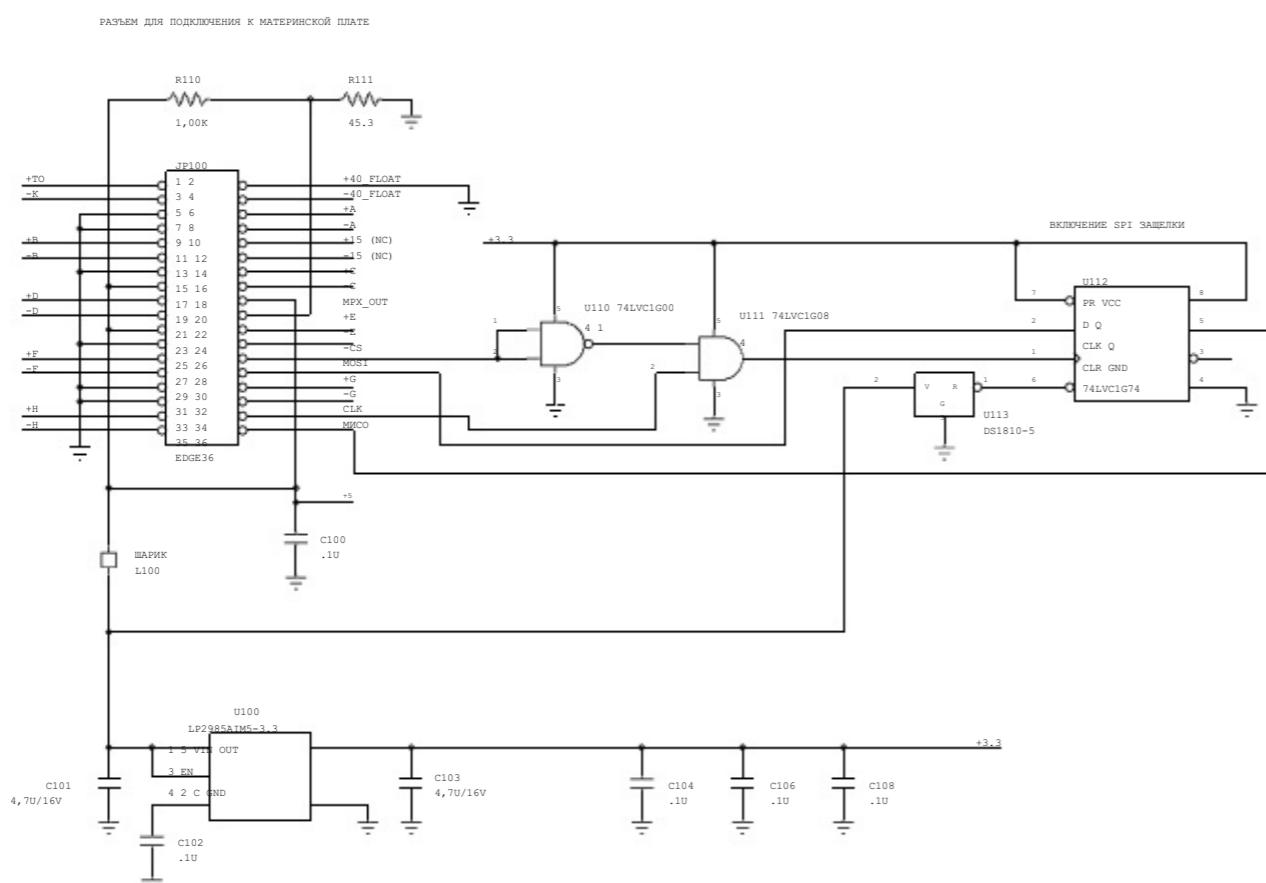






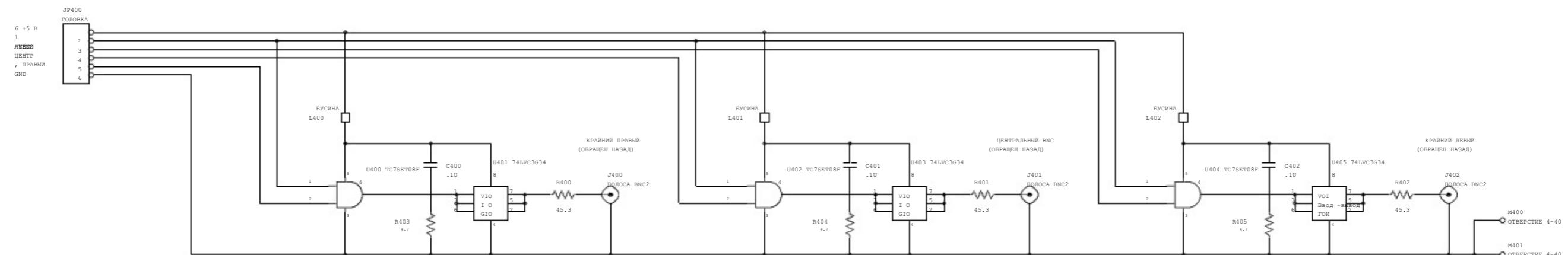
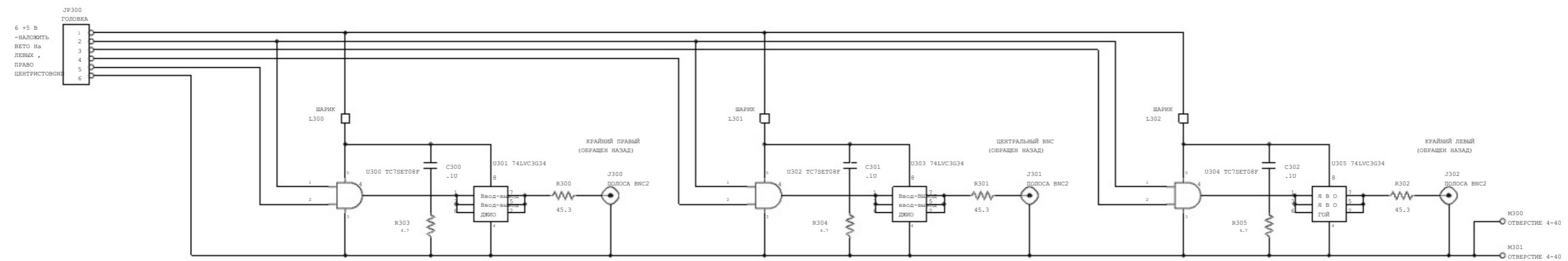
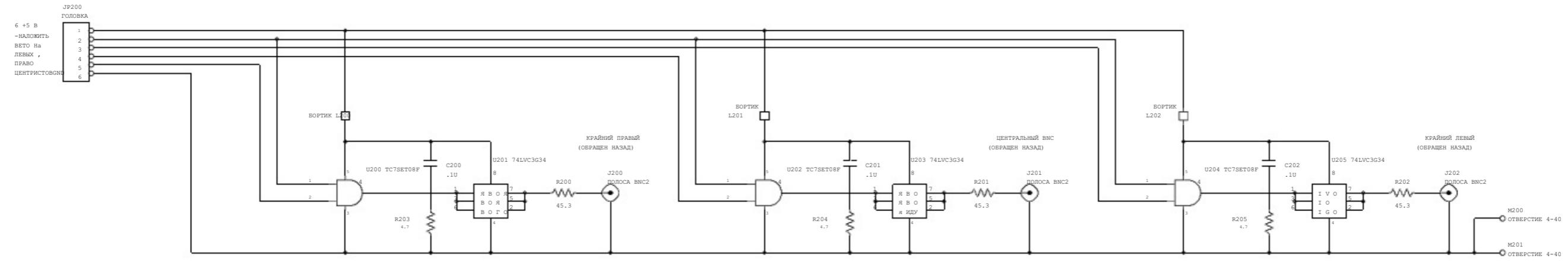






КОМПОНЕНТЫ, ПОКАЗАННЫЕ НА ЭТОЙ СХЕМЕ, РАСПОЛОЖЕНЫ НА ВЕРТИКАЛЬНОЙ ПЕЧАТНОЙ ПЛАТЕ 8-КАНАЛЬНОГО ВЫХОДА (ВАРИАНТ 1).

STANFORD RESEARCH SYSTEMS	
Название	
ГЕНЕРАТОР ЗАДЕРЖКИ DG645: 8-КАНАЛЬНЫЙ на заданные времена разъем номер документа REV	
С	DG_RP1C
дата: Лист от 24 марта 2008 г.	
из 2	



КОМПОНЕНТЫ, ПОКАЗАННЫЕ НА ЭТОЙ СХЕМЕ,
РАСПОЛОЖЕНЫ НА ТРЕХ ПЕЧАТНЫХ ПЛАТАХ HORIZONTAL,
ПРИКРЕПЛЕННЫХ К ЗАДНЕЙ ПАНЕЛИ.

STANFORD RESEARCH SYSTEMS	
Название	
ГЕНЕРАТОР ЗАДЕРЖКИ DG645: 8-КАНАЛЬНЫЙ НА	
Задней панели	размер номер документа REV
С	DG_RP2C
дата:	21 марта, 2006 Лист
	2
	из 2