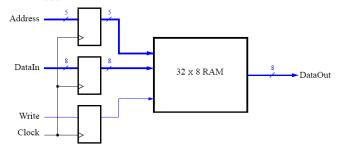
Innholdsfortegnelse:

Bruksanvisning for å lage en RAM med MegaWizard:	1
Hyordan legge inn en mif-file	6

F10_000 Bruksanvisning for å lage en RAM med MegaWizard:

Dersom du vil vite mer om LPM moduler, kan du se på *Using Library Modules in VHDL Designs*. Den ligger på CDen som følger med kortet, i mappen: *DE2_System* (*E*)*DE2_tutorials* og heter *tut_lpms_vhdl.pdf*. Den er en del av materialet som Altera har frigitt til *University Program section of Altera*. Ved å bruke den, lærer du hvordan du skal generere ønsket LPM modul.



(b) RAM implementation

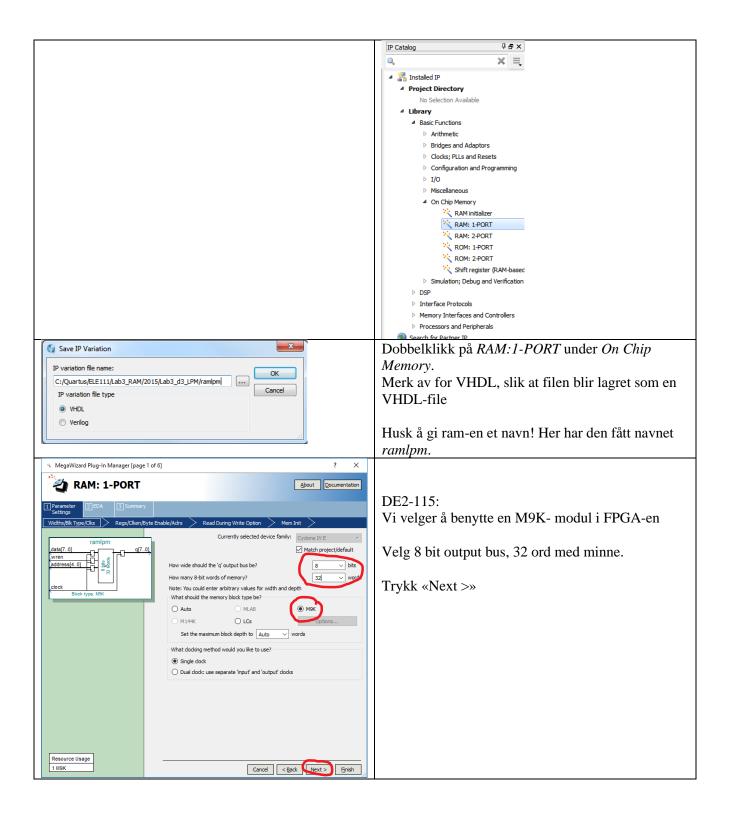
Figur 1: RAM med inn- og utsignal

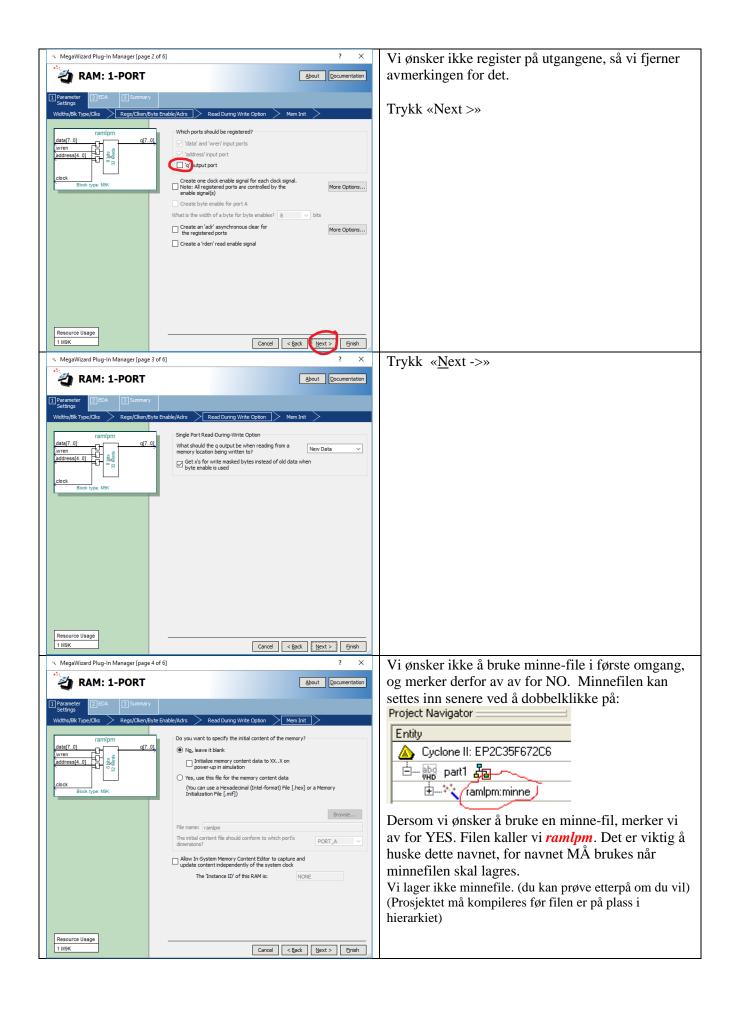
- 1) Lag et prosjekt som du kaller ram_wizard_de. Velg FPGA-en som står på DE2 kortet.
- 2) Opprett et prosjekt som du kaller Ram_wizard_de2
- 3) På Canvas under Lab3 ligger en file Mal_Part3.vhd. Lagre denne filen inn i dette prosjektet.
 - a. Endre navn slik at navn på entity, architecture og navn på toppnivå i Quartusprosjektet er det samme.
- 4) Åpne filen. Ta analyse og syntese, om nødvendig, legg vhdl.filen til i Quartus-prosjektet
 - a. Project -> Add/remove Files in project
- 5) Sett inn komponenten for 7-segment-dekoderen for tallene 0 til F.
- 6) Ta bort -foran de siste linjene (tall4,tall5, tall6, tall7)
- 7) Få koden feilfri før du går videre.

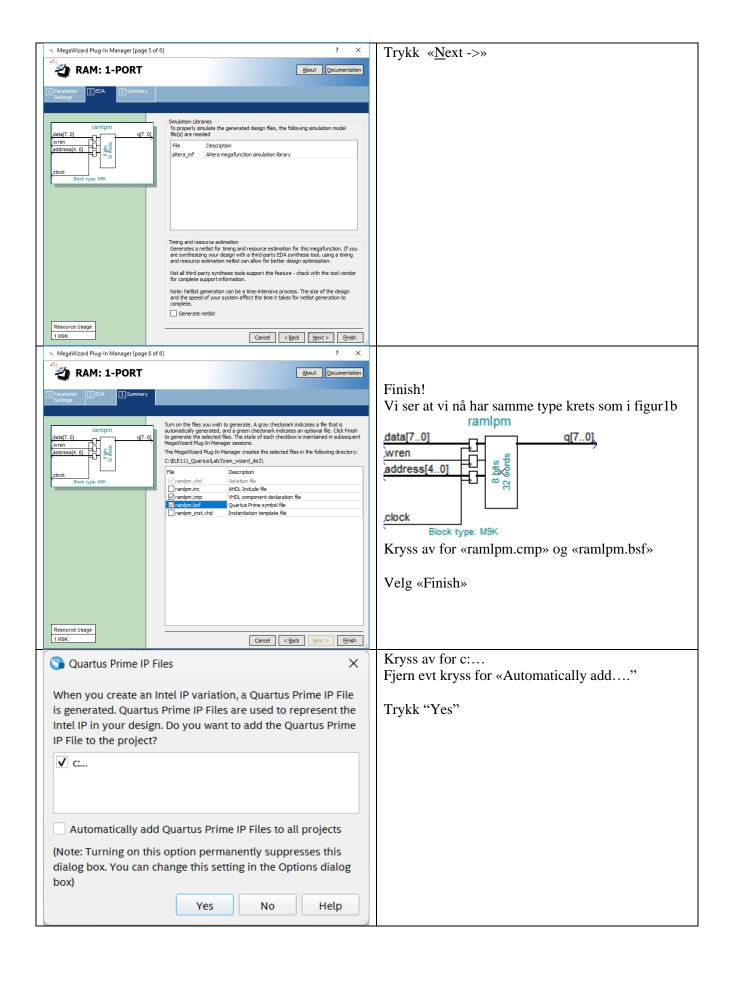
Vi lager komponenten for RAM ved å bruke IP-biblioteket

Følg deretter det som står videre her:

Velg Tools og klikk på: IP Catalog	Det kommer opp et vindu til høyre
Klikk på RAM: 1-port	







```
Component ramlpm
PORT

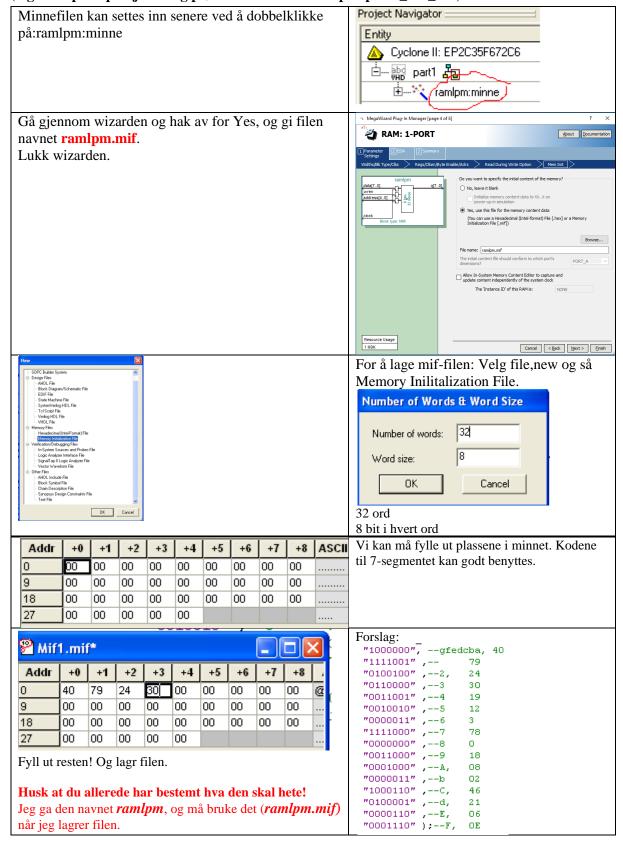
(
address: IN STD_LOGIC_VECTOR (4 DOWNTO 0);
clock: IN STD_LOGIC_VECTOR (7 DOWNTO 0);
data: IN STD_LOGIC_VECTOR (7 DOWNTO 0);
wren: IN STD_LOGIC_VECTOR (7 DOWNTO 0);
wren: IN STD_LOGIC_VECTOR (7 DOWNTO 0);
wren: IN STD_LOGIC_VECTOR (7 DOWNTO 0)

vhdl koden, og kobles:
Clock tl KEY(0), wren til SW(17)
```

Importer pinn-file. Kompiler. Last ned på kortet og test ut.

Hvordan legge inn en mif-file

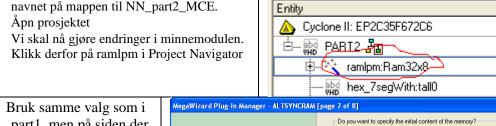
Slik gjøres det dersom du ønsker å legge inn en mif-file (=Memory Inilitalization File) (lag en kopi av prosjektet og prøv det ut der. Kall kopen part3_mif_NN) :



Bruk av In-System Memory Content Editor.

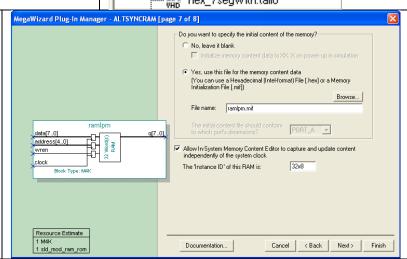
Utfør følgende:

- Lag en kopi av mappan NN-Part2 og endr navnet på mappen til NN_part2_MCE.
- Åpn prosjektet
- Vi skal nå gjøre endringer i minnemodulen. Klikk derfor på ramlpm i Project Navigator



Project Navigator

part1, men på siden der det blir angitt at minnefilen ramlpm.mif skal benyttes, hakes det også av for "Allow In-System Memory Content Editor to capture and update content independently of the system clock".



Dette valget tillater deg å bruke en egenskap ved Quartus II CAD som kalles In-System Memory Content Editor. Du vil da kunne se og gjøre forandringer på innholdet i RAM-modulen du har laget. Når du bruker dette verktøyet, kan du valgfritt spesifisere en 4-karakter 'Instance ID' som vil være navn på minnet.

• Fullfør de siste trinnene I wizarsen.

VHDL-kode der minne-modulen er med, har vi allerede. Bruk de samme brytere, LED-er og 7segment som tidligere.

Før du kan bruke In-System Memory Content Editor tool, må du gjøre en tilordning til:

Gå til Assignments > Settings og åpn vinduet Default Parameters under Analysis and Synthesis Settings.

- Skriv CYCLONEII SAFE WRITE som parameter name.
- Default setting settes til RESTRUCTURE. Dette parameteret åpner opp for at Quartus II syntese verktøyet gjør nødvendige modifikasjoner, slik at skriving og lesing kan gjøres via In-System Memory Content Editor tool.
- Klikk OK.

