

Esame di Calcolatori Elettronici T

15 Settembre 2015 (Ing. Informatica)

Esercizio 1

Progettare un sistema basato sul microprocessore DLX dotato di 256 MB di EPROM mappata negli indirizzi bassi e 256 MB di RAM mappata negli indirizzi alti. Nel sistema è presente una periferica a 8 bit, già progettata, denominata INPUT_PORT in grado di ricevere dati dall'esterno utilizzando il protocollo di *handshake*. A ogni lettura da INPUT_PORT una rete logica, da progettare, deve verificare se il carattere letto è multiplo di 16 (il valore zero è escluso) e, in caso affermativo, al termine del ciclo di lettura da INPUT_PORT:

a) collocare la periferica sul bus $i+1$ ($0 \rightarrow 1$, $1 \rightarrow 2$, $2 \rightarrow 3$, $3 \rightarrow 0$, etc) facendo in modo che l'interrupt handler possa determinare questa informazione leggendo lo stato dalla rete logica progettata mediante un opportuno comando software (e NON attraverso una variabile in memoria/registro)

b) incrementare il valore di conteggio di un contatore (a 32 bit), resettabile e leggibile mediante opportuni comandi software

- Indicare i segnali di chip select di tutte le periferiche, memorie e di eventuali altri segnali presenti nel sistema
- Progettare, **ottimizzando le risorse utilizzate**, le reti necessarie al funzionamento del sistema indicando inoltre le connessioni di tutte le periferiche e le memorie ai bus del DLX
- Scrivere il codice dell'*interrupt handler* che gestisce le comunicazioni con la porta in input, il codice per leggere dal contatore e il codice per eseguire reset (del contatore). Si assuma che i registri da R20 a R30 possano essere utilizzati senza la necessità di dover preservare il loro contenuto

Esercizio 2

Indicare quali vantaggi derivano dalla codifica delle istruzioni adottata dal processore DLX. Non limitarsi a descrivere il formato delle istruzioni del DLX.

Esercizio 3

Descrivere come sono gestite le alee di dato che coinvolgono lo stadio di MEM evidenziando criticità e soluzioni.

MAPPING

EPROM 256 MB : $0 \times 00000000 \rightarrow 0 \times 0FFFFFFF$ (4×64)

RAM 128 MB L : $0 \times F0000000 \rightarrow 0 \times F7FFFFFF$ (4×32)

RAM 128 MB H : $0 \times F8000000 \rightarrow 0 \times FFFFFFFF$ (4×32)

CS_EPROM_0 = $\overline{BA31} \overline{BA30}$ BE 0

CS_EPROM_1 = $\overline{BA31} \overline{BA30}$ BE 1

CS_EPROM_2 = $\overline{BA31} \overline{BA30}$ BE 2

CS_EPROM_3 = $\overline{BA31} \overline{BA30}$ BE 3

CS_INPUT_PORT = $\overline{BA31} \overline{BA30} \overline{BA3} \overline{BA2}$

CS_READ_BE = $\overline{BA31} \overline{BA30} \overline{BA3} \overline{BA2} \overline{BE0}$ NOTED

CS_RES_COUNT = $\overline{BA31} \overline{BA30} \overline{BA3} \overline{BA2}$ BE 1

CS_READ_COUNT = $\overline{BA31} \overline{BA30} \overline{BA3} \overline{BA2}$ NOTED

CS_RAM_L_0 = $\overline{BA31} \overline{BA27}$ BE 0

CS_RAM_L_1 = $\overline{BA31} \overline{BA27}$ BE 1

CS_RAM_L_2 = $\overline{BA31} \overline{BA27}$ BE 2

CS_RAM_L_3 = $\overline{BA31} \overline{BA27}$ BE 3

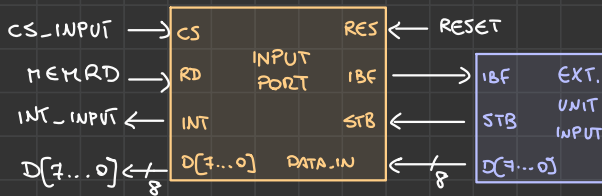
CS_RAM_H_0 = $\overline{BA31} \overline{BA27}$ BE 0

CS_RAM_H_1 = $\overline{BA31} \overline{BA27}$ BE 1

CS_RAM_H_2 = $\overline{BA31} \overline{BA27}$ BE 2

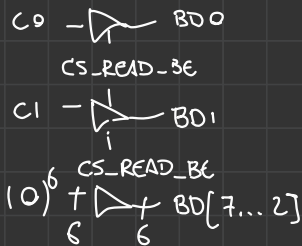
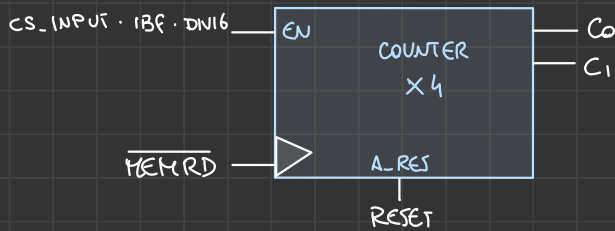
CS_RAM_H_3 = $\overline{BA31} \overline{BA27}$ BE 3

PORTA INPUT

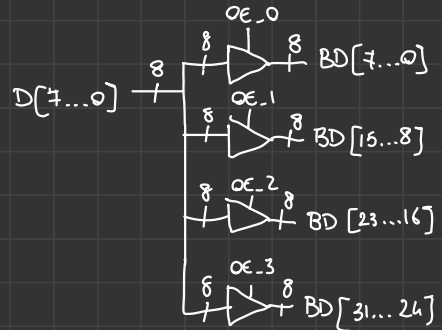


INT (TO DLX) = INT_INPUT

Rete per assegnare il bus dati:



C1	C0	DEC_BE
0	0	BUS_0
0	1	BUS_1
1	0	BUS_2
1	1	BUS_3



$$\begin{aligned}
 OE_0 &= CS_INPUT \cdot \overline{MEMRD} \cdot BUS_0 \cdot BE_0 \\
 OE_1 &= CS_INPUT \cdot \overline{MEMRD} \cdot BUS_1 \cdot BE_1 \\
 OE_2 &= CS_INPUT \cdot \overline{MEMRD} \cdot BUS_2 \cdot BE_2 \\
 OE_3 &= CS_INPUT \cdot \overline{MEMRD} \cdot BUS_3 \cdot BE_3
 \end{aligned}$$



$$DIV\ 16 = \overline{D_4} \cdot \overline{D_3} \cdot \overline{D_2} \cdot \overline{D_1} \cdot \overline{D_0} \cdot (D_5 + D_6 + D_7)$$

CODICE

HANDLER

```
0h    LHI    R21, 0x4000;  
4h    LBU    R20, 0x0004(R21);  
8h    ADD    R22, R21, R20;  
Ch    LBU    R23, 0x0000(R22);  
10h   RFE;
```

LETTURA COUNTER

```
100h   LHI    R20, 0x4000  
104h   LW     R21, 0x000C(R21)
```

RESET COUNTER

```
200h   LHI    R20, 0x4000  
204h   SB     R0, 0x0008(R20)
```