

# Esame di Calcolatori Elettronici T

## 18 Luglio 2019 (Ing. Informatica)

### Esercizio 1

Progettare un sistema, basato sul processore DLX, dotato di **1 GB di EPROM** mappata agli indirizzi bassi e **512 MB di RAM** mappata agli indirizzi alti.

Nel sistema sono presenti due porte: una in input, denominata **INPUT\_PORT**, e una in output, denominata **OUTPUT\_PORT**. Entrambe le porte comunicano con l'esterno mediante il protocollo di *handshake* e sono già state progettate.

I dati letti dalla porta in input devono essere memorizzati all'indirizzo **FFFF2000h** mentre i dati da scrivere in output devono essere letti all'indirizzo **FFFF2004h**.

Inoltre, **Ogni volta che, all'avvenire di un trasferimento (in input o in output), il numero di trasferimenti totali (incluso quello in corso) in input sia dispari e il numero di trasferimenti totali (incluso quello in corso) in output sia dispari, deve essere inviata una richiesta di interruzione al termine del trasferimento nel qual si verifica tale condizione.** La richiesta di interruzione così generata **deve consentire, mediante un opportuno comando software, di invertire** (ovvero, spegnere il led se acceso e accenderlo se spento) **lo stato di un LED inizialmente acceso.**

- Per prima cosa, descrivere sinteticamente la soluzione che s'intende realizzare e indicare chiaramente quali sono i dispositivi utilizzati e segnali di *chip-select*
- Progettare il sistema, minimizzando le risorse necessarie ed evidenziando eventuali criticità
- Indicare le espressioni di decodifica e il range di indirizzi di tutte le periferiche, le memorie e i segnali
- Scrivere il codice ottimizzato dell'interrupt *handler*
- Si faccia l'ipotesi che i registri da R25 a R29 possano essere utilizzati senza la necessità di doverli ripristinare durante l'esecuzione degli interrupt handler

### Esercizio 2 *Già fatto*

Con riferimento all'ISA del DLX:

- a) Con quanti bit è codificato l'immediato nelle istruzioni di *load* e *store*?
- b) Com'è esteso il valore di tale immediato?
- c) Com'è calcolato l'indirizzo di accesso alla memoria e con quanti bit è codificato tale indirizzo?

### Esercizio 3

- 1) A cosa serve una *forwarding unit*? *Serve a evitare stalli e risolvere le alie di dato*
- 2) Che tipo di rete è?
- 3) Quali informazioni elabora la *forwarding unit*? *RS1, RS2, RD1, RD2, CODOP*

Risposte vaghe e/o non focalizzate sulle domande del testo non saranno prese in considerazione.

## CHIP SELECT



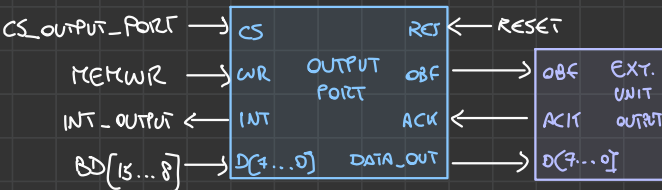
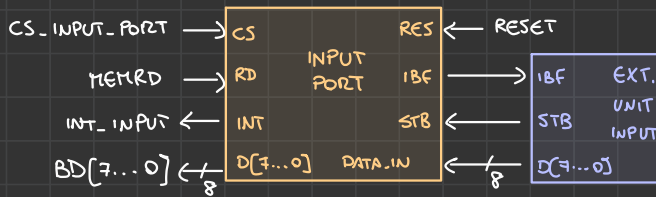
512 MB RAM

CS\_EPROM\_0 = BA31 · BEO  
 " \_1 = " BE1  
 " \_2 = " BE2  
 " \_3 = " BE3

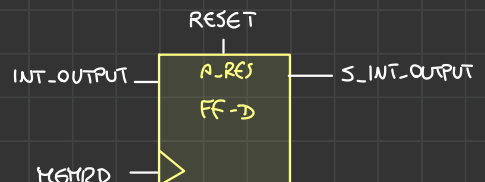
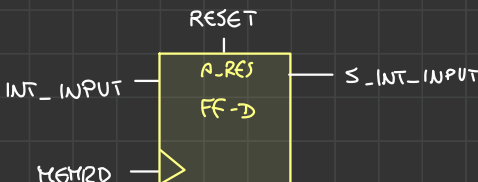
CS\_RAM\_0 = BA31 BA30 BEO  
 " \_1 = " BE1  
 " \_2 = " BE2  
 " \_3 = " BE3

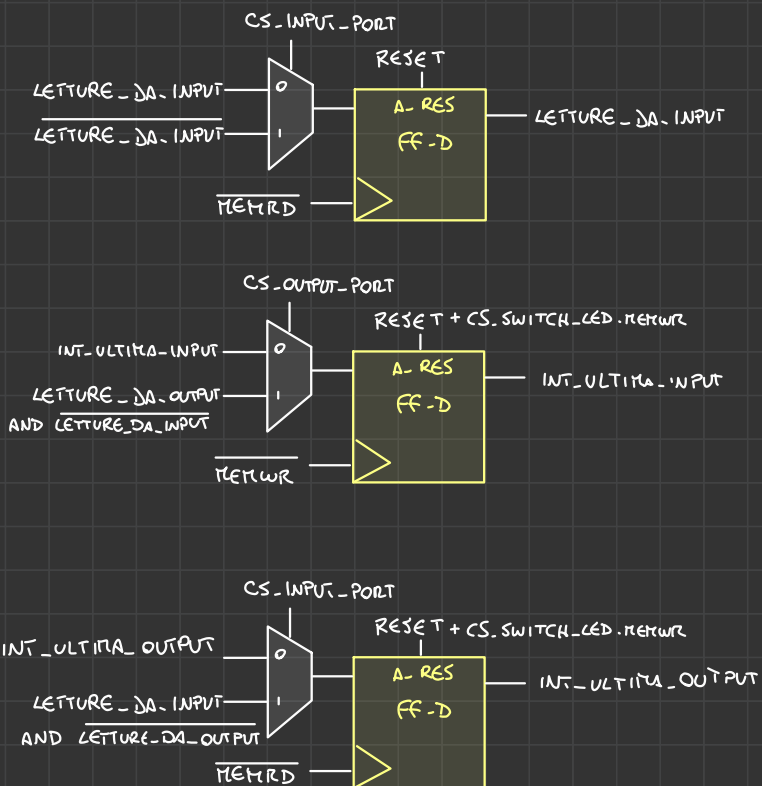
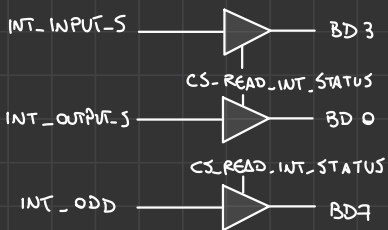
CS\_INPUT\_PORT = BA31 BA30 BEO  
 CS\_OUTPUT\_PORT = " BE1  
 CS\_SWITCH\_LED = " BE3  
 CS\_READ\_INT\_STATUS = " BE2 · MEMRD

## PORTS DI I/O

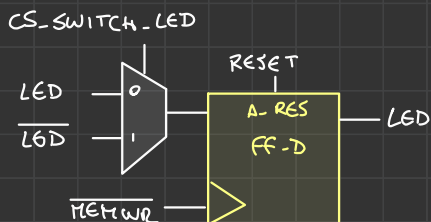


INT(TO DLX) = INT\_INPUT + INT\_OUTPUT + INT\_ODD





$$INT\_ODD\_ODD = INT\_ULTIMA\_INPUT + INT\_ULTIMA\_OUTPUT$$



## CODICE

0h	HANDLE	LHI	R25, 0x8000
4h		LBU	R26, 0x0002(R25)
8h		ANDI	R27, R26, 0x0080
Ch		BQZ	R27, INPUT/OUTPUT
10h		SB	R0, 0x0003(R25)
14h		RFE	
20h	INPUT/OUTPUT	LHI	R28, 0xFFFF
24h		ANDI	R27, R26, 0x0008
28h		BQZ	R27, OUTPUT
2Ch		LBU	LBU R27, 0x0000(R25)
30h		SB	SB R27, 0x2000(R28)
34h		RFE	RFE
40h	OUTPUT	LBU	R27, 0x2004(R28)
44h		SB	R27, 0x0001(R25)
48h		RFE	