

# Esame di Calcolatori Elettronici T

## 21 Giugno 2017 (Ing. Informatica)

### Esercizio 1

In un sistema basato su un microprocessore DLX, con **512 MB di EPROM** mappata negli indirizzi bassi e **2 GB di RAM** mappata negli indirizzi alti, è necessario contare modulo  $2^{16}$ , mediante una opportuna rete logica da progettare, **quanti accessi in scrittura** (senza distinzione tra *byte*, *halfword* e *word*) **sono stati eseguiti negli ultimi 512 MB** dello spazio di indirizzamento. La rete logica dovrà essere inizializzata automaticamente all'avvio e anche, in un qualsiasi istante, mediante un opportuno comando software. Inoltre, sempre mediante un opportuno comando software **dovrà essere possibile leggere quanti accessi** (modulo  $2^{16}$ ) **all'area di memoria indicata in precedenza sono stati eseguiti dall'ultima volta che la rete logica è stata inizializzata.**

Tutte le periferiche saranno utilizzate unicamente per le finalità indicate nel testo.

- **Descrivere sinteticamente la soluzione** che s'intende realizzare e indicare **chiaramente quali sono i segnali di *chip-select*** necessari
- Progettare il sistema **minimizzando le risorse necessarie e risolvendo eventuali criticità**
- Indicare le espressioni di decodifica e il range di indirizzi di tutte le periferiche, le memorie e i segnali
- Indicare esplicitamente le istruzioni che consentono di: inizializzare la rete logica e leggere il valore di conteggio
- Soluzioni **interamente software NON saranno considerate valide**

### Esercizio 2

a) Spiegare la funzione del *register file* nel DLX indicando chiaramente quali sono tutti i segnali di input e output di tale modulo

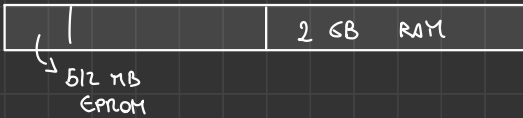
b) Descrivere in dettaglio la struttura interna di un *register file*

### Esercizio 3

a) Quali sono le fasi comuni a tutte le istruzioni definite mediante il diagramma degli stati del controller?

b) Indicare possibili varianti al punto a) e le conseguenti modifiche hardware alla struttura del DLX sequenziale

## MAPPING



EPROM:  $0 \times 0000\ 0000 \rightarrow 0 \times 1FFFFFFF$

RAM:  $0 \times 8000\ 0000 \rightarrow 0 \times FFFFFFFF$

RES-COUNTER:  $0 \times 4000\ 0003$

READ-COUNTER:  $0 \times 4000\ 0001/2$

EN-COUNTER:  $0 \times E000\ 0000 \rightarrow 0 \times FFFFFFFF$

## CHIP SELECT

CS-EPROM\_0 =  $\overline{BA31}\ BA30\ BE0$

CS-EPROM\_1 =  $\overline{BA31}\ BA30\ BE1$

CS-EPROM\_2 =  $\overline{BA31}\ BA30\ BE2$

CS-EPROM\_3 =  $\overline{BA31}\ BA30\ BE3$

CS-RAM\_0 =  $\overline{BA31}\ BE0$

CS-RAM\_1 =  $\overline{BA31}\ BE1$

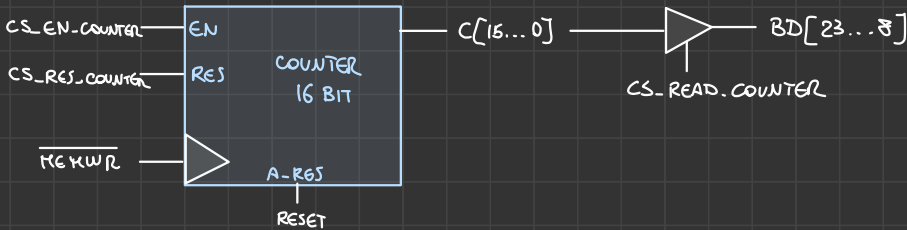
CS-RAM\_2 =  $\overline{BA31}\ BE2$

CS-RAM\_3 =  $\overline{BA31}\ BE3$

CS-EN-COUNTER =  $BA31\ BA30\ BA29$

CS-READ-COUNTER =  $\overline{BA31}\ BA30\ BE1\ BE2\ MEMWR$

CS-RES-COUNTER =  $\overline{BA31}\ BA30\ BE0\ MEMWR$



## INIZIALIZAZIONE COUNTER

100h LK1 RS,  $0 \times 4000$

104h SB R0,  $0 \times 0003\ (RS)$

## LETTURA DA COUNTER

200h LK1 R20,  $0 \times 4000$

204h LK1 R21,  $0 \times 0001\ (R20)$