

Esame di Calcolatori Elettronici T

19 Giugno 2018 (Ing. Informatica)

Esercizio 1

Un sistema basato sul processore DLX con clock a **1 GHz**, dotato di **512 MB di EPROM** mappata negli indirizzi bassi e **512 MB di RAM** mappata negli indirizzi alti, deve rilevare, **ogni 500 ms**, lo spostamento di un nastro trasportatore sul quale sono disposte in modo uniforme delle regioni riflettenti. Ogni volta che una di queste regioni si trova in prossimità del sensore, fisso rispetto al movimento del nastro trasportatore, il segnale **TRIGGER** assume il valore logico 1. Si assuma che non sia possibile ricevere dal sensore più di 255 impulsi in 500 ms. Inoltre, al termine della misura il numero di impulsi rilevati dovrà essere mostrato su un numero appropriato di led. Il procedimento appena descritto dovrà essere eseguito continuamente.



- Descrivere sinteticamente la soluzione che s'intende realizzare e indicare chiaramente quali sono i segnali di *chip-select* necessari
- Progettare il sistema, minimizzando le risorse necessarie evidenziando e risolvendo eventuali criticità
- Indicare le espressioni di decodifica e il range di indirizzi di tutte le periferiche, le memorie e i segnali
- Si faccia l'ipotesi che i registri da R25 a R29 possano essere utilizzati senza la necessità di doverli ripristinare durante l'esecuzione degli interrupt handler

Esercizio 2

In un sistema con bus dati a 32 bit come il DLX, è possibile ottenere i segnali BE0, BE1, BE2 e BE3 dai segnali BA0 e BA1?

Esercizio 3

Qual è la finalità dei registri A e B nello schema del DLX sequenziale?

MAPPING E DECODIFICA



RAM 512 MB (4×128) : $0 \times E0000000 \rightarrow 0 \times FFFFFFFF$

EPROM 32 MB (4×128) : $0 \times 00000000 \rightarrow 0 \times 1FFFFFFF$

CHIP SELECT

CS-EPROM_0 = $\overline{BA31} BA30 BE0$

CS-EPROM_1 = $\overline{BA31} BA30 BE1$

CS-EPROM_2 = $\overline{BA31} BA30 BE2$

CS-EPROM_3 = $\overline{BA31} BA30 BE3$

CS-RAM_0 = BA31 BE0

CS-RAM_1 = BA31 BE1

CS-RAM_2 = BA31 BE2

CS-RAM_3 = BA31 BE3

SEND_TO_LED = $\overline{BA31} BA30 BE0$

READ_TRIGGER = $\overline{BA31} BA30 BE1$ \overline{MEMRD}

RESET_TRIGGER = $\overline{BA31} BA30 BE2$ \overline{MEMWR}

RESET_500MS = $\overline{BA31} BA30 BE3$ \overline{MEMWR}

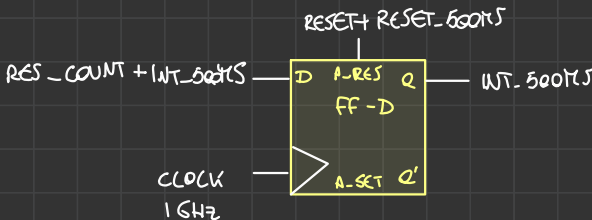


$$500 \mu s = 5 \cdot 10^{-1} s = 500 \cdot 10^{-3} s$$

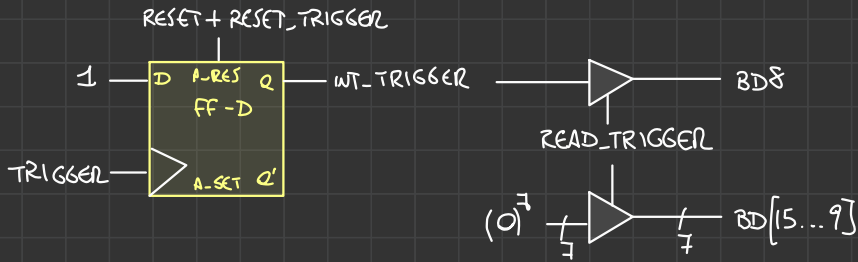
$$16 kHz = 10^4 Hz$$

$$\Rightarrow 500 \mu s \rightarrow 500 \cdot 10^6 CLK$$

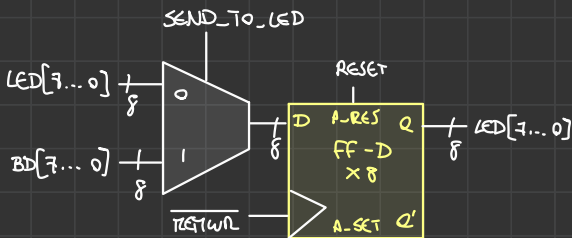
$$RES_COUNT = DEC \left(C[28...0] = (5 \cdot 10^8 - 1)_{10} \right)$$



Trasformo il segnale TRIGGER da fronte a livello



Rete per mostrare il cambiamento sui LED



$$INT(TO DLX) = INT_500 + INT_TRIGGER$$

CODICE

```

0h  HANDLER:  LHI R25, 0x4000 ;      R25 = 0x4000
4h          LBU R26, 0x0001(R25) ; legge status trigger
8h          BGEZ R26, 500MS ;      se R26 = 0 => INT_500MS = 1 => vado a 500MS
ch          ADDI R28, 0x0001 ;      decrementi INT_TRIGGER = 1 => aumento accumulatore
10h         SB    R0, 0x0002(R25) ; INT_TRIGGER = 0
14h         RFE ;
18h  500MS:  SB    R28, 0x0000(R25) ; aggiorno Rd con il contenuto di R28
1ch         SB    R0, 0x0003(R25) ; INT_500MS = 0
20h         ADD   R28, R0, R0 ;      raddoppio R28 = 0
24h         RFE ;
    
```

$$500MS = 0ch$$