

Esame di Calcolatori Elettronici T

16 Giugno 2021 (Ing. Informatica)

Esercizio 1

Progettare un sistema, basato su un processore DLX dotato di **1152 MB di EPROM** mappata agli indirizzi bassi e **2 GB di RAM** mappata agli indirizzi alti. Nel sistema sono anche presenti **tre porte in input (INPUT_PORT_A, INPUT_PORT_B e INPUT_PORT_C)**, già progettate e in grado di trasferire 8 bit mediante il protocollo di *handshake*. **Durante l'esecuzione dell'interrupt handler deve essere eseguito sempre un solo trasferimento a 8 bit con questo ordine di priorità: INPUT_PORT_A massima priorità, INPUT_PORT_C minima priorità.** Tuttavia, **allorché risultino asseriti entrambi gli interrupt di INPUT_PORT_B e INPUT_PORT_C, deve essere eseguito prioritariamente un singolo trasferimento contemporaneo (ie, a 16 bit) da entrambe le porte INPUT_PORT_B e INPUT_PORT_C.**

Assumendo sempre i dati di tipo *unsigned*: quanto letto da INPUT_PORT_A dovrà essere scritto a F0000102h, da INPUT_PORT_B a F0000100h e da INPUT_PORT_C a F0000101h indipendentemente dalla dimensione del trasferimento eseguito.

- Descrivere sinteticamente la soluzione indicando chiaramente quali sono i dispositivi utilizzati, gli indirizzi e i segnali di *chip-select*
- Progettare il sistema evidenziando/gestendo eventuali criticità e indicare le **espressioni di decodifica** e il **range di indirizzi** di tutte le periferiche, le memorie e i segnali e le connessioni di tutti i dispositivi con i bus di sistema
- Scrivere il **codice dell'interrupt handler** assumendo che i registri da R20 a R25 possano essere utilizzati senza la necessità di doverli ripristinare

Esercizio 2

Sostituire alla *label DEST*, il valore esadecimale corrispondente:

40001000h	DEST:	ADD R1, R0, R7
...	...	Imm. 26 bit
...	...	✓ PC relative
40002000h	JAL	DEST
		0x FFFDFC

Esercizio 3

È possibile eseguire una JAL all'interno di codice chiamato da un'altra JAL?

- 1) Sì o no? *No perché l'indirizzo di ritorno è salvato in R31 che verrebbe sovrascritto*
- 2) In caso di risposta affermativa, come? In caso contrario, perché?

Risposte vaghe e/o non focalizzate sulle domande del testo non saranno MINIMAMENTE considerate.

MAPPING

EPROM 1152 KB : EPROM 1 GB : $0 \times 0000\ 0000 \rightarrow 0 \times 3FFFFFFF$

EPROM 128 KB : $0 \times 4000\ 0000 \rightarrow 0 \times 47FFFFFF$

RAM 2 GB : $0 \times 8000\ 0000 \rightarrow 0 \times FFFFFFFF$

INPUT_A : $0 \times 6000\ 0000$

INPUT_B : $0 \times 6000\ 0001$

INPUT_C : $0 \times 6000\ 0002$

FREEZE_INT : $0 \times 6000\ 0003$

READ_STATUS : $0 \times 6000\ 0003$

CS_EPROM_L_0 = $\overline{BA31}$ $\overline{BA30}$ BE 0

CS_EPROM_L_1 = $\overline{BA31}$ $\overline{BA30}$ BE 1

CS_EPROM_L_2 = $\overline{BA31}$ $\overline{BA30}$ BE 2

CS_EPROM_L_3 = $\overline{BA31}$ $\overline{BA30}$ BE 3

CS_EPROM_L_0 = $\overline{BA31}$ BA30 $\overline{BA29}$ BE 0

CS_EPROM_L_1 = $\overline{BA31}$ BA30 $\overline{BA29}$ BE 1

CS_EPROM_L_2 = $\overline{BA31}$ BA30 $\overline{BA29}$ BE 2

CS_EPROM_L_3 = $\overline{BA31}$ BA30 $\overline{BA29}$ BE 3

CS_RAM_0 = BA31 BE 0

CS_RAM_1 = BA31 BE 1

CS_RAM_2 = BA31 BE 2

CS_RAM_3 = BA31 BE 3

CS_INPUT_A = $\overline{BA31}$ BA30 BA29 BE 0

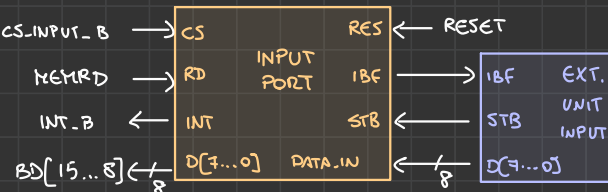
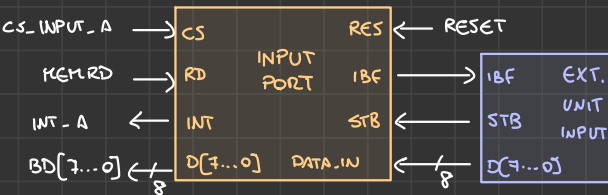
CS_INPUT_B = $\overline{BA31}$ BA30 BA29 BE 1

CS_INPUT_C = $\overline{BA31}$ BA30 BA29 BE 2

CS_FREEZE_INT = $\overline{BA31}$ BA30 BA29 BE 3

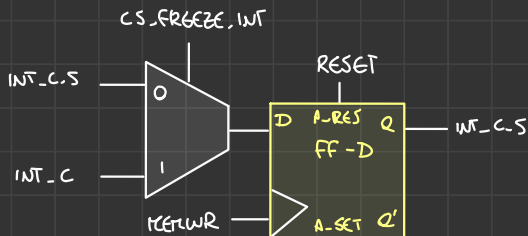
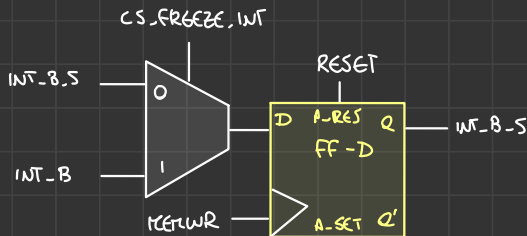
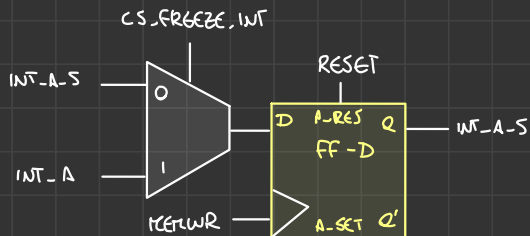
CS_READ_STATUS = $\overline{BA31}$ BA30 BA29 BE 3 READ

PORTC I/O

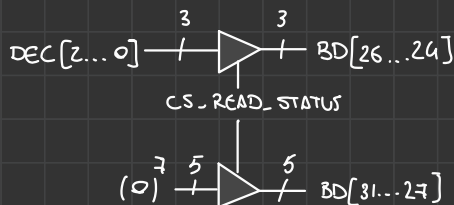
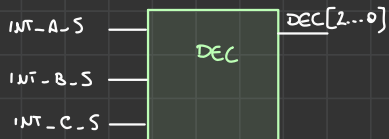


$$INT(TO D(X)) = INT_A + INT_B + INT_C$$

SINCRONIZZAZIONE PORTE



INT_A-5	INT_B-5	INT_C-5	DEC
0	0	0	-
0	0	1	1
0	1	0	2
0	1	1	4
1	0	0	3
1	0	1	3
1	1	0	3
1	1	1	4



0h	LHI	R20, 0x6000
4h	LHI	R25, 0xF000
8h	SB	R0, 0x0004(R20)
Ch	LBU	R21, 0x0004(R21)
10h	SGEI	R22, R21, 0x0004
14h	BNEZ	R22, BC
18h	SGEI	R22, R21, 0x0003
1Ch	BNEZ	R22, A
20h	SGEI	R22, R21, 0x0002
24h	BNEZ	R22, B
28h	LBU	R23, 0x0002(R20)
2Ch	SB	R23, 0x0101(R25)
30h	RFE;	
34h	BC	LHU R23, 0x0001(R20)
38h	SH	R23, 0x0100(R25)
3Ch	RFE;	
40h	A	LBU R23, 0x0000(R20)
44h	SB	R23, 0x0102(R25)
48h	RFE;	
4Ch	B	LBU R23, 0x0001(R20)
50h	SB	R23, 0x0100(R25)
54h	RFE;	

MAPPING

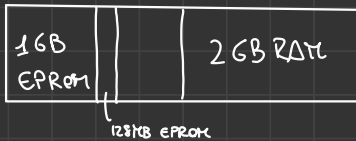
1152 MB EPROM : $1024 + 128 \text{ MB}$

2^{10}
 \downarrow
 2^7
 \downarrow

CS - EPROM - 1024 - 0 = BA31 BA30 BE0
 " - 1 = " BE1
 " - 2 = " BE2
 " - 3 = " BE3

CS - EPROM - 128 - 0 = BA31 BA30 BA29 BA28 BE0
 " - 1 = " BE1
 " - 2 = " BE2
 " - 3 = " BE3

CS - RAM - 0 = BA31 BE0
 " - 1 = " BE1
 " - 2 = " BE2
 " - 3 = " BE3



CS - LEGGI - ANVIO = BA31 BA30 BA29 BA28

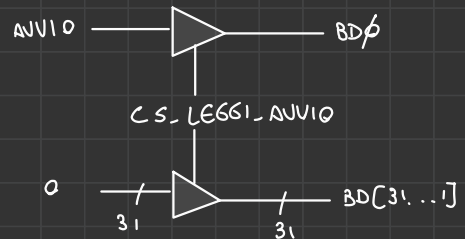
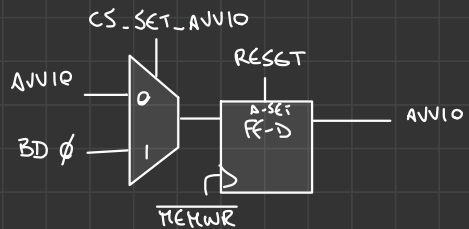
CS - SET - ANVIO = BA31 BA30 BA29 BA28 MEMRD

CS - INPUT - A = BA31 BA30 BA29 BE0

CS - INPUT - B = " BE2

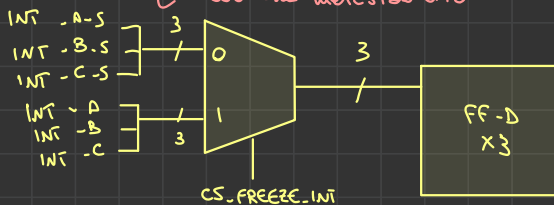
CS - INPUT - C = " BE3

CS - FREEZE - INT = " BE1

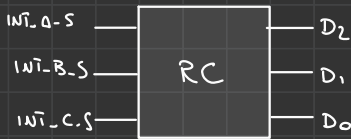


CS_READ_STATUS = BA31 BA30 BA29 BE1 MEMRD

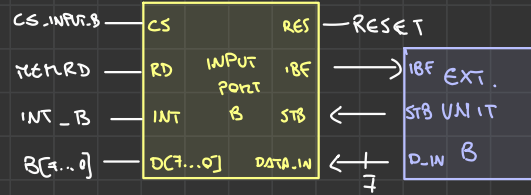
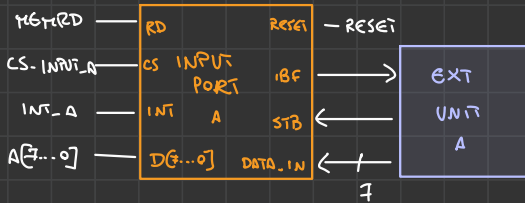
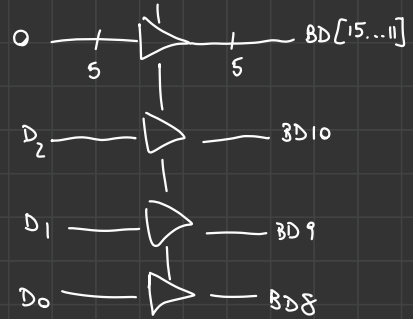
Sincronizziamo gli int per evitare metastabilità



A	B	C			$D_2 D_1 D_0$
0	0	0	-		000
0	0	1	1	C	001
0	1	0	2	B	010
0	1	1	4	BC	100
1	0	0	3	A	011
1	0	1	3	A	011
1	1	0	3	A	011
1	1	1	4	BC	100



CS_READ, STATUS



$$INT = INT_A + INT_B + INT_C$$

RAM 1GB = 1048 MB = $1024^2 \cdot 1048 \text{ Byte} = 2^{31} \text{ Byte} \rightarrow \text{BA}[30...2] \rightarrow \text{A}[28...0]$
 EPROM 1GB = 1024 MB = $1024^3 \text{ Byte} = 2^{30} \text{ Byte} \rightarrow \text{BA}[29...2] \rightarrow \text{A}[27...0]$
 EPROM 128MB = $1024^2 \cdot 128 \text{ Byte} = 2^{27} \text{ Byte} \rightarrow \text{BA}[26...2] \rightarrow \text{A}[22...0]$

CODICE

CS_INT_A = 0x6000 0000

CS_FREEZE_INT = 0x6000 0001

CS_READ_STATUS = 0x6000 0001

CS_INT_B = 0x6000 0002

CS_INT_C = 0x6000 0003

CS_SET_AUVIO = 0x5000 0000

CS_LEGSI_AUVIO = 0x5000 0000

A → 0xF000 0102

B → 0xF000 0100

C → 0xF000 0101

```

0h  iuit:      LHI  R1, 0x5000 ;
4h              LW  R2, 0x0000(R1) ;
8h              BEQZ R2, handler ;
Ch              SW  R0, 0x0000(R2);
10h             J   main;
14h
18h  handler:  LHI  R3, 0x6000
1c h              LHI  R20, 0xF000
20 h              SB  R0, 0x0001(R3)
24 h              LBU  R4, 0x0001(R3)
28 h              SGEI R5, R4, 0x0004
2c h              BNEZ R5, TRANSF_BC
30 h              SGEI R5, R4, 0x0003
34 h              BNEZ R5, TRANSF_A
38 h              SGEI R5, R4, 0x0002
3c h              BNEZ R5, TRANSF_B
40 h              LBU  R21, 0x0003(R3)
44h              SB  R21, 0x0101(R20)
48h              RFE
4c h  TRANSF_BC: LNU R21, 0x0002(R3)
50 h              SH  R21, 0x0100(R20)
54h              RFG
58h  TRANSF_A  LBU R21, 0x0000(R3)
5c h              SB  R21, 0x0102(R20)
60 h              RFE
64 h  TRANSF_B  LBU R21, 0x0002(R3)
68 h              SB  R21, 0x0100(R20)
6c h              RFE
    
```