

# Esame di Calcolatori Elettronici T

## 17 Gennaio 2020 (Ing. Informatica)

### Esercizio 1

Un produttore di calcolatori elettronici desidera progettare **un unico sistema**, basato sul **processore DLX**, da realizzare **in due diverse configurazioni A e B**. **Entrambe le configurazioni sono dotate di 1 GB di EPROM agli indirizzi bassi e 1 GB di EPROM a partire dalla metà dello spazio di indirizzamento.**

Nella **configurazione A** il sistema dispone di **512 MB di RAM** mentre nella **configurazione B** il sistema è equipaggiato con **1 GB di RAM**. **In entrambi i casi, l'intera RAM disponibile è mappata nella parte finale dello spazio di indirizzamento.** In base alle esigenze di mercato, il medesimo sistema base può essere prodotto in una delle due configurazioni delineate in precedenza.

Progettare il sistema in modo che, all'avvio, esso possa configurarsi autonomamente in accordo alla RAM effettivamente installata nel sistema. Inoltre, una volta avviato, deve anche essere possibile conoscere, mediante opportuni comandi software, se il sistema è di tipo A o B.

- Per prima cosa, **descrivere sinteticamente la soluzione** che s'intende realizzare e indicare **chiaramente quali sono i dispositivi utilizzati e segnali di chip-select**
- Progettare il sistema in base alle specifiche del testo, **minimizzando le risorse necessarie ed evidenziando e gestendo eventuali criticità**
- Indicare le espressioni di decodifica e il range di indirizzi di tutte le periferiche, le memorie e i segnali
- Scrivere il **codice** che identifica automaticamente il tipo di configurazione presente nel sistema e il codice che consente, a regime, di leggerla

### Esercizio 2

Mostrare e descrivere le forme d'onda di una porta in OUTPUT che comunica con l'esterno mediante il protocollo di *handshake*.

### Esercizio 3

- 1) Per quale finalità è presente il registro IAR nel DLX sequenziale?
- 2) Per quale ragione è bene non sovrascrivere il registro R31?

*Viene salvato il PC dell'indirizzo nel quale tomberà  
↳ dopo aver gestito l'eccezione*

*↳ Perché in R31 è contenuto  
l'indirizzo di ritorno dalle JAL/JALR*

**Risposte vaghe e/o non focalizzate sulle domande del testo non saranno MINIMAMENTE considerate.**

**Come noto è cambiata la procedura di verbalizzazione e il periodo di validità dei voti. Si consulti il sito del corso per maggiori dettagli.**

# CHIP SELECT

|            |  |            |     |
|------------|--|------------|-----|
| 1 GB EPROM |  | 1 GB EPROM | RAM |
|------------|--|------------|-----|

$\downarrow$   
 READ\_CONF  
 SET\_CONF

A - 512 MB

B - 1 GB (512 + 512)

$$\begin{aligned}
 CS\_EPROM\_L\_0 &= \overline{BA31} \overline{BA30} BE0 \\
 " \quad -1 &= BE1 \\
 " \quad -2 &= BE2 \\
 " \quad -3 &= BE3
 \end{aligned}$$

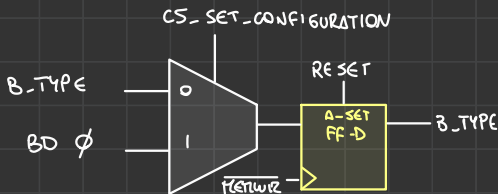
$$\begin{aligned}
 CS\_EPROM\_H\_0 &= BA31 \overline{BA30} BE0 \\
 " \quad -1 &= BE1 \\
 " \quad -2 &= BE2 \\
 " \quad -3 &= BE3
 \end{aligned}$$

$$CS\_SET\_CONF = \overline{BA31} \cdot BA30$$

$$CS\_READ\_CONF = \overline{BA31} \cdot BA30 \cdot MEMRD$$

$$\begin{aligned}
 CS\_RAM\_H\_0 &= BA31 \overline{BA30} BA29 BE0 + \overline{B\_TYPE} BA31 \overline{BA30} \overline{BA29} BE0 \\
 " \quad -1 &= BE1 + BE1 \\
 " \quad -2 &= BE2 + BE2 \\
 " \quad -3 &= BE3 + BE3
 \end{aligned}$$

$$\begin{aligned}
 CS\_RAM\_L\_0 &= B\_TYPE \cdot BA31 \overline{BA30} \overline{BA29} BE0 \\
 " \quad -1 &= BE1 \\
 " \quad -2 &= BE2 \\
 " \quad -3 &= BE3
 \end{aligned}$$



## CODICE

```
0h      LHI    R20, 0xC000
4h      LW     R21, 0x0000(R20)
8h      XORI   R21, R21, -1
ch      SW     R21, 0x0000(R20)
10h     LW     R22, 0x0000(R20)
14h     SEQ    R23, R21, R22
18h     BSEQ   R23, main
1ch     LHI    R24, 0x4000
20h     SBU    R0, 0x0000(R24)
24h     main: ...
```

Leggere lo stato di TYPE\_B

```
100h    LHI    R8, 0x4000
104h    LBU    R7, 0x0000(R8)
```