

Calcolatori Elettronici T
Ing. Informatica

Traccia soluzione
19 Gennaio 2024

Dispositivi e segnali presenti nel sistema.

Dispositivi di memoria:

RAM	80000000h:FFFFFFFFh, 4 banchi da 512 MB
EPROM_8	20000000h:207FFFFFFh, 4 banchi da 2 MB
EPROM_512	00000000h:1FFFFFFFh, 4 banchi da 128 MB

Porte di input, output e altri chip-select e/o segnali:

CS_INPUT_0	40000000h
CS_INPUT_1	40000001h
CS_FREEZE	40000002h

Sebbene indispensabile in un sistema reale, si omette la rete di avvio perché non strettamente necessaria per le specifiche finalità del problema in oggetto.

Segnali di decodifica di memorie, periferiche e segnali:

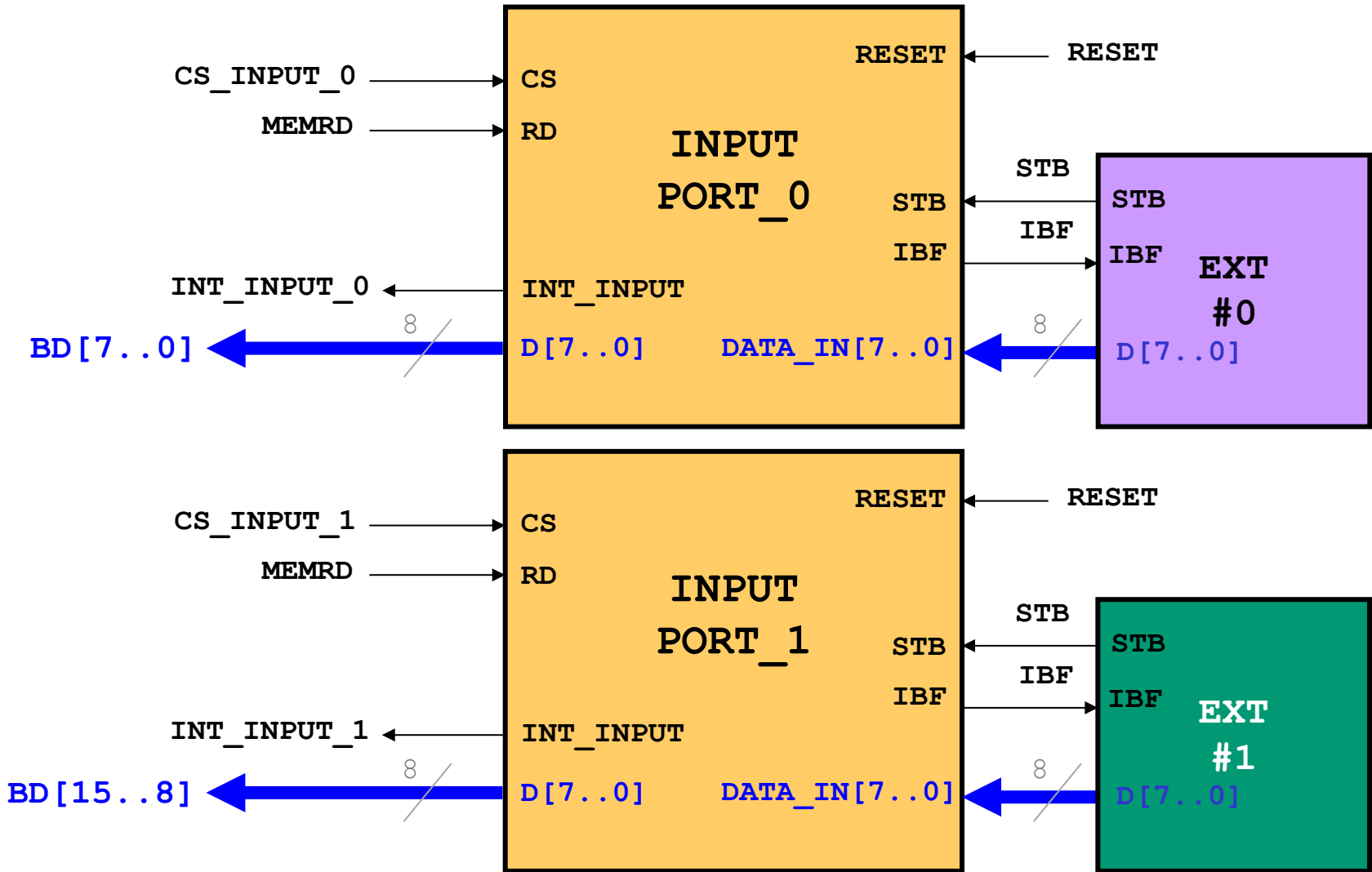
CS_RAM_0	= BA31 · BE0
CS_RAM_1	= BA31 · BE1
CS_RAM_2	= BA31 · BE2
CS_RAM_3	= BA31 · BE3

CS_INPUT_0	= BA31* · BA30 · BE0
CS_INPUT_1	= BA31* · BA30 · BE1
CS_FREEZE	= BA31* · BA30 · BE2

CS_EPROM_8_0	= BA31* · BA30* · BA29 · BE0
CS_EPROM_8_1	= BA31* · BA30* · BA29 · BE1
CS_EPROM_8_2	= BA31* · BA30* · BA29 · BE2
CS_EPROM_8_3	= BA31* · BA30* · BA29 · BE3

CS_EPROM_512_0	= BA31* · BA30* · BA29* · BE0
CS_EPROM_512_1	= BA31* · BA30* · BA29* · BE1
CS_EPROM_512_2	= BA31* · BA30* · BA29* · BE2
CS_EPROM_512_3	= BA31* · BA30* · BA29* · BE3

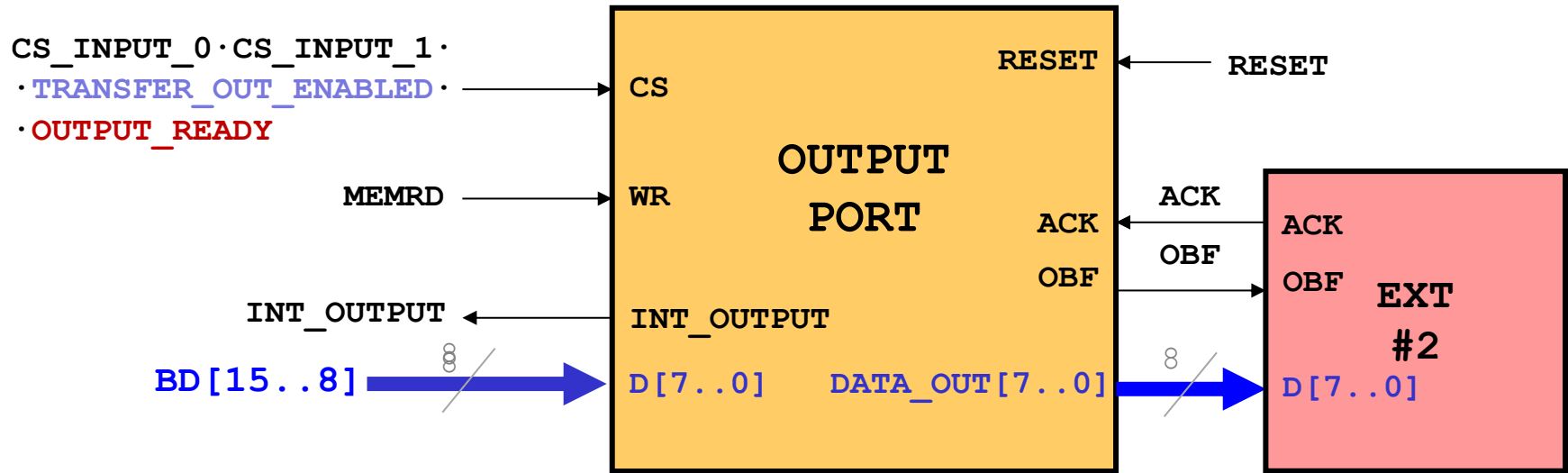
Nel sistema sono presenti due porte in input, **INPUT_PORT_0** e **INPUT_PORT_1** dalle quali saranno eseguite solo letture contemporanee.



Il segnale di interrupt inviato al DLX risulta:

$$\text{INT_DLX} = \text{INT_INPUT_1} \cdot \text{INT_INPUT_0}$$

Nel sistema è anche presente una porta in output attraverso la quale è necessario trasferire, quando possibile e in funzione di un segnale proveniente dall'esterno, il dato letto da **INPUT_PORT_1** contemporaneamente all'esecuzione di tale operazione.

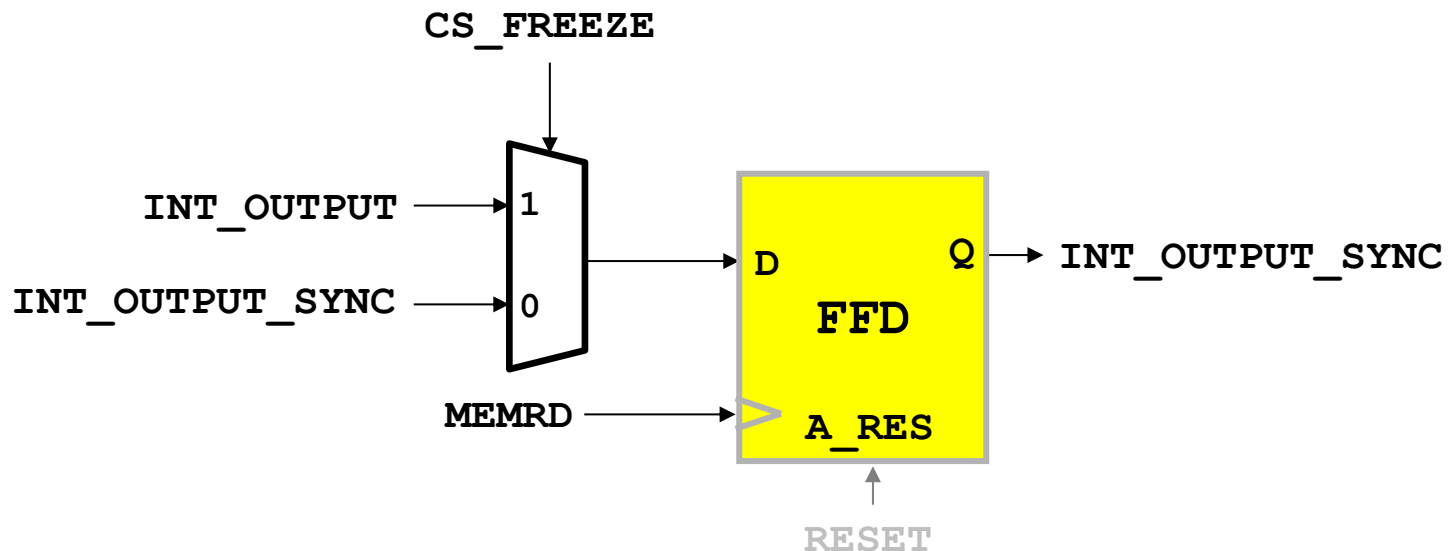
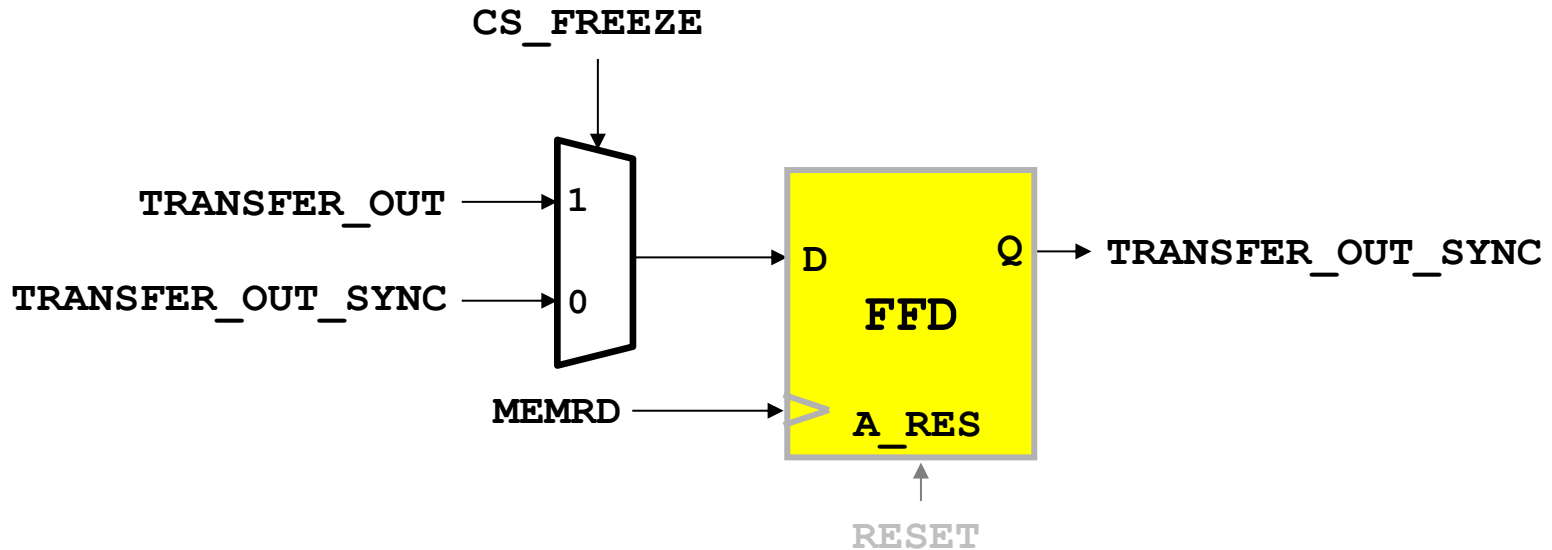


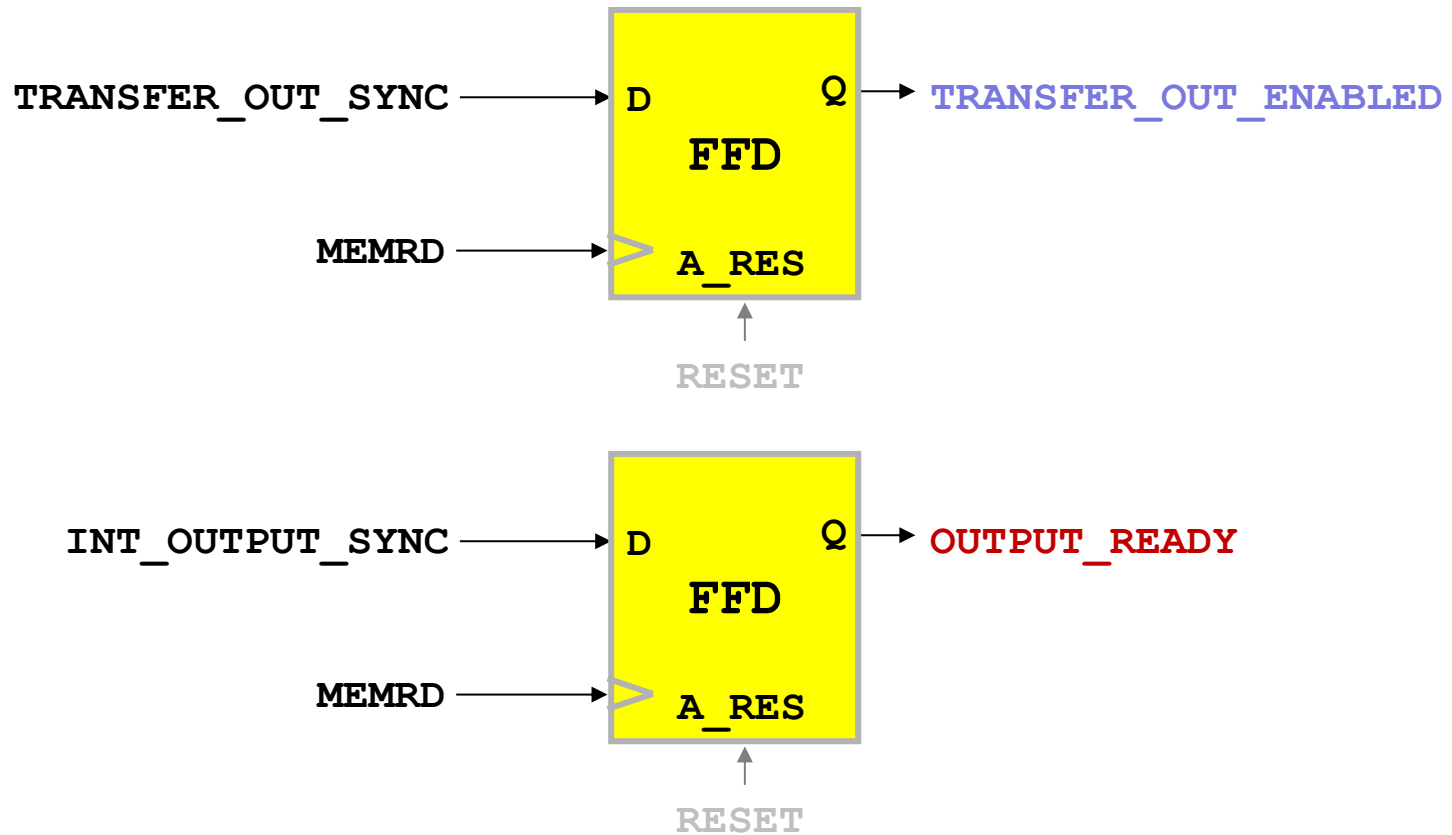
Al fine di poter eseguire un trasferimento verso la porta in output durante le letture dalle due porte in input, è necessario che:

- la porta in output sia pronta a eseguire un trasferimento
- sia asserito il segnale **TRANSFER_OUT** proveniente dall'esterno

Tuttavia, è necessario adottare una opportuna sincronizzazione al fine di generare due segnali **OUTPUT_READY** e **TRANSFER_OUT_ENABLED**, come mostrato nelle pagine successive, che consentono di condizionare il *chip-select* della porta in output.

I due segnali originali **TRANSFER_OUT** e **INT_OUTPUT** necessari per la finalità delineata in precedenza subiscono un doppio campionamento al fine di sintetizzare i due segnali **OUTPUT_READY** e **TRANSFER_OUT_ENABLED** come segue.





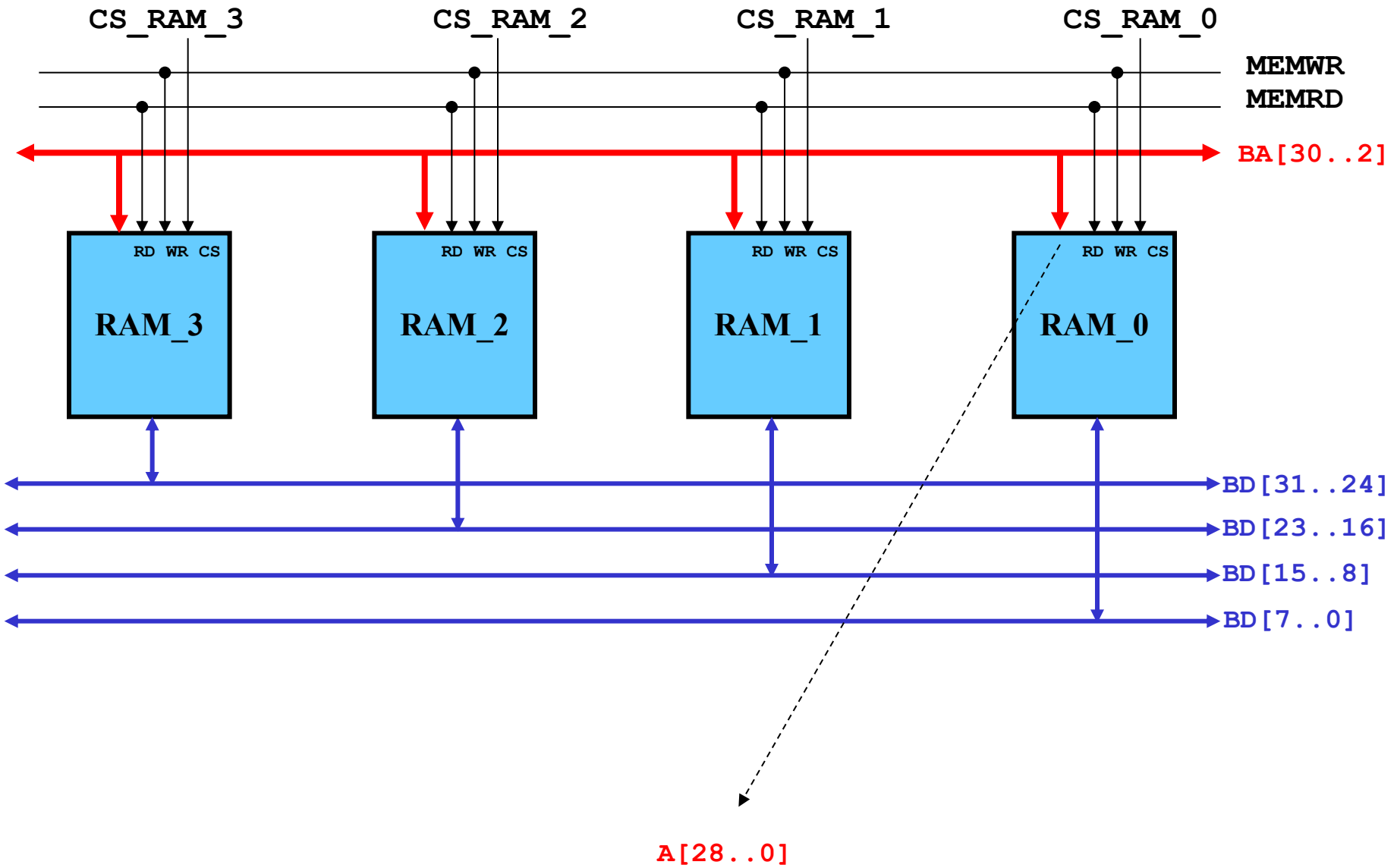
Il codice dell'*interrupt handler* risulta:

```

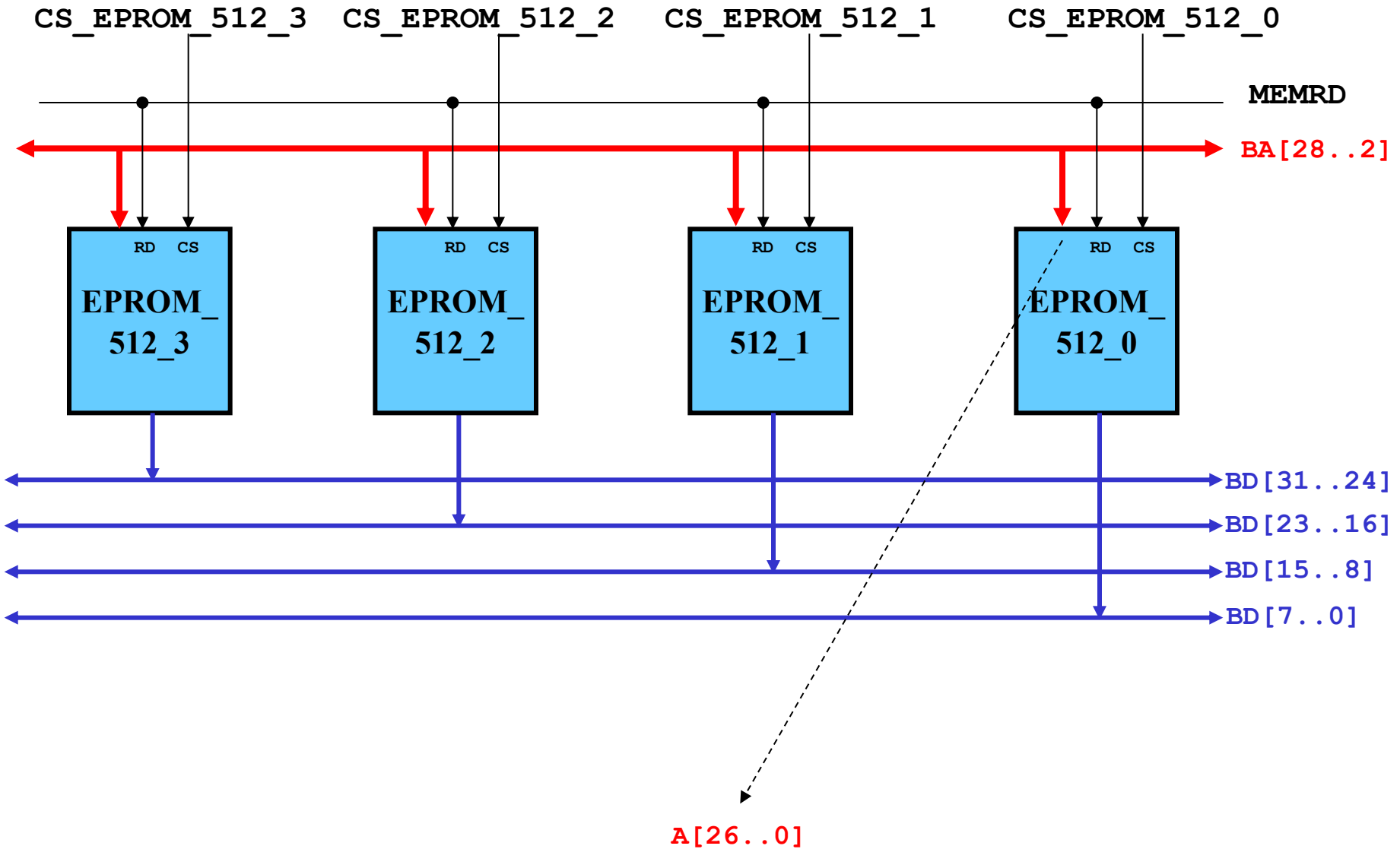
00000000    LHI  R25,0x4000          ; R25=40000000h
00000004    LBU  R26,0x0002(R25)    ; CS_FREEZE (dummy read)
00000008    LHI  R27,0xB000         ; R27=B0000000h
0000000C    LHU  R26,0x0000(R25)    ; legge 16 bit da porte in input
00000010    SH   R26,0x0000(R27)    ; scrive 16 bit a B0000000h
00000014    RFE

```

Interfacciamento RAM



Interfacciamento EPROM_512



Interfacciamento EPROM_8

