

Esame di Calcolatori Elettronici T 9 Febbraio 2023 (Ing. Informatica)

Progettare un sistema, basato su un processore DLX nel quale sono presenti una porta in input (denominata **INPUT_PORT**) e una porta in output (denominata **OUTPUT_PORT**). Le porte sono a 8 bit, già progettate, e comunicano con l'esterno mediante il protocollo di *handshake*. Il byte *unsigned* letto da **INPUT_PORT** dovrà essere scritto come byte a **0xFF000000** mentre in **OUTPUT_PORT** dovrà essere scritto il byte letto all'indirizzo **0xFF000020**. Le letture da **INPUT_PORT** sono prioritarie rispetto alle scritture in **OUTPUT_PORT**.

Il sistema è dotato di una **EPROM** da **1 GB**, mappata nella parte bassa dello spazio di indirizzamento, e una **RAM** da **1 GB** mappata nella parte alta. Inoltre, è presente un'ulteriore memoria **EPROM**, denominata **EPROM_OPT**, da **1 GB** mappata a partire da **0x40000000** in accordo a quanto indicato in seguito.

All'avvio, **EPROM_OPT** dovrà essere disabilitata. Se non abilitata, **EPROM_OPT** dovrà abilitarsi in seguito alla **lettura consecutiva** di quattro byte divisibili per 8 (zero escluso) da **INPUT_PORT** mentre, quando abilitata, **EPROM_OPT** dovrà disattivarsi in seguito alla **lettura consecutiva** da **INPUT_PORT** di quattro byte divisibili per 8 (zero escluso). Il procedimento di abilitazione e disabilitazione di **EPROM_OPT** dovrà avvenire continuamente mediante opportune reti logiche e senza alcun ausilio software.

- a) **Descrivere sinteticamente la soluzione** indicando **chiaramente quali sono i dispositivi utilizzati, gli indirizzi e i segnali di chip-select**
- b) **Progettare il sistema** indicando le **espressioni di decodifica** e il **range di indirizzi** di tutte le periferiche, le memorie e i segnali e le connessioni di tutti i dispositivi con i bus di sistema.
- c) Si evidenzino e risolvano eventuali criticità
- d) Scrivere il **codice dell'interrupt handler** assumendo che i registri da R20 a R25 non debbano essere ripristinati.