

Calcolatori Elettronici T
Ing. Informatica

Traccia soluzione
17 Gennaio 2022

Esercizio 1

Nell'esercizio è necessario eseguire, continuamente, i seguenti trasferimenti di dati dalle porte in input: due a 8 bit da INPUT_0, due a 16 bit da INPUT_1 e INPUT_0, e quattro a 32 bit da INPUT_3, INPUT_2, INPUT_1, INPUT_0. Per gestire la sequenza di tali trasferimenti si utilizzerà un contatore modulo 8 mediante il quale, decodificando opportunamente i 3 bit di uscita, si condizioneranno i segnali di interrupt generati dalle 4 porte in input.

Dispositivi e segnali presenti nel sistema.

Dispositivi di memoria:

RAM_2GB	mappata da 80000000h:FFFFFFFFh, 4 banchi da 512 MB
EPROM_256	mappata da 60000000h:6FFFFFFFh, 4 banchi da 64 MB
EPROM_512	mappata da 40000000h:5FFFFFFFh, 4 banchi da 128 MB
EPROM_1024	mappata da 00000000h:3FFFFFFFh, 4 banchi da 256 MB

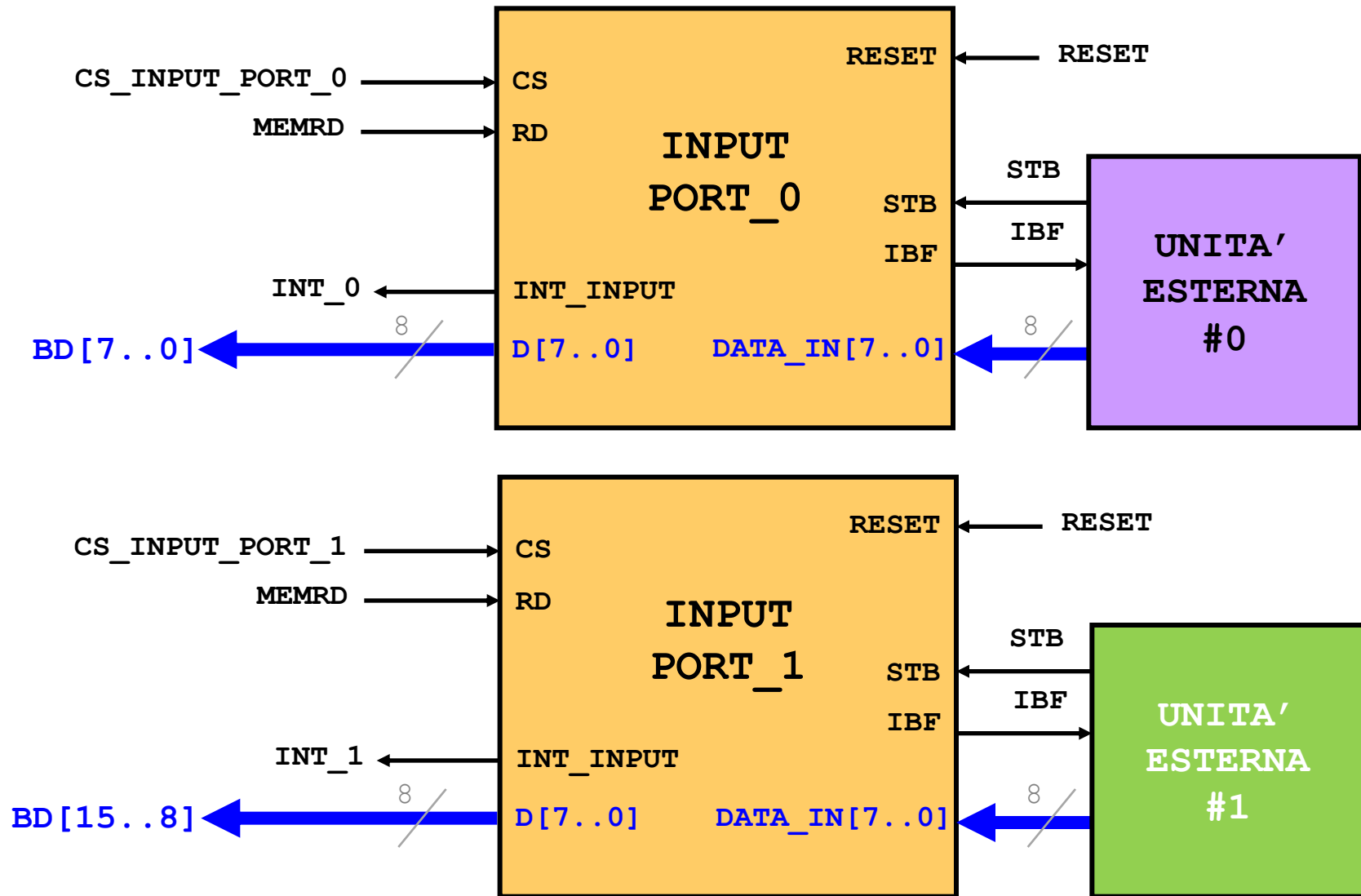
Porte di input, output e altri chip-select e/o segnali:

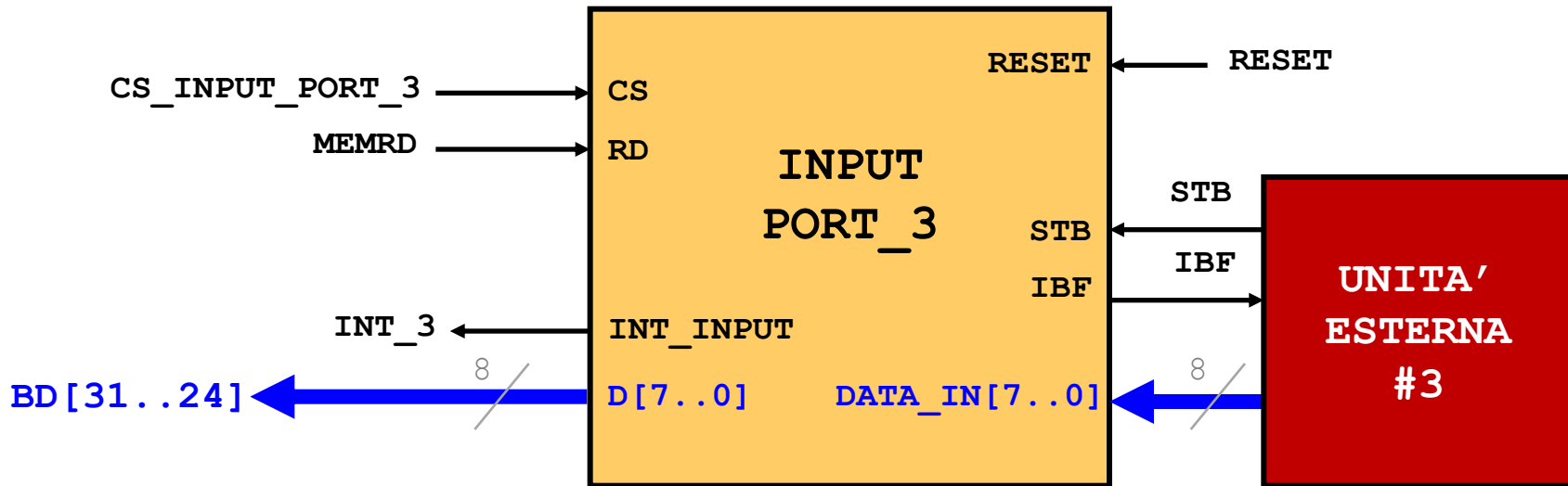
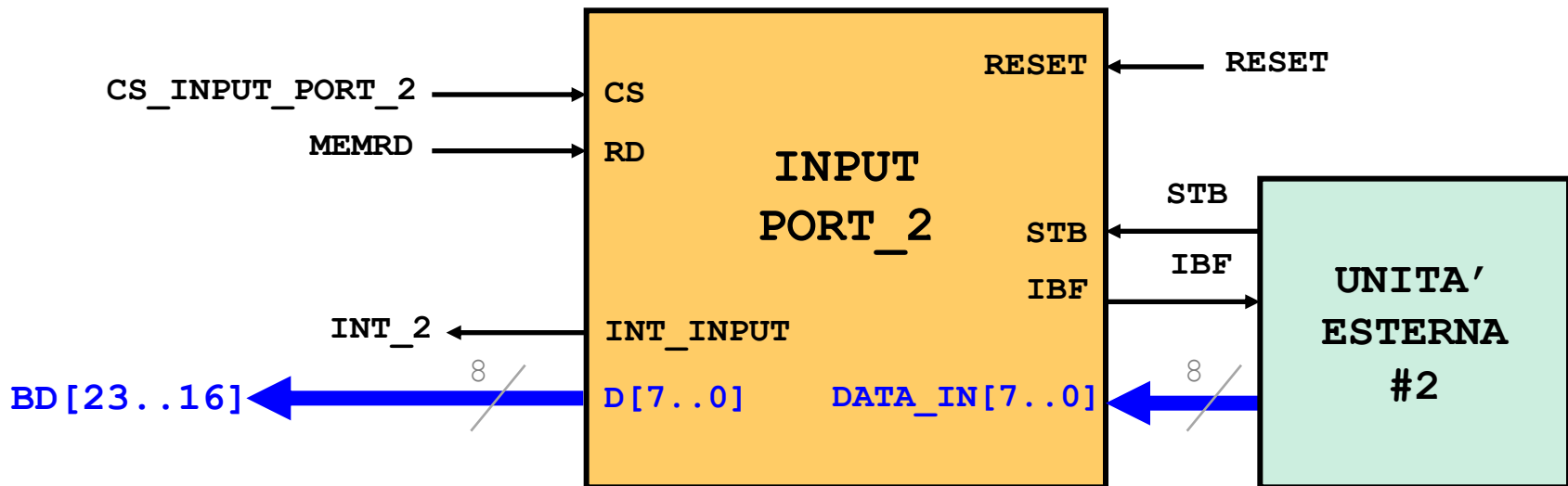
CS_INPUT_PORT_0	mappata a 70000000h
CS_INPUT_PORT_1	mappata a 70000001h
CS_INPUT_PORT_2	mappata a 70000002h
CS_INPUT_PORT_3	mappata a 70000003h
CS_CHECK_WORD	mappato a 70000004h
CS_CHECK_HALFWORD	mappato a 70000005h

Segnali di decodifica di memorie, periferiche e segnali:

CS_RAM_2GB_0	= BA31·BE0	
CS_RAM_2GB_1	= BA31·BE1	
CS_RAM_2GB_2	= BA31·BE2	
CS_RAM_2GB_3	= BA31·BE3	
CS_INPUT_PORT_0	= BA31*·BA30·BA29·BA28·BA2*·BE0	mappato a 70000000h
CS_INPUT_PORT_1	= BA31*·BA30·BA29·BA28·BA2*·BE1	mappato a 70000001h
CS_INPUT_PORT_2	= BA31*·BA30·BA29·BA28·BA2*·BE2	mappato a 70000002h
CS_INPUT_PORT_3	= BA31*·BA30·BA29·BA28·BA2*·BE3	mappato a 70000003h
CS_CHECK_WORD	= BA31*·BA30·BA29·BA28·BA2·BE0·MEMRD	mappato a 70000004h
CS_CHECK_HALFWORD	= BA31*·BA30·BA29·BA28·BA2·BE1·MEMRD	mappato a 70000004h
CS_EPROM_256_0	= BA31*·BA30·BA29·BA28*·BE0	
CS_EPROM_256_1	= BA31*·BA30·BA29·BA28*·BE1	
CS_EPROM_256_2	= BA31*·BA30·BA29·BA28*·BE2	
CS_EPROM_256_3	= BA31*·BA30·BA29·BA28*·BE3	
CS_EPROM_512_0	= BA31*·BA30·BA29*·BE0	
CS_EPROM_512_1	= BA31*·BA30·BA29*·BE1	
CS_EPROM_512_2	= BA31*·BA30·BA29*·BE2	
CS_EPROM_512_3	= BA31*·BA30·BA29*·BE3	
CS_EPROM_1024_0	= BA31*·BA30*·BE0	
CS_EPROM_1024_1	= BA31*·BA30*·BE1	
CS_EPROM_1024_2	= BA31*·BA30*·BE2	
CS_EPROM_1024_3	= BA31*·BA30*·BE3	

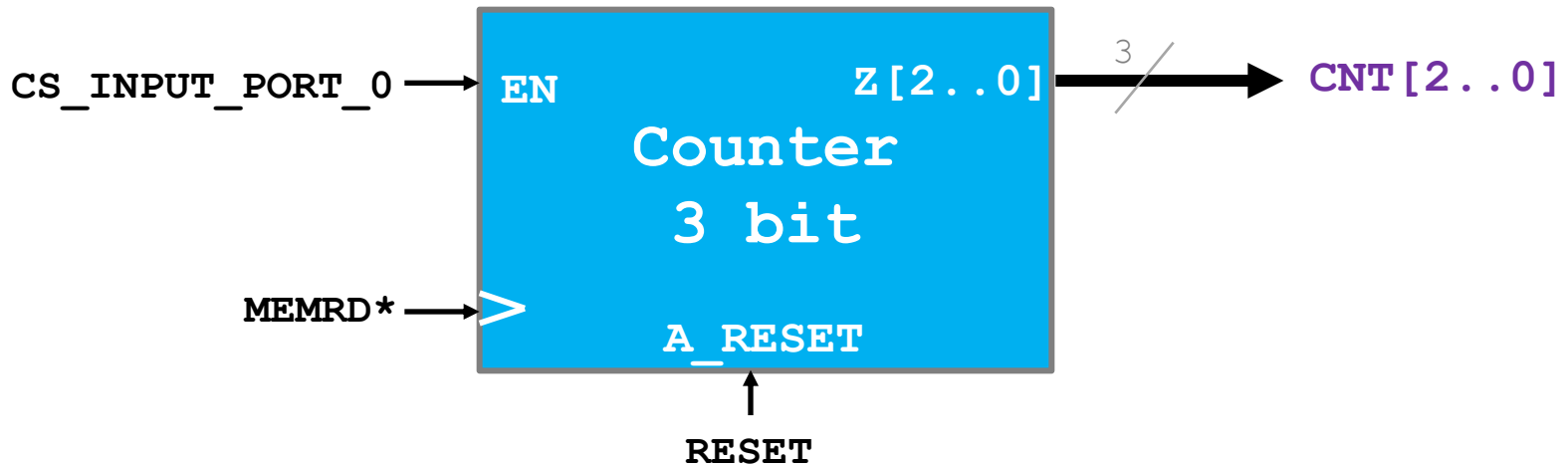
Nel sistema sono presenti quattro porte in input, indipendenti tra loro: **INPUT_PORT_3**, **INPUT_PORT_2**, **INPUT_PORT_1**, **INPUT_PORT_0**.





Nel sistema è necessario tenere traccia della sequenza di trasferimenti dalle porte e, conseguentemente, condizionare la generazione degli interrupt. Per semplicità, non si riportano rete e codice di avvio perché necessari unicamente per tale finalità e non indispensabili per la risoluzione del problema oggetto dell'esame.

Per tenere traccia dei vari trasferimenti dalle porte, in accordo alle indicazioni del testo, si utilizza un contatore modulo 8 inizializzato all'avvio al valore 0 mediante comandi asincroni. Il segnale di **EN** del contatore è **CS_INPUT_PORT_0**, essendo tale porta inclusa in tutte le tipologie di trasferimenti previste dal testo del problema.



Dalla decodifica delle uscite del contatore, come mostrato nella pagina successiva, è possibile ottenere i segnali che specificano quale tipologia di trasferimento dovrà essere eseguito durante l'esecuzione dell'*interrupt handler*.

I segnali seguenti, codificano quale tipologia di trasferimento è previsto durante l'esecuzione dell'*interrupt handler*:

TRANSFER_32 = **CNT2**

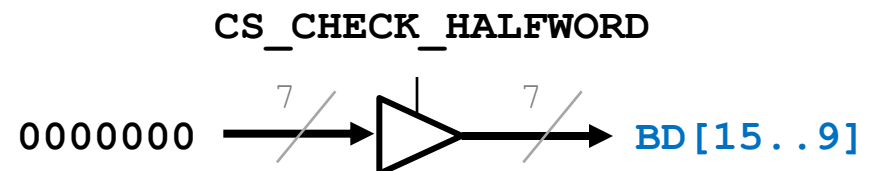
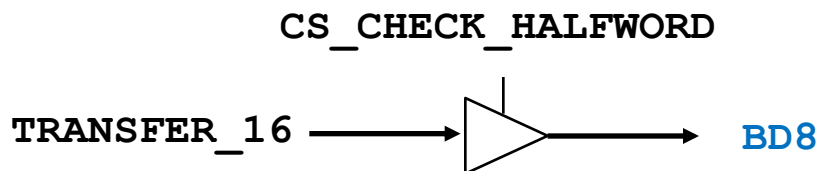
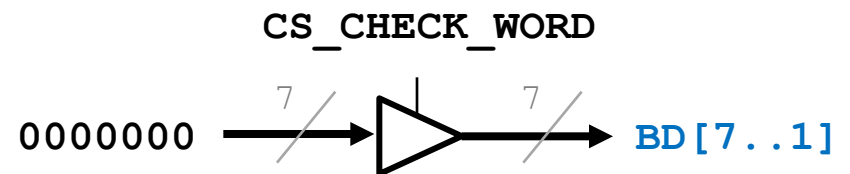
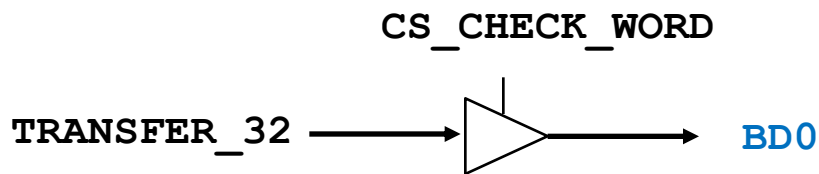
TRANSFER_16 = **CNT2*·CNT1**

TRANSFER_8 = **CNT2*·CNT1***

Pertanto, il segnale di interrupt inviato al DLX risulterà:

$$\begin{aligned} \text{INT (DLX)} = & \text{TRANSFER_32} \cdot \text{INT_3} \cdot \text{INT_2} \cdot \text{INT_1} \cdot \text{INT_0} + \\ & \text{TRANSFER_16} \cdot \text{INT_1} \cdot \text{INT_0} + \\ & \text{TRANSFER_8} \cdot \text{INT_0} \end{aligned}$$

I segnali **TRANSFER_32** e **TRANSFER_16** saranno letti dal DLX, mediante le reti seguenti, al fine di poter eseguire le istruzioni software appropriate alla tipologia di trasferimento previsto dalla sequenza di letture indicate dal testo del problema.



Codice dell'*interrupt handler* (si omettono rete e codice di avvio per le ragioni indicate in precedenza):

```
00000000: LHI R25,8000h      ; imposta indirizzo 80000000h in R25
00000004: LHI R20,7000h      ; imposta indirizzo 70000000h in R20
00000008: LBU R21,4(R20)     ; legge valore di TRANSFER_32
0000000C: BEQZ R21,not_32   ; se R21=0 trasferimento a 16 o 8 bit
00000010: LW R22,0(R20)      ; legge dalle 4 porte in input
00000014: SW R22,0100(R25)   ; scrive R22 a 80000100h
00000018: RFE
```

not_32:

```
0000001C: LBU R21,5(R20)     ; legge valore di TRANSFER_16
00000020: BEQZ R21,not_16   ; se R21=0 trasferimento a 8 bit
00000024: LH R22,0(R20)      ; legge dalle 2 porte in input
00000028: SW R22,0100(R25)   ; scrive R22 a 80000100h
0000002C: RFE
```

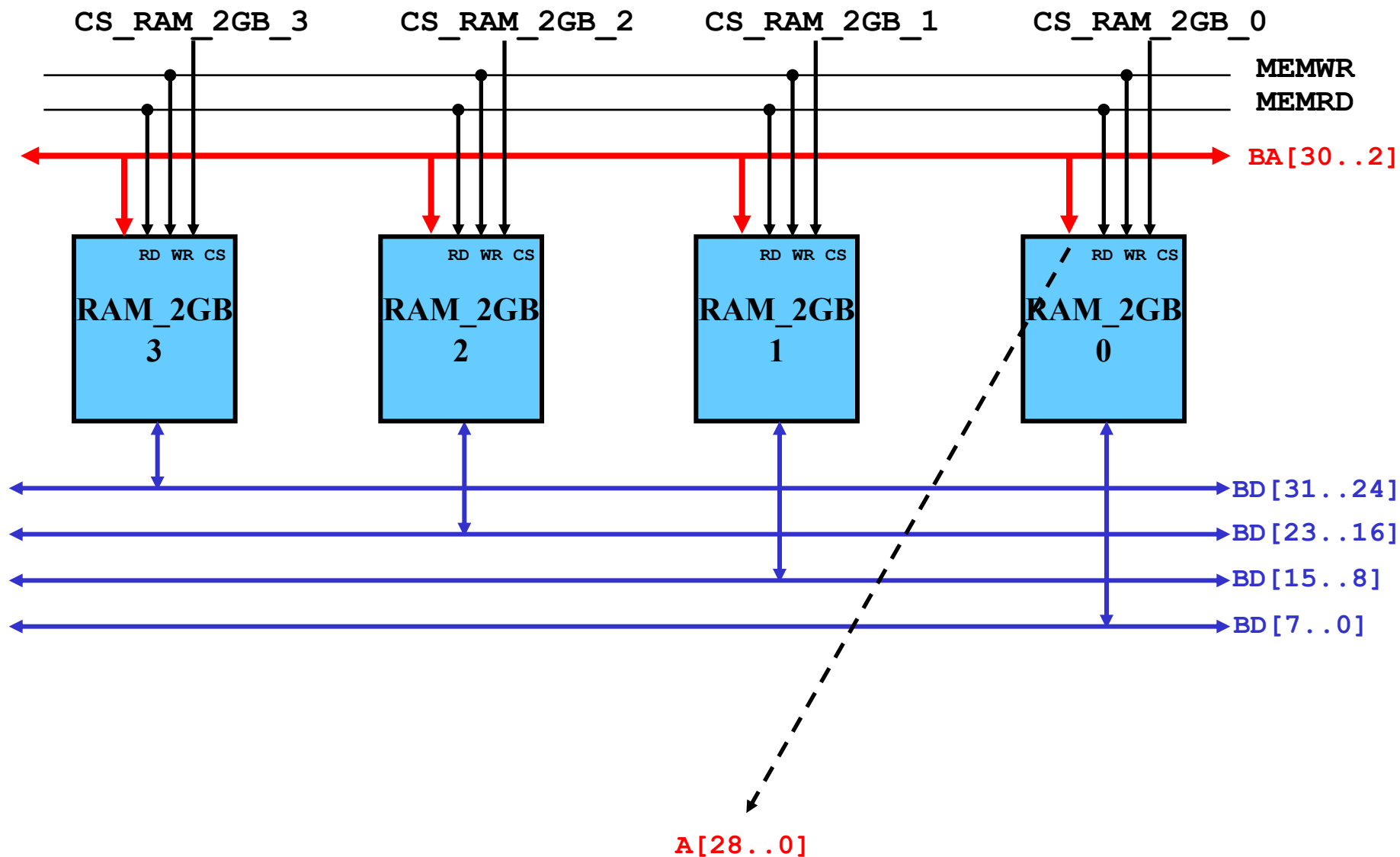
not_16:

```
00000030: LB R22,0(R20)      ; legge 8 bit da porta in input
00000034: SW R22,0100(R25)   ; scrive R22 a 80000100h
00000038: RFE
```

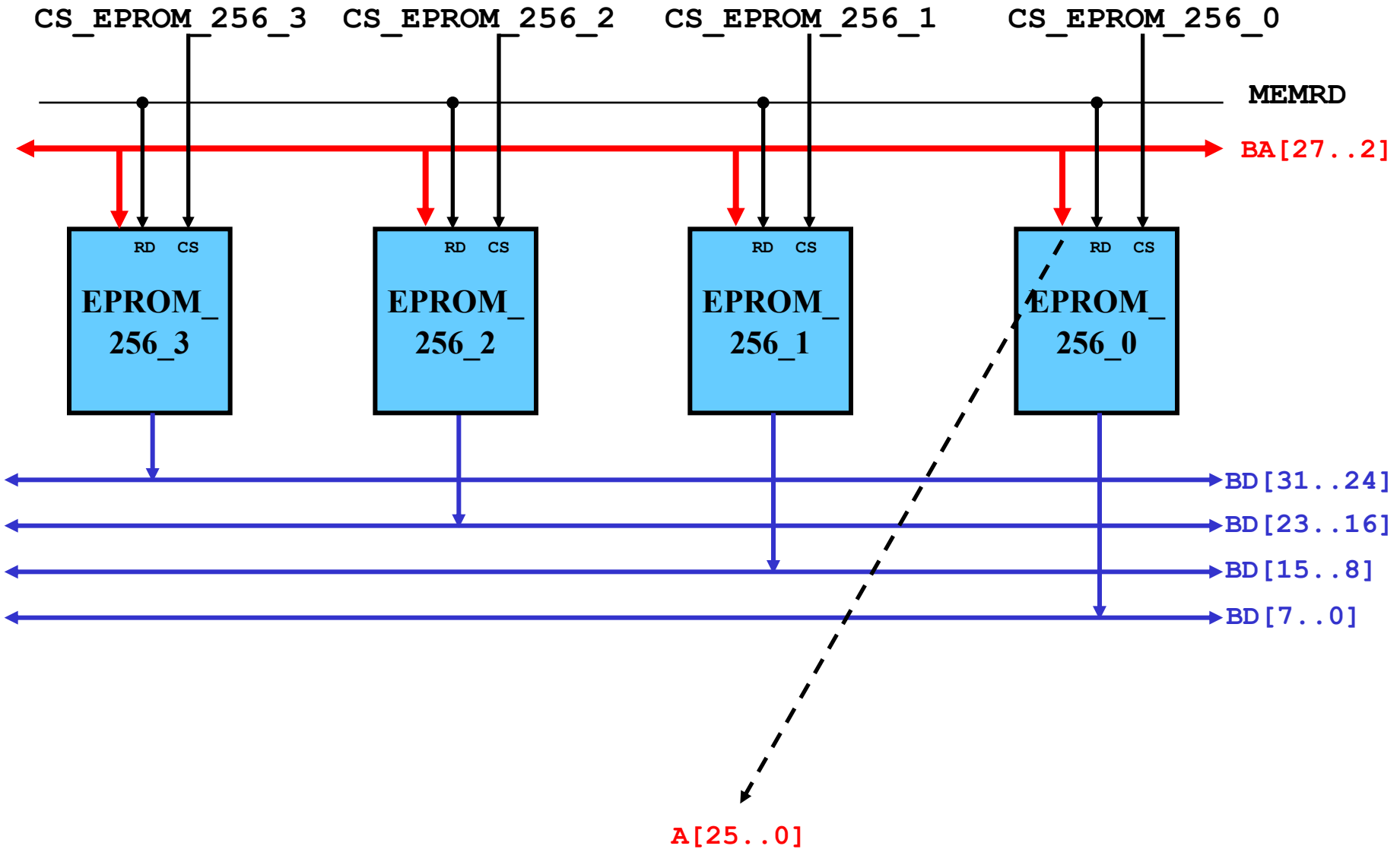
Il valore numerico corrispondente alla label **not_32** è pari a $12_{10} = \text{Ch}$

Il valore numerico corrispondente alla label **not_16** è pari a $12_{10} = \text{Ch}$

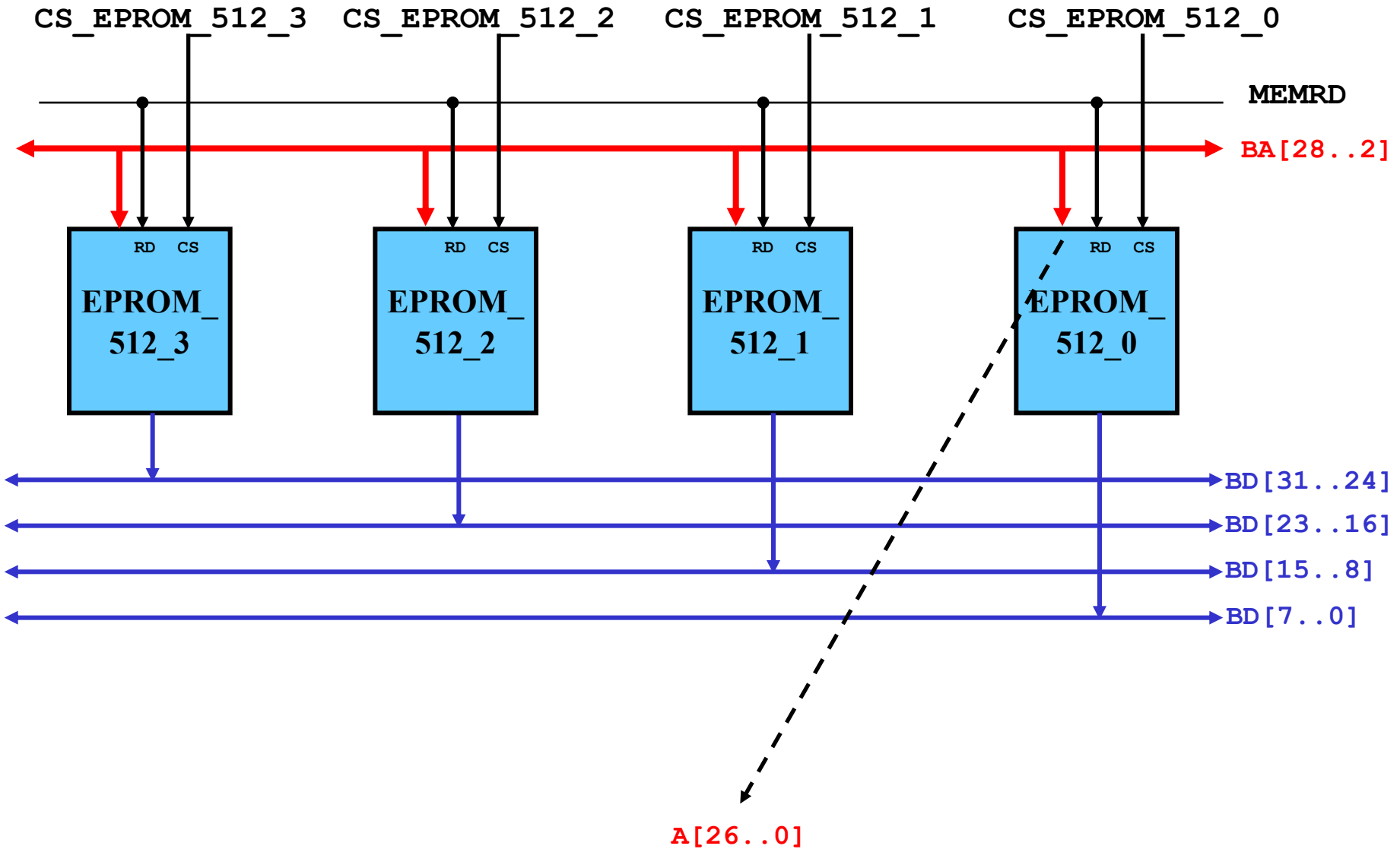
Interfacciamento RAM 2GB



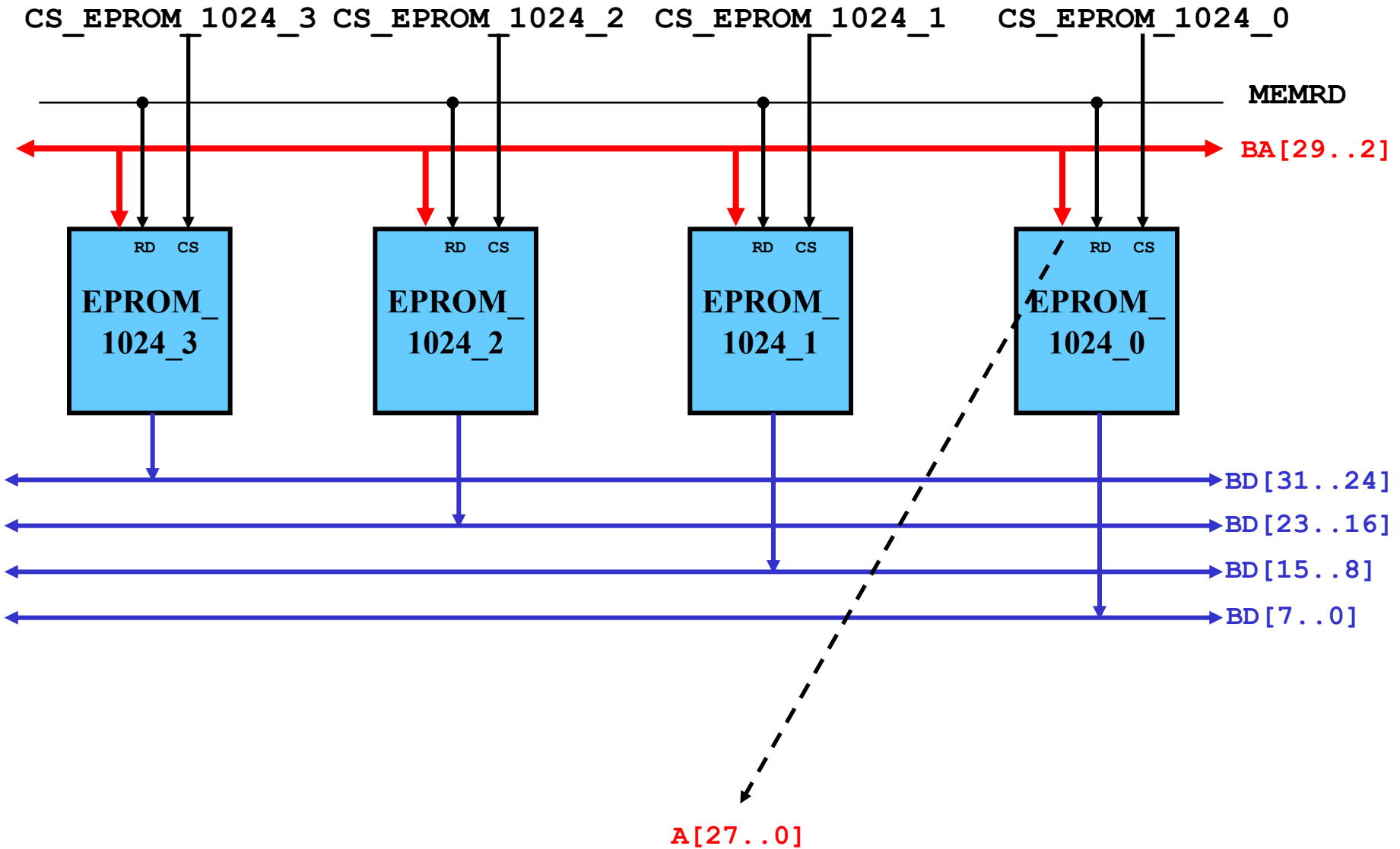
Interfacciamento EPROM_256



Interfacciamento EPROM_512



Interfacciamento EPROM 1024



Esercizio 2

Rif. lucidi/lezioni.

Esercizio 3

Rif. lucidi/lezioni.