

Esame di Calcolatori Elettronici T

23 Dicembre 2021 (Ing. Informatica)

Esercizio 1

Progettare un sistema, basato su un processore DLX dotato di **512 MB di EPROM** mappata agli indirizzi bassi e **3 GB di RAM** mappata agli indirizzi alti. Nel sistema sono presenti anche due porte in input, denominate **INPUT_A** e **INPUT_B** già progettate, ciascuna in grado di trasferire 8 bit mediante il protocollo di *handshake*. Ogni porta in input è connessa a un dispositivo esterno, che agisce in modo indipendente dall'altro, **senza la possibilità di poter modificare in alcun modo le connessioni tra porta e dispositivo esterno**.

Le due porte in input dovranno consentire al DLX la **lettura di 16 bit con un unico accesso nello spazio di indirizzamento** in accordo alla seguente strategia. Nel caso risulti che il **numero di trasferimenti (modulo 256)** a 16 bit eseguiti dal processore fino a quel momento sia **divisibile per 8**: INPUT_A fornirà gli 8 bit meno significativi (e INPUT_B gli 8 bit più significativi). **In caso contrario**, gli 8 bit meno significativi saranno forniti da INPUT_B (e gli 8 bit più significativi da INPUT_A). Si consideri 0 non divisibile per 8.

All'avvio, la **rete che tiene traccia del numero di trasferimenti (modulo 256)** eseguiti dovrà essere **inizializzata al valore 1Fh**. Una volta inizializzato il sistema, le operazioni definite in precedenza dovranno essere eseguite ininterrottamente e **unicamente mediante opportune reti logiche** (non saranno considerate valide soluzioni completamente software). I 16 bit, di tipo *signed*, letti contemporaneamente dal DLX dalle due porte dovranno essere memorizzati, come *word*, a **FFFF1000h** mediante opportune istruzioni software.

- Descrivere sinteticamente la soluzione** indicando **chiaramente quali sono i dispositivi utilizzati, gli indirizzi e i segnali di chip-select**
- Progettare il sistema** indicando le **espressioni di decodifica** e il **range di indirizzi** di tutte le periferiche, le memorie e i segnali e le connessioni di tutti i dispositivi con i bus di sistema. Evidenziare eventuali criticità.
- Scrivere il **codice necessario** assumendo che i registri da R20 a R25 non debbano essere ripristinati

Esercizio 2

- È possibile eseguire un'istruzione *jump and link* all'interno di un interrupt handler? Si o no?
- Motivare chiaramente e sinteticamente la risposta al punto precedente

Esercizio 3

- Nel DLX, sono presenti vincoli nell'accesso in memoria a word? Si o No?
- Motivare chiaramente e sinteticamente la risposta al punto precedente

Risposte vaghe e/o non focalizzate sulle domande del testo non saranno MINIMAMENTE considerate.