

Esame di Calcolatori Elettronici T

19 Giugno 2024 (Ing. Informatica)

Esercizio 1

Progettare un sistema, basato su un processore DLX dotato di **768 MB di EPROM** mappata agli indirizzi bassi e **2 GB di RAM** mappata agli indirizzi alti. Nel sistema sono presenti anche due porte in input, **INPUT_A** e **INPUT_B** già progettate e abilitate in modo mutuamente esclusivo, ciascuna in grado di trasferire 8 bit mediante il protocollo di *handshake*. All'avvio è attiva **INPUT_A** per eseguire un unico trasferimento di un dato di tipo *signed*. Tale dato sarà sempre **diverso da zero e compreso tra [-127,+127]**. Una volta eseguita una lettura da **INPUT_A**, prima di poter eseguire il successivo trasferimento, tale porta dovrà attendere che **INPUT_B** trasferisca un numero di byte *unsigned* pari al **valore assoluto** del dato precedentemente letto (da **INPUT_A**). Una volta terminati i trasferimenti da **INPUT_B**, dovrà essere eseguito nuovamente un singolo trasferimento da **INPUT_A** e così via. **L'alternanza tra le due porte, in accordo a quanto delineato in precedenza, dovrà essere eseguita mediante l'utilizzo di opportune reti logiche e NON unicamente via software**. Il dato *signed* letto da **INPUT_A** dovrà essere scritto a **FFFFFFF0h**, mentre i dati *unsigned* letti da **INPUT_B** dovranno essere scritti, consecutivamente, a partire dall'indirizzo **80000300h**.

- a) **Descrivere sinteticamente la soluzione** indicando **chiaramente quali sono i dispositivi utilizzati, gli indirizzi e i segnali di *chip-select***
- b) **Progettare il sistema** indicando le **espressioni di decodifica** e il **range di indirizzi** di tutte le periferiche, le memorie e i segnali e le connessioni di tutti i dispositivi con i bus di sistema. Evidenziare eventuali criticità.
- c) Scrivere il **codice dell'interrupt handler** assumendo che i registri da R20 a R25 non debbano essere ripristinati