

提交窗口

CPU 设计文档及思考题提交入口

注意事项

- 设计文档应包含设计草稿、测试方案与思考题等内容。
- 推荐使用 Markdown 撰写设计文档，Markdown 教程可参考[菜鸟教程](#)。


思考题汇总

1. 阅读下面给出的 DM 的输入示例中（示例 DM 容量为 4KB，即 32bit × 1024字），根据你的理解回答，这个 addr 信号又是从哪里来的？地址信号 addr 位数为什么是 [11:2] 而不是 [9:0]？

文件	模块接口定义
dm.v	<pre>dm(clk,reset,MemWrite,addr,din,dout); input clk; //clock input reset; //reset input MemWrite; //memory write enable input [11:2] addr; //memory's address for write input [31:0] din; //write data output [31:0] dout; //read data</pre>

2. 思考上述两种控制器设计的译码方式，给出代码示例，并尝试对比各方式的优劣。
3. 在相应的部件中，复位信号的设计都是**同步复位**，这与 P3 中的设计要求不同。请对比**同步复位**与**异步复位**这两种方式的 reset 信号与 clk 信号优先级的关系。
4. C 语言是一种弱类型程序设计语言。C 语言中不对计算结果溢出进行处理，这意味着 C 语言要求程序员必须很清楚计算结果是否会导致溢出。因此，如果仅仅支持 C 语言，MIPS 指令的所有计算指令均可以忽略溢出。请说明为什么在忽略溢出的前提下，addi 与 addiu 是等价的，add 与 addu 是等价的。提示：阅读《MIPS32® Architecture For Programmers Volume II: The MIPS32® Instruction Set》中相关指令的 Operation 部分。

提交 P4_L0_document

 点击/拖拽选择文件

 提交

CPU 自动测试或辅助工具提交窗口

[本题非必做]

如果同学们在课下完成了辅助工程化设计或自动测试的工具，如自动测试环境的某个组件或全部，或根据文档自动生成代码以辅助开发的工具，请在这个窗口提交自己工具的工程源码。

建议附加简单的说明，注明运行环境和启动方法，我们会逐一查看同学们的最后一次提交。

注意事项

- 提交**格式不限**（请控制文件大小，多文件可压缩后提交），但请不要在此窗口提交其它的文件，如 CPU、设计文档等，并尽可能保持文件树整洁。
- 如果在这个窗口进行过提交，在课上问答结束，将综合考虑工具的完成情况及个人意愿安排额外的问答，视实际效果和完成度酌情加分，并将作为助教选拔的标准之一。
- 这个窗口提交的提交在考试期间**无法**下载查看，这个窗口提交与否**不作为**能否参与课上的条件。
- 请**不要**提交他人的自动测试或辅助工具，如果你与他人合作完成了工具的开发，或使用了他人的工具作为你的工具的组成部分，请明确注明**自己完成的部分**。
- 已经在 P3 提交 CPU 自动测试或辅助工具的同学，这次请务必进行一定程度的扩展，如加强数据生成器或提高自动化程度，请勿再次提交相同的工具。
- 在 P5 的工程化方法教程中，将概括性的介绍自动测试方法与测试数据构造策略，有兴趣的同学可以在 P5 时进行查看，并与自己在 P4 完成的工作进行对比。

CPU Verilog 源文件提交入口

评测说明

为了鼓励同学们编写自己的测试程序，对于评测机使用的评测程序，我们仅给出机器码来进行本地测试，测试代码机器码见附件。

- 必须严格按照模块的端口定义，顶层文件模块名为 mips，不需要考虑延迟槽。
- 在部件中，reset 信号的优先级高于其它控制信号，且设计为**同步复位**。保证自动评测在 CPU 运行前进行复位。
- 在 GRF 模块中，每个时钟上升沿到来时若写使能信号为 1，则输出写入的位置及写入的值；在 DM 模块中，每个时钟上升沿到来时若写使能信号为 1，则输出写入的位置及写入的值。
- 用 Verilog HDL 建立 IM 时，必须以读取文件的方式将 code.txt 中的指令加载至 IM 中。不要在 Verilog HDL 代码中直接对 IM 的内容进行赋值。
- Verilog 文件打包要求：在**不超过**最大压缩包提交限制的情况下，全部 .v 文件放在同一文件夹下压缩成 zip 格式后提交。
- 自动评测提交的时间间隔为 5 分钟，其返回的错误信息有一定的参考价值，但仅供参考。
- 其余注意事项请认真参看在线测试相关信息。
- **参加课上测试条件：**
 - **通过本窗口的所有测试点。**
 - **提交 CPU 设计文档。**

 [P4_TESTCODE.TXT](#)


提交 P4_L0_weak_2023

选择工具链



ise



 点击/拖拽选择文件

 提交