

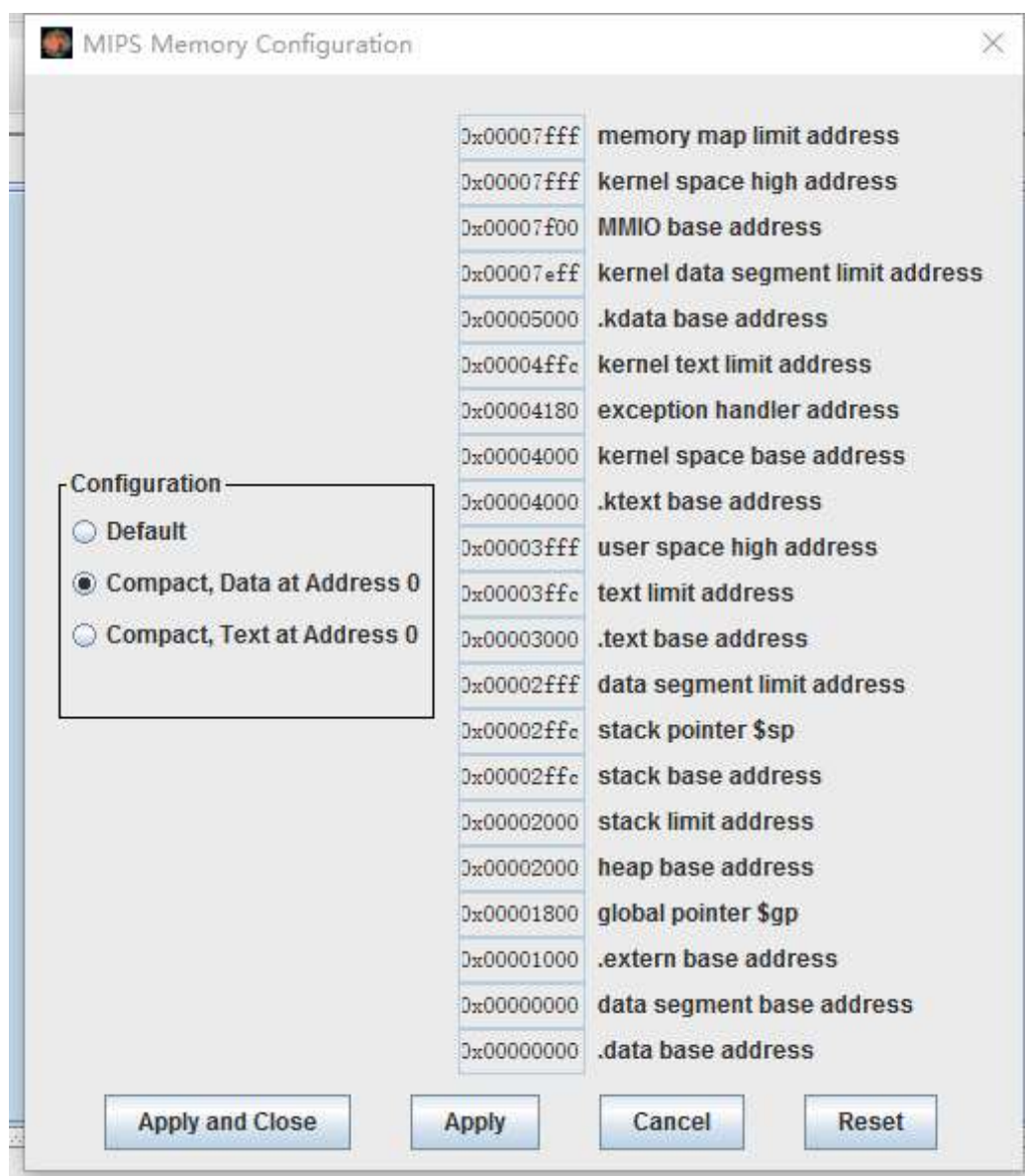
PC 及 IM 设计

概述

本节将更具体地介绍 PC 及 IM 部件的搭建。

PC 设计流程

PC 主要功能是完成输出当前指令地址并保存下一条指令地址。复位后，PC 指向 0x00003000，此处为第一条指令的地址。目的是与 MARS 的 **Memory Configuration** 相匹配。评测用的测试程序将通过 Mars 产生，其配置模式如下图所示：



IM 设计流程

在 P3 中，我们利用 Logisim 中的 ROM 模块存储相应的指令作为我们的 IM，而在 ISE 中，是没有这样已经搭建完成的存储器模块供大家使用的，需要大家自行设计。

用 Verilog 实现 IM 模块并不复杂，只需生成匹配需求数量的 32 位寄存器的阵列，以存储 32-bit 长度的指令。

在设计好寄存器阵列之后，需要大家将指令的十六进制码从 code.txt 文本文件读入到 IM 中去。在计组实验的 P8 之前，为了便于评测，我们采用 `$readmemh` 指令来完成相应的功能。具体的使用方法，大家可以查看预习教程的 Verilog 或 ISE 高级特性与自动化测试章节中的[系统任务](#)部分。

code.txt 的格式如下图所示。其中每条指令占用 1 行，指令十六进制码以文本方式存储。

```
1 34010001
2 34020008
3 34100000
4 34110008
5 3c12aabb
6 12200009
```