

第四讲 主存储器作业

1. 由 1024×4 存储器芯片组成一个 $64K \times 8$ 位的存储器，出共需多少片存储器芯片，画出逻辑连接图。
2. 设 CPU 有 16 根地址线，8 根数据线，并用 MREQ#作访存控制信号，R/W#作读写命令信号，现有存储芯片 ROM ($2K \times 8$, $4K \times 4$, $8K \times 8$) 和 RAM($1K \times 4$, $2K \times 8$, $4K \times 8$) 及 74138 译码器和其他门电路。试选择合适芯片，并画出 CPU 和芯片连接图。要求：
 - (1) 最小 $4K$ 地址为系统程序区， $4096 \sim 16383$ 地址范围为用户程序区
 - (2) 指出选用的存储芯片类型及数量
 - (3) 画出片选逻辑
3. CPU 假设同第 2 题，现有 8 片 $8K \times 8$ 位的 RAM 芯片与 CPU 相连，试回答：
 - (1) 用 74138 译码器画出 CPU 与存储芯片的连接图
 - (2) 写出每片 RAM 的地址范围
 - (3) 如运行时发现不论往哪片 RAM 写入数据后，以 $A000H$ 为起始地址的存储芯片都有与其相同的数据，分析故障原因
 - (4) 根据前面的连线图，若出现地址 A13 与 CPU 断线，并搭接到高电平上，将出现什么后果？